

## 기판-Mask 재료에 따른 $\beta$ -SiC 박막 증착의 선택성과 특성 평가

양원재 · 김성진\* · 정용선\*\* · 최덕균\*\* · 전형탁\*\* · 오근호\*\*

한양대학교 세라믹공학과

\*삼성종합기술원

\*\*한양대학교 세라믹공정연구센터

(1998년 10월 28일 접수)

### Selectivity and Characteristics of $\beta$ -SiC Thin Film Deposited on the Masked Substrate

Won Jae Yang, Seong Jin Kim\*, Yong Sun Chung\*\*, Duck Kyun Choi\*\*,  
H. Jeon\*\* and Keun Ho Aub\*\*

Department of Ceramic Engineering, Hanyang University, Seoul, 133-791, Korea

\*Samsung Advanced Institute of Technology, P.O Box 111, Suwon, Kyunggi-do, 440-600, Korea

\*\*Ceramic Processing Research Center, Hanyang University, Seoul, 133-791, Korea

(Received October 28, 1998)

#### 초 록

Hexamethyldisilane( $\text{Si}_2(\text{CH}_3)_6$ )의 single precursor를 출발원료로 사용하여 화학기상증착법으로 Si 기판 위에 buffer층의 형성 없이  $\beta$ -SiC의 박막을 증착하였다. Si 기판과  $\text{SiO}_2$  mask에서 SiC 박막 증착의 선택성을 위하여 HCl의 식각 가스를 도입하였고 출발원료와 HCl 가스의 공급방법을 변화시켰다. SiC 박막 증착 과정에서 HCl 가스의 도입이 막의 표면 조도에 미치는 영향을 조사하였고 Hall 측정을 통하여 SiC 막의 전기적 특성을 조사하였다.

#### ABSTRACT

$\beta$ -SiC thin film was deposited on a Si substrate without buffer layer using a single precursor of Hexamethyldisilane ( $\text{Si}_2(\text{CH}_3)_6$ ) by chemical vapor deposition method. HCl gas was introduced into hexamethyldisilane/ $\text{H}_2$  gas mixture, and the feeding schedule of HCl and precursor gases was modified in order to enhance the selectivity of SiC deposition between a Si substrate and a  $\text{SiO}_2$  mask. The effect of HCl gas on the surface roughness of the SiC film was investigated and typical electrical properties of the SiC film were also investigated by Hall measurement.

**Key words :**  $\beta$ -SiC film, Selectivity, Nucleation, Etching, Surface roughness, Electrical property

#### 1. 서 론

SiC는 강한 공유 결합성을 가지고 있으며 동질이상을 나타내는 물질로서 zinc blende 구조를 갖는 입방정계의  $\beta$ -SiC(또는 3C-SiC라고도 함)가 있으며 그밖에 입방정계 구조가 아닌 것(대개 wurtzite 구조)을 일컬어  $\alpha$ -SiC로 분류하는데,  $\alpha$ -SiC에는 6H, 2H 등이 속한다.<sup>1)</sup> 이러한 여러 구조형태의 SiC는 모두 열적, 기계적 특성이 우수하고 특히 전기적 특성으로는 300 K에서 밴드갭 에너지가 3C는 2.2 eV, 3H는 2.86 eV, 2H는 3.3 eV에 이르며 포화 전자 속도가 약  $2 \times 10^7$  cm/sec에 이를 정도로 매우 크고 전자 이동도도  $1000 \text{ cm}^2/\text{V} \cdot \text{sec}$ 로 우수한 전

기적 특성을 지니고 있다.<sup>2,7)</sup> 따라서, SiC는 고온, 고속 대용량 소자에 적합한 반도체 재료로서 유망시되고 있다. Si를 반도체 소자로 사용할 경우 1.1 eV의 좁은 밴드갭 에너지를 가지고 있기 때문에 소자온도를 150°C 이하로 유지시켜야 하지만 SiC 소자는 2.0 eV 이상의 광대역 밴드갭 에너지를 가지고 있어서 고온(약 700°C까지)에서의 사용이 가능하다.<sup>8)</sup> 따라서 SiC 소자는 고온환경 즉, 자동차나 항공기 엔진 혹은 원자로, 전자용 파워 트랜지스터, 파워 IC 등 고온에서의 사용이 예상되는 분야에서 특히 기대되고 있다.

그러나 SiC가 우수한 고온 특성 및 전기적 특성을 갖고 있음에도 불구하고 지금까지 그 적용이 제한되어 왔

던 것은 SiC와 기판간의 격자 상수 부정합에 의한 전기적 특성의 저하와 SiC의 화학적 안정성 때문에 Si 반도체 공정에서 일반적으로 사용되는 화학적 습식 식각 방법이 유효하게 사용되지 못하여 소자 제작을 위해 필요한 patterning이 곤란하다는 어려움 때문이었다. 또한 건식 식각 기술을 사용한다고 하더라도 식각된 표면이 전자 소자에 적합할 정도로 평탄하지 못한 문제점이 있다. 따라서 patterning을 위한 선택적 증착 공정 방법 이에 대한 해결책으로 유망시 되고 있다.

집적회로와 같은 전자제품의 소재생산에 있어서, 기판 위에 금속이나 반도체와 같은 재료를 원하는 곳에만 박막으로 증착시켜야 할 필요가 있으며 일반적으로 두께가 균일하고 표면상태가 평탄한 박막으로 증착시켜야 할 필요성이 있다. 이러한 박막증착은 photolithography에 의해 형성된 mask와 기판 위에서 이루어지게 된다. 이와 같은 공정에 있어서 자주 문제가 되는 것은 어떻게 원하는 곳에만 박막을 증착시킬 수 있으며 또한 증착될 물질이 어느 정도로 균일하게 박막을 형성할 수 있는가 하는 것이다.<sup>9)</sup> 이러한 선택적 증착을 통해 SiC를 반도체 소자로서 활용하는 것이 가능하게 된다.

본 연구에서는 식각 가스의 사용과 반응원료의 펄스 공급을 통하여 Si 기판과 mask 재료에서 SiC 박막 증착의 선택성을 조사하였고 SiC/Si의 소자 활용을 위한 가능성을 제시하기 위하여 증착된 SiC 막의 전기적 특성을 평가하였다.

2. 실험방법

SiC 증착을 위하여 저압 화학기상증착(chemical vapor deposition, CVD) system을 사용하였다. CVD system은 hot-wall 형태의 수평관 반응로로 이루어졌으며 가열은 SiC 발열체에 의해 이루어졌다. 출발원료로 사용할 물질이 액체상태이므로 이의 기화를 위해 bubbler를 준비하였으며 가스의 정밀한 유량제어를 위해 mass flow controller(MFC)를 사용하였다. 유해성분 제거를 위해 분말을 채워 넣은 particle trapper와 HCl 가스의 중화를 위한 alkali trapper를 장착하였다. Fig. 1은 본 연구에 사용된 CVD system의 모식도를 나타낸다.

SiC 증착을 위한 반응원료로 유기 금속 화합물인 hexamethyldisilane(HMDS,  $Si_2(CH_3)_6$ )을 사용하였고 반응원료의 수송을 위한 carrier 가스와 반응관 안으로 직접 유입되는 분위기 가스로 각각  $H_2$  가스를 사용하였다. 또한 purging 가스로 불활성인 Ar 가스를 사용하였다. 선택성 향상을 위해 Si 핵의 식각용으로 HCl 가스를 사용하였다. 기판으로는  $SiO_2$ 로 mask 되어져 있는

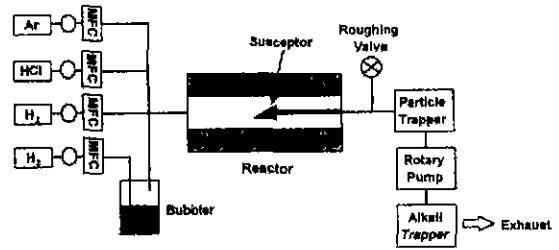


Fig. 1. Schematic diagram of the hot-wall type CVD apparatus.

<100> 방향의 p-type Si wafer를 사용하였다. Si 기판에서 노출된 영역의 크기는 1.615 mm×0.510 mm였다.

반응원료의 유량은 carrier  $H_2$  가스의 유량, 액체 원료의 증기압 또는 액체 반응원료를 담고 있는 bubbler의 온도에 의해 결정되었다.<sup>10)</sup> Bubbler의 온도는 얼음물 수조를 이용하여 약 3~4°C로 유지하였다. 이 온도에서 액체 반응원료의 증기압은 약 1.2 kPa이었다.<sup>11)</sup> Bubbler를 통하는 carrier  $H_2$  가스의 유량은 1~5 sccm의 범위로 설정하였고 반응관 안으로 직접 유입되는 분위기  $H_2$  가스의 유량은 1,000 sccm으로 고정시켰으며 HCl 가스의 유량은 20~200 sccm의 범위로 설정하였다. SiC 증착을 위한 기판온도는 1100°C로 고정하였고 반응관 압력은 4~6.7 kPa의 범위로 설정하였다. 일반적인 실험조건을 Table 1에 나타내었다.

반응관 안에 기판을 장입하기 전에 기판은 다음의 과정으로 세척되었다. 우선, 아세톤과 에탄올 용액에서 초음파세척기로 세척하였고, 자연 산화막을 제거하기 위해 희석된 HF 용액(HF:DI water=1:50, v/o)에 담긴 다음 초순수(DI water)로 세척하였다. 기판을 gra-

Table 1. Typical Experimental Conditions for the SiC Deposition

Precursor	Hexamethyldisilane ( $Si_2(CH_3)_6$ )
Substrate	<100> oriented P-type Si wafer
Mask material	$SiO_2$
Carrier gas (through a bubbler)	$H_2$ gas (1~10 sccm)
Atmosphere gas (direct to a chamber)	$H_2$ gas (1,000 sccm)
Etching gas	HCl gas (20~200 sccm)
Substrate temperature	1100°C
Working pressure	4~6.7 kPa
Deposition time	20 min. (continuous flow) 10 min. (pulse flow)

phite susceptor에 올린 다음 반응관의 hot zone에 위치시킨 후 반응관 내에 Ar 가스를 흘려주어 충분히 purging하면서 증착온도를 목적하는 온도까지 상승시켰고 목적하는 온도에 다다르면 carrier 가스를 bubbler에 흘려주면서 bubbler내의 출발원료를 기화시켜 반응관 안으로 공급하였다. 반응 가스의 원활한 흐름을 위해 한쪽에서는 계속 H<sub>2</sub> 가스를 공급해 주었다. 또한 SiC 증착의 선택성을 위해 HCl 가스를 반응관에 유입하였으며 HCl 가스와 반응원료의 공급 방법을 여러번 변화시켰다. 증착과정이 끝나면 반응원료와 HCl 가스의 유입을 중단시켰고 균열 방지를 위해 냉각은 서서히 진행시켰으며 H<sub>2</sub> 가스의 공급은 중단하고 Ar 가스를 사용하여 purging하였다.

### 3. 결과 및 고찰

Solgasmix-PV program을 이용하여 HMDS(Si<sub>2</sub>(CH<sub>3</sub>)<sub>6</sub>)에 대해서  $\beta$ -SiC의 생성조건을 위한 phase diagram을 조사하였다. 반응온도는 1000~2000 K, 반응압력은 0.013~101.1 kPa의 범위로 정하였고 조성은 H<sub>2</sub>/Si<sub>2</sub>(CH<sub>3</sub>)<sub>6</sub>의 몰 비를 1~1000으로 설정했다.

계산 결과 압력이 낮은 경우(P=1.33 kPa 이하) 단상의  $\beta$ -SiC만이 생기는 영역은 존재하지 않은 것으로 나타났으며 그 외에는 모두 graphite와  $\beta$ -SiC가 동시에 생성되는 것으로 나타났다. 그러나 압력이 13.3 kPa 이상일 경우 저온에서  $\beta$ -SiC만의 생성 영역이 존재하는 것으로 나타났다. 압력이 증가하고 H<sub>2</sub>/Si<sub>2</sub>(CH<sub>3</sub>)<sub>6</sub>의 몰 비가 증가할수록  $\beta$ -SiC 만의 생성 영역은 증가하는 것으로 확인되었다. 따라서 생성되는 물질의 화학종은 압력에 크게 영향을 받는 것으로 나타났으며 H<sub>2</sub>의 존재가  $\beta$ -SiC 증착에 있어 중요함을 알 수 있었다.

가열, 냉각, 증착의 모든 공정을 저압에서 시행한 경우 Si 기판 표면의 손상이 발생하고 증착된 막이 박리되는 양상을 나타냈으며 거친 표면을 나타냈다. 그러나 가열과 냉각과정은 Ar gas를 흘려주면서 상압에서 시행하고 증착은 저압 하에서 시행하였을 때, Si 기판 표면의 손상이 발생하지 않았고 증착된 막이 박리되는 양상은 나타나지 않았다. 또한 증착된 막은 평탄하고 거울면과 같은 표면을 나타냈고 약 1.9  $\mu\text{m/hr}$ 의 성장속도를 나타냈다. 또한 WDS 분석에 의해 증착된 막은 Si:C의 조성비가 약 1:1의 비율을 나타냈으며 결국 성장된 SiC 막은 화학양론적 조성비를 나타냄을 확인할 수 있었다. 이와 같은 사실은 AES 분석에서도 Si와 C의 화학양론적 조성비가 나타남을 확인하였다. 또한 미량의 oxygen 성분이 증착된 막에 함유된 것으로 분석되었으나 이는 불안정한 진공 시스템에 기인한 것으로 사료된다. Fig. 2에서

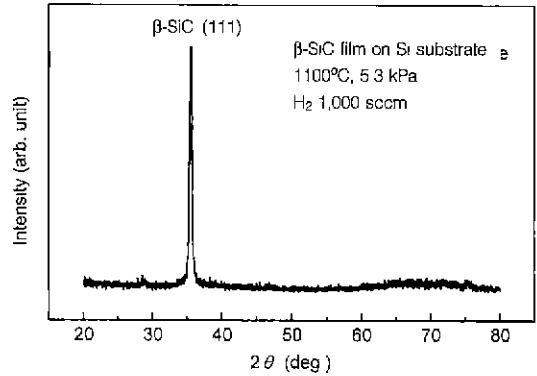


Fig. 2. XRD pattern of the film deposited on unmasked Si substrate at 1100°C.

보여지듯이 X-선 회절분석에 의하여 증착된 막은  $\beta$ 상으로 확인되었고 <111> 방향으로 우선적으로 정렬되어 성장이 이루어짐을 알 수 있었다.

SiO<sub>2</sub> mask 재료에 의해 부분적으로 덮여져 있는 Si 기판에서 Si 영역에는 SiC의 증착이 이루어지고, mask 영역에는 증착이 이루어지지 않는 SiC 박막의 선택적 증착을 위하여 반응원료의 유량변화, 증착공정 중 식각 가스의 도입 그리고 반응원료와 식각 가스의 공급 형태 변화를 시도하였다.

우선, 반응원료의 유량 변화에 따른 Si 기판과 mask 재료에서 SiC 막의 증착양상 변화를 살펴보았다. Si 기판에서 형성된 SiC 막의 증착속도를 Fig. 3에 나타내었다. Si 기판과 mask 영역에서의 SiC 증착속도가 차이를 나타내지 않았기 때문에 mask 영역에서의 SiC 증착속도는 굳이 표시하지 않았다. 결국, 반응원료의 유량 변화에 의한 SiC 증착속도의 차이는 나타나지 않았다. 이것은 반응원료의 연속적인 공급에 의해 반응원료의 유

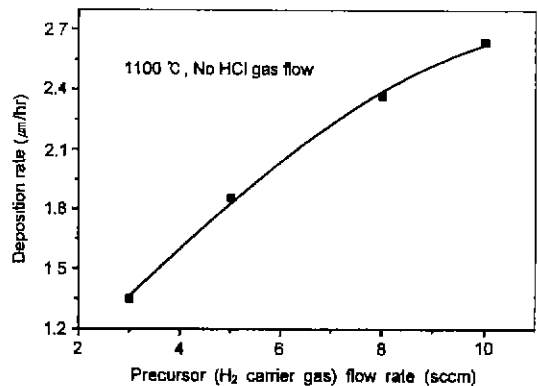


Fig. 3. Effect of H<sub>2</sub> flow rate as the carrier gas of the HMDS precursor on the deposition rate of SiC films on the (100) Si substrate.

량과는 무관하게 mask에서 형성된 핵이 안정화되었기 때문이라고 생각되어진다. 즉, Si 기판과 mask 영역에서의 초기 핵 생성 및 성장속도의 차이가 반응원료의 충분한 공급에 의해 무시되어 surface reaction이 증착속도를 제어하는 공정이 되지 못한 것으로 판단된다. Fig. 4는 H<sub>2</sub> carrier 가스를 3 sccm의 유량으로 공급했을 때 기판과 mask에서 증착된 막의 단면을 나타낸다. Si 기판과 SiO<sub>2</sub> mask에 형성된 SiC 막의 두께가 거의 같음을 알 수 있다.

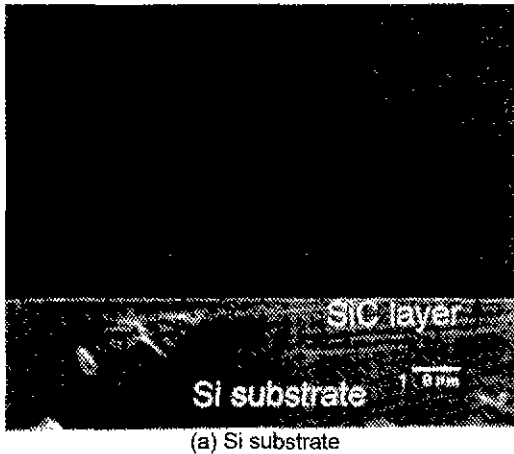
SiC 증착의 선택성을 향상시키기 위하여 mask 영역에서의 초기 핵 생성을 억제시킬 수 있는 식각 공정을 도입하는 것이 필요했다. 즉, Si 핵을 제거할 수 있는 HCl gas<sup>12,13)</sup>를 도입하였으며 핵 생성 속도의 차별화를 위하여 식각 gas와 출발 원료의 공급 방법을 변화시켰다. 즉, 증착과정동안 HCl gas는 연속적으로 공급하였

고, 반면에 출발원료는 반응관 안으로 10~30초간 공급한 후 2분간 멈추고 다시 10~30초간 공급해 나가는 펄스 형태의 방식을 취하였다.

Fig. 5는 10초 동안 반응원료를 펄스 형태로 공급하고 200 sccm의 HCl 가스를 공급하였을 때, Si 기판과 SiO<sub>2</sub> mask 사이에서 증착된 SiC 막을 보여준다. SiO<sub>2</sub> mask 위에 형성된 SiC 막의 두께가 얇아서 SEM으로는 명확한 관찰이 어려워 AES depth profile한 결과 Si 기판에 약 0.2 μm의 막이 형성됨을 확인하였고 SiO<sub>2</sub> mask에 약 0.08 μm의 SiC 막이 증착되었음을 확인하여 SiC 막의 증착 속도에 차이가 나타남을 확인할 수 있었다. 이는 초기에 SiO<sub>2</sub> mask위에 형성된 Si 핵의 일부가 HCl gas에 의해 제거되기 시작했기 때문에 SiC 증착 속도의 차이가 나타나는 것으로 사료된다. 그러나 핵이 안정화된 후 성장되어서 평탄한 막이 형성되고 나면 더 이상의 식각효과는 발생하지 않기 때문에 SiC 막의 완전한 증착방지는 이루어지지 않은 것으로 사료된다. 결론적으로 SiC 증착의 선택성은 HCl 가스를 도입함으로써 증진됨을 확인하였고 출발원료의 펄스 형태의 공급 방법은 선택성을 향상시키는데 효율적임을 확인할 수 있었다.

일반적으로 식각 공정의 도입을 통한 선택적 증착의 구현은 mask 영역에서 보다 기판에서 핵 생성의 약간 우세한 선호도가 나타나고 기판에서보다 mask에서 핵 생성 억제의 훨씬 더 우세한 선호도가 나타남으로서 이루어 질 수 있는 것으로 알려져 있다.<sup>9)</sup>

SiO<sub>2</sub> mask에서보다 Si 기판에서 SiC 증착의 선호도가 나타나는 것은 초기 핵 생성 속도의 차이 때문에 발생하는 것으로 생각된다. 이는 기판과 mask 표면에서의 핵 생성 특성이 다르게 나타나는데 기인한다. HMDS의



(a) Si substrate

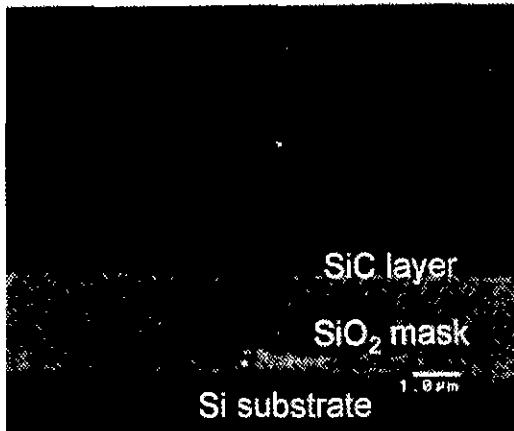
(b) SiO<sub>2</sub> mask

Fig. 4. SEM micrographs showing the SiC film deposited on (a) Si substrate and (b) SiO<sub>2</sub> mask at the H<sub>2</sub> carrier gas of 3 sccm without HCl gas.

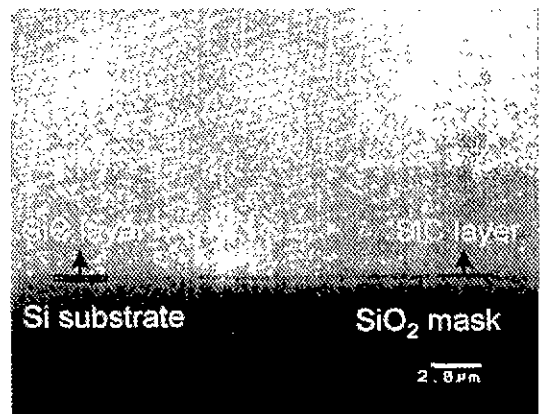


Fig. 5. SEM micrograph showing the SiC film deposited on a Si substrate and SiO<sub>2</sub> mask at the precursor flow of 10 sec and HCl gas of 200 sccm.

QMS(quadrupole mass spectrometer) 분석<sup>11)</sup>에 의하면 1100°C에서 열분해될 때  $(CH_3)_n-Si-H_{3n}$ ,  $C_nH_m^+$ ,  $H_2^+$ 가 주된 화학종을 이루게 된다. 이 때,  $C_nH_m^+$ 에 의해 excess carbon이 존재하는데 이로 인한 Si 기판의 carbonization으로 SiC 중간층이 형성될 수 있다. 따라서 SiO<sub>2</sub> mask 영역보다 Si 기판에서 SiC 핵이 더 큰 부착 계수를 갖게 되며 Si 기판에서의 초기 핵 생성 속도가 빠르게 나타나므로 형성된 핵이 더 쉽게 안정화될 수 있다. 반면에 SiO<sub>2</sub> mask에 형성된 핵은 불안정한 상태로 큰 표면에너지를 가지게 되어 약한 결합 상태로 존재한다.<sup>14)</sup> 따라서 Si 기판에서 보다는 SiO<sub>2</sub> mask 영역에서 식각 속도가 크게 나타나는 것이다.

따라서 Si 기판에서 Si 핵이 선택적으로 성장하고 SiO<sub>2</sub> mask에서 Si 핵이 선택적으로 제거되는 한 Si 기판에서 SiC의 안정된 성장이 계속 이루어질 수 있으며 SiC 박막 증착의 선택성이 발현될 수 있다고 사료된다. 그러나, SiO<sub>2</sub> mask에서 생성된 핵이 안정화되어 island 형태에서 layer로 성장이 일어나면 SiC-SiO<sub>2</sub> 계면에 의한 선택성 효과를 기대할 수 없으므로 더 이상의 식각 효과는 발생하지 않는 것으로 사료된다.

HCl 가스를 사용하지 않은 경우와 HCl 가스를 사용한 경우 증착된 막 표면의 평균 조도는 각각 25.8 Å와 27.6 Å이었으며 두 막 사이의 조도에는 뚜렷한 차이를 나타내지 않았다. 따라서, HCl 가스는 막의 표면 조도에 큰 영향을 미치지 않으며 막의 표면은 소자 활용에 적합할 정도로 평탄함을 알 수 있었다. Fig. 6은 HCl 가스의 유량에 따라 얻어진 SiC 막의 평균 표면 조도를 보여준다. HCl 가스의 유량에 따라 평균 표면 조도의 커다란 차이는 나타나지 않았지만 HCl 가스의 유량이 증가함에 따라 막의 표면 조도는 감소하는 경향을 나타냈다. 일반적으로 막의 조도와 막 두께는 비례관계를 나타낸다.<sup>15)</sup>

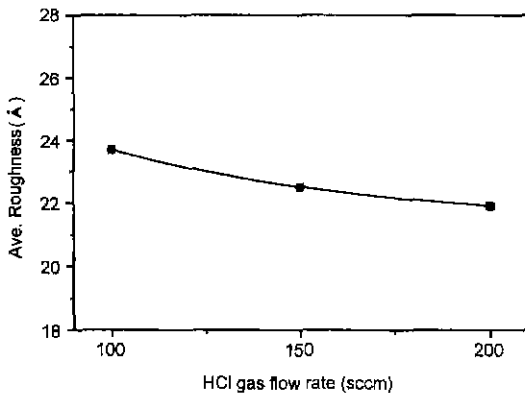


Fig. 6. Average surface roughnesses of SiC films obtained at various HCl gas flow rate.

Table 2. Electrical Properties of  $\beta$ -SiC Films Measured by Hall Effect using van der Pauw Technique

Sample	A	B
Film thickness ( $\mu\text{m}$ )	0.2	0.5
Resistivity ( $\Omega \cdot \text{cm}$ )	$5.06 \times 10^{-2}$	$2.41 \times 10^{-2}$
Hall coefficient	-5.59	-2.83
Hall mobility ( $\text{cm}^2/\text{V} \cdot \text{s}$ )	110.46	117.09
Carrier concentration ( $\text{cm}^{-3}$ )	$1.12 \times 10^{18}$	$2.21 \times 10^{18}$

따라서 HCl 가스의 유량 증가에 따라 막 두께가 감소하기 때문에 막의 표면 조도도 감소하는 경향을 나타낸 것으로 사료된다.

도핑되지 않은 SiC 막의 전기적 특성 평가를 위해 Hall 측정을 행하였다. Hall 측정을 위한 전기 저항접촉은 인듐과 gold wire를 이용하여 SiC 막의 모서리에 형성시켰다. 증착된 SiC 막의 두께에 따른 전기적 특성을 Table 2에 나타내었다. Hall 계수의 부호가 (-) 값을 나타냈기 때문에 증착된 SiC 막은 n-type의 전기적 특성을 나타냄을 알 수 있는데 이러한 n-type의 전기적 특성은 증착과정동안 불순물로 유입된 nitrogen<sup>45)</sup>에 의한 것으로 사료된다. 또한 증착된 막의 두께에 따라 전기적 특성에 차이가 나타나는 것을 알 수 있다. 즉, 0.5  $\mu\text{m}$ 의 막이 0.2  $\mu\text{m}$ 의 막보다 전송자 농도가 크게 나타났기 때문에 전기 비저항은 전송자 농도가 약간 더 큰 0.5  $\mu\text{m}$ 의 막이 더 작게 나타난 것이다. 일반적으로 전송자 농도와 전송자 이동도는 반비례 관계를 나타내는데 전송자 농도가 클 경우 그만큼 충돌의 가능성이 더 크기 때문에 이동이 원활하지 못하다는데 기인한다. 따라서 전송자 이동도가 상대적으로 낮은 값을 나타낸 것은 전송자 농도 값이  $10^{18}$  차수에 이를 정도로 높게 나타난 것에 기인한다. 이러한 도핑되지 않은 SiC 막의 n-type 전기적 특성은 S. Nishino 등<sup>4)</sup>이 보고한 바와는 유사한 특성을 나타냈으나 P. Liaw 등<sup>5)</sup>이 보고한 바와는 상이함을 나타냈다. 이러한 전기적 특성의 차이는 증착과정동안 불순물로 유입된 nitrogen의 양이 다르다는데 기인하는 것으로 사료된다.

#### 4. 결 론

Hexamethyldisilane( $\text{Si}_2(\text{CH}_3)_6$ )의 single precursor를 사용하여 화학기상증착법으로 Si 기판 위에 buffer 층의 형성없이  $\beta$ -SiC의 박막을 증착하였다. HCl의 식각 가스 도입과 출발원료의 펄스 형태 공급을 통하여 Si 기판과 SiO<sub>2</sub> mask에서 SiC 박막의 증착 속도를 차별화시

킬 수 있는 것으로 밝혀졌다. 즉, Si 기판에서 Si 핵이 선택적으로 성장하고 SiO<sub>2</sub> mask에서 Si 핵이 선택적으로 제거되는 한 Si 기판에서 SiC의 안정된 성장이 계속 이루어질 수 있으며 SiC 박막 증착의 선택성이 발현될 수 있다고 사료된다. 또한 SiC 박막 증착 과정에서 HCl 가스의 도입은 표면 조도에 큰 영향을 미치지 않는다고 막의 표면은 소자 활용에 적합할 정도로 평탄하였다. 또한 증착과정 중에 불순물로 유입된 nitrogen에 의해 증착된 막은 n-type의 전기적 특성을 나타냈다.

### 감사의 글

본 연구는 1997년도 한국과학재단 핵심전문연구지원(과제번호: 971-0802-024-2)으로 수행한 연구 결과의 일부분으로 이에 감사를 드립니다.

### REFERENCES

1. R.C. Evans, "The Structure of Some Simple Compounds," pp. 136-177 in An Introduction to Crystal Chemistry 2nd ed., Cambridge University Press, UK, 1996.
2. A.J. Steckl and J.P. Li, "Rapid Thermal Chemical Vapor Deposition Growth of Nanometer-thin SiC on Silicon," *Thin Solid Films*, **216**, 149-154 (1992).
3. M.I. Chaudhry, R.J. McCluskey and R.L. Wright, "The Role of Carrier Gases in the Epitaxial Growth of  $\beta$ -SiC on Si by CVD," *J. Crystal Growth*, **113**, 120-126 (1991).
4. S. Nishino, H. Suhara, H. Ono and H. Matsunami, "Epitaxial Growth and Electric Characteristics of Cubic SiC on Silicon," *J. Appl. Phys.*, **61**(10), 4889-4893 (1987).
5. P. Liaw and R.F. Davis, "Epitaxial Growth and Characterization of  $\beta$ -SiC Thin Films," *J. Electrochem. Soc.*, **132**(3), 642-648 (1985).
6. J.P. Li and A.J. Steckl, "Nucleation and Void Formation Mechanisms in SiC Thin Film Growth on Si by Carbonization," *J. Electrochem. Soc.*, **142**(2), 634-641 (1995).
7. S. Yonekubo, K. Kamimura and Y. Onuma, "Polycrystalline SiC Thin Films Prepared by Microwave Plasma Chemical Vapor Deposition," *Inst. Phys. Conf. Ser.* No 142: Chapter 1, 233-236 (1996).
8. R.F. Davis, G. Kelner, M. Shur, J.W. Palmour and J. A. Edmond, "Thin Film Deposition and Microelectronic and Optoelectronic Device Fabrication and Characterization in Monocrystalline Alpha and Beta Silicon Carbide," *Proceedings of the IEEE*, **79**(5), 677-701 (1991).
9. A. Reisman and D. Temple, "Alternating Cyclic Pressure Modulation Process For Selective Area Deposition," U.S. Pat. No. 5,201,995, Apr. 13, 1993.
10. C.F. Schaus, W.J. Schaff and J.R. Shealy, "OMVPE Growth of Ga<sub>x</sub>In<sub>1-x</sub>P/GaAs(Al<sub>y</sub>Ga<sub>1-y</sub>As) Heterostructures for Optical and Electronic Device Applications," *J. Crystal Growth*, **77**, 360-366 (1986).
11. K. Takahashi, S. Nishino and J. Saraie, "Low-Temperature Growth of 3C-SiC on Si Substrate by Chemical Vapor Deposition Using Hexamethyldisilane as a Source Material," *J. Electrochem. Soc.*, **139**(12), 3565-3571 (1992).
12. Y. Ohshita and H. Kitajima, "In Situ Doped Polycrystalline Silicon Selective Growth using the SiH<sub>2</sub>Cl<sub>2</sub>/H<sub>2</sub>/HCl/PH<sub>3</sub> Gas System," *J. Appl. Phys.*, **70**(3), 1871-1873 (1991).
13. T.I. Kamins, D.W. Vook, P.K. Yu and J.E. Turner, "Kinetics of Selective Epitaxial Deposition of Si<sub>1-x</sub>Ge<sub>x</sub>," *Appl. Phys. Lett.*, **61**(6), 669-671 (1992).
14. Donald. L. Smith, "Chemical Vapor Deposition," pp. 307-369 in *Thin Film Deposition-Principles and Practice*, McGraw-Hill, New York, 1995.
15. Donald. L. Smith, "Deposition," pp. 119-219 in *Thin Film Deposition-Principles and Practice*, McGraw-Hill, New York, 1995.