

1. 서론

최근 반도체 생산공정들이 복잡성이 증가하고, 경제적으로 유용성을 갖기 위해서는 사용되는 공정장비들의 동작이 보다 지능화 되어야 한다. 생산시스템의 지능화는 그 작동을 예측할 수 있으며, 사용자에게 편리하고, 또한 인간의 실수에 대하여 덜 민감하도록 하는 결과를 낳는다. 이를 위하여, 생산시스템들은 CIM(Computer Integrated Manufacturing) 화되고있는 실정이다[1].

CIM으로 결정되어지는 사항들은 계층적 특성을 가지며, 차년도 생산계획에서부터 어느 특정한 생산품에 대한 특정한 단위공정 상의 변수들을 결정하는 세부적인 문제들에 이르기까지 그범위는 매우 넓다. 그러나, 현재 이러한 결정들의 대부분이 인간들에 의해 이루어지고 있는 실정이며, CIM은 이러한 결정을 내리기 위해 필요한 생산공정들과 관련된 지식들을 갖고있지 않다. 그 필요한 지식들이란 생산공정의 정확한 모델의 형태로 표현될 수 있다. 특히, VLSI(Very Large Scale Integration) 생산과 같은 복잡한 생산공정들에 있어서는 그것을 모델링하여 필요한 지식을 갖는다는 것이 매우 중요하다. 따라서, 공정장비의 모델링 연구를 통하여 그 동작특성을 이해하며, 나아가서는 공정장비의 동작을 예측할 수 있도록 하여 공정장비의 자기진단 시스템에 이용하는 것이 필요하다.

한편, 반도체 생산에서 생산품의 품질을 높게 유지하기 위해서는 수천 개에 이르는 공정상의 매개변수들을 정교하게 제어해야만 한다. 이러한 변수들은 수백 개의 개별 공정 단계에서 입력과 출력으로 제공되는 것들이다. 이와 같이 복잡한 공정에서 장비의 불안정한 동작을 빠르고 정확하게 진단하는 방법은 반도체 생산공정에 있어서 매우 중요하다 [2]. 기존의 전통적인 진단방법들은 일련의 여러 생산공정들의 마지막 단계에서 진단이 수행된다. 그런데, 반도체 웨이퍼들은 일괄처리형태(batch mode)로 생산되기 때문에 기존의 진단방법으로는 에러를 발견하였지만 이미 많은 양의 값비싼 웨이퍼들이 불량으로 생산된 이후일 때가 있다. 따

라서, 불규칙한 주기에서 검출한 불확실한 근거들로도 진단이 가능한 진단시스템을 개발하여 반도체 생산성 향상을 도모하여야 한다.

반도체 생산은 주로 다음과 같은 여덟 가지 단위공정으로 분류된다; epitaxy, oxidation(산화), diffusion(확산), deposition(증착), lithography, etching(식각), metallization. 이러한 단위공정 수행을 위해 사용되는 여러 공정장비들의 동작특성 파악을 위하여 기존의 통계적 기법들을 이용하여 모델링하는 연구에서, 최근에는 신경회로망 기법을 이용한 장비의 모델링이 수행되어 기존의 기법들과 비교 연구되고 있다. 한편, 반도체 생산공정들은 여러 가지 복잡하고 값비싼 생산장비에 의해 수행되는데, 장비의 성능이 기준 한계를 벗어나서 동작하게 되면, 전체 생산제품의 질은 심각한 악영향을 받게된다. 따라서, 장비의 불안정한 동작을 신속하고 정확하게 진단하는 방법 개발은 반도체 생산공정에서 매우 중요하다[3].

이 논문에서는 이들 반도체 핵심 공정중에서 비교적 널리 연구되어진 RTP(Rapid Thermal Process)과 EPD(End Point Detection), PE(Plasma Etching) 에 대해서 그 특성과 기존의 모델링 기법을 알아보고 DES(Discrete Event System) 모델링을 통한 RT(Real-Time) 및 RbR(Run-by-Run) 제어에 대해서 알아보려고 한다.

2. 반도체 공정기기의 특징 및 제어

2.1 Plasma Etching

플라즈마 식각장비는 전계를 주입분자가스(insert molecular gas)에 적용시킴으로써 생성된 플라즈마를 이용하여 웨이퍼를 가공하는 장비이다. 일단 플라즈마가 형성되면 reactive neutral(이온 또는 radical)은 증착되어 있는 필름과 휘발성 반응을 일으켜서 식각이 진행된다. 물론 최근에는 이러한 화학적인 식각외에 물리적인 충돌이나 자계형성 등에 의해 병합적인 식각을 수행함으로써 보다 효율적이고 미세화된



패턴의 식각을 수행하고 있다. 플라즈마내에서는 gas-phase collision과 surface reaction 등 두 가지의 일반적인 화학적 반응 메커니즘이 있다[1].

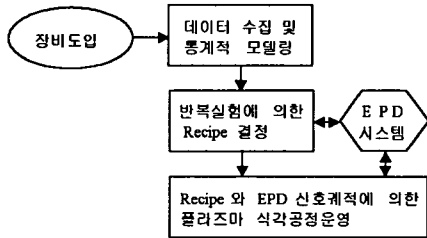


그림 1. 반도체 메모리 소자 양산라인의 식각장비운영

메모리 디바이스의 양산라인의 경우 플라즈마 식각공정은 그림 1과 같은 장비 초기화 및 공정운영방식을 갖는다. 라인에 도입된 장비는 엔지니어의 경험적 지식과 통계적 분석을 통해 식각특성에 맞는 공정운영 recipe를 선택한다.

2.2 EPD 시스템의 구성 및 원리

하나의 식각이 이루어지기 위해서는 여섯가지 단계가 있어야 하는데 이들 과정동안 웨이퍼의 상태를 직접 파악하는 것은 현재로서는 불가능하다. 따라서 이러한 반응실내의 상태 관찰은 간접적으로 행하여지며 플라즈마의 발광특성의 관찰을 통하여 이루어진다. 발광특성을 관찰함으로써 식각의 종료점 및 플라즈마 반응용기의 기체오염을 탐지할 수가 있게된다. EPD(End Point Detection) 제어기는 식각재 또는 식각산물로부터 발생하는 빛의 파장특성을 관찰하게 되며 식각재가 소비되는 식각중에는 식각부산물로부터의 빛을 방출이 증가하는 한편 식각재에서의 방출은 감소하게 된다. 식각이 종료되면 식각재의 빛 방출이 증가하고 식각 부산물의 빛방출은 감소하게 된다.[8-10]

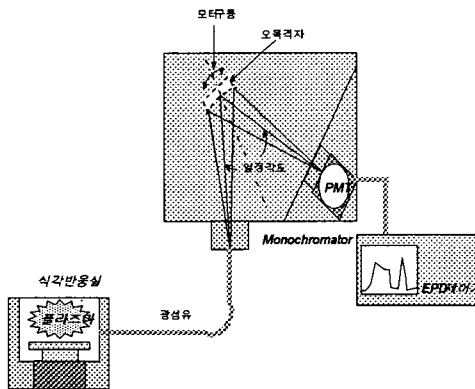


그림 2. EPD 시스템 (Monochromator, 제어기, 광섬유케이블)

이러한 특정 파장을 반응광을 이용한 EPD(End Point

Detection)은 monochromator와 EPD제어기에 의해 가능하며 식각장비마다 식각반응실의 특성이 다르므로 여러 번의 실험을 반복하여 최적의 검출파장을 찾아내며 이를 위하여 넓은 파장대를 순차적으로 검색하여 최적의 파장을 얻는 기능을 autoscan 또는 auto calibration이라 한다. 식각반응실 벽의 윈도우에서 나온 빛은 특정파장의 빛 외에 여러 파장의 빛도 섞여있으며 모든 빛은 광케이블에 의해 monochromator에 전달된다. monochromator는 오목격자와 photomultiplier를 내장하고 있으며 그림 2와 같이 오목격자의 반사각을 조절하여 원하는 파장의 빛만 photomultiplier로 보내주게 된다. photomultiplier는 이러한 특정파장의 빛을 적절한 크기의 전압으로 변환하여 EPD 제어기로 보내게 된다.

2.3 RTP 시스템의 특징

최근 램프 가열방식에 의한 고속 열처리 공정(RTP)을 이용한 공정기법이 주문생산 반도체(ASIC) 등의 다품종 소량 생산 라인뿐만 아니라 고집적 메모리 소자(1G 이상)의 생산에 있어서 크게 주목받고 있다. RTP 시스템은 램프에 의한 열과 공정 가스를 이용하여 다양한 열처리를 수행한다. 공정 온도범위는 보통 600~1000℃이며 최대 1400℃까지 가능하다. 이 장비는 저압과 대기압과 비슷한 압력에서도 단일 웨이퍼 공정을 수행할 수 있으며 chemical vapor deposition, annealing, clearing, oxidation, nitridation 등에 이용되며 실리콘 공정 중 각종 불순물 이온의 주입 후 결함제거와 활성화, 다결정 실리콘에 주입된 이온의 활성화, 실리콘사이드의 형성과 열처리, 알루미늄을 비롯한 금속 박막의 열처리 및 형성에 사용될 수 있다. RTP의 장점으로는 짧은 공정시간으로 인한 매우 얇은 박막의 형성이 용이하며, 단일웨이퍼 공정방식이기 때문에 기존의 일괄처리방식(batch process)에 의한 대량 열처리 방식보다 향상된 공정 반복성을 보이며, 보다 단축된 가열/냉각 시간이 소요된다. 그리고, 장비의 가격도 기존 시스템보다 저렴하다는 장점이 있다. 이에 반해 급격한 웨이퍼의 가열과 냉각에 의해 발생하는 온도의 불균일성에 의한 열응력으로 웨이퍼에 열적 스트레스가 발생하여 소자 특성의 저하와 공정수율을 저하시키는 등의 단점이 있다.

RTP 시스템의 모니터링을 위해 필요한 입력으로는 설정 온도, 가스 흐름, 공정 압력, 가열률 등이며 이를 통한 공정 출력으로는 균일도, 강도, 결정결함, 슬립, 불순물 등을 들 수 있다[4].

RTP 시스템은 할로젠 램프가 열원으로 사용된다. 초기에는 하나의 램프로 웨이퍼를 가열하였으나, 하나의 램프로는 웨이퍼 표면 온도의 균일도를 제어하기가 거의 불가능하기 때문에 점차 복수개의 램프를 열원으로 사용하고 있다. 일반적으로 RTP 시스템에서의 온도측정은 thermocouple instrumented wafer와 pyrometer의 calibration을 통해 이루어진다. Pyrometer 온도측정은 웨이퍼 표면으로부터 방사된 방사열을 이용한다. Pyrometer는 특정 파장 대역 내의 복사

【반도체 공정기기의 모델링과 실시간 제어】

에너지만을 전달받는다. 만일 파장 대역이 상대적으로 좁혀지면 이러한 복사에너지는 웨이퍼 온도와 연관되어진다. 실제로는 표면방사율에 대한 상수 값이 pyrometer에 설정되고 radiant intensity를 pyrometer reading으로 변환시키는데 이용된다[5].

3. 각 공정기기에 쓰이고 있는 제어 기법

3.1 플라즈마 식각공정의 모델링

라인에 도입된 장비는 엔지니어의 경험적 지식과 통계적 분석을 통해 식각특성에 맞는 공정운영 recipe를 선택한다. 이러한 모델링 및 제어입력 탐색과정에 많은 시간이 소요되고 입출력 관계의 비선형성을 제대로 표현하지 못하며 공정의 진행에 따른 특성변화를 고려할 수 없는 등의 여러 단점을 가지고 있다. 따라서 보다 효율적인 데이터의 연관성 분석을 통한 지능형 모델링과 제어입력탐색기법이 요구된다.

반도체생산공정은 다수의 복합공정들로 구성되어 있으며 각 공정의 효율적 운영과 전체 시스템의 체계적 관리에 대한 연구가 활발히 진행되고 있다. 특히 식각공정은 반도체 핵심공정으로 플라즈마를 이용한 건식식각공정이 도입되었으며 메모리형 반도체 양산라인의 경우, 식각장비의 초기화에서부터 웨이퍼 양산에 적용하기까지 다양한 식각공정관리라 진행된다(그림 3). May[6] 등은 실험계획법에 따라 입출력데이터를 획득하고 이를 바탕으로 회귀분석기법을 적용하여 이차모델식을 구하는 방법을 식각공정에 적용하였다. 설정된 모델식을 기반으로 전문가적 경험을 적용함으로써 특정 제어입력(recipe)을 선택하게 되고 이에 따라 식각공정이 진행된다. 이때 일정매수(25매 또는 50매)의 웨이퍼 식각이 진행된 후 몇장의 샘플웨이퍼를 검색하여 전체 웨이퍼들의 식각 상태여부를 판단한다.

그러나 플라즈마공정의 화학적, 물리적 특성이 매우 복잡하여 이차모델식으로는 장비의 기능을 정확하고 효율적으로 평가하지 못한다. Han[7]등은 공정특성이 식각공정과 유사한 플라즈마 증착 공정의 모델링에서 신경회로망기법이 기존의 통계적 방법보다 우수함을 보였으며 Himmell[8]과 Rietman[9]등은 신경회로망을 이용하면 플라즈마 식각공정을 통계적 기법에 의한 것보다 정확하게 모델링할 수 있을

을 보였다. 그러나 예측성능의 향상을 위해 신경회로망의 구조와 학습파라미터를 최적화해야하고 신경회로망의 파라미터수보다 적은 제한된 데이터를 이용해야하므로 우수한 예측성능을 갖는 신경회로망모델을 개발하는데 어려움이 따른다.

Kim[10]은 비선형최적화기법인 심플렉스알고리즘[11]에 의해 최적화된 신경회로망을 이용한 플라즈마식각공정의 모델링 방안을 제시하였으나, 심플렉스알고리즘에 의한 최적화는 초기값에 민감한 영향을 받고 국부수렴할 가능성이 많으므로 최적화된 신경회로망의 탐색에 어려움이 따르게 된다.

또한 반도체 양산라인의 식각장비는 시간이 경과함에 따라 반응실내부에 쌓이는 부산물로 인하여 식각특성의 변화가 발생하며 이러한 변화는 초기의 모델링에서 얻어지는 입력값과는 다른 입력값을 요구한다. 최근 Baker[12]등은 신경회로망을 이용한 RIE(Reactive Ion Etching)공정의 시계열 모델링에 의해 실시간 공정검출이 가능함을 보였으나 이상검출대상신호가 직접적인 지표가 되는 공정출력이 아니고 공정입력의 일종인 가스흐름율이며 관리도의 신뢰성에 대한 문제점이 Yazici[13]등의 발표에서 제기되었다.

보다 체계적이고 실용성있는 플라즈마 식각장비의 모델링을 위해서 신경회로망기법을 적용하고 시행착오와 전문가적 경험에 의존해온 제어입력(recipe)의 탐색을 위해 유전 알고리즘과 심플렉스알고리즘[11]을 병합하는 기법을 적용하였고. 현재의 양산라인에서의 다양한 형태의 작업공정의 영향과 측정오차, 부정확한 입력설정, 원자재의 변동 등에 기인한 비정상원인에 의해 발생하는 공정이탈의 감시 및 복구를 위한 통계적 이상검출과 효율적인 국소모델수정 기법이 개발되었다.

또한, 반도체 생산수율에 중요한 영향을 미치는 플라즈마 식각공정은 물리적, 화학적 특성이 매우 복잡하여 정확한 공정 모델 구성이 매우 어렵다는 단점을 갖고 있다. 또한 TCP 장비를 비롯한 여러 식각장비들은 대량생산을 위한 일괄생산방식에 기준을 두고 제작되었으나 여기서 발생하는 여러 문제점 해결을 위한 실시간 제어가 처리되지 못하고 있다. 그러나 이러한 기법은 기존에 사용되던 이차 회귀 모델식보다 비선형적 특성을 잘 나타낼 수 있어서 초기의 장비 조건 설정을 위해서는 사용 가능하지만 실시간 제어를 위한 동적 데이터 프로세스에 사용할 수 없다는 단점을 지니고 있다.

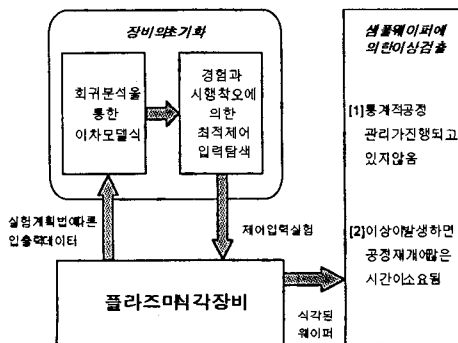


그림 3. DRAM 양산라인 현장에서의 플라즈마 식각공정

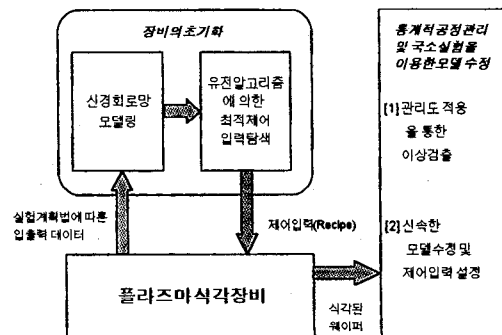


그림 4. 플라즈마 식각공정을 위한 통합공정관리시스템



3.2 EPD의 모델링

EPD는 윈도우 기법을 이용한다. 윈도우 기법이란 사용자가 미리 윈도우의 폭과 높이를 결정하고 공정이 진행되면서 궤적이 윈도우의 어떤 방향으로 진행하는가를 보고 공정상태를 판단하는 것으로 식각층의 식각이 시작되면 신호강도가 약화되면서 궤적이 윈도우의 아랫방향으로 통과하고, 다시 궤적이 윈도우의 우측면을 통과하면 식각이 완료됨을 알 수 있다.(그림 5) 또한 미리 정해진 수의 윈도우를 연속으로 아랫방향으로 통과하여야 slope start가 되고, 연속으로 다수의 윈도우의 우측면을 통과하여야 slope end가 검출되도록 할 수도 있다. [8-10]

이러한 윈도우 기법은 공정의 반복운명을 통해 경험적인 방법으로 설정하고 있으며 이 경우 신호계적의 gain과 윈도우 폭의 연관관계를 분석 적용하기 곤란하며 시간적 경과에 따른 공정특성의 변동에도 불구하고 윈도우의 크기는 일정한 점등의 여러 문제점을 갖는다. 이러한 문제점은 식각장비와는 무관한 EPD 제어기상의 알고리즘 및 소프트웨어의 문제로서 혼류생산 등 신호계적이 다양한 차세대 공정을 위해 해결해야 할 과제이다.

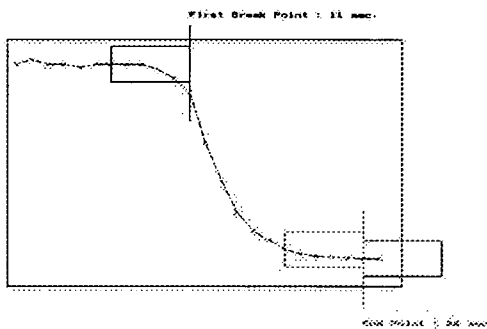


그림 5. Slope Start와 Slope End

3.3 RTP 모델링

웨이퍼 직경이 점차 대구경화됨에 따라 IC의 불량률을 줄이고 전체적 생산수를 향상이 반도체 생산에서의 주목표가 된다. 이를 위해서 RTP 시스템이 확보해야 할 핵심 성능이 온도균일도(thermal uniformity)이다. 그러나, 웨이퍼 주변외곽의 온도냉각효과(cooling effect)나 열적 시스템의 비선형특성 때문에 RTP 시스템의 정확한 수학적 모델링과 균일온도의 제어가 용이하지 않다. 따라서 RTP 시스템에서의 해결점은 1)정밀한 온도측정 및 온도분포 예측, 2)온도균일도와 공정반복성 구현을 위한 제어 알고리즘 정립 등이다. RTP 시스템을 이용한 웨이퍼 가공에는 정밀한 온도 제어가 요구된다. 온도제어는 온도균일도와 정확한 온도 궤적 추적에 의해 처리된다. 웨이퍼의 전 표면에 대한 온도균일도는 웨이퍼 전체에 대한 균일한 처리가 필요하게 되고 또한 과도한 열적 스트레스에 의한 slip defects를 방지할 수 있게 된다. 그리고 개별적으로 처리되는 각각의 웨이퍼에 대해서 반복공정 확보를 위하여 정확한 온도궤적 추적

이 필요하다[5].

온도균일도 계산을 위해서는 웨이퍼상의 여러 지점에서 온도계측이 이루어져야 한다. 그러나, 대부분의 RTP 시스템과 같이 제한된 개수의 pyrometer만 장착된 경우에는 공정 동안의 웨이퍼상의 온도분포를 정확하게 살펴볼 수 없다. 따라서 제한된 데이터를 이용하여 웨이퍼상의 온도분포를 추정하려면 먼저 실험을 통해 획득한 제한된 데이터와, 같은 실험을 multi-point 계측장비가 장착된 RTP 시스템에서 수행하여 획득한 데이터를 비교, 분석하여 웨이퍼상의 온도분포를 추정할 수 있는 정량적 기법이 요구된다[14]

초기의 RTP 시스템 제어방식은 pyrometer의 온도 T_p 를 받아들여 설정온도와의 오차를 계산하고($e = T_s - T_p$), 오차 e 를 피드백 루프에 이용하는 PID 피드백 제어가 수행되어 왔다. 그러나 RTP 시스템의 광원인 램프에서 방사된 복사열이 웨이퍼 표면에 균일하게 도달되지 않고, 주위 환경에 따른 웨이퍼 외곽의 온도냉각효과등이 무시되어 웨이퍼의 온도균일도를 획득하지 못하고 있다. 그 후 다변수 강인 제어기법에 의해 하나의 sensor가 아닌 여러 개의 sensor로 웨이퍼의 온도를 측정하고 복수개의 램프를 사용하여 각각의 램프의 파워를 제어하는 방법도 연구되고 있다. 웨이퍼의 온도분포를 결정하는 요소들이 많고 이것을 열역학적으로 모델링하는 것은 웨이퍼의 온도분포에 많은 영향을 미치고 있는 예측하기 힘든 요소들을 포함할 수 없기 때문에 입·출력값과의 관계를 통한 신경회로망 이론을 적용하는 시도가 이루어졌다.

신경회로망을 이용한 RTP 시스템의 모델링은 먼저 해당 공정의 입출력 매개변수를 설정한 다음 실험을 통해 입출력 데이터를 확보하고 나서, 이 입출력 데이터로 신경회로망을 학습시키게 된다. 이 과정을 통해 해당 공정에 대한 RTP 시스템특성의 신경회로망 모델이 구성된다. 또한 일반적으로 선형시스템에서 많이 사용되는 적응제어 기법을 신경회로망 기법을 도입하여 비선형시스템으로 확장시킨 제어기법이 간접 적응 뉴로-제어 (IANC; Indirect Adaptive Neuro-Control)이다. IANC는 대상 플랜트와 신경회로망 제어기, 동정(identification) 신경회로망, 그리고 기준모델로 구성된다(그림 6). 먼저 대상 플랜트의 기준모델을 선정해야 하는데, 이는 실험을 통해 확보한 입출력 데이터로 구성할 수 있다. RTP 시스템의 경우 기준모델의 입력 y^* 은 공정에서 확보되어야 할 웨이퍼의 설정온도이고, 출력 y 는 램프제어를 통해 확보된 실제의 웨이퍼 온도가 된다.

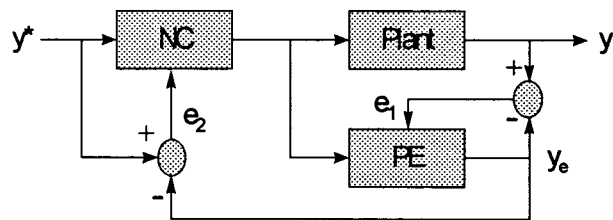


그림 6. 간접 적응 뉴로-제어(IANC) 구조도

IANC의 제어 목적은 실제 플랜트의 출력 y 가 기준모델의 출력 y^* 을 점근적으로 따라가도록 제어입력을 조절하는 것이다.

$$\lim_{t \rightarrow \infty} \| y^*(t) - y(t) \| \leq \epsilon, \quad \epsilon > 0 \quad (1)$$

먼저, 플랜트와 입출력 특성이 같아지도록 동정 신경회로망(PE)을 학습시킨다. 이때 플랜트와 플랜트 에뮬레이터(PE)는 같은 제어 입력을 전달받는다. 플랜트 출력과 PE출력의 동정오차(identification error)는 역전과 되어 PE의 연결하중을 경신하는데 이용된다. 학습이 끝나면 PE의 출력은 플랜트의 출력을 따라가게 된다. 그리고 플랜트 출력과 기준모델의 출력의 제어오차(control error)가 역전과 되어 신경회로망 제어기(NC)를 학습시키고 또한 PE도 재학습시키게 된다. IANC는 신경회로망을 이용하기 때문에 반복학습에 의한 계속적인 성능개선이 가능하다. 또한 입출력 데이터만으로 대부분의 비선형적 특성(램프 dynamics등)을 모델링할 수 있기 때문에 그만큼 모델링의 제한조건이 줄어들게 된다. 그리고 학습이 끝나게되면 입출력 데이터만으로 모델이 동정되어 있으므로 제어입력에 대한 응답의 예측이 빠르기 때문에 실시간 제어에 적합하다.

4. DES modeling을 통한 RT RbR 제어

4.1 DES(discrete event system) Modeling

DES modeling이란 시간의 흐름에 의해 일어나는 일련의 사건에 의한 상태의 변화들을 시간의 기준이 아닌 사건을 기준으로 묘사하는 것으로서, 기존의 모델링과는 달리 추상적인 시스템의 상태에 대해서도 이를 정의하고 모델링함으로써 시스템의 전반적인 상태부터 세세한 상태까지 묘사가 가능하며 구체적인 특성이 규명된 부분과 그렇지 아니한 부분까지 혼합하여 전체 시스템을 구성할 수 있고 따라서 반도체 생산시스템에서는 시스템의 복잡성, 동적인 특성, 모델링의 불확실성 때문에 공정장비의 감시제어와 최적운영, 그리고 고장포용을 위해서 DES 모델링 기법을 활용하는 것이 유리하다. 즉 입출력 상태값은 상태공간(state-space) 식이나 신경회로망 모델로 표현되는 CVDS(Continuous-Variable Dynamic System) 특징을 갖고 있으나 복잡한 동적특성을 지닌 반도체 생산시스템에는 이에 적합한 이산사건 모델 접근법을 적용할 필요가 있다[15]. 이 과정에서 각 상태의 이상동작(malfunction)에 대한 threshold를 정해 event 혹은 state화하여 state evolution을 표현하는 DES 모델을 구축하고 이에 대해 전체시스템의 이상현상을 방지하기 위해 diagnosis 및 다양한 fault-tolerance 기법을 연구한다. 물론 이에선 실시간 시스템적 관점에서 동작 및 반응시간의 지연 또한 이상현상으로 간주하여 이를 함축하는 시계수 제한성 파라미터를 정의하고 이를 유도하는 연구도 병행되고 있다.

System의 상태를 구분하는 데 기준이 되는 파라미터들은 매우 다양하고 종류가 많다. 때문에 system의 모든 상태 변수에 대해 state를 잡으면 각각의 파라미터에 의해 state가 나누어지기 때문에 만약 파라미터가 n 개면 state의 개수가 최소 2^n 개가 되어 이것을 모두 표현하는 것은 불가능하다. 따라서 각각의 state들을 공정에 따라 merging시키고 간략화하는 기법이 필요하다. 특히 공정 중에 일어나는 각종의 malfunction이나 environmental disaster에 대해 능동적으로 대처할 수 있도록 각각의 비정상상태(abnormal state)를 분류하고 이에 따른 사건들을 분류하여 최적의 성능을 유지할 수 있도록 한다.

4.2 실시간 제어 시스템

시스템의 올바른 동작을 위해서 시스템이 시계수제한성, 즉 데드라인을 만족시켜야 하는 특징을 갖고 있는데 공정장비의 측면에서는 이러한 실시간적 동작요구는 입출력의 on-line적 flow에 대한 요구로 보아도 된다고 할 수 있다. 이러한 공정장비는 시스템의 고장으로 인한 치명적인 결과보다는 신뢰도와 관계된 전체 운영시간에 대한 기기 및 프로세스의 성능인자를 결정짓는 중요한 요소로서 실시간적 관점에서 시계수 제한성을 고려할 수 있다. 기존의 유도방법들의 한계를 극복하기 위해 플랜트의 동적 성질과 제어기의 반응지연의 주된 원인인 제어범칙계산시간 및 제어기의 내적/외적 고장 등의 발생특성(빈도 및 지속주기)이 고려되며 플랜트의 데드라인을 유도하는 회귀(recursive)법을 응용한 수치적 방법이 있으며 이러한 데드라인 정보를 활용, 빈번히 발생할 수 있는 제어기부품들의 잠재적인 결함이나 고장을 극복하며 안정된 시스템운용을 보장하는 고장포용(fault-tolerant) 제어를 위해서 최소비용 및 최대신뢰도를 성취할 수 있는 설계방향을 제시하였고, 시스템의 고장으로부터 회복하는데 걸리는 주기를 분석하기 위해, 데드라인과 함께 시스템의 신뢰도에 결정적인 영향을 미치는 고장회복주기(fault-tolerance latency)를 유도할 수 있다. 이러한 연구과제들은 단순화를 위해 사용된 가정들을 실제 모델에 접근시키는 과정에서 분석의 복잡성에도 불구하고 그 자체들의 이론들이 더욱 심화될 수 있고 또한 실시간 시스템의 성질을 내포한 구체적인 실시간 제어시스템에 응용할 수 있는 기반이 된다.

이러한 연구 결과는 RTP 등의 반도체 공정장비를 구체적인 플랜트 대상으로 간주하여 시스템의 최적운영과 효율적인 관리를 위해 각각 과거 개발된 실시간 제어기법 및 고장포용기법 등을 적용할 수 있는 좋은 예가 된다. 다시 말해서, 반도체제조공정은 각각의 공정 및 제어작업들이 어떠한 작업 시한 안에 끝날 때 공정의 연속성이 보장되며 제품의 수율(yield)증가와 전체생산비용의 감소 등이 보장되는 실시간 제어시스템으로서의 특성을 갖는다는 면에서, “반도체생산자동화공정”을 모델로서 관련 데드라인정보유도 및 고장포용 제어기설계에 관한 기법개발, 그리고 이의 응용을 위한 연구가 병행되어 다루어질 수 있다.

최근 미국에서는 hippocrates와 merlin과 같은 알고리즘 시스템이 제조공정 및 장비의 결함을 진단하기 위한 목적으로 개발되었는데, 이러한 시스템들은 통계적인 추론과정과 완성된 반도체 웨이퍼 상에서 측정된 전기적 측정치로부터 공정상의 결함을 정의한다. 즉, 반도체 공정들의 마지막 단계에서 진단이 수행되어지기 때문에 이미 중요한 공정상의 결함이나 불량품들이 발생한 이후에 진단이 이루어질 수 있다. 또한, pies와 pedx와 같은 전문가시스템을 이용한 진단은 위의 알고리즘 시스템이 갖고 있는 단점들을 극복할 수는 있지만, 순수한 지식-베이스에 의한 방법은 깊이 있는 물리적 모델들에 있어서는 본래의 정확도가 떨어질 수 있으며, 본 공정과 관련된 중요한 이론들로부터 벗어나는 예측할 수 없는 상황에 대하여는 해답을 유도해 낼 수 없게 된다. 게다가, 동시에 발생하는 복합적인 결함에 대하여는 정의하지 못하는 결점이 있다. 따라서, 불규칙한 주가에서 검출한 불확실한 근거들로부터 진단이 가능한 진단 기법의 개발이 요구되고 있다.

4.3 Run-by-Run 시스템

DES 모델링을 기반으로 Run-by-Run(RbR) 제어 및 실시간 제어와 비교하고 통합한다. 실시간 제어는 요구되는 프로세스 변수값을 설정된 상수값으로 유지하기 위하여 장비운영중 입력변수값의 세팅을 조작한다. 이에 반해 RbR 제어는 장비운영 수행특성을 감시하고 실시간 제어를 위한 새로운 프로세스 설정값을 권고한다. 그리고 반도체 공정기기를 대상으로 실시간 및 RbR 제어의 장단점을 바탕으로 이들의 성능을 정량적으로 비교할 수 있는 기법을 제안하고 이를 통합화하는 알고리즘을 개발 한다. RbR과 RT 제어를 플라즈마 식각기에 적용했을 때 다음과 같은 장단점이 있다.

표 1. 실시간(RT) 제어 단독 활용시의 장단점

장점	<ul style="list-style-type: none"> · 동적 플라즈마 교란을 퇴치한다 · 요구되는 궤적에서 플라즈마 변수를 유지한다 · 플라즈마 서브시스템 안의 문제를 진단한다
단점	<ul style="list-style-type: none"> · 플라즈마 센서의 표류(drift)가 에치 프로세스에 표류를 일으킬 수 있다 · 에치 교란은 제어할 수 없다 · In-situ 센서의 비용이 든다

표 2. RbR 제어 단독 운영시의 장단점

장점	<ul style="list-style-type: none"> · 프로세스의 표류나 변동(shift)을 고친다 · 요구되는 에치 특성을 유지한다 · RbR 기준 상의 문제를 진단한다
단점	<ul style="list-style-type: none"> · 조작된 변수는 에치 특성에 타당하지 못하다 · 시행 도중에 발생하는 교란은 제어하지 못한다 · 에러 측정의 비용이 든다

표 3. 실시간 제어와 RbR 제어 결합시의 장단점

장점	<ul style="list-style-type: none"> · RT/RtR 제어의 모든 장점을 지닌다 · 교란의 퇴치가 보다 확고하다 · 플라즈마 변수가 에치 특성에 바로 연관된다 · 서로 다른 두 시간 scale 상의 문제를 진단한다
단점	<ul style="list-style-type: none"> · 통합하기 위한 노력이 필요하다 · 에치 측정과 In-situ 센서의 비용이 든다

RbR과 실시간 제어를 결합시켰을 때에는 각 제어기의 장점을 모두 보유할 수 있다. 또한 측정비용 문제를 제외하고는 각 제어기의 단점을 제거할 수 있다.

4.4 RTP 시스템에의 적용

DES 모델링을 기반으로 공정기간의 dopant의 재분포를 최소화하고 시스템의 수율(throughput)을 최대화시키기 위해서는 현재의 입출력 변수만 고려하는 것이 아니라 이전의 공정정보까지 고려한 Run-by-Run 제어기 제어기는 매번의 run이 끝날 때마다 제품의 특성을 관측하고, 이상이 발견되면 이를 보상하기 위한 새로운 공정방식을 산출하며 fault, error나 failure가 발생하였을 경우 이를 알맞은 performance index를 기준으로 deadline에 맞춰 효과적으로 제어를 할 수 있다. 즉, DES 모델링을 이용한 real-time RbR 제어기는 공정처리 후의 관측치를 이용하는 피이드백 제어와 공정처리 전의 관측치를 이용하는 피이드포워드 제어를 모두 포함한다. 그림 7은 전체적인 RTP 시스템의 개념적인 구조와 RbR 제어기와와의 시스템 구성도를 보여준다.

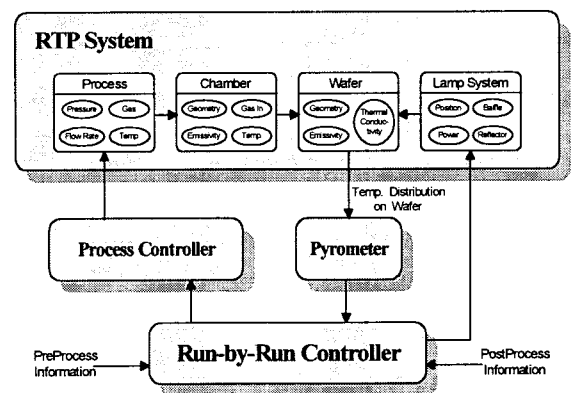


그림 7. RTP 시스템의 개념적 구성과 Run-by-Run 제어구조

이것을 더 세분화 시켜서 RTP 공정 중 fault가 발생하였을 때 이를 제품의 품질과 system에 얼마나 영향을 미치는지를 결정하여 performance index를 reliability와 수율로 보고 DES modeling을 할 수 있다.

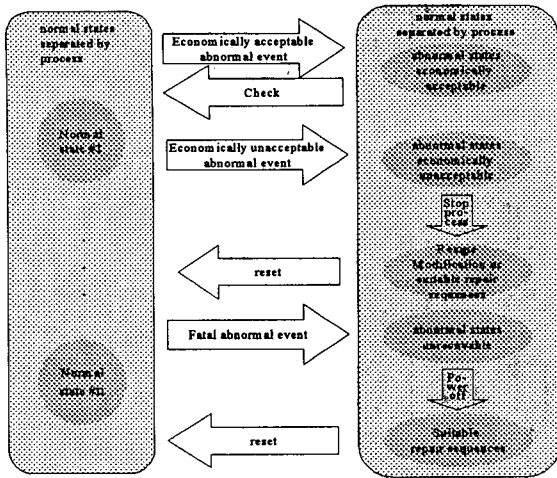


그림 8. 고장상태에 대한 DES modeling

예를 들어 fault가 발생하면 제품에 가해진 손실이 경제적인 한도값을 넘었을 경우 최소의 경제적 비용손실을 가져오는 방법으로 전환을 하여야 하고 제품에 가해진 손실이 경제적인 한도값을 넘지 않았을 경우는 비록 수율이 낮아지더라도 계속 공정을 진행하는 것이 경제적으로 이익이므로 이를 모델링에 추가하는 시킬 것이며 이는 n개의 고온계에 의해 실측된 웨이퍼의 온도에 의한 웨이퍼 온도 추정 분포에 근거하여 반도체 공정이 cost에 미치는 요소와 각각의 state에 따른 event들을 membership function을 이용, fuzzy화하여 결정할 수 있다. 각각의 상태를 정상상태와 비정상 상태로 나누어서 그림 8과 같은 state들로 구분할 수 있다.

위의 개념을 구체적으로 구현하기 위한 방법으로는 RTP의 여러 가지 상태변수를 모델링에 포함시키되 process에 따라 merging을 시키는 방법이 있으며 각 상태변수를 모두 포함하는 방법이 있으며 주어진 시스템 자원이나 제어목적에 따라 알맞은 방법을 선택할 수 있다.

5. 결 론

실시간 제어시스템은 시스템의 올바른 동작을 위해서 시스템이 시계수제한성, 즉 데드라인을 만족시켜야하는 특징을 가지고 있다. 이러한 실시간 제어 시스템은 또한 데드라인을 간과한 반응 시간의 지연으로 인해, 전체시스템의 실패로 이어져, 상당한 경제적 손실과 제품개발 지연을 야기할 수 있다. 지금까지 RTP와 EPD 플랜트에서의 성능은 그 모델링 과정에 시계수 제한성에 대한 정보를 포함하지 않고 있으며, 이 정보를 포함한 시스템 모델링의 제시가 요청된다. 실시간 제어시스템에서 시계수제한성을 유도하는 것은 주로 CVDS에서 상태 방정식을 이용한 방법으로 구해져왔다. 하지만 CVDS에서의 시계수 제한성 유도는 상태 차분 방정식을 반복적으로 계산해야 하며, 또한 허용 상태 공간을 구하기가 쉽지 않다는데 그 어려움이 있었다. 반면에

이산사건시스템(DES)에서는 사건중심으로 시스템을 묘사하기 때문에 다른 관점에서 시계수제한성을 유도할 수 있고 쉽게 RT와 RbR 제어를 구축할 수 있었다. RbR 제어를 위해서는 두가지 종류의 데이터가 요구된다. 하나는 in-situ 측정 데이터이고, 다른 하나는 run과 run 사이의 출력데이터이다. 이런 실측 데이터를 기반으로 시스템구조에서 정확한 모델링이 가능한 것과 그렇지 않은 것을 각각 직접, 간접적으로 시스템의 상태변화를 중심으로 정확하게 모델링할 수 있었다. 또한 개별적으로 모델링된 공정 시스템들을 전체 통합 공정시스템의 모델링에 바로 적용시킬 수 있고 시스템의 구조가 변화할 때도 쉽게 모델을 변화시킬 수 있으므로 호환성이 뛰어나고 경제적으로 이롭기 때문에 현장성과 실용화에 매우 적합하다.

참고문헌

- [1] Gabriel G. Barna Lee and Keith Brankner, "MMST Manufacturing Technology-Hardware, Sensors, and Process", *IEEE Trans. Semicond. Manufact.*, vol.7, no.2, May 1992.
- [2] Costas J. Spanos and Joanne Levine-Parrill, "Real-Time Stastical Process Control Using Tool Data", *IEEE Trans. Semicond. Manufact.*, vol.5, no.4, pp.308-317. Nov. 1992.
- [3] Charles Schaper and Krishna Sarawat, "Control of MMST RTP : Repeatability, Uniformity and Integration for Flexible Manufacturing", *IEEE Trans. Semiconduct. Manufact.*, vol.7, no.2, pp.202-218, May 1994..
- [4] Attemis Theodoropoulou and Evangelhos Zafiriou, "Model Reduction for Optimization of Rapid Thermal Chemical Vapor Deposition Systems", *IEEE Trans. Semiconduct. Manufact.*, vol.11, no.1, pp.85-98, Feb. 1998.
- [5] F. Roozeboom, "Rapid thermal processing : Status, problems and options after the first 25 years" *Mat. Res. Soc. Symp. Proc.*, vol.303, 1993.
- [6] G. May, J. Huang and C. Spanos, "Statistical experimental design in plasma etch modeling", *IEEE Trans. Semicond. Manufact.*, vol.4, no.2, May 1991.
- [7] S. S. Han and M. Ceiler, "Modeling the Properties of PECVD Silicon Dioxide Films using Optimized BP Neural Networks", *IEEE Trans. Semiconduct. Manufact.*, vol.7, no.2, pp.174-182, Jan. 1994..
- [8] C. D. Himmel and G. S. May, "Advantages of Plasma Etch Modeling using Neural Networks over Statistical Techniques", *IEEE Trans. Semicond. Manufact.*, vol.6, no.2, pp.103-107. May. 1993.
- [9] E. A. Rietman and E. R. Lory, "Use of Neural Networks in Modeling of Semiconductor Manufacturing Process : an Example for Plasma Etch Modeling.", *IEEE Trans. Semicond. Manufact.*, vol.6, no.4, pp.343-347. Nov. 1991



- [10] Byunghwan Kim and Gary S. May, "An Optimal Neural Network Process Model for Plasma Etching", *IEEE Trans. on Semiconductor Manufacturing*, vol.7, no.1, pp.12-22, Feb. 1994.
- [11] S. S. Rao, *Optimization Theory and Applications* : John Wiley & Sons, 1984.
- [12] M. D. Baker, C.D. Himmel and G. S. May, "Time Series Modeling of RIE using Neural Networks", *IEEE Trans. Semicond. Manufact.*, vol.8, no.1, Feb. 1985.
- [13] H. Yazici and A. E. Smith, "Neural Network Control Charts for Location and Variance Process Shifts", in Proc. 1993 World Congr. Neural networks, vol.I, pp.265-268, 1993.
- [14] Richard H. Perkins and Ronald S. Gyurcsik, "Thermal Uniformity and Stress Minimization During Rapid Thermal Processes", *IEEE Trans. Semiconduct. Manufact.*, vol.8, no.3, pp.272-279, Aug. 1995.
- [15] Duane S. Boning and Emanuel M. Sachs, "A General Semiconductor Process Modeling Framework", *IEEE Trans. Semiconduct. Manufact.*, vol.5, no.4, pp.266-280, Nov. 1992.

본 논문은 1998-2000년 학술진흥재단의 대학부설 연구소사업과제로 지원되었습니다.

저 자 소 개



심영태(沈映兌)

1972년 3월 28일생. 1997년 연세대 공대 전기공학과 졸업. 현재 연세대 동 대학원 전기컴퓨터공학과 석사과정



구진모(具禎謨)

1976년 5월 11일생. 1999년 한양대 공대 전기공학과 졸업. 현재 연세대학교 공과 대학원 전기컴퓨터공학과 석사과정



김학배(金鶴培)

1965년 10월 10일생. 1988년 서울대 공대 전자공학과 졸업. 1990년 미국 미시간대 대학원 전기공학과(E ECS) 졸업(석사). 1994년 8월 동 대학원 졸업(공학). 1994년 9월-1996년 9월 미국 National Research Council(NRC) Research Associate at NASA Langley Research Center. 1996년 9월-현재 연세대학교 기계전자공학부 조교수. 관심 분야 : 실시간제어, 자동화공학, 고장포용기법 및 신뢰도 평가.