

도통손실을 감소시킨 강압형 영전류-영전압 컨버터에 관한 연구

論文

48B-12-3

A Study on the BUCK ZC-ZVS Converter with Reduced Conduction Losses

李堯燮* · 李垣錫** · 李成栢***

(Yo-Seob Lee · Won-Seok Lee · Sung-Paik Lee)

Abstract - In a switching power supply, the high frequency switching makes the passive components small, but the losses and the stresses of switches are increased by the switching frequency. Therefore, zero crossing technology using resonant is used to improve defect in high switching. In generally, zero crossing switching consists of Zero Current Switching(ZCS) and Zero Voltage Switching(ZVS).

This paper proposes A Buck ZC-ZVS Converter with Reduced Conduction Losses. Comparing with a conventional Buck ZC-ZVS Converter, the proposed converter operates with the smaller rated power. This is achieved by changing the auxiliary switch position, which reduces its rating power. Simulation results using Pspice program about test circuit with rated 160W(30V,5.3A) at 30kHz and experiment result under same condition were described in this paper.

Key Words : ZCS, ZVS, Pspice, Switching Power Supply

1. 서 론

초기의 선형 전원장치는 부피가 크고 무게가 무거웠으며 효율이 낮았다. 이에 비해 스위칭 전원장치는 전력 반도체 소자의 발달에 따라 높은 주파수에서의 스위칭이 가능하게 되어 소자의 부피와 무게를 상당히 줄일 수가 있게 되었다. 스위칭은 방법에 따라 하드스위칭과 소프트스위칭으로 나눌 수 있다. 하드스위칭 기법은 기본 드티비에서 부하의 변동에 따른 오차 값으로 드티비를 보정하는 PWM 기법이고, 소프트 스위칭 기법은 기본 PWM 기법에 수동 소자인 인덕터와 캐패시터를 스위치와 직렬 혹은 병렬로 접속하고 이 회로의 LC 공진 주파수를 이용하여 스위치의 온·오프 천이 구간 동안에 전류나 전압을 영으로 만들어서 스위치의 스트레스를 줄이는 기법이다. 일반적으로 영점 스위칭 기법은 영전류 스위칭(Zero Current Switching, ZCS)과 영전압 스위칭(Zero Voltage Switching)으로 구분된다.[1,2]

영전류 스위칭시 전압과 중복되는 전류가 거의 0이므로 스위칭 손실이 거의 0이 된다. 또한, 스위치 내부의 기생 인덕턴스도 공진 인덕턴스 L_r 에 흡수되므로 기생 인덕턴스에 의한 오프시 전압서지가 저감된다. 영전압 스위칭시 스위치의 전압이 오프될 때 정현적으로 공진하고 온·오프 천이시 0점을 지나므로 스위칭 손실이 거의 0이다. 또한, 기생 인덕-

턴스 및 기생 캐패시턴스가 공진시 흡수되므로 온 천이시의 전류서지 및 오프 천이시의 전압서지가 제거된다.

본 논문에서는 도통손실을 감소시킨 강압형 영전류-영전압 스위칭 (ZC-ZVS, Zero Current - Zero Voltage Switching) 컨버터 기법을 소개한다. 스위칭 소자로는 Power MOSFET를 사용하였고, 입력전압은 50[V], 출력전압 10[V], 스위칭 주파수 30kHz에서 22[W]인 영전류-영전압 컨버터를 구현하였다. 부하로는 저항을 사용하여 스위칭 소자의 전압과 전류, 공진 인덕터의 전류 및 공진 캐패시터의 전압 파형을 고찰하였다. 기존의 영전류-영전압 스위칭 컨버터와 비교해 볼 때, 제안한 컨버터는 기존 컨버터의 보조스위치에서 발생하던 도통손실을 감소시켜 보다 작은 전력에서 스위칭 동작을 한다. 제안한 컨버터에 대한 동작 원리, 이론적 해석, 시뮬레이션 결과 및 실험결과를 제시하였다.

2. 제안한 강압형 영전류-영전압 컨버터

그림 2.1은 기존의 강압형 ZC-ZVS PWM 컨버터 회로로서 주전원 경로에 두 개의 스위치가 있어 도통손실이 있다. 그림 2.1의 회로에서는 두 개의 스위치를 이용하므로 게이트 온·오프 시간을 정확히 맞추어야하는 사용상의 문제점이 있고, 개선할 사항으로는 두 개의 스위치가 동시에 온되어야 입력으로부터 출력으로 전력이 전달되므로 보조 스위치 S2에서 도통손실이 필연적으로 발생하므로 도통손실을 줄여 주어야 한다.

그림 2.2는 제안한 강압형 영전류-영전압 스위칭 PWM 컨버터의 회로이다. 이 회로는 두 개의 스위치(S1, D1 & S2, D2), 두 개의 환류 다이오드(D3, D4), 공진 인덕터(L_r), 공

*準會員：光云大 電子工學科 碩士 卒業

**正會員：東洋工業專門大學 電氣電子通信工學部 教授

***正會員：光云大 電子工學科 教授

接受日字：1999年 4月 27日

最終完了：1999年 10月 29日

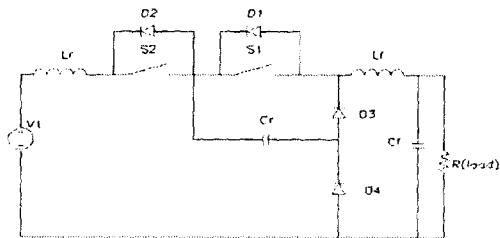


그림 2.1 강압형 ZC-ZVS 컨버터
Fig. 2.1 Buck ZC-ZVS converter

전 캐패시터(C_r), 출력 필터(L_f, C_f), 부하(R)로 구성되어진다.

제안한 컨버터는 스위칭의 한 주기 안에서 각 동작을 완료하고, 수학적인 해석을 하기 위하여 다음과 같은 가정을 한다. 우선, 모든 반도체 소자는 이상적이다. 그리고 출력 필터의 인덕턴스는 전류원으로 대치될 정도로 충분히 크다.

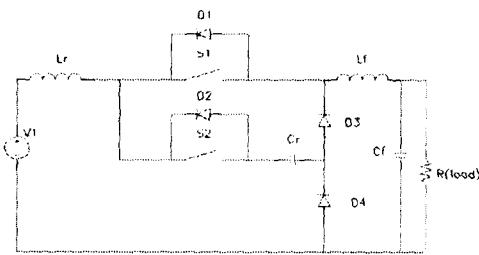


그림 2.2 제안한 강압형 ZC-ZVS 컨버터
Fig. 2.2 Proposed buck ZC-ZVS converter

동작을 각 구간별로 나누어 해석하면 다음과 같다. 구간 1은 $t_0 < t < t_1$ (그림 2.3(a))에 해당되는 구간이며, t_0 가 되기 전 스위치 S1과 S2는 오프상태이고 부하전류는 다이오드 D3와 D4를 통해 환류된다. t_0 에서, S1은 영전류 조건에서 턴온된다. 공진 인덕터 전류는 t_1 에서 I_o 에 도달할 때까지 선형적으로 증가한다. 이 구간의 기간과 L_r 를 통하는 전류는 식 (1)과 (2)로 나타낼 수 있다. α (단위전력 출력전류: power unit output current)와 ω_0 (공진주파수)는 식 (3)과 식 (4)으로 나타낼 수 있다.

$$\Delta T_1 = \frac{\alpha}{\omega_0} \quad (1)$$

$$i_{Lr}(t) = \frac{V_i}{L_r} t \quad (2)$$

$$\alpha = \sqrt{\frac{L_r}{C_r}} \frac{I_o}{V_i} \quad (3)$$

$$\omega_0 = \frac{1}{\sqrt{L_r C_r}} \quad (4)$$

구간 2는 $t_1 < t < t_2$ (그림 2.3(b))에 해당하는 구간이며, 이 기간동안 전류는 S1을 통해서 흐른다. 공진 캐패시터 전압 v_{Cr} 은 영이고, 입력전원으로부터 부하로 전력이 전달된다.

$$i_{Lr} = I_o \quad (5)$$

$$D = \frac{\Delta T_2}{T} \quad (6)$$

여기서, ΔT_2 : 구간 2의 기간, T : 동작 주기, D : 뉴티비
구간 3은 $t_2 < t < t_3$ (그림 2.3(c))에 해당하는 구간으로, t_2 에서 스위치 S1은 영전압 조건에서 턴 오프 된다. 부하전류는 스위치 S2와 다이오드 D3를 통해 공진 캐패시터에 흐른다. 공진 캐패시터 전압 v_{Cr} 은 입력전압 V_i 이 될 때까지 선형적으로 증가한다. 이기간 동안 공진 인덕터 전류는 부하전류와 같다.

$$v_{Cr}(t) = \frac{I_o}{C_r} \cdot t \quad (7)$$

$$\Delta T_3 = \frac{1}{\alpha \omega_0} \quad (8)$$

구간 4는 $t_3 < t < t_4$ (그림 2.3(d))에 해당하는 구간으로, v_{Cr} 이 입력전압과 같아지면, 다이오드 D4는 턴온되고 L_r 과 C_r 사이에 공진을 시작한다. 공진 인덕터 전류가 영이 되면 이 단계가 종료된다.

$$i_{Lr} = I_o \cos \omega_0 t \quad (9)$$

$$v_{Cr} = V_i + \sqrt{\frac{L_r}{C_r}} I_o \sin \omega_0 t \quad (10)$$

$$\Delta T_4 = \frac{1}{\omega_0} \frac{\pi}{2} \quad (11)$$

구간 5는 $t_4 < t < t_5$ (그림 2.3(e))에 해당하는 구간으로, 이 기간동안 공진 인덕터 전류는 다이오드 D2를 통해 반대방향으로 흐르고, 스위치 S2는 영전압에서 턴오프된다. 공진 캐패시터 전압이 영이 되면 이 단계가 종료된다.

$$i_{Lr} = - I_o \sin \omega_0 t \quad (12)$$

$$v_{Cr} = V_i + \sqrt{\frac{L_r}{C_r}} I_o \cos \omega_0 t \quad (13)$$

$$\Delta T_5 = \frac{1}{\omega_0} (\pi - \arccos \frac{1}{\alpha}) \quad (14)$$

구간 6은 $t_5 < t < t_6$ (그림 2.3(f))에 해당하는 구간으로서, 이 기간에 공진 인덕터 전류는 다이오드 D1, D3와 D4를 통해 선형적으로 감소한다. 부하전류는 다이오드 D3와 D4를 통해 흐른다. i_{Lr} 이 영이 되면 이 단계가 종료된다.

$$i_{Lr}(t) = - \sqrt{1 - (\frac{1}{\alpha})^2} + \frac{V_i}{L_r} t \quad (15)$$

$$\Delta T_6 = \frac{\alpha}{\omega_0} \sqrt{1 - (\frac{1}{\alpha})^2} \quad (16)$$

구간 7은 $t_6 < t < t_7 (= t_0)$ (그림 2.3(g))에 해당하는 구간으로, 이 단계는 전형적인 강압형 컨버터와 마찬가지로 환류단계이다. t_0 에서 스위치 S1이 턴온되면 구간 1의 단계가 되고 다음 스위칭 주기가 시작된다.

각 구간별 회로는 그림 2.3와 같고, 구간별 파형은 그림 2.4에 나타내었다.

구간 1과 구간 3의 상태를 보면 스위칭 구간에서 스위치 S1과 S2의 전압과 전류가 영임을 알 수 있다.

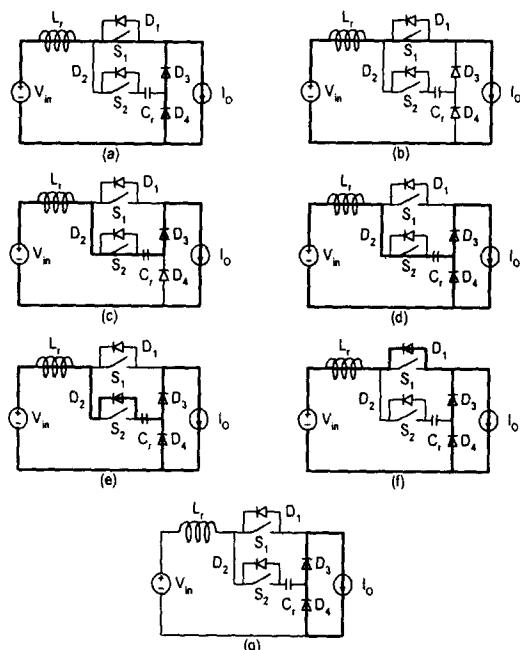


그림 2.3 제안한 강압형 영전류-영전압의 각 구간별 동작
(a) 구간 1, (b) 구간 2, (c) 구간 3, (d) 구간 4,
(e) 구간 5, (f) 구간 6, (g) 구간 7

Fig. 2.3 Proposed buck ZC-ZVS converter
(a) mode 1, (b) mode 2, (c) mode 3, (d) mode 4,
(e) mode 5, (f) mode 6, (g) mode 7

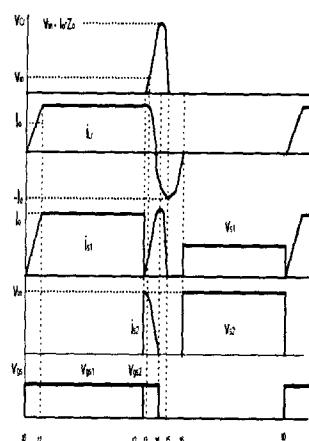


그림 2.4 제안한 컨버터의 시구간 파형
Fig. 2.4 Timing waveforms of proposed converter

3. 시뮬레이션

3.1 제안한 회로의 모델링

그림 2.2에서 제안한 컨버터의 동작원리를 확인하기 위하여, 그림 3.1은 제안한 영전류-영전압 스위칭 강압형 컨버터를 시뮬레이션하기 위한 회로이다.

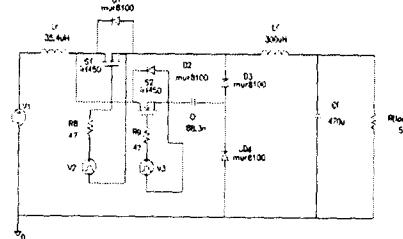


그림 3.1 제안한 컨버터의 시뮬레이션 회로
Fig. 3.1 Simulation circuit of proposed converter

3.2 시뮬레이션 결과

그림 2.3에서, 제안한 컨버터의 동작원리를 확인하기 위하여, 각 구간별 시간과 변수들을 구하였으며, 이를 근거로 시뮬레이션 하였다.

제안한 컨버터와 기존의 강압형 ZC-ZVS 컨버터를 비교하기 위해 기존의 컨버터에 대한 시뮬레이션 결과를 그림 3.2에 제시하였다. 그림 3.2의 과형은 위로부터 공진인덕터전류, 공진캐패시터 전압과 보조스위치 S2의 전류와 전압 과형, 주스위치 S1의 전류와 전압파형 그리고 S1과 S2의 게이트 과형을 나타낸다. 스위칭 주파수는 30kHz이며 S1의 펄스 폭은 12.57μs, S2의 펄스 폭은 17.12μs로 시뮬레이션 하였다.

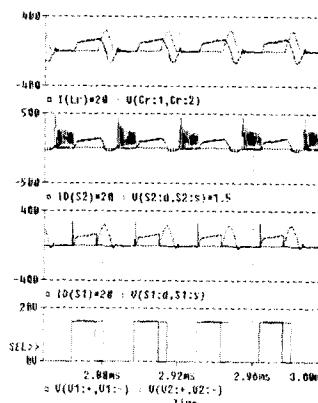


그림 3.2 기존의 강압형 ZC-ZVS 컨버터의 시뮬레이션 파형
Fig. 3.2 Simulated waveforms of conventional buck ZC-ZVS converter

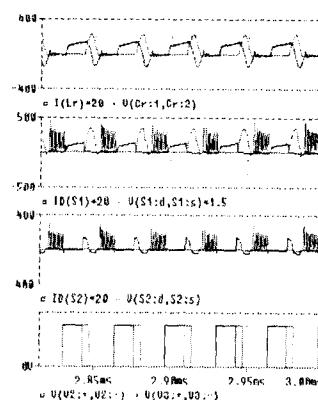


그림 3.3 제안한 컨버터의 시뮬레이션 파형
Fig. 3.3 Simulation waveforms of proposed converter

그림 3.3은 기존 컨버터[4]의 설계과정을 참조로 제안한 컨버터에 대해 시뮬레이션한 결과로서, 그림에서 위로부터 공진 인덕터 전류 및 공진 캐패시터 전압과 S1의 전압과 전류 파형, S2의 전압과 전류 파형 그리고 S1과 S2의 게이트 파형을 나타낸다. 스위칭 주파수는 30kHz이며 S1의 펄스 폭은 12.57us이며 S2의 펄스 폭은 4.55us로 시뮬레이션 하였다. S1의 전압과 전류 파형으로부터 S1의 온 시점에서 영전류 조건으로 동작하고, S1의 오프 시점에서 영전압 조건으로 동작함을 알 수 있다.

제안한 회로를 시뮬레이션한 결과 S1은 영전류조건에서 스위칭 동작을 하고 S2는 영전압하에서 스위칭 동작함을 알 수 있었으며, 따라서 두 개의 스위치 S1과 S2는 스위칭 할 때 스위칭 손실없이 동작함을 알 수 있었다.

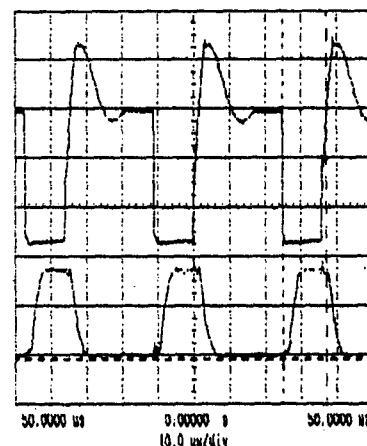
그림 3.2의 파형을 보면, 입력으로부터 부하로 전력을 전달하기 위해서 구간 1과 구간 2 기간동안 스위치 S1과 S2가 동시에 온이 되어야 하며, 또한 공진을 위하여 구간 3과 구간 4 기간동안 보조스위치 S2를 도통시켜야 함을 알 수 있다. 그러나 제안한 컨버터에서는 보조스위치 S2의 위치를 바꾸어 전력전달은 스위치 S1을 이용하여 구간 1과 구간 2 기간에 수행하고, 공진 단계인 구간 3과 구간 4에서만 보조스위치 S2를 도통시킴으로서 구간 1과 구간 2에서 발생하는 보조스위치 S2의 도통손실을 제거하였다. 따라서 제안한 컨버터의 도통손실이 기존의 컨버터보다 작기 때문에 보다 안정적으로 스위칭 동작을 수행 할 수 있음을 알 수 있다.

4. 실험 결과 및 고찰

본 논문에서는 제안한 강압형 영전류-영전압 스위칭 컨버터를 설계하고 실험하였다. 스위칭 주파수는 약 30kHz이며 그림 4.2와 같이 스위치 S1의 도통시간을 약 13 μ s로 설정하고, 스위치 S2의 도통시간을 약 4 μ s로 설정하여 실험하였다.

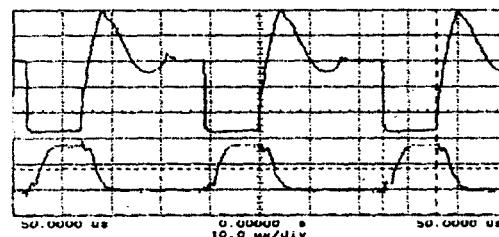
그림 4.1은 기존 컨버터에서 주스위치의 드레인-소스간 전압파형(위)과 드레인 전류파형(아래)을 나타내며, 그림 4.2는 제안한 컨버터에서 주스위치의 드레인-소스간 전압파형(위)과 드레인 전류파형(아래)을 나타낸다. 그림 4.2에서 스위치가 온될 때는 영전류 스위칭을 하고 스위치가 오프될 때는 영전압 스위칭 상태에서 동작함을 알 수 있다.

그림 4.3은 기존 컨버터에서 보조스위치의 드레인-소스간 전압파형(위)과 드레인 전류파형(아래)을 나타내며, 그림 4.4는 제안한 컨버터에서 보조스위치의 드레인-소스간 전압파형(위)과 드레인 전류파형(아래)을 나타낸다. 기존의 컨버터와 제안한 컨버터에서 보조스위치의 드레인 전류파형(아래)과 비교하여 보면 전력전달 과정에서 제안한 컨버터는 스위치가 오프인 반면 기존의 스위치에서는 약 13 μ s 동안의 온 시간이 있어 약 2.2W (2V, 1.1A)의 도통손실이 발생함을 알 수 있다. 따라서 제안한 컨버터에서는 약 0.2W (2V, 0.1A)이며, 기존의 컨버터 (2.2W)와 비교하여 전력전달 과정에서 약 2W 정도 도통손실이 감소되었다. 다음은 각 스위치에서의 측정 전압, 측정 전류 파형들이다.



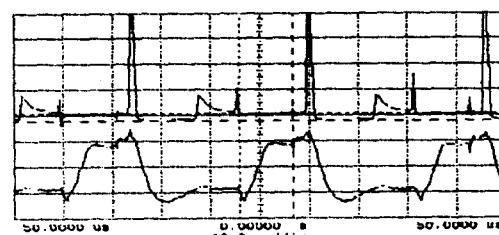
(스위치 S1의 드레인 소스 전압파형(위)과 드레인 전류파형(아래))
그림 4.1 기존 컨버터의 주스위치 결과 파형

Fig. 4.1 The results of voltage and current waveform or the switch S1 of conventional converter



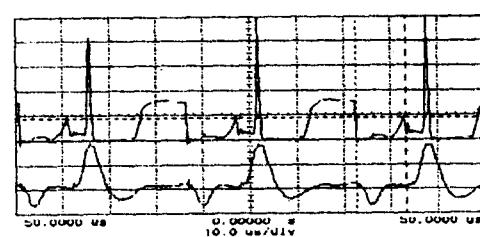
(스위치 S1의 드레인 소스 전압파형(위)과 드레인 전류파형(아래))
그림 4.2 제안한 컨버터의 주스위치 결과 파형

Fig. 4.2 The results of voltage and current waveform for the switch S1 of proposed converter



(스위치 S2의 드레인 소스 전압파형(위)과 드레인 전류파형(아래))
그림 4.3 기존 컨버터의 보조스위치 결과 파형

Fig. 4.3 The results of voltage and current waveform for the switch S2 of conventional converter



(스위치 S2의 드레인 소스 전압파형(위)과 드레인 전류파형(아래))
그림 4.4 제안한 컨버터의 보조스위치 결과 파형

Fig. 4.4 The results of voltage and current waveform for the switch S2 of proposed converter

5. 결 론

본 논문은 도통손실을 감소시킨 강압형 영전류-영전압 스위칭 컨버터를 설계하고 구현하였다. 제안한 컨버터를 동 가회로를 이용하여 시구간으로 나누어서 해석하였으며 제안한 회로의 동작을 분석하기 위하여 Pspice를 이용하여 시뮬레이션을 하였고, 시스템을 구성하여 실험적으로 결과를 확인하였다. 실험은 입력전압 DC 50V, 스위칭 주파수 30kHz, 공진 주파수 90kHz, 출력 전력 22W, 출력 전압 10V, 출력 전류 2.2A의 조건에서 수행되었다.

제안한 컨버터에서, 주스위치를 영전류 스위칭 조건에서 턴온 시키고 영전압 스위칭 조건에서 턴오프 시켰다. 기존의 컨버터와 제안한 컨버터를 비교하면, 기존의 강압형 영전류-영전압 스위치에서는 입력으로부터 부하로 전력을 전달하는 과정에서 주스위치와 보조스위치를 동시에 도통을 시켜야 했다. 그러나 제안한 컨버터에서는 입력으로부터 부하로 전력을 전달하는 과정에서 주스위치만을 도통시킴으로써 보조스위치에서 발생하는 도통손실을 감소시켰다. 따라서 제안한 컨버터의 보조스위치는 기존의 컨버터와 비교하여 작은 정격 전력에서 스위칭을 수행함을 확인 할 수 있었다.

제안한 컨버터는 기존의 컨버터와 전력전달을 동일하게 하면서 약 2W 정도의 보조스위치의 도통손실을 제거하여 보다 안정적으로 동작함을 알 수 있었다.

앞으로, 환류단계에서 발생하는 전력손실을 감소시키는 방안을 개선할 필요가 있을 것으로 사료된다.

참 고 문 헌

- [1] N. Mohan, T. M. Undeland and W. P. Robbins, "Power Electronics : Converter Applications and Design", New York : John Wiley, 1995.
- [2] M. H. Rashid, "Power Electronics : Circuits, Devices and Application", Englewood Cliffs, NJ : Prentice Hall, 1993.
- [3] H. L. Hey, L. Matias and J. B. V. Junior, "A Buck ZC-ZVS PWM Converter", IEEE Power Electronics Specialists Conf., PESC'94, pp.1379-1384, June, 1994.
- [4] H. L. Hey, R. N. do Prado, J. R. Pinheiro, "An Improved ZC-ZVS PWM DC-DC Converter with a Saturable Inductor", IEEE, pp.164-169, 1994.
- [5] Bimal K. Bose, "Power Electronics and Variable Frequency Drives : Technology and Applications", IEEE Press, 1996.
- [6] Daniel W. Hart, "Introduction to Power Electronics", Prentice-Hall, 1997.

저 자 소 개



이 요 섭 (李堯燮)

1967년 3월 17일 생. 1994년 2월 광운대 전자공학과 졸업. 1999년 2월 광운대 대학원 전자공학과 졸업(석사). 1999년 3월 ~ 현재 우신전기 개발 팀장
Tel : 2217-0573



이 원 섭 (李埉錫)

1955년 8월 29일 생. 1977년 2월 광운대 응용전자공학과 졸업. 1979년 8월 한양대 대학원 전자통신공학과 졸업(석사). 1999년 8월 광운대학교 대학원 전자과공학과 박사과정 수료. 1980년 3월 ~ 현재 동양공업전문대학 전기전자통신공학부 교수
Tel : 2610-1781
E-mail : wslee@orient.dyt.ac.kr



이 성 백 (李成栢)

1940년 12월 27일 생. 1965년 한양대 전기 공학과 졸업. 1987년 한양대 대학원 전기 공학과(공박). 현재 광운대 전자공학과 교수
Tel : 940-5113
E-mail: powerlee@explore.kwangwoon.ac.kr