

분리된 단락 애노드를 이용한 수평형 SA-LIGBT의 순방향 전류-전압 특성 연구

論 文

48C-3-1

A Study on the Forward I-V Characteristics of the Separated Shorted-Anode Lateral Insulated Gate Bipolar Transistor

邊大錫* · 田正勳** · 李炳勳* · 金杜永* · 韓民九*** · 崔然益§
(D-S Byeon · J-H Chun · B-H Lee · D-Y Kim · M-K Han · Y-I Choi)

Abstract - We investigate the device characteristics of the separated shorted-anode LIGBT (SSA-LIGBT), which suppresses effectively the negative differential resistance regime, by 2-dimensional numerical simulation. The SSA-LIGBT increases the pinch resistance by employing the highly resistive n-drift region as an electron conduction path instead of the lowly resistive n buffer region of the conventional SA-LIGBT. The negative differential resistance regime of the SSA-LIGBT is significantly suppressed as compared with that of the conventional SA-LIGBT. The SSA-LIGBT shows the lower forward voltage drop than that of the conventional SA-LIGBT.

Keywords : Shorted-anode, Insulated gate bipolar transistor (IGBT), Negative differential resistance

1. 서 론

수평형 절연게이트 바이폴라 트랜지스터 (lateral insulated gate bipolar transistor : LIGBT)[1]는 낮은 순방향 전압강하로 인해 고압 전력 집적 회로 (power integrated circuit : PIC)에 적합한 전력 반도체 소자이다[2]. LIGBT의 낮은 순방향 전압강하는 소수 캐리어의 주입효과로 인한 고저항 n-드리프트 영역의 전도도 변조 (conductivity modulation) 효과에 기인한다. 그러나, LIGBT는 턴-오프 과정 중에 n-드리프트 영역에서 축적된 전하 (stored charge)가 재결합과정에 의해서만 제거되므로 턴-오프시간이 커지는 단점을 보인다.

단락 애노드 (shorted-anode) LIGBT는 턴-오프 과정 중에 n-드리프트 영역에 축적된 전자 전하를 애노드와 단락된 n+ 영역을 통해 추출함으로써 빠른 턴-오프 시간을 구현할 수 있다[3]. 그러나, 단락 애노드의 존재로 인해 소자의 정특성 전류-전압 특성 곡선은 낮은 애노드 전압에서는 MOS 트랜지스터 동작 곡선을 보이고, 높은 애노드 전압에서는 바이폴라 트랜지스터 동작을 보임으로써 부성 저항 영역 (negative differential resistance regime)을 자연 발생적으로 지니게 된다[4]. 이러한 부성 저항 영역은 소자의 활용 시 피해야할 영역이지만, 부성영역을 피해 높은 애노드 전류 범

위에서 소자를 적용할 경우 순방향 전압강하가 증가할 뿐만 아니라 LIGBT의 기생 사이리스터의 동작 발생이 설계 시 고려해야 한다[5].

본 논문에서는, 증가된 핀치 저항을 이용해 부성저항 영역을 억제하기 위한 분리된 단락 애노드 (separated shorted-anode LIGBT : 이하 SSA-LIGBT)의 소자 특성을 보인다. 기존의 SA-LIGBT에서 핀치 저항 경로로 이용된 고농도의 n 버퍼 층 대신에 SSA-LIGBT는 저농도의 n-드리프트 영역을 활용함으로써 핀치 저항을 크게 증가시켰다. n-버퍼가 없는 분리된 SA-LIGBT에 대한 특성 보고[6]가 있으나, 부성저항 영역이 크게 확대되는 n-버퍼 층과 다양한 소자 설계 변수에 대한 결과는 보고된 바 없었다. 소자의 특성은 이차원 소자 시뮬레이션 (MEDICI[7])을 통해 조사하였다.

2. 소자의 구조 및 동작 원리

기존의 SA-LIGBT의 단면도와 등가회로를 그림 1에 보였다. 소자를 턴-온 시키기 위해 게이트에 문턱전압 이상의 전압을 가하고 애노드에 양의 전압을 가하면, 전자는 n+ 소오스로부터 n-채널을 거쳐 n-드리프트 영역으로 주입된다. 주입된 전자는 그림에 보이는 바와 같이 애노드 전극에 단락된 n+ 영역을 통해 빠져나간다. 이 경우 소자는 MOS 트랜지스터 동작 특성을 보인다. 점차 애노드 전압이 증가하면 전자 전류가 증가하면서 어느 순간 p+ 애노드 영역의 하단의 n 버퍼층의 핀치저항 R_B 상의 전압강하 (V_{RB})를 증가시켜 p+ 애노드 / n 버퍼 접합간의 접촉전위 (built-in potential) V_{bi} 까지 이르도록 한다. 그 결과 홀이 p+ 애노드로부터 n-드리프트 영역으로 주입되어 n-드리프트 영역의 전도도 변조를 발생시킨다. 그 결과 소자는 PNP 트랜지스터 (p+ 애노드 영역 / n-드리프트 영역 / p+ 캐소드 영역)

* 正 會 員 : 서울대 電氣工學部 博士課程

** 準 會 員 : 서울대 電氣工學部 碩士課程

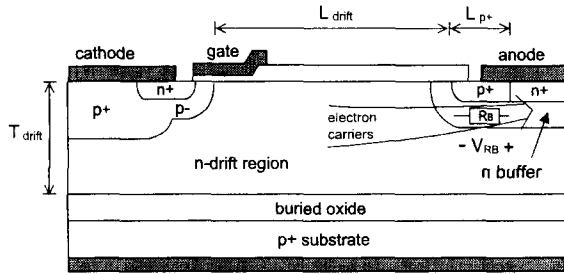
*** 正 會 員 : 서울대 電氣工學部 教授, 工博

§ 正 會 員 : 亞洲大 電子工學科 教授, 工博

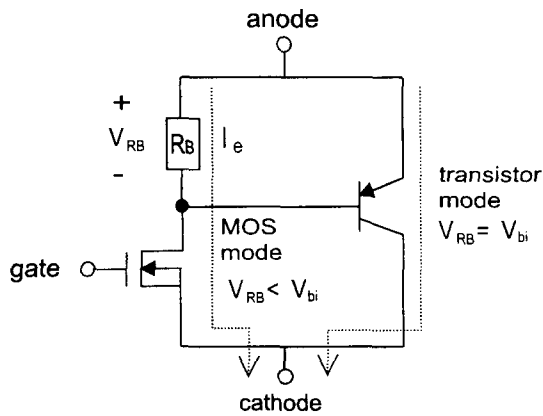
接受日字 : 1998年 6月 30日

最終完了 : 1999年 1月 29日

동작을 보인다. 부성 저항 영역은 이와 같이 소자의 동작이 MOS 트랜지스터 동작에서 바이폴라 트랜지스터 동작으로 전이될 때 소자의 온-저항의 차이에 의해 나타나게 된다.



(a)



(b)

그림 1 기존의 SA-LIGBT (a) 단면도 (b) 등가회로.

Fig. 1 The conventional SA-LIGBT (a) the cross-sectional view and (b) the equivalent circuit.

부성 저항 영역을 억제하기 위해서는 그림 1의 n 버퍼 영역 내의 펀치 저항 R_B 를 증가시킴으로써 소자의 동작 전이 시작되는 애노드 전류로 정의되는 래칭 전류를 감소시켜야 한다[2]. 그러나 기존의 SA-LIGBT는 펀치스루 (punchthrough) 현상을 억제하기 위해 버퍼 층의 농도를 $5 \times 10^{16} \text{ cm}^{-3} \sim 2 \times 10^{17} \text{ cm}^{-3}$ 의 높은 값으로 유지해야 하므로, R_B 의 효과적인 증가를 기대하기 어렵다.

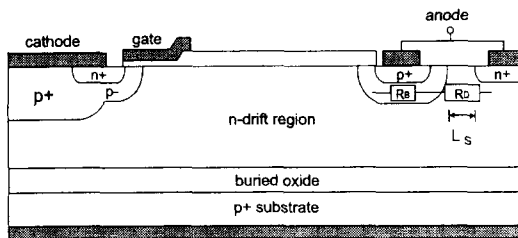


그림 2 분리된 단락 애노드 (separated shorted - anode) 를 이용한 LIGBT (SSA-LIGBT)의 단면도.

Fig. 2 The cross-sectional view of the separated shorted-anode LIGBT (SSA-LIGBT).

제안된 SSA-LIGBT는 그림 2에 보인 바와 같이 분리된 단락 애노드를 이용한다. 펀치 저항 경로로써 n 버퍼 층에 비해 10배 이상 낮은 농도를 갖는 n 드리프트 영역의 경로 저항 (R_D)를 활용함으로써 기존의 SA-LIGBT에 비해 펀치 저항을 크게 증가시킨다. 분리된 단락 애노드는 n+ 소오스를 형성시킬 때 동시에 형성시킨다.

3. 시뮬레이션 결과 및 고찰

3.1 순방향 전류-전압 특성

SSA-LIGBT, SA-LIGBT, LIGBT, MOS의 순방향 전류-전압 특성 결과를 그림 3에 나타내었다. 순방향 블로킹 전압이 150V가 얻어질 수 있도록 표 1과 같이 소자 파라미터를 설계하였다.

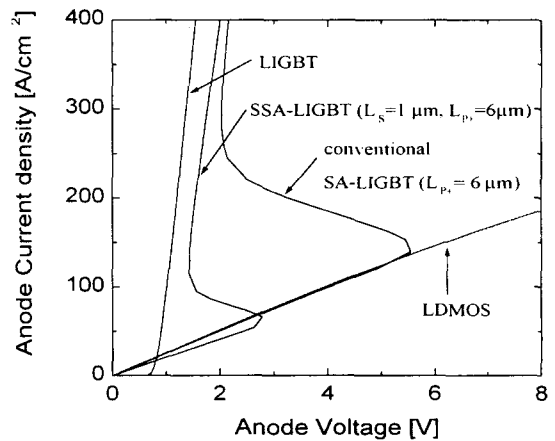


그림 3 기존의 SA-LIGBT, LIGBT, LDMOS와 비교한 SSA-LIGBT의 전류-전압 특성.

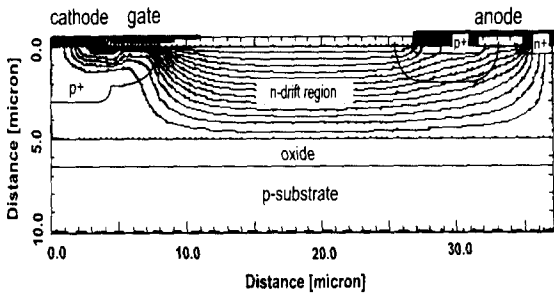
Fig. 3 The I-V characteristics of the SSA-LIGBT when compared with the conventional SA-LIGBT, LIGBT, LDMOS.

표 1 시뮬레이션에 이용된 소자 파라미터.

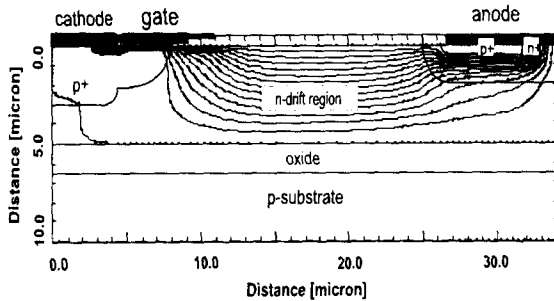
Table 1 The device parameters used for simulation

파라미터		수치
접합 깊이	n+ 단락 애노드	0.5 μm
	p+ 애노드	0.5 μm
	n-버퍼	2 μm
표면 도핑 농도	n+ 단락 애노드	10^{20} cm^{-3}
	p+ 애노드	10^{19} cm^{-3}
	n-버퍼	$5 \times 10^{16} \text{ cm}^{-3}$
길이	p+ 애노드	5 μm
	n+ 단락 애노드	2.5 μm
n-드리프트 영역	도핑 농도	$2 \times 10^{15} \text{ cm}^{-3}$
	길이	20 μm
	두께	5 μm

그림 3에서 알 수 있는 바와 같이, 부성 저항 영역이 제한된 SSA-LIGBT 경우 크게 억제됨을 알 수 있다. 래칭 전류는 SSA-LIGBT의 경우 70 A/cm^2 , 기존의 SA-LIGBT의 경우 140 A/cm^2 를 보인다. 기존의 SA-LIGBT의 경우 부성 저항 영역이 넓은 소자 동작영역에까지 영향을 미쳐 260 A/cm^2 의 애노드 전류 영역까지 영향을 받았음을 알 수 있다. 200 A/cm^2 의 애노드 전류에서 SSA-LIGBT의 순방향 전압강하는 1.5 V 로써 MOS에 비해 7.3 V 가 낮은 결과이며, LIGBT에 비해 0.3 V 가량 높은 결과를 보인다. 그림 3의 결과는 $5 \times 10^{16} \text{ cm}^{-3}$ 농도의 버퍼 층을 활용한 결과인 바, 펀치스루 현상의 충분한 억제를 위해 높은 농도의 버퍼 층이 이용될 경우 SSA-LIGBT의 효과는 더욱 증대될 것이다.



(a)



(b)

그림 4 2차원 전류 흐름도. 단, 애노드 전류 : 150 A/cm^2 (a) SSA-LIGBT ($L_s = 1 \mu\text{m}$) (b) 기존의 SA-LIGBT.

Fig. 4 The 2-dimensional current flowlines at anode current density of 150 A/cm^2 (a) the SSA-LIGBT with $L_s = 1 \mu\text{m}$ and (b) the conventional SA-LIGBT.

그림 4는 150 A/cm^2 의 애노드 전류조건에서 2차원 전류 흐름도를 보인다. SSA-LIGBT의 경우(그림 4-(a)), p+ 애노드 영역으로부터의 전류 흐름을 확인할 수 있다. 즉, 소수 캐리어의 주입으로 바이폴라 트랜지스터 동작을 하고 있음을 알 수 있다. 이에 반해 기존의 SA-LIGBT의 경우(그림 4-(b)) 전자 전류가 애노드 전극과 단락된 n+ 영역을 통해 빠져나감으로써 MOS 트랜지스터 동작을 하고 있다.

제한된 소자의 특성 조사를 위해 애노드의 설계 파라미터의 변화에 따른 결과를 조사하여 그림 5에 나타내었다. p+ 애노드와 분리된 단락 n+ 애노드 영역간의 거리 (L_s)가 $1 \mu\text{m}$ 에서 $5 \mu\text{m}$ 로 증가할 때, SSA-LIGBT의 부성 저항 영역이 크게 감소하는 데, 이것은 그림 2에서 보인 저항 R_D 의 증가로 설명된다. 기존의 SA-LIGBT의 경우 부성 저항 영역의 감소는 p+ 애노드 영역을 길게 설계함으로써 가능하나, 이러한 방법은 소자 면적의 상당한 증가를 낳는다. 예를 들어, SSA-LIGBT에서 $L_s = 1 \mu\text{m}$ 를 활용하여 얻어진 결과를 기존의 SA-LIGBT에서 얻고자 할 경우 p+ 애노드는 $11 \mu\text{m}$ 의 길이가 요구되는 데, 이것은 전체 소자 면적의 1/4에 해당하는 면적이다.

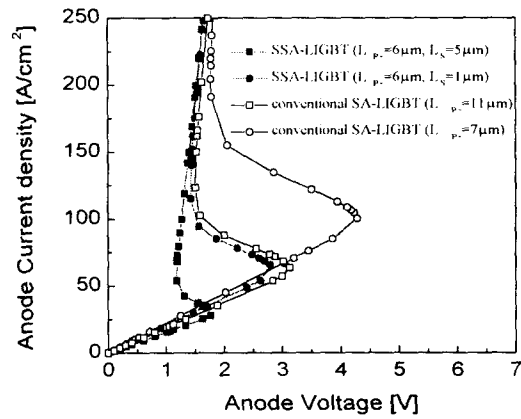


그림 5 L_s 의 변화에 따른 SSA-LIGBT와 기존의 SA-LIGBT의 전류-전압 특성.

Fig. 5 The I-V characteristics of the SSA-LIGBT and the conventional SA-LIGBT with varying the L_s .

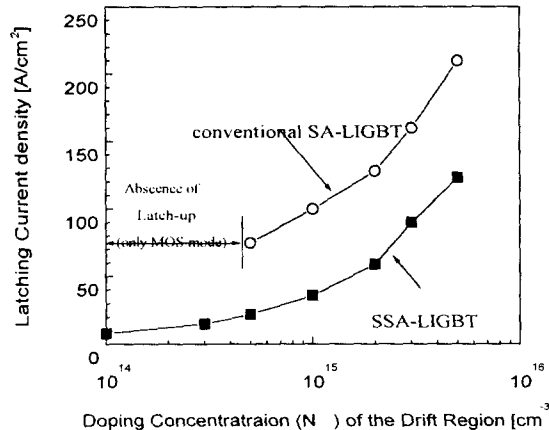
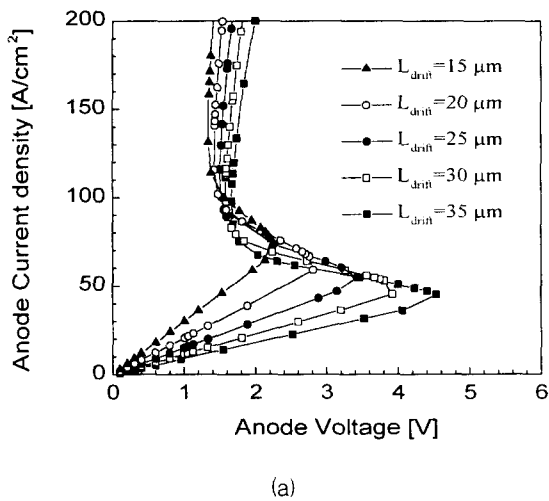
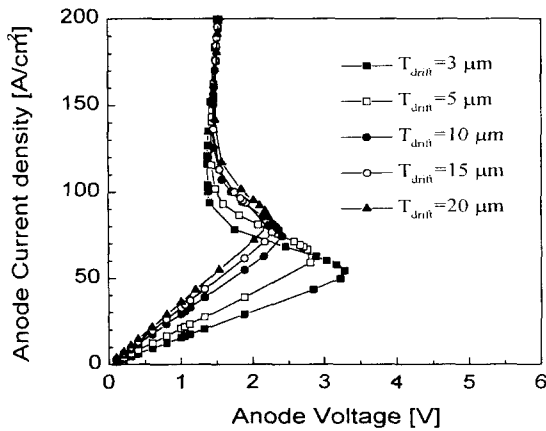


그림 6 n-드리프트 영역의 농도 (N_{drift})에 따른 SSA-LIGBT와 기존의 SA-LIGBT의 전류-전압 특성.

Fig. 6 The I-V characteristics of the SSA-LIGBT and the conventional SA-LIGBT in terms of the doping concentration (N_{drift}) of the n-drift region.



(a)



(b)

그림 7 n-드리프트 영역의 (a) 길이 (L_{drift})와 (b) 두께 (T_{drift})의 변화에 따른 SSA-LIGBT와 SA-LIGBT의 전류-전압 특성.

Fig. 7 The I-V characteristics of the SSA-LIGBT and the conventional SA-LIGBT in terms of (a) the length (L_{drift}) and (b) the thickness (T_{drift}) of the n-drift region.

SSA-LIGBT의 경우 n-드리프트 영역의 농도, 길이, 두께는 저항 R_D 의 결정인자로써 부성 저항 영역의 억제 효과에 큰 영향을 미친다. 그림 6에서 알 수 있는 바와 같이, SSA-LIGBT의 래칭 전류는 n-드리프트 영역의 농도 (N_{drift})의 변화에 관계 없이 기존의 SA-LIGBT에 비해 크게 억제된 값을 보인다. SSA-LIGBT의 경우 n-드리프트 영역의 농도가 10^{15}cm^{-3} 이하로 감소할 때, 저항 R_D 가 크게 감소함으로써 고려된 전체 농도 영역에서 바이폴라 트랜지스터 동작을 보인다. 이에 반해 기존의 SA-LIGBT의 경우 $4 \times 10^{14} \text{cm}^{-3}$ 이하의 낮은 도핑 농도의 조건에서는 MOS 트랜지스터 동작만을 보였다. 이것은 p+ 애노드와 p+ 캐소드 사이의 n-드리프트 영역의 저항 성분이 핀치 저항 R_B 에 비해 매우 커짐으로써 애노드 전극에 가해진 전압의 대부분이 p+

애노드와 p+ 캐소드 사이의 n-드리프트 영역에 가해져 바이폴라 트랜지스터 동작을 발생하기 위한 $V_{RB}=V_{bi}$ 의 조건을 만족하지 못하기 때문이다.

그림 7은 n-드리프트 영역의 두께(T_{drift}) 및 길이(L_{drift})의 변화에 따른 SSA-LIGBT의 순방향 전류-전압 특성 곡선을 보인다. 그림 7(a)에서 알 수 있는 바와 같이 부성 저항 영역은 n-드리프트 영역의 길이가 증가함에 따라 증가됨을 알 수 있다. 이러한 현상은 소자가 MOS 트랜지스터 동작 시에 p+ 캐소드와 p+ 애노드 간의 거리인 n-드리프트 영역의 길이가 증가함에 따라 가해진 애노드 전압의 상당량이 p+ 캐소드와 p+ 애노드 사이의 n-드리프트 영역에 걸리고 일부 전압만이 핀치 저항 R_B 와 R_D 에 걸림으로써 바이폴라 트랜지스터의 동작으로 전이되기 시작하는 애노드 전압이 크게 증가한 데 기인한다[8]. 그림 7(b)에서 n-드리프트 영역의 두께가 감소함에 따라 바이폴라 트랜지스터로의 전이가 이루어지는 전류가 감소하는 데, 이것은 저항 R_D 가 증가된 것에 기인한다.

3.2 턴-오프 특성

턴-오프 조사를 위해 200 A/cm^2 의 애노드 전류에서 게이트 전압을 50 ns동안 15 V에서 0 V로 낮춤으로써 저항 부하를 이용하였다. SSA-LIGBT, 기존의 SA-LIGBT와 LIGBT의 턴-오프 특성 곡선을 그림 8에 나타내었다. SSA-LIGBT와 기존의 SA-LIGBT는 단락 애노드 구조에 의한 소수 캐리어의 빠른 추출로 인해 LIGBT에 비해 1/10 이하의 빠른 턴-오프 시간을 보인다.

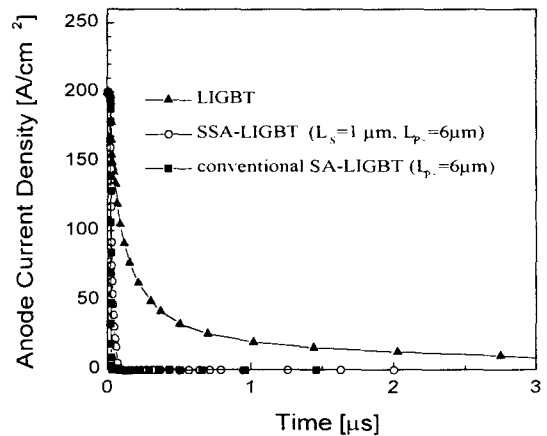


그림 8 SSA-LIGBT, 기존의 SA-LIGBT, LIGBT의 턴-오프 특성 곡선.

Fig. 8 The turn-off waveforms of the SSA-LIGBT, the conventional SA-LIGBT and the LIGBT.

그림 9는 SSA-LIGBT의 p+ 애노드 영역과 단락 n+ 애노드 영역간의 거리 L_S 를 변화시킴으로써 얻어진 턴-오프 특성을 다양한 소자와 함께 비교한 결과이다. 턴-오프 시간은 L_S 가 1 μm 에서 5 μm 로 증가함에도 약간의 증가만을 보인다. 이러한 원인은 R_D 가 증가함으로써 R_D 에 걸리는 전압 성

분이 증가하고, 그 결과 p+ 애노드 / n-드리프트 접합에 가해지는 전압이 증가됨으로써 p+ 애노드로부터의 소수 캐리어의 주입 효과가 증대되었기 때문이다. 즉, 전하 축적 효과가 커져 턴-오프 시간이 증가한 것이다. 기존의 SA-LIGBT의 경우 tail 전류가 관찰되지 않는 데, 이는 n-드리프트 영역에 소수 캐리어가 충분히 주입되지 않아 200 A/cm²의 애노드 전류 조건에서 MOS 트랜지스터 동작을 하고 있음을 의미한다.

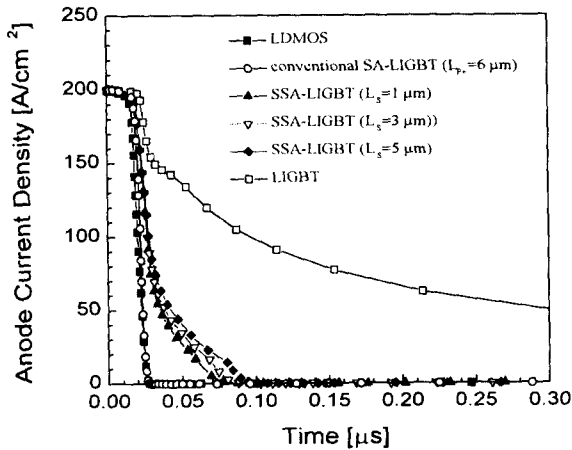


그림 9 L_s의 변화에 따른 SSA-LIGBT와 다양한 소자의 턴-오프 특성 곡선 비교.

Fig. 9 The comparison of the turn-off waveforms of the various devices and the SSA-LIGBT with varying L_s.

3. 결 론

분리된 단락 애노드 (separated shorted-anode)를 이용한 LIGBT (SSA-LIGBT)의 특성을 2차원 소자 시뮬레이션을 통해 다양한 소자 파라미터를 고려하여 조사하였다. 시뮬레이션 결과는 SSA-LIGBT가 추가되는 마스크나 공정을 이용하지 않고, 부성 저항 영역을 크게 억제함을 보였다. SSA-LIGBT의 순방향 전압강하는 기존의 SA-LIGBT에 비해 크게 억제된 순방향 전압강하를 보인 바, 이러한 현상은 낮은 애노드 전류에서도 p+ 애노드 영역으로부터의 소수 캐리어의 주입을 가능케 함으로써 전도도 변조 효과를 증가시킨 것에 기인한다. SSA-LIGBT는 10¹⁵cm⁻³ 이하의 n-드리프트 영역의 농도 조건에서 부성저항 영역이 크게 억제되어 바이폴라 트랜지스터 동작을 보인 데 반해, 기존의 SA-LIGBT의 경우 MOS 트랜지스터 동작만을 보였다. SSA-LIGBT의 스위칭 특성은 LIGBT에 비해 1/10 이하의 턴-오프 시간을 보였다. 따라서 SSA-LIGBT는 전력 집적 회로 (PIC)에서 효과적인 소자임을 확인하였다.

감사의 글

본 연구는 한국 과학재단이 후원하는 STEPI를 통해서 PS-01-A-02로 수행되었다.

참 고 문 헌

- [1] R. Jayaraman, V. Rumennik, B. Singer, and E. H. Stupp, "Comparison of high voltage devices for power integrated circuits," in IEDM Tech. Dig., pp. 258-261, 1984.
- [2] Johnny K. O. Sin, and Satyen Mukherjee, "Lateral insulated-gate bipolar transistor (LIGBT) with a segmented anode structure," IEEE Electron Device Letters, vol. 12, no. 2, pp. 45-47, 1991.
- [3] P.A. Gough, M.R. Simpson, and V. Rumenik, "Fast switching lateral insulated gate transistor" in IEDM Tech. Dig, pp. 218-221, 1986.
- [4] Mark R. Simpson, "Analysis of negative differential resistance in the I-V characteristics of shorted-anode LIGBT's", IEEE Trans. on Electron Devices, vol. 38, no. 7, pp. 1633-1640, 1991.
- [5] B.H. Lee, W.O. Lee, M.S. Lim, J.E. Park, M.K. Han and Y.I. Choi, "A new dual-gate SOI LIGBT with the shorted anode", Proc. Solid State Devices and Materials (SSDM), pp. 287-289, 1996.
- [6] TMA MEDICI : two dimensional device simulation program, user's manual, 1996.
- [7] S. Mukherjee, M.Amato and V. Rumennik, "Influence of device structure on the transient and steady state characteristics of LIGT," Proc. of The Symposium on High Voltage and Smart Power Devices, pp. 310-317, 1996.
- [8] B.H. Lee, D.S. Byeon, D.Y. Kim, W.O. Lee, M.K. Han, Y.I. Choi, "Dual gate shorted anode SOI lateral insulated gate bipolar transistor suppressing the snap-back," Jpn. J. Appl. Phys. (JJAP), 36, pp. 1663-1666, 1997.

저 자 소 개



변 대 석(邊大錫)

1969년 5월 12일생. 1992년 서울대 공대 전기공학과 졸업. 1994년 동 대학원 전기공학과 졸업(석사). 1997년 현재 동 대학원 전기공학부 박사과정



전 정 훈(田正勳)

1975년 7월 30일생, 1998년 서울대학교 공대 전기공학부 졸업, 현재 동 대학원 전기공학부 석사과정



이 병 훈(李炳勳)

1968년 5월 2일생. 1991년 서울대 공대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1998년 현재 동 대학원 전기공학부 박사과정



김 두 영(金杜泳)

1970년 10월 14일생. 1993년 서울대 공대 전기공학과 졸업. 1995년 동 대학원 전기공학과 졸업(석사). 1997년 현재 동 대학원 전기공학부 박사과정



한 민 구(韓民九)

1948년 7월 21일생. 1971년 서울대 공대 전기공학과 졸업. 1979년 미국 Johns Hopkins Univ. 졸업(공학). 1979년 미국 뉴욕 주립대 조교수. 현재 서울대 공대 전기공학과 교수



최 연 익(崔然益)

1953년 11월 23일생. 1976년 서울대 공대 전자공학과 졸업. 1981년 한국과학기술원 졸업(공학). 1982년 UC Berkeley 전기 및 전산공학과 Research Associate. 현재 아주대 공대 전자공학과 교수. 주관심분야 :

전력반도체소자, TFT.