

ZnO 바리스터의 평처 현상에 관한 보로노이 시뮬레이션

論 文

48C-2-8

Voronoi Simulation on the Puncture Phenomena of ZnO Varistors

李英宗*, 黃輝東**, 韓世元**, 姜衡富***

(Young-Jong Lee, Hui-Dong Hwang, Se-Won Han, Hyung-Boo Kang)

Abstract - ZnO Varistor is an electronic ceramic device to absorb the surge voltage from low voltage to high. To investigate the puncture mechanism occurring in ZnO varistor, the Voronoi simulation for formulating the relation between the applied voltage and the increase of the temperature inside grain is applied. The Voronoi network can realize the structure of the practical varistor better than the established simple network. Using the current through each grain and the voltage applied to the grain, Joule heating energy is calculated and the phenomenon that the puncture occurs can be analyzed quantitatively by simulating the electric and thermal characteristics according to the externally applied pulsed voltage.

Key Words : ZnO Varistor, puncture mechanism, Voronoi network, Joule heating, thermal characteristics

1. 서론

ZnO 바리스터는 높은 비선형 $I-V$ 특성을 가지는 다결정 세라믹 반도체 소자이다. ZnO 바리스터는 ZnO 소자에 Bi_2O_3 , CoO, MnO, Sb_2O_3 등의 첨가물들을 혼합한 후, 소결하여 양단에 전극을 접합함으로써 만들어진다[1]. 이러한 ZnO 바리스터는 다른 바리스터보다 높은 비선형 특성을 나타내며, 에너지 흡수 능력도 우수하므로 피뢰기(arrester) 등 서지 흡수용 소자로써 많이 사용된다. ZnO 바리스터의 내부 구조는 무질서한 입자 분포를 가지고 있다. 이러한 무질서한 입자 분포를 좀더 정확히 해석하기 위해서는 기존의 방법들, 예를 들면, 입자들을 사각형으로 가정하여 해석한 블럭(block) 모델이나, 내부 구조가 저항과 콘덴서만의 결합으로 가정한 회로(circuit) 모델들 보다 더 실질적이고 정확한 값들을 얻을 수 있는 보로노이 네트워크(Voronoi network) 모델이 사용되고 있다[2]. 이 모델은 불규칙한 모양의 다각형을 임의로 배열한 2차원 보로노이 네트워크로 구성하여 실제 바리스터에 아주 근접한 형상을 구현한 것이다.

임펄스 서지에 대하여 ZnO 바리스터는 두 가지 형태의 파괴를 보인다. 즉, 평처(puncture)와 크랙(crack)이다[3]. 이 두 현상은 서지가 인가된 시간과 흐르는 전류의 크기에 따라 달리 발생된다. 크랙은 짧은 시간에 높은 임펄스 전류가 인가되었을 때 바리스터에서 발생하는 것으로 인가 시간이 짧기 때문에 짧은 펄스에 의해 발생된 열이 바리스터 내의 다른 지역으로 전달되지 못하여 온도 구배가 매우 커질 때 발생한다. 즉, 온도 구배는 온도 팽창차에 의해 바리스터내에서 기계적 스트레스를 야기시켜 바리스터가 파괴되는 크랙 현상을 발생시킨다.

평처는 크랙보다는 펄스 인가 시간이 길고 작은 임펄스 전류가 흐를 때 발생하는 것으로 전류 집중화에 의해 줄열이 생겨 전류가 집중된 부분에서 용융현상이 발생하는 것을 말한다. 이러한 평처 현상이 바리스터 내부에서 발생하면 바리스터는 더 이상 비선형 전류-전압 특성을 가지지 못하여 원래 기능인 서지 억제에 의한 기기 보호의 역할을 할 수 없게 된다.

본 연구의 특징은 ZnO 바리스터에서 온도증가에 의해 용융현상이 일어나는 평처를 보로노이 네트워크를 이용하여 전류의 흐름과 온도 증가 분포를 시각적으로 보여줌과 동시에 평처 메카니즘을 실제와 근사하게 정량적으로 해석한 것이다.

본 연구에서는 바리스터의 성능을 저하시키는 주된 요인 중 하나인 평처 메카니즘을 알아 보고, 전압과 온도 증가와의 관계, 펄스 시간과 평처를 일으키기 위한 전류와의 관계, 전류밀도와 에너지 흡수능력의 관계 등을 규명하였다. 또한, 서지 억제용 피뢰기 소자의 고 신뢰성을 확보하고, 실질 모델링 구현으로 정량적 해석을 가능하게 하였다. 그리고, ZnO 바리스터에서 평처가 발생하지 않도록 바리스터를 설계하는데 도움이 되는 데이터를 얻고자 한다.

2. 줄열과 온도증가

서지가 인가되면 전기적 에너지의 대부분은 바리스터내에서 열로서 발산한다. 따라서, 바리스터내에서 발생하는 줄열은 식(1)과 같이 펄스의 시간에 대한 전압과 전류의 곱의 적분으로 나타낼 수 있다[4].

$$E = \int_0^t V(t)I[V(t)] dt \quad (1)$$

여기서, $I(t)$ 와 $V(t)$ 는 시간의 함수인 전류와 전압이다.

일정한 물질에서 열전도(thermal conduction)에 의한 열전달(heat transfer)의 특성 길이(characteristic length) L 은 다음 식으로 주어진다.

$$L^2 = \Delta t \frac{x}{C_p \rho} \quad (2)$$

여기서, Δt 는 전류 펄스의 길이이고, x 는 열전도율, ρ

*準會員 : 漢陽大 工大 電氣工學科 碩士課程

**正會員 : 漢陽大 工大 電氣工學科 博士課程

***正會員 : 漢陽大 工大 電子電氣工學部 教授

接受日字 : 1998年 8月 28日

最終完了 : 1998年 12月 19日

는 질량 밀도, C_p 는 비열이다. 식(2)에 ZnO에 대한 적정한 값, 즉 $\rho=5.78[\text{gcm}^{-3}]$, $C_p=0.50[\text{Jg}^{-1}\text{K}^{-1}]$, $\alpha=0.25[\text{Wcm}^{-1}\text{K}^{-1}]$, $\Delta t=5 \times 10^{-5}[\text{sec}]$ 을 대입하면 특성 길이 $L=20[\mu\text{m}]$ 이 얻어진다. 이 특성 길이는 ZnO 입자의 평균 길이와 같다. 이와 같이, 펄스 길이가 충분히 짧다고 가정하면 전류 집중화에 의해 발생된 열은 실제적으로 전류가 흐르고 있는 영역으로 제한되고 다른 입자로 전달된 열은 무시된다.

이와 같은 조건과 입자가 원통이라는 가정하에서 온도 증가 (ΔT)에 관한 식은 다음과 같다[4].

$$\Delta T = \frac{E}{\pi\rho C_p R_0^2 L_0} = \frac{\int_0^t V(t)I[V(t)]dt}{\pi\rho C_p R_0^2 L_0} \quad (3)$$

여기서, R_0, L_0 는 각각 입자의 반경과 길이이며, ρ 는 질량밀도, C_p 는 비열이다.

이와 같은 관계식으로부터 보로노이 네트워크를 이용하여 각 입자에서의 전압과 전류를 구하고, 이 값들을 줄열과 온도 증가에 관한 식에 대입하여 계산함으로써 각 입자에서의 온도 증가를 정량적으로 구하였다.

3. 시뮬레이션 모델링

3.1 보로노이 네트워크 모델

2차원 보로노이 네트워크를 구성하려면 먼저 완전히 무작위이거나, 어느 정도 연관을 가지는 중심점들을 임의로 정의하여 이웃하는 중심점들을 연결한 직선의 수직 이등분선들을 교차시키면 된다[5][6]. 물리적으로 보로노이 네트워크는 각각의 중심점에서 동시에 시작하는 2차원 성장 과정으로 생각할 수 있다. 이 성장은 같은 속도로 계속되다가 두 성장 면이 서로 만날 때 멈추게 된다.

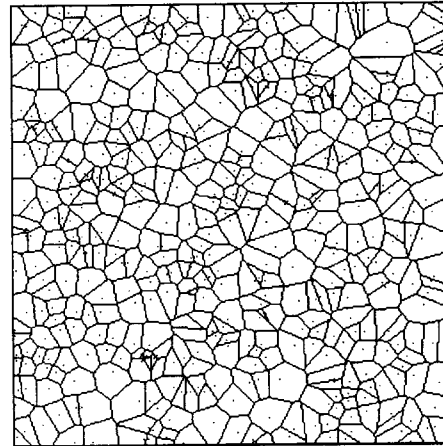
기본 형상은 네 변의 길이가 $L=1$ 인 사각형 내부에 각 cell의 중심점들이 위치하도록 하였다. 구조적 특성과 전류 흐름의 특징 그리고 시뮬레이션 시간들을 고려하여 임의로 총 480개의 다각형을 가지는 보로노이 네트워크를 생성시켰다. 각 cell은 ZnO 입자를 나타내고 그 cell의 모서리는 입계를 의미한다.

무질서도(d)란 각각의 중심점들을 그 점들이 원래 있던 위치를 중심으로 그린 반지름 d 만큼의 원판 내에서 임의의 크기($\leq d$)와 방향으로 이동시킴으로써 결정된다. 즉, 무질서도는 원판의 반지름 d 를 의미하고 d 는 규칙적인 6각형 구조에서 이웃한 중심점들의 거리를 1로 두었을 때의 상대적 크기이다.

무질서도가 '0'일 때는 중심점들이 완전히 규칙적인 삼각격자를 이루어 모든 다각형이 6각형 모양을 나타낸다. 그리고, d 가 0.18이 될 때는 격자는 위상적으로 무질서하게 변하기 시작한다[7]. 그러나, 어떤 경우에도 coordination number를 평균하면 항상 6이된다. 그림 1(a)는 $d=5.0$ 일 때 보로노이 네트워크의 형태로, 그림 1(b)의 실제 ZnO 바리스터 미세구조와 비교하면 매우 유사하다.

그림 1(b)는 1200°C로 2시간 소결시켜 제조된 Bi_2O_3 계 ZnO 바리스터의 SEM 조직 사진이다. 이 조건에서는 약 10[μm]크기의 ZnO 입자와 Bi 절연층이 입계를 구성하고 있다. 실제적으로 ZnO 입자의 크기는 소결 온도, 시간 그리고 첨가물의 종류에 따라 변화하고, 상업용으로는 주로

10~30[μm]크기의 ZnO 입자를 만들어 바리스터를 제조한다.



(a)



(b)

그림 1. (a) 무질서도가 5일 때 네트워크 구조
(b) ZnO 바리스터의 SEM 조직 사진

Fig. 1. (a) Network structure with disorder 5
(b) SEM micrograph of ZnO varistor product

3.2 입계조건

ZnO 바리스터의 비선형성은 입계의 비선형적인 성질에 기인한다. 실제 바리스터의 입계 특성은 아주 다양하지만 각 입계 조건은 크게 세 가지 형태로 분류할 수 있다 [8][9]. A-형태 입계는 높은 비선형성을 나타내며 누설 저항과 비선형계수($\alpha \geq 30$)가 높고 그 비율은 15%에서 60%까지 걸쳐있다. B-형태 입계는 낮은 비선형성을 나타내며 A-형태 입계보다 누설저항이 2~3승(order) 정도 작고 약 30%~35%정도의 입계가 이와 같은 성질을 보인다. 그리고, A-형태 입계와 B-형태 입계의 항복전압은 3[V]로 동일하게 설정하였다. 선형성을 나타내는 C-형태 입계는 A-형태 입계보다 2~5승(order) 정도 낮은 누설저항을 가지고, 그 비율은 5%~20%이다.

이 때 보로노이 네트워크에 적용하기 위한 A-형태 single 입계의 특성은 항복 전 영역과 업턴 영역을 분리하는 항복 영역부근의 기준점 (V_{0g})을 고려하여 다음과 같은

두 개의 관계식으로 나타낼 수 있다[2].

$$J(V) = \begin{cases} \frac{V}{R_g} \left(1 + \frac{V^{50}}{(V_B)^{50}} \right) & , \text{ for } V \leq V_{0g}, \\ \frac{V}{R_g} \left(1 + \frac{(V_{0g})^{50}}{(V_B)^{50}} \right)^{7/2} \left(1 + \frac{(V_{0g})^{70}}{(V_B)^{50} V^{20}} \right)^{5/2} & , \text{ for } V > V_{0g} \end{cases} \quad (4)$$

여기서, $J(V)$ 는 2차원 전류밀도이고, V 는 single 입계에서 계면에 걸리는 전압이다. 또한, R_g 는 입계의 단위 면적당 누설저항을 나타내고, 그 값은 $10^9 [\Omega \cdot \text{cm}]$ 으로 하였다.

V_B 는 입계의 항복전압으로 3[V]의 값을 갖는다. 식(4)는 특성 곡선의 항복 전 영역과 항복 영역 그리고 업턴 영역을 나타낸다. V_{0g} 에서 두 부분이 연결되고, 그 값은 약 3.467[V]정도이다. 이러한 변수들의 값에 의해 비선형계수의 최대값 α_{max} 는 51로 정해지고, 그 특성 곡선은 항복 영역에서 급격한 변화를 보인다.

B-형태 single 입계도 항복 전 영역과 업턴 영역을 분리하는 항복 영역부근의 기준점 (V_{0b})을 고려하여 그 특성이 다음 식과 같이 모델화된다.

$$J(V) = \begin{cases} \frac{V}{R_b} \left(1 + \frac{V^{50}}{(V_B)^{50}} \right)^{1/5} & , \text{ for } V \leq V_{0b}, \\ \frac{V}{R_b} \left(1 + \frac{(V_{0b})^{50}}{(V_B)^{50}} \right)^{11/5} \left(1 + \frac{(V_{0b})^{55}}{(V_B)^{50} V^6} \right)^{-2} & , \text{ for } V > V_{0b} \end{cases} \quad (5)$$

R_b 는 B-형태 입계의 단위 면적당 누설저항을 나타내고, 그 값은 $10^7 [\Omega \cdot \text{cm}]$ 이다. V_B 는 A-형태 입계와 같은 의미와 크기를 가지도록 설정하였고, 두 부분이 연결되는 V_{0b} 의 값은 3.622[V]이다. 이에 의해 결정되는 비선형계수의 최대값 α_{max} 는 11이 된다. 그리고, 그 특성 곡선은 항복 영역에서 완만한 변화를 보인다.

마지막으로 C-형태 single 입계는 다음 식과 같은 선형적인 특성을 가진다.

$$J(V) = \frac{V}{R_0} \quad (6)$$

R_0 는 입계의 단위 면적당 저항으로 여기서는 $2 \times 10^5 [\Omega \cdot \text{cm}]$ 으로 고정시켰다.

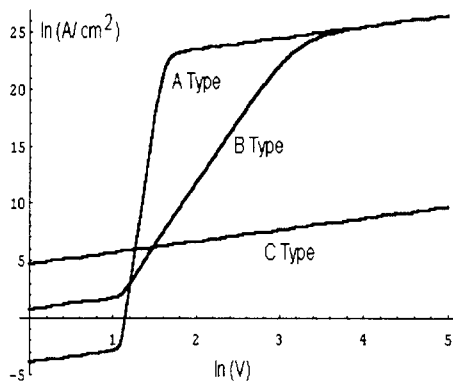


그림 2. A, B, C-형태에 따른 single 입계의 전류-전압 특성 곡선

Fig. 2. I - V characteristic curve on single boundary condition of A, B, C type boundary

그림2는 A, B, C-형태의 single 입계에 대한 전류-전압 특성을 나타낸 것이다. 이 그림은식(4),(5),(6)을이용하여 나

타낸 것이며, A-형태 입계가 가장 좋은 비선형성을 나타내고 있고, C-형태 입계는 선형성을 나타내고 있다.

본 연구에서 사용한 네트워크 모델은 무질서도는 5로 하고, 입자수는 480개로 하였으며, 입계의 구성비로는 A-형태가 50%, B-형태가 30%, C-형태가 20%를 차지하는 것으로 가정하여 구성하였다. 이와 같은 구성 조건에 의해 생성된 네트워크 구조가 그림 3이다. 이 그림에서 B-형태 입계는 진한 선으로 나타내고, C-형태 입계는 두줄로 나타내었으며, A-형태 입계는 가는 선으로 나타낸다.

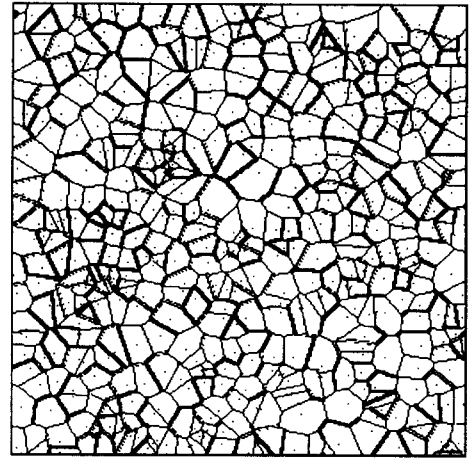


그림 3. $d=5$, 50%A-30%B-20%C의 조건에서 보로노이 네트워크

Fig. 3. Voronoi network under the condition $d=5$, 50%A-30%B-20%C

3.3 시뮬레이션 방법

각 입자에서의 온도 증가를 구하기 위한 시뮬레이션 방법은, 먼저 보로노이 네트워크를 이용하여 실제와 매우 흡사한 형상을 구현하여야 한다. 보로노이 네트워크는 실제 형상과 같도록 구현하기 위해 무질서도와 입계 조건에서 A, B, C-형태 입계가 차지하는 비율을 바꾸어 준다. 기존의 검토된 연구에 따라 무질서도는 5이상, 입계의 차지하는 비율은 A-형태 입계가 50%, B-형태 입계가 30%, C-형태 입계가 20%를 차지하는 것으로 하여 보로노이 네트워크를 형성하면 실제와 매우 흡사한 형상을 만들 수 있다[10].

이러한 값들로 네트워크를 구성한 다음, 그림 4에서 보는 바와 같이 거의 구형파의 펄스 전압을 인가 하였다. Eda의 실험 결과[3]에 의하면, 펄치는 전류밀도가 $3 \times 10^3 [\text{A}/\text{cm}^2]$ 보다 작고 펄스의 시간 간격은 $10^{-4} [\text{sec}]$ 보다 클 때 발생한다[2]. 따라서, 본 연구에서는 펄스형 인가전압의 시간 간격은 $5 \times 10^{-4} [\text{sec}]$, $5 \times 10^{-3} [\text{sec}]$, $5 \times 10^{-2} [\text{sec}]$ 로 하였고, 또, 바리스터 양단에 10V에서부터 150V까지 10V간격으로 펄스 전압이 인가된다고 가정하였다. 이렇게하여 각 입자에서의 전압과 전류를 구하고, 이 값으로부터 바리스터의 전체 흡수에너지와 줄열 그리고 각 전압에서의 바리스터의 온도 증가를 구한다. ZnO 바리스터의 입계 부분의 첨가 물질중 대표적인 비스무스(Bi)는 온도가 820°C 이면 용융되고, ZnO 입자 자체는 1700°C 가 되면 용융된다. 따라서, 여러 가지 전압을 인가하여 각각의 시간 간격에 대한 각 입자에서 최고 온도 증가를 구하여 전압과

온도 증가 관계를 알아보았으며, 여러 가지 색으로 각 입자의 전류 집중 현상과 온도 증가 분포를 시각적으로 보기 위해 colored (shaded) coding scheme 방법을 이용하여 전류 분포와 온도 증가 분포를 나타내었다. 그림 5는 평처의 발생을 정량적으로 해석하기 위한 시뮬레이션 순서도이다.

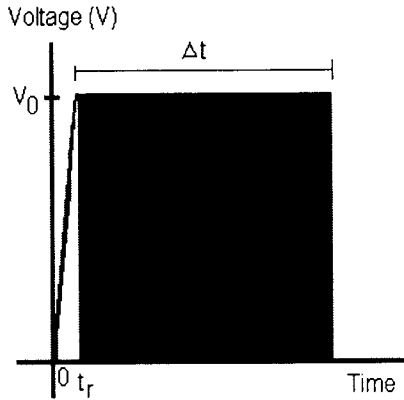


그림 4. 인가 임펄스 서지의 형태
Fig. 4. Schematic diagram of the Impulse surge

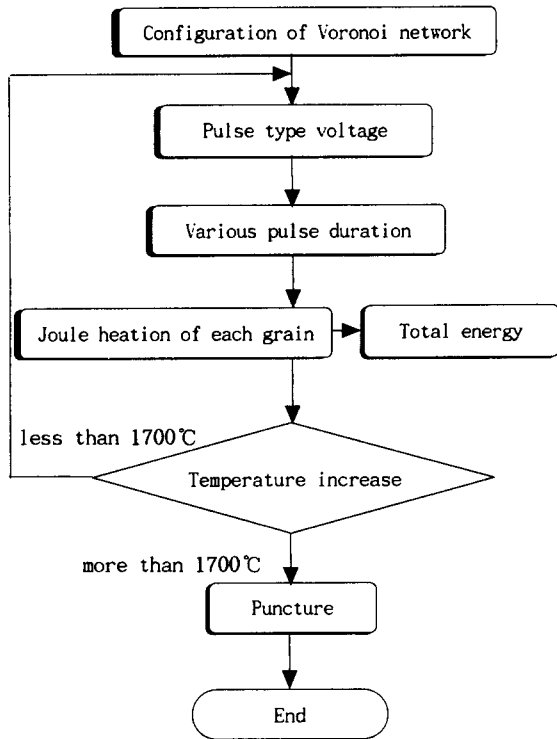


그림 5. 시뮬레이션 순서도
Fig. 5. Flow chart of simulation

4. 결과 및 고찰

4.1 전류 집중화(Current Localization)

ZnO 바리스터에 전압을 인가하면 전류는 비선형적으로 흐른다[11][12]. 전류와 전압과의 관계는 그림 6처럼 비선형 특성을 나타내며, 시뮬레이션에 의한 비선형 곡선은 0~1400[V/cm] 정도까지를 항복 전 영역(pre-breakdown region), 1400~2300 [V/cm]까지를 항복 영역(breakdown

region), 또 2300 [V/cm] 이상을 업턴 영역(upturn region)으로 구분할 수 있다. 이 곡선은 무질서도 5, 입계 조건 A가 50%, B가 30%, C가 20%인 경우에 계산된 I-V 특성 곡선으로, 실제 실험을 통해 얻은 I-V 특성 곡선과 비교하여 보면 거의 일치함을 알 수 있다. 항복 영역에서의 전류는 다음과 같은 관계를 나타낸다.

$$I = K V^\alpha \tag{7}$$

여기서, α 는 비선형 계수를 나타내며 K 는 비례 상수이다.

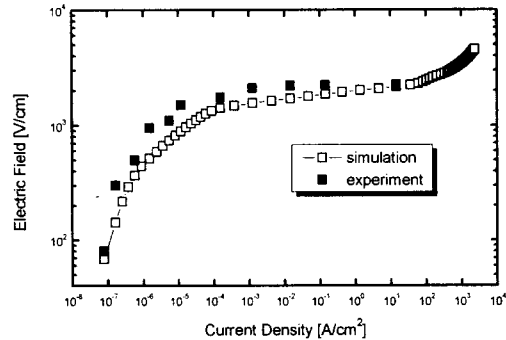
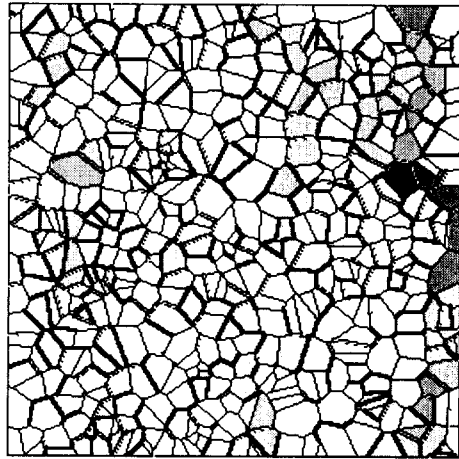
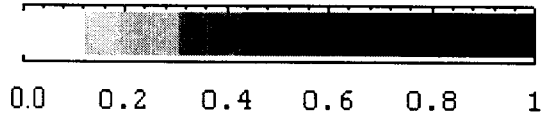


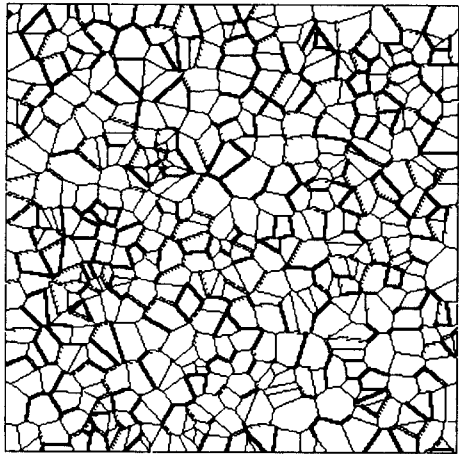
그림 6. 비선형 전류-전압 특성 곡선
Fig. 6. Nonlinear I-V characteristic curve

전류 분포와 온도 증가 분포를 나타낸 그림7, 그림8, 그림9은 흰색에서부터 검은색까지로 나타내었으며, 각각의 색은 0과 1사이의 값을 나타낸다. 전류 분포는 각 입자에서 흐르는 전류를 전체 전류로 나눈 값에 대응하는 색으로 나타낸 것이다. 즉, 검은색은 전체 전류가 흐르는 부분이고 흰색은 거의 전류가 흐르지 않는 부분이다. 온도 증가 분포는 각 입자에서의 온도 증가를 2000으로 나눈 값에 대응하는 색으로 나타내었고, 입자에서의 온도 증가가 2000 이상일 경우는 1로 고정시켰다. 즉, 검은색은 그 입자에서의 온도 증가가 2000 이상이라는 것을 의미하고, 흰색은 온도 증가가 거의 없음을 나타낸다. 여기서 2000으로 나눈 이유는 ZnO 입자의 용융 온도가 1700°C이므로 평처가 일어나는 부분을 좀더 명확히 보기 위해서이다.

그림 7(a),8(a),9(a)는 각각 항복 전 영역, 항복 영역, 업턴 영역에서의 보로노이 네트워크를 이용하여 시뮬레이션된 전류 분포를 나타낸 것이다. 이 그림을 통하여 전류 분포를 보면 항복 전 영역에서는 거의 전 부분을 통하여 전류가 흐르고, 항복 영역에서는 몇 개의 패스(path)만 생기는 큰 집중화 현상을 보임을 알 수 있다. 또한, 업턴 영역에서는 항복 영역보다 패스의 폭이 넓어지며 패스 수도 많아지는 탈집중화(delocalization) 현상을 나타낸다. 이러한 집중화 현상은 ZnO 바리스터의 미세구조가 매우 무질서하고 입자와 입자 사이의 두께도 매우 다르기 때문이다. 따라서, 바리스터 양단에 항복 전압이 인가되면 전류는 전체적으로 흐르는 것이 아니라 패스를 형성하여 몇몇 영역으로만 흐른다. 즉, 전류의 집중화 현상은 내부구조가 무질서하여 입자들의 크기가 다양하기 때문에 생기고, 또한 입계 조건이 달라 각 입계마다 저항이 다르기 때문에 전류가 가장 작은 저항을 나타내는 부분으로만 흐르려고 하기 때문에 생긴다.



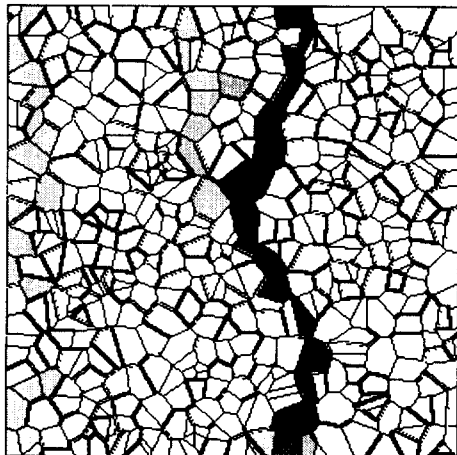
(a)



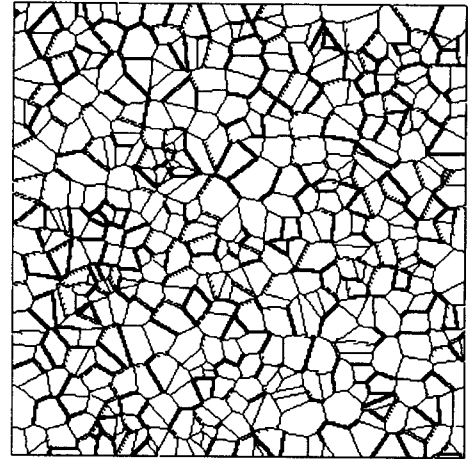
(b)

그림 7. 항복전 영역에서의 전류 분포(a)와 온도 증가 분포(b)

Fig. 7. (a) Current distribution and (b) temperature increase distribution in pre-breakdown region



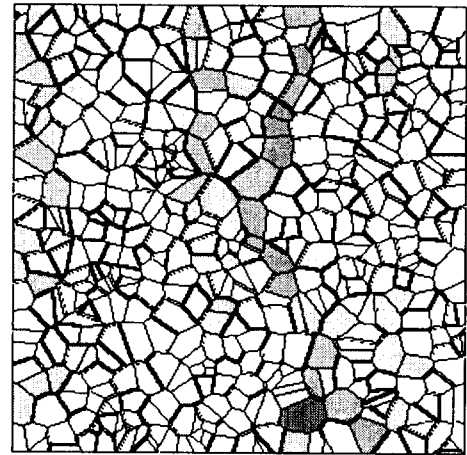
(a)



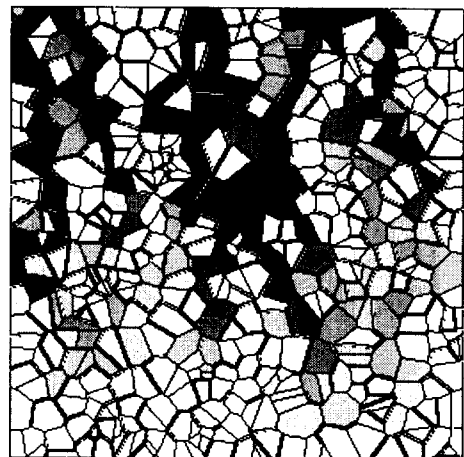
(b)

그림 8. 항복 영역에서의 전류 분포(a)와 온도 증가 분포(b)

Fig. 8. (a) Current distribution and (b) temperature increase distribution in breakdown region



(a)



(b)

그림 9. 업턴 영역에서의 전류 분포(a)와 온도 증가 분포(b)

Fig. 9. (a) Current distribution and (b) temperature increase distribution in upturn region

4.2 인가 전압과 온도 증가

그림 7(b)는 항복 전 영역(pre-breakdown region)에서의 온도 증가 분포를 나타낸 것으로, 온도 분포 그림에서 모든 부분이 흰색을 나타내므로 온도 증가는 거의 이루어지지 않음을 알 수 있다.

그림 8(b)는 항복 영역(breakdown region)에서의 온도 증가 분포를 나타낸 것으로 항복 전 영역처럼 모든 부분이 흰색이므로 온도 증가가 거의 이루어지지 않고 있다. 항복 영역에서는 아주 적은 전류 패스(path)로 전류의 집중화 현상이 일어나지만 그림 6에서 알 수 있는 것처럼 전류값이 작기 때문에 온도 증가를 야기시킬만큼 에너지가 크지 않아 급속한 온도 증가 현상을 발생시키지 못한다.

업턴 영역(upturn region)에서의 온도 증가 분포를 나타낸 것이 그림 9(b)이다. 전압의 상승으로 인해 전류 패스의 수가 증가함으로 전류의 집중화 현상은 약화되지만 급속한 온도 증가 현상이 발생하였음을 알 수 있다. 업턴 영역에서의 전류 분포를 보면, 검은색과 같은 진한색들이 없어 전류 흐름이 작아 평치가 일어나지 않을 것 같이 보이지만 전류 분포를 나타낼 때 그 영역에서의 전체 전류값으로 정규화하여 나타내었기 때문에, 업턴 영역에서 회색과 같은 흐린색들은 항복 영역의 검은색보다 수천배 더 큰 전류값을 가지고 있다. 즉, 큰 에너지를 가지고 있는 것이다. 이와 같은 이유로 인해, 흐린색으로 표현된 전류 분포에서도 평치가 일어난다. 특히, 온도 증가 분포에서 검은색으로 된 부분 즉, 평치가 일어나고 있는 부분들은 업턴 영역에서 전류 집중이 이루어지고 있는 부분과 일치한다. 따라서, 평치는 업턴 영역의 전류 집중 영역과 매우 밀접한 관계가 있음을 알 수 있다.

그림 10은 실제 ZnO 바리스터에서 발생한 평치 사진이다. 전류 집중에 의한 용융 부분이 현저하고, 특히 평치 패스(puncture path) 부분에는 과도한 용융현상이 이루어져 홀이 발생되었음을 알 수 있다.

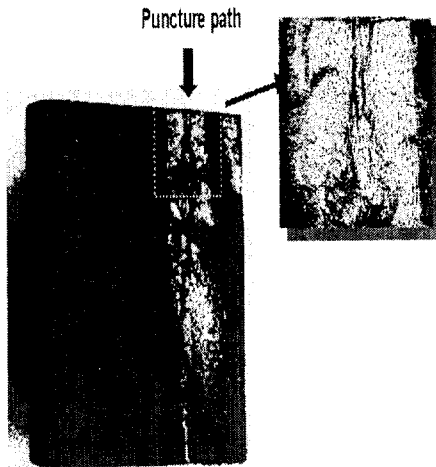


그림 10. 실제 ZnO 바리스터에서 발생한 평치
Fig. 10. Puncture generated in the real ZnO Varistor

그림 11은 전압 펄스의 시간 간격에 따른 인가 전압과 내부 입자의 온도 증가와의 관계를 나타낸 것으로, 항복 영역의 전압 범위까지는 온도 증가가 거의 이루어지지 않다가 전압이 업턴 영역으로 들어가면 급속하게 이루어짐을 알 수 있다. 이것은 온도가 증가하기 시작하면 도전율의 증가로 인해 보다 큰 전류가 흐르게 되어 큰 온도 증가를 나타내는 순환 과정 때문이다. 또한, 온도 증가는 그림에서 볼 수 있듯이 시간 간격이 길수록 더 낮은 전압에서 급속하게 증가함을 알 수 있다.

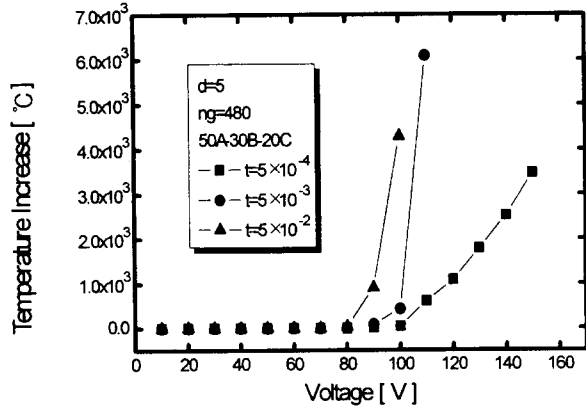
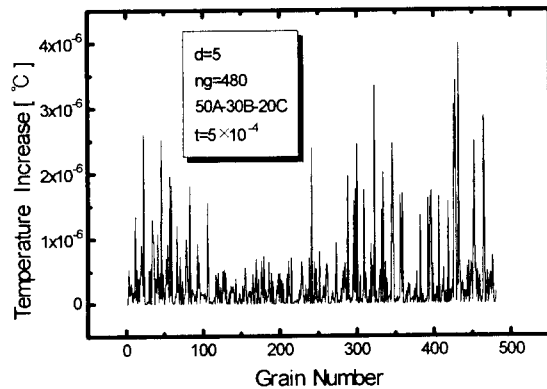
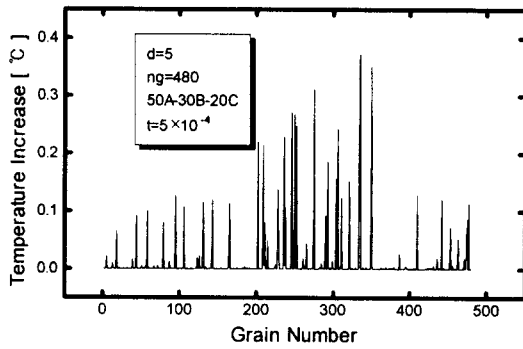


그림 11. 전압과 온도 증가 관계
Fig. 11. Relation of voltage and temperature increase

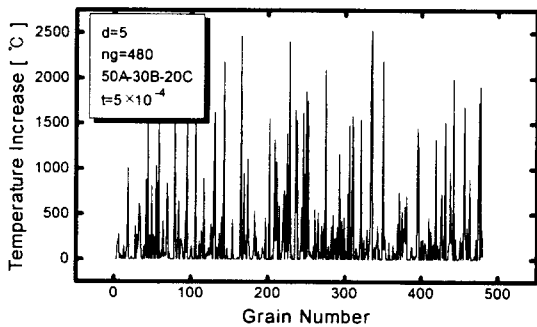
온도 증가 식에 의해 계산된 각 입자에서의 온도 증가를 그래프로 나타낸 것이 그림12이다. 업턴 영역에서만 큰 온도 증가가 발생하고, 다른 영역에서의 온도 증가는 거의 '0'에 가까움을 알 수 있다. 이러한 각 입자에서의 온도 증가를 기초 데이터로 하여 보로노이 네트워크를 이용한 시뮬레이션 기법으로 항복 전, 항복, 업턴 영역에서의 온도 분포를 나타낸 것이 그림7(b), 그림8(b), 그림 9(b)의 온도 분포이다.



(a)



(b)



(c)

그림 12. 각 입자에서의 온도 증가 값을 나타낸 그래프
(a)항복전 영역 (b)항복 영역 (c)업턴 영역
Fig. 12. Graph for temperature increase of each grain
(a)pre-breakdown region (b) breakdown region (c) upturn region

4.3 펄스 간격과 평치 전류밀도

그림 13은 평치가 일어나기 위한 최소 전류밀도와 펄스의 시간 간격과의 관계를 나타낸 것이다. 이것은 480개의 입자중 각각의 시간 간격에 대하여, 입계가 용융되는 820°C와 ZnO 입자 자체가 용융되는 1700°C를 기준으로, 하나 이상의 입자가 최대 상승하는 온도 증가를 구하여 나타낸 결과이다. 펄스 시간이 10⁻⁴[sec]일 때 전류밀도가 약 250[A/cm²] 이상으로 흐르면 입계가 용융되기 시작하고, 전류밀도가 2×10³[A/cm²] 이상으로 흐르면 ZnO 입자 자체가 용융되기 시작한다. 또한, 펄스 시간이 10⁻²[sec]일 때 전류밀도가 약 3[A/cm²] 이상으로 흐르면 입계가 용융되고, 전류밀도가 65 [A/cm²] 이상으로 흐르면 ZnO 입자 자체가 용융된다. 이 두 관계는 반비례 관계를 나타내고, 시뮬레이션에 의해 구해진 값들은 실제 Eda에 의한 실험 결과[3], 즉 펄스 간격이 10⁻⁴[sec]보다 길고 전류밀도가 2×10³[A/cm²]보다 작으면 평치가 발생된다는 것과 잘 일치한다. 결과적으로, ZnO 바리스터에서 입계와 ZnO입자 모두가 용융되어 평치가 발생하기 위한 조건은 펄스 인가 시간은 10⁻⁴~10⁻²[sec]이고, 전류밀도는 65~2070[A/cm²]의 범위를 알 수 있다.

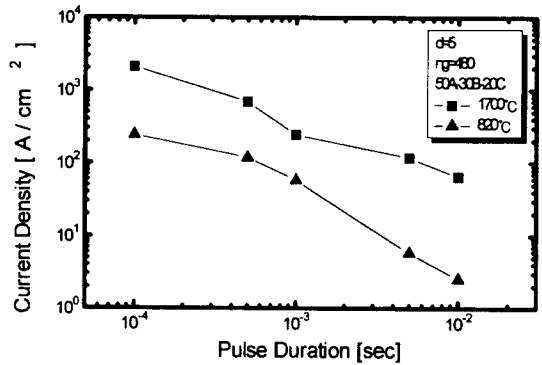


그림 13. 평치가 발생할 때의 펄스 간격과 전류밀도와의 관계

Fig. 13. Relation of pulse duration and current density at onset of puncture

4.4 전류밀도와 흡수 에너지와의 관계

출열을 구하는 식에 의해 얻은 전류밀도와 평치가 일어나기 직전까지 바리스터가 흡수할 수 있는 전체 흡수 에너지와의 관계를 나타낸 것이 그림 14이다. 이 결과는 Bartkowiak의 실험을 통해 얻은 결과[13], 즉 흡수 에너지는 항복 영역에서 최소값을 나타내고 에너지가 최소값일 때 전류밀도와 흡수 에너지값은 각각 0.1[A/cm²]과 420[J/cm³]를 나타낸다는 것과 거의 일치하였다. 따라서, 흡수 에너지는 항복 영역의 전류밀도에서 가장 작은 에너지를 가짐을 알 수 있었으며, 이것은 항복 영역에서 전류 집중 현상이 가장 크게 이루어지므로 에너지 분포도 함께 집중 현상을 나타내어 전체 에너지의 합은 항복 영역에서 가장 작은 값을 가지기 때문이다.

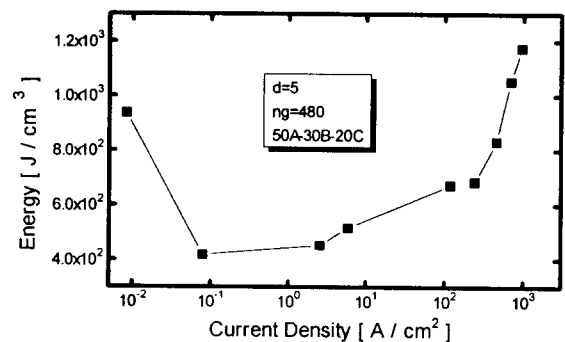


그림 14. 평치가 일어날 때 까지의 전류밀도와 바리스터 내의 흡수 에너지와의 관계

Fig. 14. Relation of current density and absorption energy in the varistor until onset of puncture

5. 결론

본 연구는 서지가 인가된 경우에 ZnO 바리스터에서 발생하는 평치 현상을 보로노이 네트워크를 이용하여 정량적으로 해석하기 위한 것이다. 시뮬레이션을 통해 얻은 결과

는 다음과 같다.

- 1) 평처 현상은 업턴 영역에서 전류 집중 현상과 밀접한 관계가 있다. 평처는 온도 증가가 ZnO 입자 자체가 용융되는 1700°C 이상으로 증가할 때 발생하므로 이렇게 높은 온도로 증가하기 위해서는 전류 집중과 함께 전기적 에너지가 큰 업턴 영역에서만 발생한다. 따라서, 항복 영역에서처럼 집중화가 크게 일어날지라도 에너지가 평처가 일어날 만큼 크지 않으면 평처는 발생하지 않는다.
- 2) 온도 증가의 업턴 영역 부근의 전압에서 급속하게 증가한다. 이는 평처를 일으키기 위해서는 바리스터에 인가된 전기적 에너지가 커서 상당히 큰 줄열을 발생해야 하기 때문이다.
- 3) 무질서도는 5, 임계조건은 A가 50%, B가 30%, C가 20%로 보로노이 네트워크를 구성한 후, 보로노이 시뮬레이션을 통해 얻은 흡수 에너지와 전류밀도의 값들은 실제 실험치들과 매우 흡사했다. 따라서, 보로노이 네트워크를 통해 얻은 시뮬레이션 결과들에 대한 신뢰성을 높여주었다. 그리고 실제 ZnO 바리스터와 같은 미세구조를 구현하기 위한 보로노이 네트워크의 구성비를 알 수 있었으며, 실질 모델링 구현으로 정량적 해석 구현이 가능하게 되었다.
- 4) 펄스 시간 간격과 인가 전압이 평처에 영향을 미친다. 이 두 요소는 모두 펄스의 전기적 에너지와 관계된 것으로 바리스터가 견딜 수 있는 에너지를 의미하기도 한다.

[참고 문헌]

- [1] Tapan K. Gupta, "Application of Zinc Oxide Varistors", *J. Am. Ceram. Soc.*, Vol.73(7), pp.1817, 1990
- [2] M. Bartkowiak, "Voronoi network model of ZnO Varistors with different types of grain boundaries", *J. Appl. Phys.*, Vol.80(11), pp.6516, 1996
- [3] Kazuo Eda, "Destruction mechanism of ZnO varistors due to high currents", *J. Appl. Phys.*, Vol.56(10), pp.2948, 1984
- [4] Agnes Vojta and David R. Clarke, "Microstructural origin of current localization and "puncture" failure in varistor ceramics", *J. Appl. Phys.*, Vol. 81 (2), pp.985, 1997
- [5] Kazuo Eda, "Zinc Oxide Varistors", *IEEE Electrical Insulation Magazine.*, Vol. 5, No. 6, pp. 28, 1989
- [6] G. D. Mahan, L. M. Levinson, and H. R. Philipp, "Theory of conduction in ZnO varistors", *J. Appl. Phys.*, Vol. 50, No. 4, pp. 2799-2812, 1979
- [7] A. Priolo, A. J. Dammers, S. Radelaar, "Conductance of two-dimensional disordered Voronoi networks", *Phys. Rev.*, Vol. B46, No. 22, pp. 14889-14892, 1992
- [8] Ze-Chun Cao, Ru-Jun Wu and Run-Sheng Song, "Ineffective grain boundaries and breakdown threshold of zinc oxide varistors", *Mater. Sci. Eng.*, Vol. B22, 261-266, 1994
- [9] H. Wang, W. Li, and J. F. Cordaro, "Single Junctions in ZnO Varistors Studied by Current-Voltage Characteristics and Deep Level Transient

Spectroscopy", *Jpn. J. Appl. Phys.*, Vol. 34, No. 4A, pp. 1765-1771, 1995

- [10] 황휘동, 한세원, 강형부, "보로노이 네트워크를 이용한 ZnO 바리스터의 실제 모델 구현과 전기적 특성 분석", *대한전기학회*, Vol.47(5), pp.607, 1998
- [11] M. Bartkowiak and G. D. Mahan, "Nonlinear current in voronoi networks", *J. Am. Phys. Soc.*, Vol.51, pp.10825, 1995
- [12] T. K. Gupta and W. G. Carlson, "A grain boundary defect model for in stability/stability of a ZnO varistor", *J. Mater. Sci.*, Vol.20, pp.3487, 1985
- [13] M. Bartkowiak, G. D. Mahan, "Energy handling capability of ZnO varistors", *J. Appl. Phys.*, Vol.79 (11), pp.8629, 1996

저 자 소 개



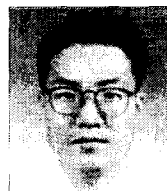
이영종(李英宗)

1971년 9월 1일생. 1997년 숭실대학교 공대 전기공학과 졸업. 1999년 한양대학교 대학원 전기공학과 졸업예정



황휘동(黃輝東)

1973년 3월 31일생. 1996년 한양대학교 공대 전기공학과 졸업. 1998년 한양대학교 대학원 전기공학과 졸업(석사). 현재 동 대학원 박사과정.



한세원(韓世元)

1961년 1월 16일생. 1984년 한양대학교 전기공학과 졸업. 1986년 동 대학원 전기공학과 졸업(석사). 현재 동 대학원 박사과정. 1986년~1991년 한국전기연구소 전기재료연구부 연구원. 1991년~현재 한국전기연구소 전기재료연구부 선임연구원



강형부(姜衡富)

1937년 8월 29일생. 1962년 일본 국립대판대학 공학부 전기공학과 졸업. 1969년 동 대학원 전기공학과 졸업(공학박사). 현재 한양대 공대 전자전기공학부 교수. 당학회 평의원