

FPGA를 이용한 로봇과 CNC 공작기계용 가감속회로 개발

論文

48A - 3 - 18

FPGA Based Acceleration and Deceleration Circuit for Robots and CNC Machine Tools

全在昱*, 金允基**, 河映列***

(Jae Wook Jeon, Yoon-Gi Kim, and Young-Youl Ha)

Abstract - In order to make industrial robots and CNC machine tools perform tasks efficiently, each axis has to be accelerated and decelerated appropriately. The existing techniques for the acceleration and deceleration of industrial robots and CNC machine tools are not efficient to generate velocity profiles. Thus, these previous techniques cannot generate velocity profiles having some kinds of acceleration and deceleration characteristics. This paper proposes a generalized approach for generating velocity profiles that cannot be generated by previous techniques as well as velocity profiles generated by them. Based on the proposed approach, an acceleration and deceleration circuit for industrial robots and CNC machine tools is designed with a FPGA by using the VHDL.

Key Words : 가감속, 속도파형, 산업용 로봇, CNC 공작기계, FPGA

1. 서론

자동화 라인에서 더욱 복잡한 제품을 생산하고 제품의 1일 생산량을 증대하기 위해서는 산업용 로봇과 CNC 공작기계의 정밀도를 올리고 작업시간을 단축시켜야 한다. 이를 위해 몸체(body)의 설계에서부터 제어기 설계에 이르기까지 여러 가지를 고려할 필요가 있으며, 특히 산업용 로봇이나 CNC 공작기계를 원하는 형태로 가감속 할 수 있도록 하는 것이 필요하다. 이는 주어진 작업에 따라 산업용 로봇이나 CNC 공작기계를 적절한 형태로 가감속하여 출발하거나 정지할 때 과도상태에서의 성능을 향상시킴으로써 정밀도를 올리고 작업시간을 단축할 수 있기 때문이다. 산업용 로봇과 CNC 공작기계의 가감속과 관련하여 기존의 여러 가지 연구가 수행되어왔다.

그 중 하나는 원하는 형태의 가감속을 갖는 속도 파형을 생성하기 위해 적절한 다항식을 선택하는 것이다 [1]. 이 방법은 이동 거리, 초기 위치와 최종 위치에서의 속도와 가속도가 주어지면 이 조건을 만족하는 다항식 함수를 선택하는 것이다. 이를 위해서 5차 이상의 다항식을 선택하거나, 구간별로 각기 다른 차수의 다항식을 사용하게 된다. 대표적인

것이 4-3-4 또는 3-5-3 속도 파형 생성 방법 그리고 3차(cubic spline) 속도 파형 생성 방법 등이다. 이러한 방법은 다양한 형태의 가감속을 갖는 속도 파형을 생성할 수 있고 가속 특성과 감속 특성을 서로 달리 하는 속도 파형을 생성할 수 있다. 다항식에 의해 속도 파형을 생성할 때의 문제점은 차수가 커짐에 따라 계산량이 지수적으로 커진다는 것과 구간별로 다른 차수를 사용할 때는 시스템의 최대 속도와 최대 가속도 특성을 효율적으로 살리지 못한다는 것이다. 따라서 임의의 형태의 속도 파형을 생성하기 위해 이에 필요한 단일의 고차 다항식을 사용할 경우에는 계산량이 커지기 때문에 실제 산업용 로봇이나 CNC 공작기계를 제어하는데 사용하기가 매우 어렵게 되고 분할하여 다항식을 사용할 경우에는 시스템의 특성을 효율적으로 살리지 못하게 되어 산업용 로봇이나 CNC 공작기계의 작업시간이 길어지게 된다.

이러한 시간적인 문제를 해결하기 위한 방법으로 디지털 컨버루션(digital convolution)을 이용한 방법이 있다 [2-6]. 디지털 컨버루션을 이용하면 간단한 연산만으로 시스템의 효율을 살릴 수 있는 부드러운 형태의 속도 파형을 생성할 수 있는 장점이 있다. 이 방법은 다항식에 의한 방법에 비해 계산량이 매우 작으며 하드웨어로 간편하게 구현할 수 있다. 반면에 디지털 컨버루션에 의해 생성된 속도 파형은 항상 가속 구간과 감속 구간이 같게 되고 감속 구간의 속도 특성이 가속 구간의 속도 특성에 의해 결정된다. 따라서 디지털

* 正會員 : 成均館大 電氣電子및컴퓨터 工學部 副教授 · 工博

** 準會員 : 成均館大 電氣電子및컴퓨터 工學部 碩士課程

***正會員 : 나라계전 研究員

接受日字 : 1998년 8월 28일

最終完了 : 1999년 1월 28일

컨버루션에 의해서 가속 시간이 감속 시간과 서로 다르거나 가속 특성과 감속 특성이 서로 다른 속도 과형은 생성할 수 없다는 단점이 있다. 디지털 컨버루션을 이용하여 생성하는 속도 과형 중에서 CNC 공작기계에서 많이 사용되고 있는 것은 직선 특성의 가감속과 지수함수 특성의 가감속, 부드러운 형태의 가감속을 갖는 속도 과형이다. 이중에서 지수함수 특성의 가감속을 갖는 속도 과형을 이용하여 가공 작업을 수행하면 가공정밀도가 가장 나쁜 것으로 나타난다 [2]. 이는 지수함수 특성의 가감속을 수행하면 짧은 시간에 최고 속도에 도달할 수 있지만 감속 시작 시 매우 큰 값의 가속도변화율(jerk)이 생기기 때문이다. 따라서 지수함수 특성의 가속을 수행하고 가속도변화율이 거의 영에 가까운 부드러운 형태의 감속을 수행할 수 있다면 원하는 정밀도를 얻으면서 작업 시간을 단축할 수 있을 것이다. 실제 산업용 SCARA 로봇에서 빠른 출발을 위해 급격한 가속을 하고 원하는 정밀도를 얻기 위해 가속 시와 다른 특성의 부드러운 감속을 해서 원하는 정밀도를 얻으면서 직선 특성의 가감속과 부드러운 형태의 가감속을 이용했을 때에 비해 작업시간을 단축하고 있다 [7]. 따라서 주어진 작업의 종류에 따라 적절한 가속 특성을 선택하고 가속 특성과 다른 감속 특성을 선택하여 속도 과형을 생성할 수 있다면 주어진 작업을 최적으로 수행할 수 있을 것이다.

다항식을 이용했을 때의 시간적인 문제를 해결하기 위한 또 다른 방법으로 하드웨어적으로 부드러운 형태의 속도 과형을 생성하도록 하는 방법이 있다 [8,9]. 이 방법은 디지털 컨버루션을 이용하지 않고 생성하고자 하는 부드러운 형태의 속도 과형의 특성을 이용하여 간단하게 속도 과형을 생성하는 것이다. 이러한 방법에 의해 생성된 속도 과형도 디지털 컨버루션에 의해 생성된 속도 과형과 마찬가지로 항상 가속 구간과 감속 구간이 같게 되고 감속 구간의 속도 특성이 가속 구간의 속도 특성에 의해 결정된다. 또한 가속 구간에서 이동 거리는 감속 구간에서 이동 거리와 항상 같게 된다. 따라서 가속 시간이 감속 시간과 서로 다르거나, 가속 구간에서 이동 거리와 감속 구간에서 이동 거리가 다르거나, 또는 가속 특성과 감속 특성이 서로 다른 속도 과형은 생성할 수 없다는 단점이 있다.

본 논문에서는 기존 가감속 방법의 단점을 보완할 수 있는 방법을 제안하고 VHDL(Very high speed integrated circuit Hardware Description Language)을 이용하여 FPGA(Field Programmable Gate Array)로서 제안된 방법을 하드웨어로 구현하고자 한다. 제안된 방법은 우선 가감속 구간과 가감속 특성에 따라 필요로 하는 계수를 미리 계산하여 저장한다. 그리고 산업용 로봇이나 CNC 공작기계에서 원하는 이동거리가 주어지면 이동시의 최고 속도, 저장된 계

수, 샘플링 시간(sampling time)을 곱하여 매 샘플링 시간동안의 이동 거리를 계산하여 원하는 형태의 가감속을 갖는 속도 과형을 생성한다.

본 논문의 구성은 다음과 같다. 2 장에서는 속도 과형 생성을 위한 기존 방법의 단점을 보완할 수 있는 방법을 제안한다. 3 장에서는 제안된 방법을 VHDL을 이용하여 FPGA로 구현하기 위해 설계된 구조와 각 내부 블록의 기능에 관해 설명한다. 4 장에서는 이 FPGA를 이용하여 원하는 가감속을 갖는 속도 과형을 생성하여 실제 1축 로봇시스템에 적용하여 그 실험 결과를 관찰하고, 5 장에서는 본 논문에 관한 결론을 내리기로 한다.

2. 제안된 속도 과형 생성 방법

앞에서 설명한 기존 속도 과형 생성 방법의 단점을 보완하기 위해 본 논문에서 새로운 방법을 제안하기로 한다. 최대 속도 V_{\max} , 최대 가속도 A_{\max} , 샘플링 시간 T_s 인 1축 로봇 시스템에서 가속 구간 $T_a = n_a T_s$, 감속 구간 $T_d = n_d T_s$, 이동 거리 S 가 주어지면 원하는 특성의 가감속을 갖는 속도 과형을 다음과 같이 생성할 수 있다

2.1 직선 가감속 특성을 갖는 속도 과형 생성

다항식에 의해 직선 가감속 특성을 갖는 속도 과형을 생성하고자 할 때 속도 과형 수식의 계수는 주어진 조건에 따라 변화할 것이다. 그런데 가속 구간에서의 매 샘플링 시간동안 위치 증분량 사이의 비율은 고정된다. 즉 그림 1에 나타난 것처럼 $S_1 : S_2 : \dots : S_{n_a} = 1 : 3 : \dots : (2n_a - 1)$ 으로 나타나게 된다. 마찬가지로 감속 구간에서 매 샘플링 시간동안 위치 증분량 사이의 비율도 고정된다.

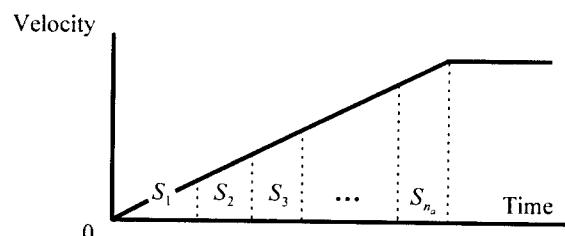


그림 1 사다리꼴 속도 과형에서 매 샘플링 시간동안의 위치 증분량

Fig. 1 The position increment during each sampling time in the acceleration interval of a trapezoidal velocity

이러한 성질을 이용하면 직선 가감속 특성을 갖는 속도 과형은 다음과 같이 계산할 수 있다.

- (i) 가속 후의 속도 V_m 은 다음과 같이 계산된다.

$$V_m T_s = \begin{cases} \frac{S}{\frac{1}{2} n_a + \frac{1}{2} n_d} & \text{if } N \leq 0 \\ \frac{S}{N + \frac{1}{2} n_a + \frac{1}{2} n_d} & \text{if } N > 0 \end{cases} \quad (1)$$

$$N = \lceil \frac{S}{V_{\max} T_s} - \frac{1}{2} n_a - \frac{1}{2} n_d \rceil \quad (2)$$

(ii) 매 샘플링 시간동안의 위치 증분량은 다음과 같이 계산된다.

$N \leq 0$ 이면

$$\delta P_1(kT_s) = \begin{cases} \left(\frac{2k-1}{2n_a} \right) V_m T_s & 1 \leq k \leq n_a \\ \left(\frac{2(n_a+n_d-k)+1}{2n_d} \right) V_m T_s & n_a+1 \leq k \leq n_a+n_d \end{cases} \quad (3)$$

$N > 0$ 이면

$$\delta P_1(kT_s) = \begin{cases} \left(\frac{2k-1}{2n_a} \right) V_m T_s & 1 \leq k \leq n_a \\ V_m T_s & n_a+1 \leq k \leq n_a+N \\ \left(\frac{2(n_a+N+n_d-k)+1}{2n_d} \right) V_m T_s & n_a+N+1 \leq k \leq n_a+N+n_d \end{cases} \quad (4)$$

가속 구간과 감속 구간에 따라 식 (3)과 (4)에서의 계수 $(2k-1)/(2n_a)$ 와 $(2(n_a+N+n_d-k)+1)/(2n_d)$ 는 미리 계산해서 저장할 수 있다. 따라서 이동해야 할 거리가 주어지면 직선 가감속 특성을 갖는 사다리꼴 형태의 속도 과형을 식 (3)이나 (4)에 의해서 효율적으로 계산할 수 있게 된다.

2.2 임의의 가감속 특성을 갖는 속도 과형 생성

가속 특성과 감속 특성이 식 (5)와 같이 각각 $f_a(u)$ 와 $f_d(u)$ 인 함수로 나타나는 속도 과형 $V(t)$ 를 고려하자.

$$V(t) = \begin{cases} f_a(t/T_a) & 0 \leq t \leq T_a \\ V_m & T_a \leq t \leq T_c \\ f_d((t-T_c)/T_d) & T_c \leq t \leq T_c + T_d \end{cases} \quad (5)$$

식 (5)에서 $f_a(u)$ 와 $f_d(u)$ 는 모두 개구간 $0 < u < 1$ 에서 미분 가능하고 폐구간 $0 \leq u \leq 1$ 에서 연속인 함수이고, T_c 는 감속 시작 시간을 나타내며 V_m 은 가속 후의 속도 값을 나타낸다. 가속 구간에서 매 샘플링 시간동안의 위치 증분량은 아래의 적분에 의해 구할 수 있다.

$$\delta P(kT_s) = \int_{(k-1)T_s}^{kT_s} f_a(t/T_a) dt = T_a \int_{(k-1)/n_a}^{k/n_a} f_a(u) du, \quad 1 \leq k \leq n_a \quad (6)$$

식 (6)은 식 (7)로 나타낼 수 있다.

$$\delta P(kT_s) = T_a \int_{(k-1)/n_a}^{k/n_a} f_a(u) du = {}^a\gamma_k V_m T_s \quad (7)$$

식 (7)에서 ${}^a\gamma_k$ 는 가속 특성을 나타내는 함수 $f_a(u)$ 와 가속 구간 $n_a = T_a/T_s$ 에 의해 계산되어 저장할 수 있다. 감속 구간에서 매 샘플링 시간동안의 위치 증분량은 가속 구간에서와 마찬가지로 식 (8)과 같이 계산되어 진다.

$$\begin{aligned} \delta P(kT_s) &= \int_{T_c+(k-1)T_s}^{T_c+kT_s} f_d((t-T_c)/T_d) dt \\ &= T_d \int_{(k-1)/n_d}^{k/n_d} f_d(u) du = {}^d\gamma_k V_m T_s, \quad 1 \leq k \leq n_d \end{aligned} \quad (8)$$

식 (8)에서 ${}^d\gamma_k$ 는 감속 특성을 나타내는 함수 $f_d(u)$ 와 감속 구간 $n_d = T_d/T_s$ 에 의해 계산되어 저장할 수 있다. 가속 구간 동안의 함수 f_a 의 적분 값 S_a 와 감속 구간동안의 함수 f_d 의 적분 값 S_d 는 다음과 같이 계산된다.

$$\begin{aligned} S_a &= \int_0^{T_a} f_a(t/T_a) dt \\ &= T_a \int_0^1 f_a(u) du = \alpha_a V_m T_a = \alpha_a n_a V_m T_s \end{aligned} \quad (9)$$

$$\begin{aligned} S_d &= \int_{T_c}^{T_c+T_d} f_d((t-T_c)/T_d) dt \\ &= T_d \int_0^1 f_d(u) du = \alpha_d V_m T_d = \alpha_d n_d V_m T_s \end{aligned} \quad (10)$$

식 (9)에서 α_a 는 가속 특성을 나타내는 함수 $f_a(u)$ 와 가속 구간 n_a 에 의해 계산되어 저장할 수 있으며, 마찬가지로 α_d 는 감속 특성을 나타내는 함수 $f_d(u)$ 와 감속 구간 n_d 에 의해 계산되어 저장할 수 있다. 다항식에 의해 원하는 가속 특성을 갖는 속도 과형을 생성하고자 할 때는 $f_a(u)$ 와 $f_d(u)$ 를 적절히 균사할 수 있는 다항식을 선택하여 원하는 속도 과형을 계산한다. 이러한 다항식의 계수는 주어진 조건에 따라 그 값이 변화할 것이다. 그런데 가속 구간에서 매 샘플링 시간동안 위치 증분량 사이의 비율은 주어진 가속 특성 함수 $f_a(u)$ 와 가속 구간 n_a 에 따라 고정된다. 즉 그림 2에 나타난 바와 같이 $S_1: S_2: \dots: S_{n_a} = {}^a\gamma_1: {}^a\gamma_2: \dots: {}^a\gamma_{n_a}$ 으로 나타나게 된다. 마찬가지로 감속 구간에서 매 샘플링 시간동안 위치 증분량 사이의 비율도 감속 특성 함수 $f_d(u)$ 와 감속 구간 n_d 에 따라 고정된다. 따라서 식 (5)와 같이 가속 특성과 감속 특성이 각각 $f_a(u)$ 와 $f_d(u)$ 에 의해 나타나는 속도 과형을 다음과 같이 생성할 수 있다.

- (i) 가속 구간 $T_a = n_a T_s$ 과 감속 구간 $T_d = n_d T_s$ 에 대해 대응되는 계수 ${}^a\gamma_1, {}^a\gamma_2, \dots, {}^a\gamma_{n_a}$ 와 ${}^d\gamma_1, {}^d\gamma_2, \dots, {}^d\gamma_{n_d}$ 가 선택된다.

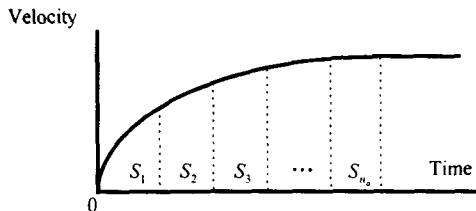


그림 2 속도 파형의 가속 구간에서 매 샘플링 시간동안의 위치 증분량

Fig. 2 The position increment during each sampling time in the acceleration interval of a velocity profile

(ii) 이동해야 할 거리가 S 이면, 가속 후의 속도 V_m 은 다음과 같이 결정된다.

$$V_m T_s = \begin{cases} \frac{S}{\alpha_a n_a + \alpha_d n_d} & \text{if } N \leq 0 \\ \frac{S}{N + \alpha_a n_a + \alpha_d n_d} & \text{if } N > 0 \end{cases} \quad (11)$$

$$N = \lceil \frac{S}{V_{\max} T_s} - \alpha_a n_a - \alpha_d n_d \rceil \quad (12)$$

(iii) 매 샘플링 시간동안의 위치 증분량은 다음과 같이 계산된다.

$N \leq 0$ 이면,

$$\delta P(kT_s) = \begin{cases} {}^a\gamma_k V_m T_s & 1 \leq k \leq n_a \\ {}^d\gamma_{(k-n_a)} V_m T_s & n_a + 1 \leq k \leq n_a + n_d \end{cases} \quad (13)$$

$N > 0$ 이면,

$$\delta P(kT_s) = \begin{cases} {}^a\gamma_k V_m T_s & 1 \leq k \leq n_a \\ V_m T_s & n_a + 1 \leq k \leq n_a + N \\ {}^d\gamma_{(k-n_a-N)} V_m T_s & n_a + N + 1 \leq k \leq n_a + N + n_d \end{cases} \quad (14)$$

계수 ${}^a\gamma_1, {}^a\gamma_2, \dots, {}^a\gamma_{n_a}$ 와 ${}^d\gamma_1, {}^d\gamma_2, \dots, {}^d\gamma_{n_d}$ 는 가속 구간과 감속 구간에 따라 미리 계산되어 저장되기 때문에 주어진 거리를 이동하는 임의의 가감속 특성을 갖는 속도 파형을 효율적으로 계산할 수 있다.

사각형 속도 파형에서 매 샘플링 시간 동안의 위치 증분량을 $\delta P_0(kT_s)$ 라 하면 디지털 컨버터션에 의해 생성되는 속도 파형에서 매 샘플링 시간동안의 위치 증분량은

$$\delta P(kT_s) = (\sum_{i=1}^k \delta P_0((k-i)T_s) a_i) / (\sum_{i=1}^m a_i) \text{로 계산되며, 속도 파형의 모양은 } a_i \ (i=1, 2, \dots, m) \text{ 값에 의해 결정되고}$$

가감속 구간은 m 값에 의해 결정한다 [2,4]. 즉 $n_a = n_d = m$ 관계가 성립한다. 이것은 디지털 컨버터션에 의해 생성되는 속도 파형에서 $n_a = n_d$ 이며 a_i 값에 의해 계수 ${}^a\gamma_1, {}^a\gamma_2, \dots, {}^a\gamma_{n_a}$ 와 ${}^d\gamma_1, {}^d\gamma_2, \dots, {}^d\gamma_{n_d}$ 가 결정된다는 것을 의미한다. 따라서 디지털 컨버터션에 의해 생성되는 속도

파형에서 계수 ${}^a\gamma_1, {}^a\gamma_2, \dots, {}^a\gamma_{n_a}$ 의 값과 계수 ${}^d\gamma_1, {}^d\gamma_2, \dots, {}^d\gamma_{n_d}$ 의 값을 각각 달리 독립적으로 설정할 수 없게 되어 가속 구간에서 매 샘플링 시간동안의 위치 증분량 사이의 비율을 정하면 이에 따라 감속 구간에서 매 샘플링 시간동안의 위치 증분량의 비율이 결정된다. 이러한 점으로 인하여 산업용 로봇이나 CNC 공작기계에서 필요로 하는 가감속 특성이 다른 속도 파형은 디지털 컨버터션에 의해 생성할 수 없게 된다. 반면에 제안된 방법에서는 계수 ${}^a\gamma_1, {}^a\gamma_2, \dots, {}^a\gamma_{n_a}$ 의 값과 계수 ${}^d\gamma_1, {}^d\gamma_2, \dots, {}^d\gamma_{n_d}$ 의 값을 별도로 설정할 수 있기 때문에 가속 구간에서 매 샘플링 시간동안의 위치 증분량 사이의 비율과 감속 구간에서 매 샘플링 시간동안의 위치 증분량의 비율을 별도로 설정할 수 있다. 따라서 제안된 방법에 의해 생성되는 속도 파형은 가속 구간에서의 특성을 감속 구간에서의 특성과 독립적으로 설정하는 것이 가능하게 되어 제안된 방법에 의해 산업용 로봇과 CNC 공작기계에서 필요로 하는 다양한 형태의 속도 파형을 생성할 수 있다.

3. FPGA를 이용한 가감속회로 설계

제안된 속도 파형 생성 방법을 VHDL을 이용하여 FPGA로 가감속회로를 구현하기 위해 그림 3과 같은 구조로 설계 한다 [6,8,9]. 디지털 컨버터션을 이용하여 구현된 가감속회로나 [8,9]에서 구현된 가감속회로와 달리 제안된 방법에 의해 구현된 가감속회로를 이용하면 가속 시간이 감속 시간과 서로 다르거나 가속 특성과 감속 특성이 서로 다른 속도 파형을 생성할 수 있다.

그림 3과 같은 구조로 구현된 가감속회로에 외부에서 인가되는 입력 신호는 clk , C , F_{\max} , n_a , n_d , S 등이며 외부로 출력되는 신호는 P 이다. 다른 신호는 가감속회로 내부적으로 사용되는 신호들이다. 입력 신호 clk 는 가감속회로의 기본 타이밍 신호를 제공하며 clk 주파수 f_{clk} 값에 의해

가감속회로의 샘플링 시간 T_s 는

$T_s = (4 \times 2048) (1/f_{clk})$ 로 결정되게 된다. C 에 의하여 원하는 가속 특성과 감속 특성을 갖는 속도 파형을 선택하며, F_{\max} 는 모터가 최대 속도 V_{\max} 로 움직일 때 샘플링 시간동안의 위치 증분량을 나타낸다. F_{\max} 값은 11 비트로 입력되어 최대값은 2047이 된다. n_a 와 n_d 는 앞에서 설명한 바와 같이 가속 구간 수와 감속구간 수를 나타내며 S 는 이동거리를 나타낸다. F_{\max} 와 S 의 단위는 펄스 수로 주어지며, 단위 펄스 즉 펄스 1개는 물리적으로 산업용 로봇의 작업끝단(end-effector)이나 CNC 공작기계의 공구가 원하는 경로

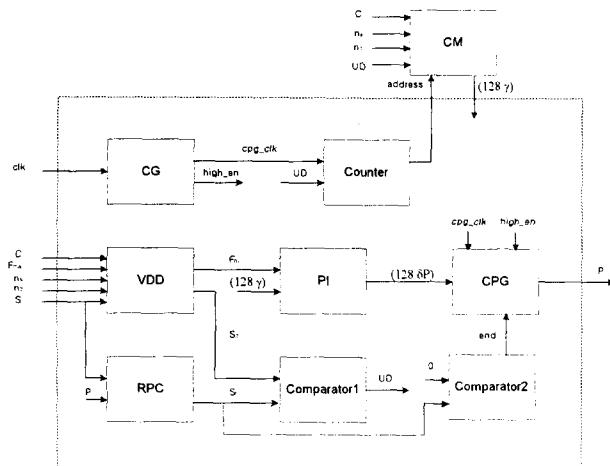


그림 3 제안된 가감속 회로 구조

Fig. 3 The architecture of proposed acceleration and deceleration circuit

를 따라 움직일 때 최소단위의 위치증가분 명령 값을 나타낸다. 출력 신호 P 는 가감속회로에 의해 생성되는 속도 과형에 따라 출력되는 펄스를 나타낸다. 따라서 단위 시간당 출력되는 펄스가 많을수록 (즉 P 의 주파수가 클수록) 고속을 의미하게 되며, 단위 시간당 출력되는 펄스가 적을수록 저속을 의미하게 된다.

클럭 발생기 (Clock Generator)

블록 CG(Clock Generator)는 입력되는 클럭 clk 를 4분주하여 cpg_clk 를 만들고 2분주하여 $high_en$ 을 만든다. 즉 cpg_clk 주파수 f_{cpg_clk} 와 $high_en$ 주파수 f_{high_en} 은 $f_{cpg_clk} = f_{clk}/4$ 와 $f_{high_en} = f_{clk}/2$ 관계를 갖는다. cpg_clk 는 명령 펄스 발생기(Command Pulse Generator) 덧셈 동작과 카운터(counter)에 기본 타이밍 신호로 사용되며, $high_en$ 은 명령 펄스 발생기 출력이 연속적으로 '1'이 될 경우 이를 구별하기 위해 사용된다.

가속 후 속도와 감속 거리 결정 (Determination of Velocity after acceleration and Deceleration Distance)

블록 VDD(Velocity after acceleration and Deceleration Distance)는 외부 입력으로부터 각 샘플링 시간동안의 이동거리 F_m 과 감속하면서 이동하는 거리 S_d 를 출력한다. 즉 입력 C 에 의하여 원하는 가속 특성과 감속 특성을 갖는 속도 과형을 선택하고 n_a 와 n_d 에 의해 각각 가속 구간과 감속 구간을 정하여 대응되는 계수 α_a 와 α_d 를 선택한다. 그 후에 식 (11)과 (12)에 나타난 바와 같이 가속 후의 속도 V_m 에 대한 계산은 V_m 로 움직일 때 각 샘플링 시간동안의 이동거리 $V_m T_s$ 를 펄스 단위로 계산하여 F_m 로 나타낸다.

식 (10)에 나타난 바와 같이 이 F_m 과 선택된 속도 과형의 감속 특성과 감속 구간에 의해 결정되는 α_d , 감속 구간 n_d 를 이용하여 감속하면서 이동하는 거리 S_d 를 펄스 단위로 하여 계산한다.

블록 VDD에서 위에서 설명한 기능을 복잡하지 않은 회로로 구현하기 위해 정수를 이용한 계산으로 수행할 수 있도록 한다. 우선 F_m 은 다음과 같이 정수를 이용한 계산으로서 결정한다.

$$\text{If } [(128\alpha_a)n_a + (128\alpha_d)n_d]F_{\max} \geq (128S),$$

$$F_m = \lfloor \frac{(128S)}{(128\alpha_a)n_a + (128\alpha_d)n_d} \rfloor$$

$$\text{otherwise, } F_m = F_{\max} \quad (15)$$

식 (11)과 (12)와 같이 α_a 와 α_d 를 그대로 이용할 때 수행되는 실수 연산을 피하고 정수 연산만으로 F_m 을 구하기 위해서 식 (15)에서 $128\alpha_a$ 와 $128\alpha_d$ 를 사용한다. 식 (15)의 계산 결과 F_m 의 값이 0이 나오는 경우는 모터가 전혀 움직이지 않게 된다. 따라서 이러한 경우는 F_m 의 값을 1로 만들고, 이로 인한 오차는 두 번째 비교기(Comparator 2)에 의해 방지하도록 한다. 즉 두 번째 비교기에서 앞으로 이동해야 할 거리 S_d 값이 0이 되면 이것을 명령펄스발생기(Command Pulse Generator, 블록 CPG)에 알려서 더 이상의 펄스가 발생하지 않도록 하는 것이다.

감속하면서 이동하는 거리 S_d 는 F_m 과 마찬가지로 다음과 같이 정수를 이용하여 계산한다.

$$S_d = \lfloor \frac{(128\alpha_d)n_d F_m}{128} \rfloor \quad (16)$$

속도 특성 계수 저장 (Coefficient Memory)

블록 CM(Coefficient Memory)은 FPGA 내부가 아닌 별도의 외부 메모리로서 속도 과형의 가속 특성과 감속 특성을 저장하는 역할을 수행한다. 실제로 블록 CM에 저장되는 값은 가감속 회로 내의 계산에서 실수 연산을 피하고 정수 연산으로 수행할 수 있도록 속도 과형의 가속 특성과 감속 특성을 나타내는 계수 " γ_1 ", " γ_2 ", ..., " γ_{n_a} "와 " γ_1' ", " γ_2' ", ..., " γ_{n_d}' "를 그대로 저장하는 것 대신에 128을 곱하여 정수화 된 값 $(128 \gamma_1)$, $(128 \gamma_2)$, ..., $(128 \gamma_{n_a})$ 와 $(128 \gamma_1')$, $(128 \gamma_2')$, ..., $(128 \gamma_{n_d}')$ 를 저장한다.

샘플링 시간동안의 위치 증분량 결정 (Determination of Position Increment during Each Sampling Time)

식 (13)과 (14)에 나타난 바와 같이 매 샘플링 시간동안의 위치 증분량 δP 를 계산하려면 실수 연산이 필요하게 된

다. 블록 PI(Position Increment during each sampling time)에서는 실수 연산을 피하고 정수 연산으로 계산을 수행하기 위하여 블록CM에 저장된 $(128^a\gamma_1), (128^a\gamma_2), \dots, (128^a\gamma_{n_a})$ 와 $(128^d\gamma_1), (128^d\gamma_2), \dots, (128^d\gamma_{n_d})$ 를 식 (15)에서 계산한 F_m 과 곱하여 실제의 위치 증분량에 128을 곱한 $128\delta P$ 를 펄스 단위로 계산한다. F_{max} 의 최대값은 2047이기 때문에 블록 PI 출력 최대값은 $2047*128$ 이 되므로 이 값을 수용하기 위해서 블록 PI 출력의 비트수는 18비트로 한다. PI 출력 값 $128\delta P$ 를 128로 나누어 실제의 위치 증분량 효과가 나타나도록 하는 것은 다음의 명령 펄스 발생기에서 수행한다.

명령 펄스 발생기 (Command Pulse Generator)

블록 CPG(Command Pulse Generator)는 DDA(Digital Differential Analyzer)와 유사한 역할을 수행한다 [6,8]. 블록 CPG에서 블록 PI 출력 $128\delta P$ 값을 cpg_clk 주기에 따라 덧셈 동작을 하고 결과를 18비트의 레지스터에 저장한다. 계속적으로 블록 PI 출력 $128\delta P$ 값을 더하게 되면 18비트 레지스터에서 캐리(carry)가 발생하는데 이 캐리가 블록 CPG의 출력 펄스이다. high_en은 이 CPG 출력이 연속적으로 '1'이 될 경우 이를 구별하기 위해 사용된다.

입력되는 클럭 clk의 주파수 f_{clk} 와 cpg_clk 주파수 f_{cpg_clk} , 샘플링 시간 T_s 는 $f_{cpg_clk} = (4 \times 2048)(1 / T_s)$, $f_{cpg_clk} = f_{clk}/4$ 관계를 갖고 있기 때문에, 블록 PI의 출력 $128\delta P$ 가 한 샘플링 시간 동안 CPG에 입력되면, 한 샘플링 시간 동안 출력되는 펄스 양은

$$\frac{(128\delta P) \times f_{cpg_clk} \times T_s}{(2^{18})} = \frac{(128\delta P) \times 2048}{(2^{18})} = \delta P$$

가 되어 실제 위치 증분량 δP 를 한 샘플링시간 동안 출력하게 된다.

감속 시작 시간 결정 (Determination of Deceleration Start Time)

블록 RPC(Remaining Pulse Calculator)와 첫번째 비교기 (Comparator 1)는 언제 감속을 시작하여야 하는지를 결정한다. 블록 RPC는 펄스 값으로 주어진 거리 S 에서 블록 CPG 출력 펄스가 발생할 때마다 S 값을 하나씩 감소하여 앞으로 이동해야 할 거리 S_r 를 나타낸다. 이 S_r 값을 감속 시간동안에 이동해야 할 거리 S_d 와 비교하여 S_d 값과 같게 되는 순간이 감속을 시작해야 되는 시점으로 판단하며, 비교기 출력 UD 값을 '0'에서 '1'로 변화시켜 감속 시작 시점을 블록 CM과 카운터(counter)에 알리게 된다.

속도 파형 계수 결정 (Determination of Coefficients in Velocity Profiles)

앞에서 설명한 바와 같이 CM은 속도파형의 가속 특성을 나타내는 계수 $(128^a\gamma_1), (128^a\gamma_2), \dots, (128^a\gamma_{n_a})$ 와 감속 특성을 나타내는 계수 $(128^d\gamma_1), (128^d\gamma_2), \dots, (128^d\gamma_{n_d})$ 를 저장하고 있다. 비교기 출력 UD 값이 '0'인 경우에는 가속 특성을 나타내는 계수를 저장하는 CM을 선택하고, 비교기 출력 UD 값이 '1'인 경우에는 감속 특성을 나타내는 계수를 저장하는 CM을 선택한다. 따라서 가속 할 때 CM에 저장된 계수에 대한 상위 주소는 원하는 속도 파형을 선택하는 C 값과 가속 구간 n_a 값에 의해 결정되고 하위 주소는 카운터(counter) 값에 의해서 결정된다. 감속 할 때도 마찬가지로 CM에 저장된 계수에 대한 상위 주소는 원하는 속도 파형을 선택하는 C 값과 감속 구간 n_d 값에 의해 결정되고 하위 주소는 카운터 값에 의해서 결정된다. 카운터는 내부에 2개의 카운터를 갖고 있으며 각각 속도 파형의 가속 특성을 나타내는 계수 $(128^a\gamma_1), (128^a\gamma_2), \dots, (128^a\gamma_{n_a})$ 와 감속 특성을 나타내는 계수 $(128^d\gamma_1), (128^d\gamma_2), \dots, (128^d\gamma_{n_d})$ 에 대한 하위 주소를 지정한다. 비교기 출력 UD 값이 '0'인 경우에는 cpg_clk에 따라 가속용 카운터의 값을 증가 시킨다. 카운터 출력은 11번째 비트에서 17번째 비트가 CM의 주소 0비트에서 6비트까지 입력되므로 cpg_clk이 2,048번 변화가 있을 때마다 CM의 주소가 하나 증가한다. CM의 주소가 하나씩 증가하는 시간이 샘플링 시간 T_s 에 대응되기 때문에 cpg_clk 주파수 f_{cpg_clk} 와 샘플링 시간 T_s 는 $f_{cpg_clk} = (2048)(1 / T_s)$ 인 관계를 갖게 된다. 그런데 클럭 발생기에서 cpg_clk 주파수 f_{cpg_clk} 는 입력 클럭 clk의 주파수 f_{clk} 를 4분주하여 얻어지기 때문에 샘플링 시간 T_s 와 입력 클럭 clk의 주파수 f_{clk} 는 $f_{clk} = (4 \times 2048)(1 / T_s)$ 관계를 갖게 되는 것이다. 가속용 카운터의 값이 $(2048n_a - 1)$ 가 되면 cpg_clk에 따라 더 이상 증가하지 않고 같은 값이 유지된다. 비교기 출력 UD 값이 '1'인 경우에는 cpg_clk에 따라 감속용 카운터의 값을 증가 시킨다. 가속용 카운터와 마찬가지로 카운터 출력 11번째 비트에서 17번째 비트가 CM의 주소 0비트에서 6비트까지 입력되므로 cpg_clk이 2,048번 변화가 있을 때마다 CM의 주소가 하나 증가한다. 감속용 카운터의 값이 $(2048n_d - 1)$ 가 되면 cpg_clk에 따라 더 이상 증가하지 않고 같은 값이 유지된다.

4. 실험

본 논문에서 제안한 가감속 방법을 앞에서 설명한 구조로 가감속회로를 구성하기 위하여 40,000 게이트의 크기를 갖고 있으며 2,304개의 로직 소자(logic element)와 8개의 어레이 블록(embedded array block)을 갖는 ALTERA 사의 EPF10K40RC208-4를 사용하였다 [10]. 이 칩으로 제안된 가감속회로를 구현했을 때 활용도는 표 1에 나타난다. 이 칩으로 구현된 가감속회로를 이용하여 원하는 가감속 특성을 갖는 속도 과형을 생성하여 모터에 대한 이동 명령을 내릴 수 있다. 구현된 가감속회로를 이용하여 모터의 위치 제어 실험을 수행하기 위해 그림 4와 같은 시스템을 구성하였다. 그림 4에서 PC(Personal Computer)에서 가감속회로에 필요한 입력 신호 clk , C , F_{max} , n_a , n_d , S 를 가하며 가감속회로의 출력 신호 P 는 적분하여 모터의 위치 명령으로 인가된다. 위치 명령과 채환된 위치 값을 비교하여 위치 오차를 계산하고 이 위치 오차에 비례제어이득(proportional control gain) 값을 곱하여 서보드라이브에 속도명령으로 인가한다. 이 서보드라이브 출력에 의해 모터가 구동되어 원하는 위치로 움직이게 된다. 실험에 사용된 서보드라이브는 속도형 AC 서보드라이브 CSA11-012S_R12R이고, 실험에 사용된 모터는 AC 서보모터 MR10-012R02로서 정격 출력력이 120Watt, 정격 회전수 3,000rpm, 정격 토크 3.9Kg-cm이며 엔코더의 분해능은 1회전 당 4,096 펄스이다 [11]. 모터의 부하는 반경이 5cm이고 두께가 0.8cm인 쇠로 된 원판으로서 질량이 0.5 Kg이고 회전 축 중심의 관성모멘트(moment of inertia)가 4Kg-cm²이다. 이 원판을 원하는 위치로 이동하기 위하여 4msec의 샘플링 시간을 사용하였다. 이 샘플링 시간에 대응되는 속도 과형을 생성하기 위해서 제안된 방법에 의해 구현된 가감속회로에서 입력 클럭 clk 값을 2.048MHz로 사용하였다. 실제로 제안된 방법에 의해 구현된 가감속회로는 입력 클럭 clk 의 최대값을 17.33MHz까지 사용할 수 있기 때문에 더 작은 샘플링 시간을 갖는 속도 과형도 생성할 수 있다.

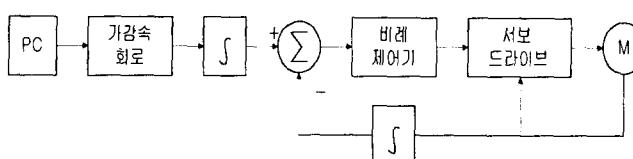


그림 4 제안된 가감속 회로를 이용한 위치제어기 구성

Fig. 4 The block diagram of a position controller with the proposed acceleration and deceleration circuit

표 2의 수식에 나타난 바와 같이 현재까지 산업용 로봇이나 CNC 공작기계에서 많이 사용되고 있는 사다리꼴 형태의 속도 과형과 대칭적이고 부드러운 형태의 속도 과형인 S자형 속도 과형을 포함하여, 스텝모터 제어에 적절한 포물선

형태의 속도 과형, 가속 할 때는 포물선 형태와 유사하고 감속 할 때는 S자 형태인 비대칭적이고 부드러운 형태의 속도 과형을 제안된 가감속회로에 의하여 생성하여 모터에 대한 이동 명령으로 사용하였다. 그럼 4의 위치제어기에서 비례 제어 이득을 96/256으로 정하고, 가감속 시간을 320msec로 했을 때 100,000 펄스를 이동하기 위한 속도 과형을 제안된 가감속회로에 의하여 생성하여 이동 명령으로 인가했을 때 결과 과형과 대응되는 위치 오차는 각각 그림 5와 6에 나타난다. 그림 5와 6에서 사다리꼴 형태의 속도 과형과 포물선 형태의 속도 과형을 사용하면 부드러운 형태로 감속하는 특성을 갖는 속도 과형을 사용한 경우에 비해 원판이 목표점 근처에 도달했을 때 진동 현상이 크게 나타나는 것을 알 수 있다. 이러한 진동 현상으로 인해 CNC 공작기계에서 가공 작업을 수행할 때 가공 오차가 커지게 되고, 산업용 로봇에서는 정밀도가 나쁘게 되는 효과를 초래하게 된다 [2]. 이것은 사다리꼴 형태의 속도 과형과 포물선 형태의 속도 과형에서는 명령이 끝나는 지점에서 가속도변화율이 크기 때문이다. 따라서 부드러운 형태로 감속하는 특성의 속도 과형을 이용하면 CNC 공작기계에서 가공 오차를 줄일 수 있고 산업용 로봇에서 정밀도가 향상될 수 있게 되는 것이다. 그럼 6에서 (c)와 (d)에 나타난 결과를 보면 급한 가속을 수행하고 부드러운 형태로 감속을 수행하면 부드러운 형태로 가감속을 수행하는 경우에 비해서 위치 오차가 더 빨리 영에 접근하는 것을 알 수 있다. 이것은 조립 작업을 수행하는 산업용 로봇에서 급한 가속을 하고 부드러운 감속을 하면 작업의 정밀도를 만족시키면서 작업 수행 시간을 단축할 수 있다는 결과와 일치하는 것이다 [7].

5. 결론

본 논문에서는 산업용 로봇이나 CNC 공작기계의 각 축을 다양하게 가감속할 수 있는 방법을 제안하고, 이 제안된 방법을 FPGA를 이용하여 가감속회로를 구현하였다. 종래의 가감속 방법은 산업용 로봇이나 CNC 공작기계에서 필요로 하는 특성의 속도 과형을 다양하게 생성할 수 없었지만, 제안된 방법에 의해 구현된 가감속회로는 다양한 가감속 특성을 갖는 속도 과형을 생성할 수 있게 되어 산업용 로봇이나 CNC 공작기계에서 주어진 작업을 효율적으로 수행하기 위해서 적절한 형태의 속도 과형을 생성할 수 있다. 따라서 산업용 로봇이나 CNC 공작기계의 작업 효율을 향상시킬 수 있다. 또한 제안된 방법에 의한 가감속회로는 외부 센서 정보에 따라 실시간으로 로봇 동작을 변경해야 하는 경우에도 적용이 가능할 것이다.

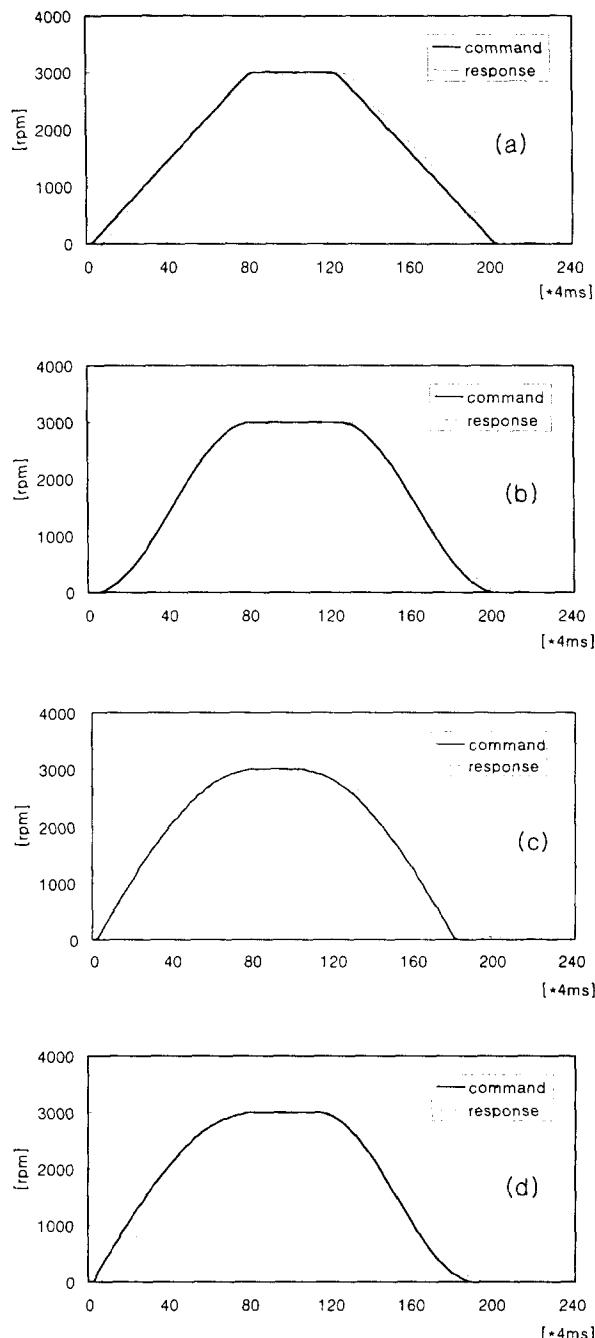


그림 5 속도 명령과 응답

Fig.5 Velocity commands and responses

- (a) 사다리꼴 형태
(a) Trapezoidal
- (b) S자 형태
(b) S-shaped
- (c) 포물선 형태
(c) Parabolic
- (d) 가속 시 포물선 형태이며 감속 시 S자 형태
(d) Parabolic-in-acceleration and S-shaped-in-deceleration

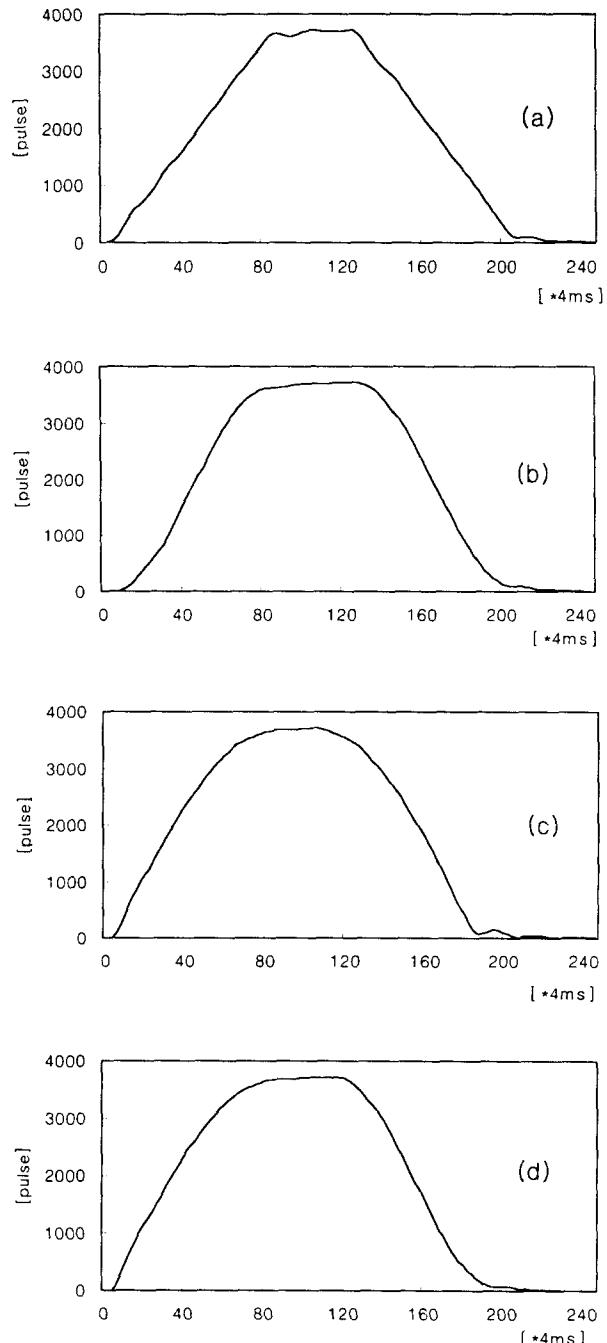


그림 6 위치오차

Fig. 6 Position errors

- (a) 사다리꼴 형태
(a) Trapezoidal
- (b) S자 형태
(b) S-shaped
- (c) 포물선 형태
(c) Parabolic
- (d) 가속 시 포물선 형태이며 감속 시 S자 형태
(d) Parabolic-in-acceleration and S-shaped-in-deceleration

표 1 디바이스 활용도
Table 1 Device Utilization

	Used/Total	Percent
Total dedicated input pins used	4/6	66%
Total I/O pins used	77/141	54%
Total logic cells used	2036/2304	88%
Total embedded cells used	0/64	0%
Total EABs used	0/8	0%
Average fan-in	3.49/4	87%
Total fan-in	7114/9216	77%

표 2 실험에 사용된 속도 파형의 가감속 특성
Table 2 Characteristics of acceleration and deceleration for experiments

	가속특성 ($0 \leq u \leq 1$)	감속특성 ($0 \leq u \leq 1$)
사다리꼴 속도 파형	$f_a(u) = V_m u$	$f_d(u) = V_m(1-u)$
S자형 속도 파형	$f_a(u) = \frac{V_m}{2} \left(\sin(\pi(u - \frac{1}{2})) + 1 \right)$	$f_d(u) = \frac{V_m}{2} \left(\sin(\pi(u - \frac{3}{2})) + 1 \right)$
포물선형 속도 파형	$f_a(u) = V_m \sin(\frac{\pi}{2}u)$	$f_d(u) = V_m \cos(\frac{\pi}{2}u)$
포물선형 + S자형 속도 파형	$f_a(u) = V_m \sin(\frac{\pi}{2}u)$	$f_d(u) = \frac{V_m}{2} \left(\sin(\pi(u - \frac{3}{2})) + 1 \right)$

이 논문은 1997년 한국학술진흥재단의 공모과제 연구비에
의하여 연구되었음

참 고 문 헌

- [1] K. S. Fu, R. C. Gonzalez, and C. S. G. Lee, *Robotics: Control, Sensing, Vision and Intelligence*, McGraw-Hill, 1987.
- [2] D. I. Kim, J. W. Jeon, and S. Kim, "Software acceleration/deceleration methods for industrial robots and CNC machine tools," *Mechatronics*, Vol. 4, No. 1, pp. 37-53, 1994
- [3] D. S. Khalsa, "High Performance Motion Control Trajectory Commands Based on The Convolution Integral and Digital Filtering," *Proceedings of Intelligent Motion*, pp. 54-61, Oct. 1990.
- [4] R. Nozawa, et al. "Acceleration/Deceleration Circuit", United States Patent, Patent Number 4,554,497, Nov. 19, 1985.
- [5] Masory O. and Koren Y., "Reference-Word Circular Interpolators for CNC Systems," *Trans. of ASME, J. Eng. Ind.*, vol 104, pp. 400-405, 1982.
- [6] Koren Y., *Computer Control of Manufacturing Systems*, McGraw-Hill Inc. 1988.

[7] J. W. Jeon, "An Efficient Acceleration for Fast Motion of Industrial Robots," *Proceedings of 1995 IEEE 21st IECON*, Orlando, FL, pp.1336-1341, Nov.6 - 10, 1995.

[8] H. Inaba et al., "Method and Apparatus for Controlling the Acceleration and Deceleration of a Movable Element without Abrupt Changes in Motion", United States Patent, Patent Number 4,555,758, Nov. 26, 1985.

[9] J. W. Jeon, "Method for Controlling the Traveling Path of A Robot during Acceleration and Deceleration", United States patent, Patent Number: 5,373,439, Dec. 13, 1994.

[10] ALTERA data book, ALTERA, 1998.

[11] servo drive 및 power controller 사용설명서, 삼성전자, 1993.

저 자 소 개



전재욱 (全在昱)

1984년 서울대 공대 전자공학과 졸업.
1986년 동 대학원 전자공학과 졸업(석사).
1990년 Purdue University, Ph.D. 1990년
-1994년 삼성전자 생산기술센터 선임연구
원. 1994년 성균관대학교 제어계측공학과
조교수. 현재 성균관대학교 전기전자및컴퓨터공학부 부교
수. 주관심분야는 로봇공학, 비주얼서보잉, 마이크로프로
세서.



김윤기 (金允基)

1999년 성균관대학교 전기전자및컴퓨터공
학부 졸업. 현재 동 대학원 전기전자및컴
퓨터공학부 석사과정. 주관심분야는 산업
용 제어기 설계, ASIC 설계.



하영열 (河映列)

1997년 성균관대학교 전기전자및컴퓨터공
학부 졸업. 1999년 동 대학원 전기전자및
컴퓨터공학부 졸업(석사). 현재 나라계전
연구원. 주관심분야는 마이크로프로세서
기반의 자동화.