

## 펄스전착법과 첨가제를 사용하여 전착된 ULSI 배선용 구리박막의 특성

이경우 · 양성훈 · 이석형 · 신창희\* · 박종완†

한양대학교 금속공학과, \*한양대학교 미세구조 반도체공학과  
(1999년 10월 2일 접수 : 1999년 11월 3일 채택)

## Characteristics of Copper Film Fabricated by Pulsed Electrodeposition with Additives for ULSI Interconnection

Kyoung-Woo Lee, Sung-Hoon Yang, Seoghyeong Lee, Chang-Hee Shin\* and Jong-Wan Park†

Dept. of Metallurgical Eng., Hanyang Univ.

\*Dept. of Nanostructure Semiconductor Eng., Hanyang Univ., Seoul 133-791

(Received October 2, 1999 : Accepted November 3, 1999)

### 초 록

펄스전착법에 의한 구리박막의 특성과 via hole 충전 특성을 연구하였다. 특히 구리박막의 특성에 미치는 첨가제의 영향을 증점적으로 다루었다. 펄스 전류와 첨가제를 사용하여 전착한 구리박막은 83.4 MPa 이하의 낮은 인장응력을 가졌으며 높은 Cu (111) 우선 배향성을 나타냈다. Superfilling에 의해 최고 0.25  $\mu\text{m}$ , 6:1 정도의 고 종횡비를 가지는 via hole에 결함 없이 성공적으로 충전할 수 있었으며 미세 구조를 관찰한 결과 쌍정에 의한 변형이 일어났음을 알 수 있었다. 500°C에서 1시간 동안 진공열처리를 했을 경우 두께의 1~2배에 달하는 결정립을 가지는 bamboo 구조를 나타냈으며 이때 전기비저항은 1.8~2.0  $\mu\Omega \cdot \text{cm}$ 을 나타냈다.

**Abstract :** The characteristics of copper thin films and via hole filling capability were investigated by pulsed electrodeposition method. Especially, the effects of additives on the properties of copper thin films were studied. Copper films, which were deposited by pulsed electrodeposition using commercial additives, had low tensile stress value under 83.4 MPa and high preferred Cu (111) texture. Via holes with 0.25  $\mu\text{m}$  in diameter and 6:1 aspect ratio were successfully filled without any defects by superfilling. It was observed that copper microstructure deformed by twinning. After heat treatment at 500°C for 1 hr in vacuum furnace, grain size was 1 or 2 times as large as film thickness and the bamboo structure was formed. Heat treated copper films showed good resistivities of 1.8~2.0  $\mu\Omega \cdot \text{cm}$ .

**Key words :** Copper, Electrodeposition, Additives, Superfilling

### 1. 서 론

반도체 소자에서 design rule이 감소함에 따라 intrinsic gate delay time은 감소하고 보다 많은 소자를 기판에 집적시킬 수 있게 됨으로써 소자의 미세화, 고속화 및 고집적화를 실현할 수 있게 되었다. 그러나 이러한 소자의 미세화는 결과적으로 소자 배선 단면의 감소를 초래하여 배선의 저항을 상승시키고 배선 간의 간격을 좁힘으로써 배선 기생 전기 용량의 증가를 불러온다. 따라서 이로 인한 배선 지연 즉, RC delay time의 중요성이 매우 크게 대두되게 되었다.<sup>1-3)</sup>

배선 지연을 감소시키기 위해서는 저저항의 배선 재료와 저유전율의 층간 절연막을 사용하여야 한다. 현재 배선 물질로 사용되고 있는 알루미늄의 경우 저항이 비교적 낮고 SiO<sub>2</sub>와의 접

착력이 좋은 장점이 있으나 녹는점이 낮고 고온 공정에서 hillock이 쉽게 생기며 EM(electromigration)이나 SM(stressmigration)이 쉽게 일어나 배선 안정성이 떨어지는 문제점이 있다. 이러한 문제점을 해결해 줄 수 있는 배선 물질로서 구리에 대한 연구가 최근 국내외적으로 활발히 이루어지고 있다. 구리는 알루미늄보다 전기저항이 낮고 EM이나 SM에 대한 저항성이 크다는 장점을 가지고 있어 차세대 배선재료로 많은 주목을 받고 있다. 그러나 구리는 알루미늄과는 달리 건식 식각이 되지 않기 때문에 실제 배선 공정에서 사용하기 위해서는 알루미늄과는 다른 새로운 공정을 사용하여야 한다. 이를 위하여 최근에는 구리의 상감공정이 개발되어 집중 연구되고 있다. 구리의 상감공정은 유전물질을 먼저 patterning하고 이후에 구리를 via나 trench로 채워 넣어 배선을 완성하는 공정으로서 배선이 보다 미세해지고 고종횡비를 가지게 됨에 따라 이들에 대한 충전 능력(filling capability)에 대한 중요성이 크게 부각되게 되었다.<sup>4-6)</sup>

따라서 최근에는 충전 능력이 뛰어난 전착법(electrodeposition)에 의한 구리배선 형성이 많은 관심을 끌고 있다. 구리의 배선 형성 방법에는 여러 가지가 있으나 가격 경쟁력과 배선의 물리적, 전기적 특성면에 있어서 전착법이 가장 우수한 것으로 알려져 있다. 전착법은 단순히 화학적인 작용만으로 PVD 수준의 불순물 함량을 가진 구리 박막을 얻을 수 있으며 결정성 면에 있어서는 입계가 적고 조밀한 격자면((111)면)으로의 성장이 용이하며 매우 큰 결정립을 가지므로 EM 특성이 우수한 구리배선을 형성할 수 있다는 장점이 있다.

최근 미세하고 보다 고종횡비를 가지는 via 및 trench를 채우는 방법으로 전착법을 다양하게 응용하고 있는데 가장 각광을 받고 있는 것으로 직류전류(direct current)와 첨가제(additive)를 사용하는 방법, 펄스전류(pulse current) 및 역펄스전류(pulse periodic reverse current)를 사용하는 방법 등이 있다. 그러나 충전 능력을 좋게 하기 위해서 직류전류와 첨가제를 사용할 경우 저전류로 전착하다가 고전류로 전착하는 2단계 방법을 써야 하는 번거로움이 있고 펄스전류를 사용할 경우 seam과 같은 결함이 생기는 단점이 있다. 반면에 역펄스전류를 사용할 경우는 충전 능력이 가장 뛰어나기는 하지만 장비가 매우 복잡해지므로 가격이 비싸지는 단점이 있다. 따라서 본 연구에서는 펄스전류와 상업적으로 제조된 첨가제를 결합하여 via hole 충전특성 및 이에 따른 구리 박막의 특성에 대한 연구를 하였다.

## 2. 실험 방법

구리 전착을 위한 기관으로서 실리콘 산화막(silicon oxide layer)을 습식 산화 공정에 의해 5000 Å 두께로 형성한 실리콘 웨이퍼를 사용하였다. 실리콘 산화막 상에 구리의 확산방지막 및 접착층으로서 탄탈륨을 DC 마그네트론 스퍼터를 이용하여 200 Å 두께로 증착하였으며 전착의 씨앗층(seed layer)을 마련하기 위해서 진공을 깨지 않고 연속적으로 구리를 400 Å 두께로 증착하였다. 이와 더불어 전착 방법에 의한 구리의 via hole 충전특성을 살펴보기 위해서 절연막을 식각하여 최고 0.25 μm 직경과 종횡비가 6:1인 via hole을 만들고 이온화 금속 플라즈마(ionized metal plasma) 스퍼터링에 의해 확산 방지막 및 구리의 씨앗층을 증착하였다.

전착을 위한 전해액으로는 75 g/l의  $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ 와, 210 g/l의  $\text{H}_2\text{SO}_4$ 로 구성하였고 염산(HCl)과 상업적으로 제조된 첨가제를 각각 75 ppm과 10 ml/l 첨가하였다. 전류원은 파형발생기(function generator), 2채널 DC 전압원(power supply), 그리고 파형발생기와 전압원을 연결하는 FET(field effect transistor) 스위치로 설계, 제작하였으며 전류파형은 오실로스코프(oscilloscope)를 통해 확인하였다. 본 연구에서는 펄스전류를 사용하였는데 주파수를 50 Hz로 고정하고 펄스전류의 동작주기와 휴지주기의 비를 1:4로 고정하였으며 평균 전류 밀도를 3.6~36 mA/cm<sup>2</sup> 범위에서 실험하였다.

전착에 앞서 10 vol.% 염산 또는 황산을 사용하여 구리 씨앗층의 산화막을 제거하였다. 이후 웨이퍼 홀더에 장입하여 구리박막을 5000~10000 Å 두께로 전착하고 탈이온수를 이용하여 시편 표면의 전해액을 말끔히 씻어내었으며 질소가스로 건조하였다. 또한 구리 박막의 열처리에 따른 특성 변화를 살펴보기 위해서 500°C에서 1시간 동안  $2 \times 10^{-6}$  Torr의 진공분위기에서 열처리를 실시하였다.

전착된 구리박막의 전기적, 물리적 특성을 분석하기 위해서 결정성, 단면형상, 표면거칠기, 미세구조, 전착속도, 잔류응력, 전기저항 등을 각각 Rigaku사의 XRD(X-ray diffractometer, X-ray source: Cu K $\alpha$ , JEOL사의 JSM-6300 SEM, Park science

instrument사의 AUTO PROBE-CP AFM, JEOL사의 JEM-2010 TEM, Tencor사의 Alpha-step 500 및 FLX 2908 Thin film stress measurement system, Signatone사의 4-point probe를 통하여 분석하였다.

## 3. 결과 및 고찰

Fig. 1은 펄스 전류와 첨가제를 사용하여 평균 전류밀도를 3.6~36 mA/cm<sup>2</sup>로 변화시키면서 전착한 구리박막의 전착속도 및 박막의 두께를 1 μm로 고정하였을 때의 박막 내 잔류응력의 변화를 나타낸 것이다. 그림에서 보여지는 것처럼 36 mA/cm<sup>2</sup> 이하의 전류밀도 범위 하에서 전류밀도 증가에 따라 전착속도가 거의 선형적으로 비례하여 증가하였다. 전류밀도가 36 mA/cm<sup>2</sup>에서 6750 Å/min 정도의 높은 전착속도를 보이고 있으나 매우 빠른 막 형성으로 구리 박막 표면에 pin hole이 다수 생성되었다. 따라서 3200 Å/min의 전착속도를 보이면서도 pin hole과 같은 결함이 없는 균일한 막 형성을 보인 14.4 mA/cm<sup>2</sup>의 전류밀도에서 이후 실험을 진행하였다. 한편 전류밀도를 변화시키면서 박막 내 잔류응력을 측정된 결과 그림에 나타난 바와 같이 잔류응력은 전착속도와 유사하게 전류밀도에 비례하는 양상을 나타내었다. 이것은 전착속도와 박막 내 잔류응력이 밀접한 관련이 있는 것을 나타내는데 특히 36 mA/cm<sup>2</sup>에서 pin hole이 생긴 것과 마찬가지로 전착속도가 높아질수록 박막 내에 생성되는 미소 결함이 많아지기 때문인 것으로 사료된다. 그러나 본 실험에서 행한 모든 전류밀도 범위에서 83.4 MPa 이하의 잔류응력을 나타내고 있는데 이것은 기존의 화학적 기상증착법(chemical vapor deposition: CVD)이나 물리적 기상증착법(physical vapor deposition: PVD)에 의하여 형성된 구리 박막에 비하여 현저하게 낮은 값을 보이는 것이다.<sup>7,8)</sup>

Fig. 2에서는 첨가제의 영향을 살펴보기 위해 첨가제를 첨가하지 않은 전해액과 첨가한 전해액을 이용하여 14.4 mA/cm<sup>2</sup>의 전류밀도에서 전착한 구리 박막의 표면 형상을 AFM을 이용하여 관찰하였다. Fig. 2(a)에 나타난 바와 같이 첨가제를 첨가하지 않았을 경우 매우 거칠고 균일하지 않은 표면 형상을 보이고 있으며 RMS 거칠기(roughness)는 287 Å으로 나타났다. 반면 첨가제를 첨가하여 주었을 경우에는 매우 균일하고 평탄한 표면 형상을 보이며 44.9 Å의 낮은 RMS 거칠기를 보였다. 또한 첨가제가 첨가되지 않은 경우에는 표면을 이루고 있는 입자들의 크기가 매우 다양하며 비교적 크지만 첨가제가 첨가되었을 경우에는 입자들의 크기가 대략 1000 Å 정도로 매우 미세하고 균일한 형태를 보이고 있다. 이는 첨가제가 전착되는 동안

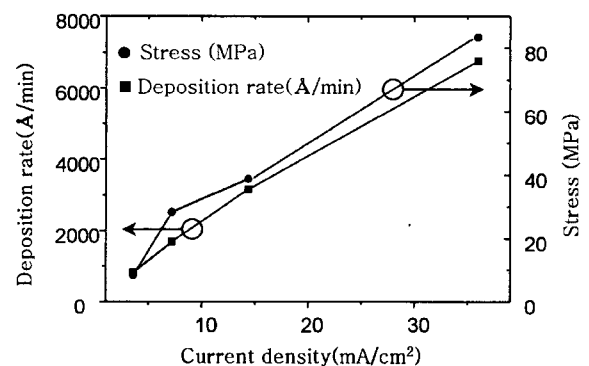


Fig. 1. Deposition rate and residual stress of copper films deposited by pulsed electrodeposition with additives as a function of current density.

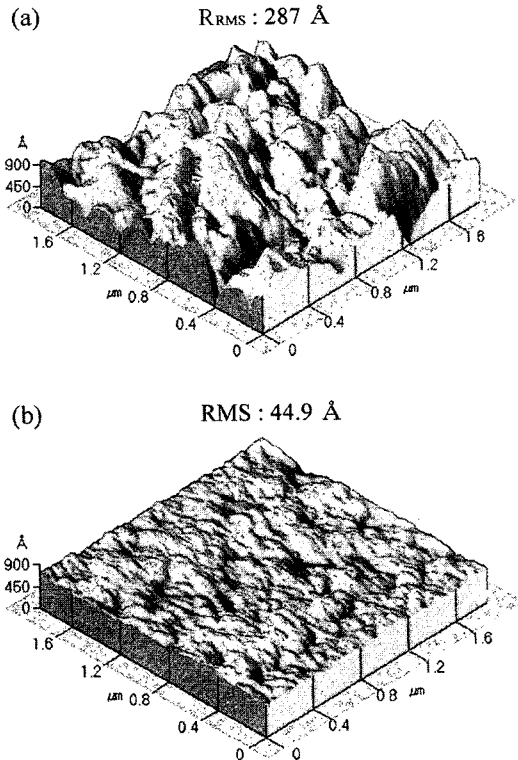


Fig. 2. AFM images of copper films obtained from electrolytes (a) without additives and (b) with additives.

씨앗층 및 전착되고 있는 구리 박막 표면에 흡착되어 보다 많은 핵생성 자리를 제공하며, 시편의 다른 부분보다 성장이 빨라서 돌출되어 나오는 부분에 대해서는 상대적으로 많은 양의 첨가제가 흡착되게 되어 과잉 성장을 방해하기 때문인 것으로 생각된다.

Fig. 3은 직경이 0.35 μm, 종횡비가 3.5:1인 via hole에 구리를 충전하고 이를 0.25 μm 다이아몬드 페이스트를 이용하여 경면 가공한 뒤 5% 질산 수용액을 이용하여 3초간 식각한 형상을 SEM으로 관찰한 것이다. 첨가제를 사용하지 않은 전해액에서 전착한 구리의 경우 via의 중심부위에 옆벽(side wall)과 평행하게 seam이 형성되어 있는 것을 볼 수 있다. 이것은 펄스 전류를 이용하였을 때 구리의 전착 양상이 등형(conformal)으로 일어나기 때문이다. 즉 via의 양쪽 벽과 바닥에서의 전착이 균일하게 일어나므로 양쪽 벽에서 전착되어 나온 구리 막이 옆벽과 평행한 한 선에서 만나게 되고 이 지점에서 seam이 형성되게 되는 것이다. 그러나 첨가제를 사용한 전해액에서 전착한 시편에서는 이러한 결함이 발견되지 않았다. 이것은 첨가제를 사용할 경우에는 구리의 via hole 충전 양상이 첨가제를 사용하지 않은 경우와는 다르게 나타난다는 것을 나타내는 것이다. 이를 규명하기 위해서 지름이 1 μm, 종횡비가 1.6:1 정도인 비교적 큰 via hole을 이용하여 첨가제를 사용한 전해액에서의 구리의 초기 전착양상을 살펴보았다.

전류밀도 14.4 mA/cm<sup>2</sup>에서 20초 동안 전착한 경우 Fig. 4(a)에 나타난 바와 같이 이른바 superfilling이 일어남을 관찰할 수가 있었다. 이것은 via hole 내에서 첨가제의 농도구배가 존재하기 때문으로 보고되고 있다.<sup>9)</sup> Via hole에서 첨가제의 농도는 전적으로 첨가제의 확산에 의존하게 되어 hole의 입구에서 가까운 via의 옆벽에서는 많은 양의 첨가제가 흡착 되고 그 다음으로 hole의 바닥 그리고 마지막으로 바닥의 모서리 부분에서는 첨가제의 농도가 가장 낮아진다. 흡착된 첨가제는 구리의

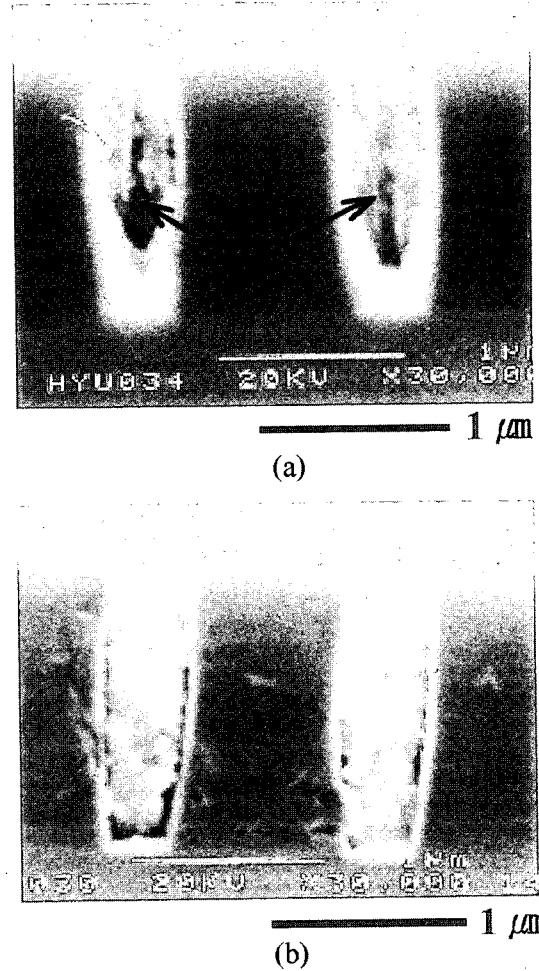


Fig. 3. SEM images of slightly etched copper films in via hole deposited by electrolytes (a) without additives and (b) with additives.

전착을 방해하는 역할을 하므로 첨가제가 가장 적게 흡착되어 있는 바닥의 모서리 부분에서 전착속도가 가장 빨라지고 전형적인 둥근 모서리를 가지는 형태로 바닥에서부터 구리의 전착이 이루어지게 된다.

전착법으로 via hole을 충전할 때 가장 문제가 되는 것은 via hole 상부 모서리에서 전류밀도가 집중되어 via hole 하부에 비하여 상대적으로 빠른 전착이 이루어져 hole이 채워지기 전에 입구가 막히게 되므로 hole 내부에 공동(void)이 형성되는 것인데 동작주기와 휴지주기로 구성된 펄스 전류를 사용하면 전류의 휴지주기에 전류밀도의 집중이 해소되므로 이러한 문제점을 해결할 수 있다. 그러나 via의 직경이 작아지고 전착속도가 빨라지면 전류밀도의 집중 현상이 심화되어 펄스전류를 사용하더라도 via hole의 적절한 충전이 불가능한 것으로 보고되었다.<sup>10)</sup> 따라서 위에서 살펴본 바와 같이 첨가제를 이용하여 via hole 상부 모서리에서의 전착을 억제하면서 하부로부터 superfilling을 시킬 경우 공동 및 seam 등의 결함이 없는 적절한 via 충전이 가능할 것으로 사료된다.

Fig. 4(b) 및 (c)는 동일한 조건에서 superfilling을 이용하여 각각 직경이 0.35 μm, 0.25 μm 그리고 종횡비가 4.5:1, 6:1인 via hole에서의 구리의 충전 특성을 나타낸 것이다. 첨가제를 사용하지 않고 펄스 전류만을 이용한 경우에는 2500 Å/min의 낮은 전착속도에서 직경 0.35 μm, 종횡비 4:1인 via를 충전하였으나 그 이상의 전착속도에서는 hole 내부에 공동이 형

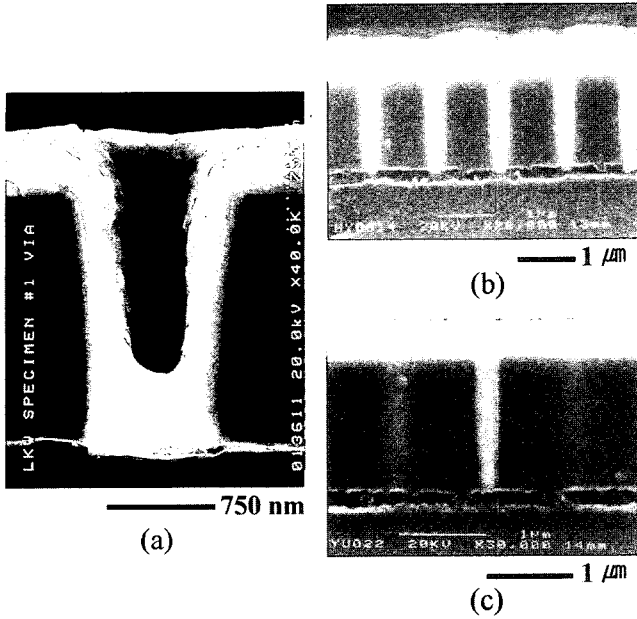


Fig. 4. Via filling profiles partially filled via (a)  $D : 1 \mu\text{m}$ ,  $AR:1.6:1$  and fully filled via (b)  $D : 0.35 \mu\text{m}$ ,  $AR : 4.5 : 1$ , (c)  $D : 0.25 \mu\text{m}$ ,  $AR : 6 : 1$  obtained from electrolytes with additive.

성되었다고 보고된 바 있다.<sup>10)</sup> 그러나 본 실험에서는 그림에서 보는 바와 같이 3200 Å/min의 비교적 높은 전착속도에서도 최고 0.25 μm 직경에 6:1 정도의 고 종횡비를 가지는 via

hole에 대해서도 충전이 가능하였다.

Fig. 5에서는 첨가제를 사용한 전해액에서 평균 전류밀도를 14.4 mA/cm<sup>2</sup>로 고정하고 5000 Å 두께로 전착한 구리박막의 결정성을 알아보기 위해서 열처리 전, 후 상태와 씨앗층까지만 올려진 상태의 XRD 패턴을 나타내었다. Fig. 5(a)에서 열처리 전의 구리 박막의 경우 Cu (111) 피크만이 뚜렷하게 나타날 뿐 Cu (200) 피크 및 다른 peak는 나타나지 않고 있어 매우 높은 (111) 우선 배향성을 가지고 있었다. 이를 500°C에서 1시간 동안 진공 열처리 한 시편의 경우 Cu (111) 피크의 결정성이 향상되었으며 Cu (200) 피크의 흔적이 나타났다. Cu (200) 피크를 더 자세하게 관찰하기 위해서 Fig. 5(a)를 확대하여 Fig. 5(b)에 나타내었다. 열처리 전, 후 시편 모두 작은 Cu (200) 피크가 나타나고 있으며 열처리 후에는 다소 피크가 커진 것을 알 수 있으며  $I_{(111)}/I_{(200)}$ 비가 열처리 전, 후에 646에서 280으로 감소하였다. 그러나 열처리 후에도 Cu의 (111) 우선 배향성은 매우 높게 유지됨을 알 수 있었다. 이렇게 전착된 구리 박막이 높은 (111) 우선 배향성을 가지는 것은 그림에서 보는 바와 같이 씨앗층의 (111) 우선 배향성에 기인하는 것으로 사료되며 씨앗층의 (111) 우선 배향성은 확산방지막으로 사용한 β-Ta의 (002)면과 씨앗층 Cu(111) 면 사이에 heteroepitaxial 성장 관계가 이루어지기 때문인 것으로 보고되고 있다.<sup>11)</sup>

Fig. 6에서는 첨가제를 이용하여 5000 Å 두께로 전착한 구리 박막의 단면 미세구조를 TEM을 이용하여 관찰하였다. 열처리 전 구리 박막의 경우 대략 두께의 절반정도(2500 Å)되는 결정립 크기를 가지고 있었는데 500°C, 1시간 진공 열처리 후에는 박막 두께의 1~2배에 달하는 큰 결정립 크기를 보이며 완

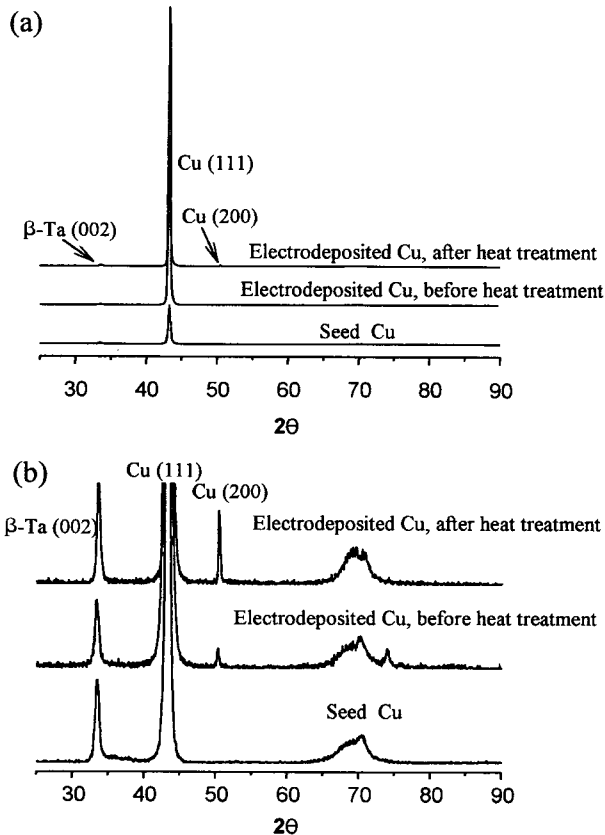


Fig. 5. XRD diffraction patterns of copper films in (a) the full scale of intensity and (b) low scale of intensity.

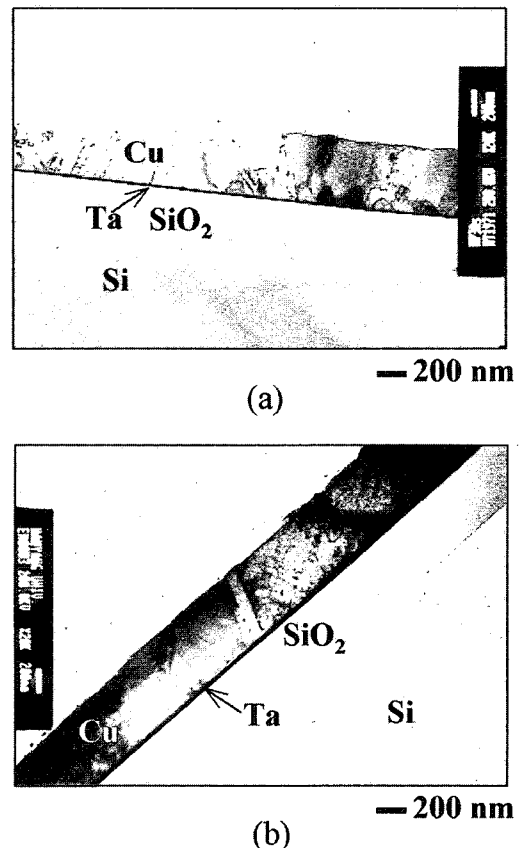


Fig. 6. Microstructure of copper films obtained from electrolytes with additive (a) before and (b) after heat treatment at 500°C for 1 hr in vacuum furnace

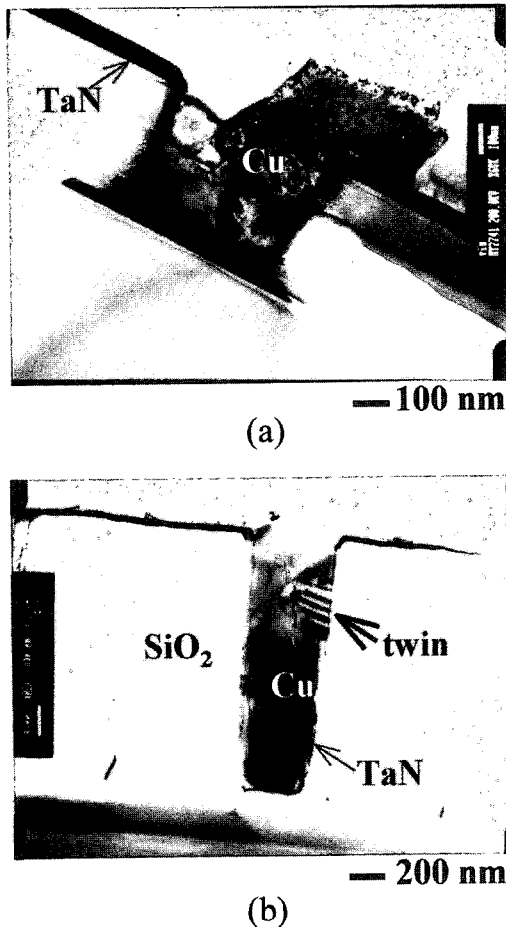


Fig. 7. Microstructure of copper films obtained from electrolytes with additive in (a) trench ( $D: 0.45 \mu\text{m}$ ,  $AR: 0.8:1$ ) and (b) via ( $D: 0.45 \mu\text{m}$ ,  $AR: 3.6:1$ ).

전한 bamboo 구조를 이루고 있었다. 4-point probe를 이용하여 구리 박막의 전기저항을 측정한 결과 열처리 전에는  $2.2\sim 2.5 \mu\Omega \cdot \text{cm}$ 를 보이다가 열처리 후에는  $1.8\sim 2.0 \mu\Omega \cdot \text{cm}$ 로 감소하여 벌크 비저항인  $1.7 \mu\Omega \cdot \text{cm}$ 에 가까운 값을 보였는데 이는 Fig. 6에 나타난 바와 같이 열처리로 인하여 결정립 성장 및 결정 결함이 감소하였기 때문인 것으로 사료된다.

한편 열처리 전, 후 시편 모두에서 쌍정에 의한 변형이 관찰되었는데 이는 분자량( $M>500$ )이 매우 큰 첨가제 분자들(additive molecules)이 전착 중에 박막 내에 포함될 경우 국부적으로 매우 큰 이방성 변형장(anisotropic strain field)을 형성하는데 이를 보상하기 위해서 쌍정에 의한 변형이 일어나는 것으로 보고되고 있다.<sup>12)</sup>

Fig. 7은 trench 및 via에 충전된 구리 박막의 미세구조를 TEM을 이용하여 관찰한 것이다. Trench 및 via의 크기는 각각 직경  $0.45 \mu\text{m}$ , 종횡비  $0.8:1$  및 직경  $0.45 \mu\text{m}$ , 종횡비  $3.6:1$ 이며 각각의 경우에 trench 및 via 폭에 대하여 1~2개의 결정립으로 채워져 있었다. 전착된 구리와 씨앗층 구리는 서로 구분할 수 없었다. 또한 SEM 결과와 마찬가지로 trench나 via 내부에 seam이나 공동과 같은 결함의 흔적을 찾아 볼 수 없었으

며 결정립 내부에는 쌍정이 존재하는 것이 관찰되었다.

#### 4. 결 론

본 실험에서는 씨앗층 구리/Ta or TaN/SiO<sub>2</sub>/Si 구조를 기반으로 형성하였으며 전착법을 이용하여 구리 박막을 전착하고 물리적, 전기적 특성과 via 충전 특성을 고찰한 결과 다음의 결론을 얻었다.

1) 구리 박막의 전착속도 및 박막 내 잔류응력은 전류밀도에 따라 비례적으로 증가하였으며 전착속도가 너무 빠를 경우 pin hole이 생성되었고 실험 조건 전 범위에서  $83.4 \text{ MPa}$  이하의 낮은 인장 응력 값을 나타냈다.

2) 첨가제를 사용하지 않은 전해액에서 전착한 구리 박막은 매우 거칠고 불균일한 표면 형상을 보였으며 등형 전착으로 인해 via 충전시 seam이 생성됨을 보였다. 반면 첨가제를 사용하여 구리 박막을 전착하였을 경우 매우 평탄하고 균일한 표면 형상을 보였으며 superfilling이 일어나  $3200 \text{ \AA}/\text{min}$ 의 비교적 높은 전착속도에서도 최고  $0.25 \mu\text{m}$  직경에 6:1의 고 종횡비를 가지는 via hole에 공동이나 seam 등의 결함이 없는 적절한 충전이 가능하였다.

3) 첨가제를 사용하여 전착한 구리 박막은 열처리 전, 후에 매우 높은 Cu(111) 우선 배향성을 가졌는데 이는 씨앗층의 Cu(111) 우선 배향성에 기인하는 것으로 사료된다.

4)  $500^\circ\text{C}$  열처리 후 구리 박막은  $1.8\sim 2.0 \mu\Omega \cdot \text{cm}$ 에 이르는 낮은 전기비저항을 나타내었으며 구리의 결정립 크기는 대략 두께의 1~2배에 달하는 bamboo구조를 보였다.

5) Trench 및 via에 충전된 구리 박막의 미세구조를 관찰한 결과 각각의 경우, 폭에 대해서 1~2개의 결정립으로 채워져 있었으며 공동이나 seam 등의 결함은 발견할 수 없었고 쌍정에 의한 변형이 일어난 것을 관찰할 수 있었다.

#### 참 고 문 헌

1. S. Venkatesan, A. V. Gelatos and V. Misra, Tech. Dig. Int. Conf. Electron Devices Meeting(IEEE, Piscataway, 1997), p. 769.
2. D. Edelstein, J. Heindenreich and R. Goldblatt, Tech. Dig. Int. Conf. Electron Devices Meeting(IEEE, Piscataway, 1997), p. 773.
3. V. M. Dibin, C. H. Ting, R. Cheung, R. Lee and S. Chen, Proc. of the Conf. on Advanced Metallization and Interconnect Systems for ULSI Applications in 1997 (Materials Research Society Press, Pittsburgh, PA, 1998), p. 405.
4. V. M. Dubin, Y. S.-Diamond, B. Zhao, P. K. Vasudev and C. H. Ting, *J. Electrochem. Soc.*, **144**, 898 (1997).
5. S. P. Murarka and R. J. Gutmann, *Thin Solid Films*, **236**, 257 (1993).
6. R. L. Jackson, E. Brodbent, T. Cacouris, A. Harrus, M. Biberger, E. Patton and T. Walsh, *Solid State Technol.*, **41**, 50 (1998).
7. A. F. Burnett and J. M. Cech, *J. Vac. Sci. Technol.*, **A11**, 2970 (1993).
8. J. F. Jongste, J. P. Lokker, G. C. A. M. Janssen, S. Radelaar, J. Torres and J. Palleau, *Microelectronic Eng.*, **33**, 39 (1997).
9. P. C. Andricacos, *Electrochem. Soc. Interface*, **8**, 32 (1999).
10. K.-W. Kwon, C. Ryu, S. S. Wong, and R. Sinclair, *Appl. Phys. Lett.*, **71**, 3069 (1997).
11. Y.-A. Kim, S.-H. Yang, S. Lee, K.-W. Lee and J.-W. Park, *Kor. J. Mat. Res.*, **9**, 583 (1999).
12. A. Gangulee, *J. Appl. Phys.*, **43**, 867 (1972)