

PLD 법으로 제작한 PbSe 박막의 결정구조와 전기적 특성

박종만, 이해연, 정중현

Crystalline structure and electrical properties of PbSe thin films prepared using PLD method

Jong-Man Park, Hea-Yeon Lee and Jung-Hyun Jeong

요 약

PLD 법을 이용하여 PbSe 박막을 p-Si(100) 기판 위에 성장시켰다. 성장온도에 따른 박막의 결정구조를 조사하기 위하여 기판온도를 RT~400°C로 변화시키면서 박막을 제작하였다. 여러 기판온도에서 제작한 PbSe 박막의 XRD 패턴과 PbSe(200) rocking curve의 반치폭(FWHM)을 분석한 결과, 성장온도 200°C에서 제작한 박막이 가장 양호한 결정성을 나타냈다. 또한 AFM으로 관찰한 PbSe 박막의 표면형태도 200°C에서 성장시킨 박막의 표면 입자들이 가장 규칙적인 배열을 보였다. Hall 측정결과, PbSe 박막은 n-type 반도체임을 알 수 있었고, 전류-전압 특성 곡선은 전형적인 p-n junction 현상을 나타냈다. 또한 n-type 반도체인 PbSe 박막의 전기전도도는 일반적인 반도체의 값보다 약간 큰 것으로 확인되었다.

Abstract

PbSe thin films were grown using PLD method on the p-Si(100) substrate. To determine what crystalline structure of PbSe thin films have according to the growth temperature, the films were prepared under a substrate temperature changing between a room temperature and 400°C. As a result of analyzing XRD patterns of PbSe thin films prepared at various substrate temperatures and FWHM of PbSe(200) rocking curve, it was found that PbSe thin film obtained at the growth temperature of 200°C was best crystallized. In addition, the surface morphology of PbSe thin film observed using AFM found itself having the most regularly arranged particles in case of growing the film at 200°C. The measurement of Hall effect indicated that PbSe thin films were n-type semiconductors and that current-voltage characteristic curve exhibit the typical p-n junction phenomenon. In addition, electric conductivity of PbSe thin films was found somewhat higher than that of general semiconductors.

1. 서 론

Pulsed Laser Deposition (PLD) 방법을 이용한 박막 제작에 관한 연구는 Smith와 Tuner에 의해 처음으로 보고되어,^[1] 그 후 레이저 발전^[2]과 더불어 PLD 기법을 이용한 박막 제작에 관한 연구가 활발히 진행되어 왔으며, 근래에 반도체 소자와 같이 집적회로를 구성할

수 있는 기능성 소자를 개발하기 위한 많은 연구가 보고되어 있다.^[3-6]

IV-VI족 반도체 물질인 chalcogen 화합물은 흥미로운 전기적·자기적 특성을 가지고 있으며,^[7-8] lead chalcogen 화합물(PbSe, PbTe, PbS)은 소자로서의 응용 가능성 때문에 많은 연구가 있었다. 그런데 lead chalcogen 화합물 박막은 대부분 열증착법과 화학증착법에 의해 유리 기판 위에 성장시켜서 물리적 특성을

조사하였으며,^[9-12] PLD 법을 이용하여 실리콘 기판 위에 성장시킨 박막에 관한 연구는 그리 보고되어 있지 않다. 본 연구에서는 결정성의 무기물질 박막을 성장시키는 데 좋은 방법^[13]으로 알려진 PLD 법을 이용하여 lead chalcogen 화합물 중 반도체 소자로서의 응용 가능성이 큰 PbSe 박막^[12]을 p-Si(100) 기판 위에 성장시켰다. 기판온도 실온(RT)~400℃의 범위에서 제작한 PbSe 박막은 XRD 패턴으로 결정구조를 분석하고, AFM(Atomic Force Microscopy)으로 표면을 관찰하여 박막의 결정구조와 성장온도와와의 연관성을 조사하였다. 또한 반도체 소자로서의 응용을 위한 기초 연구로서 Hall 측정과 전류-전압(I-V) 측정을 통하여 PbSe 박막의 전기적 특성을 조사하였다.

2. 실험

본 연구에서 자체 설계·제작한 PLD 실험장치의 개략도는 그림 1에 나타내었다. PLD 실험장치는 레이저와 진공장치로 구성되어 있는데, 레이저는 193 nm ArF excimer laser를 사용하였다.

고에너지의 펄스 레이저빔을 진공챔버 안의 타겟 위에 렌즈를 사용하여 집광시켜 주면 타겟 표면이 어블레이션되어 플라즈마(plasma) 입자들이 형성된다. 이 플라즈마 입자들을 타겟의 맞은 편에 위치한 기판 위에 증착시켜 박막을 만드는 방법이 최근 양질의 결정성 박막 제작에 많이 이용되는 PLD 법이다.

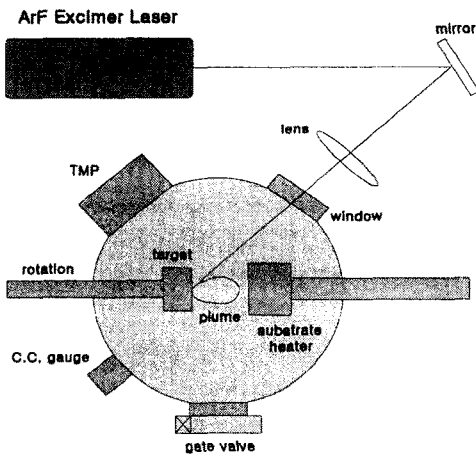


그림 1. PLD 실험장치의 개략도.
Fig. 1 Schematic diagram of PLD system.

PbSe 박막의 타겟은 PbSe 분말(99.99%)을 마노사발에 한 시간동안 곱게 갈아서 타겟 제조기에 넣고 150 kg/cm²의 압력으로 20분 동안 압축하여 제조하였다. 타겟은 두께 2 mm, 직경 10 mm의 원형 pellet으로 제조하였다.

기판은 Si(100) 웨이퍼를 diamond cutter로 적당한 크기(4×13 mm)로 잘라서 사용하였다. Si(100) 표면의 SiO₂층을 제거하기 위해서 불산(hydrofluoric acid)으로 etching 처리하였다. 또한 Hall 측정을 위한 박막은 Al₂O₃(012) 기판을 사용하였는데, 기판의 표면을 청결하게 하기 위해서 진공 중에서 700℃로 한 시간 동안 baking 처리하였다.

PbSe 박막의 제작조건은 진공압력 1×10⁻⁶ Torr, 레이저에너지 200 mJ/pulse, 펄스수 1~3 Hz였고, 타겟과 기판 사이의 거리는 5 cm였다. 박막의 성장조건 중 가장 중요한 변수인 성장온도를 조사하기 위하여 기판온도 RT~400℃의 범위에서 박막을 제작하였다.

제작한 PbSe 박막의 결정구조는 XRD 패턴으로 분석하였고, 표면형태는 AFM 사진으로 관찰하였다. 박막의 전기전도도, 운반자농도 등을 조사하기 위해 Hall 측정을 하였다. 이 때 측정온도는 300K이고 자기장은 1 Tesla였다. 또한 전류-전압 특성 곡선을 얻기 위한 전극으로는 p-type Si 기판 위에는 Au를, n-type PbSe 박막 위에는 Al를 증착하였다.

3. 결과 및 논의

그림 2는 여러 기판온도에서 제작한 PbSe 박막의 XRD 패턴이다. 그림에서 보여주듯이 PbSe 박막은 모두 (h00) 피크만 나타난다. 이 결과로부터 PbSe 박막은 a-축 배향성을 가진 박막으로 성장하였음을 알 수 있다. 특히 기판온도 200℃에서 강도가 가장 큰 PbSe(200) 피크가 나타나는 것으로 보아 이 성장온도에서 가장 결정성이 높은 박막이 성장되었다고 생각된다.

이것을 확인하기 위하여 그림 3과 같이 PbSe(200) rocking curve의 반치폭(FWHM, Full Width at Half Maximum)을 살펴보았다. 기판온도 200℃에서 성장한 PbSe 박막이 가장 작은 반치폭을 가진다는 것을 알 수 있다. 따라서 그림 2와 그림 3의 결과로부터 기판온도 200℃에서 고결정성의 박막이 성장되었음을 알 수 있다.

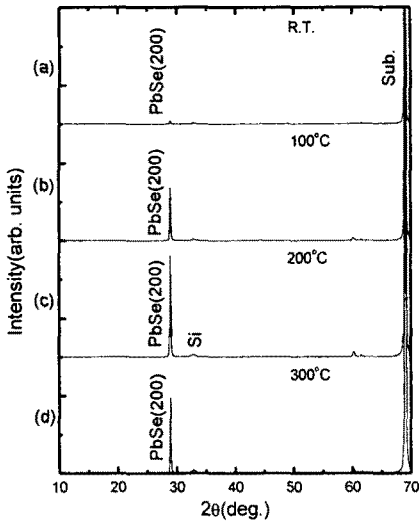


그림 2. 레이저에너지 200 mJ로 기판온도 (a) RT, (b) 100 °C, (c) 200 °C 및 (d) 300 °C에서 제작한 PbSe 박막의 XRD 패턴.

Fig. 2 XRD patterns of PbSe thin films at various substrate temperatures of (a) RT, (b) 100 °C, (c) 200 °C and (d) 300 °C with laser energy of 200 mJ.

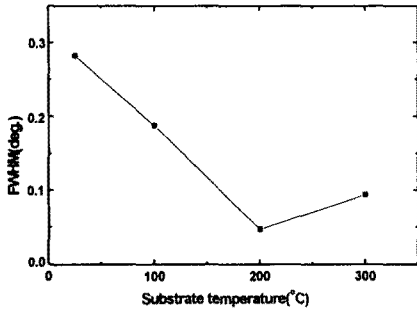
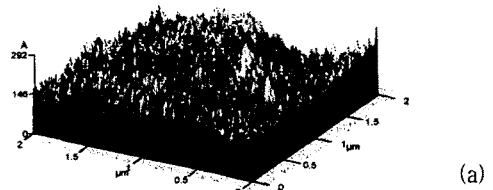


그림 3. 레이저에너지 200 mJ로 여러 기판온도에서 성장시킨 PbSe 박막의 PbSe(200) rocking curve의 반치폭.

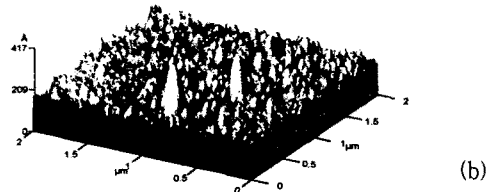
Fig. 3 FWHM values of PbSe(200) rocking curve at various substrate temperatures with laser energy of 200 mJ.

그림 4는 기판온도의 변화에 따른 PbSe 박막의 AFM 사진이다. RT(그림 4a)와 100°C(그림 4b)에서 성장한 PbSe 박막은 표면의 거칠기(roughness)를 나타내는 RMS(Root Mean Square) 값이 2.1, 2.3 nm로 작지만, 표면이 균일하지 않고 입자들의 배열 또한 배향성을

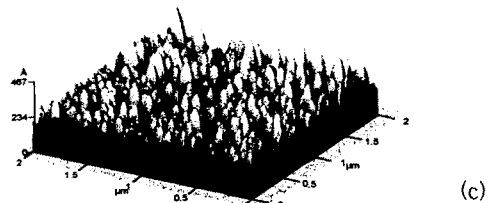
을 갖지 않는다. 하지만 기판온도 200°C에서 성장시킨 PbSe 박막의 표면을 보면(그림 4c), 한 쪽으로 배향성을 가진 균일한 입자로 구성되어 있고 거칠기도 4 nm로 평탄한 표면임을 볼 수 있다. 반면 그림 4d의 300°C에서 제작한 PbSe 박막의 표면은 균일한 입자로 구성되어 있고 입자들의 배열도 어느 정도 배향성을 갖지만 표면의 거칠기가 9.9 nm이다. 이 RMS 값은 기판온도 200°C에서 성장한 PbSe 박막에 비해 두 배 이상 큰 값으로 거친 표면이다. 따라서 기판온도 200°C에서 제작한 PbSe 박막의 표면이 가장 양호한 것으로 판단된다.



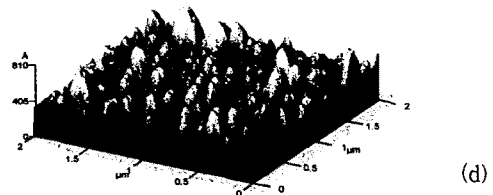
(a)



(b)



(c)



(d)

그림 4. 레이저에너지 200 mJ로 기판온도 (a) 실온, (b) 100 °C, (c) 200 °C 및 (d) 300 °C에서 성장시킨 PbSe 박막의 AFM 사진.

Fig. 4 AFM images of PbTe thin films at substrate temperatures of (a) RT, (b) 100 °C, (c) 200 °C, and (d) 300 °C with laser energy of 200 mJ.

다음은 Hall 측정결과에 대한 것으로, 본 연구에서 제작한 PbSe 박막은 n-type 반도체임을 알 수 있었고, 표 1은 Hall 측정결과로부터 얻은 값들이다. 표 1에서 박막의 두께는 2,000 Å이고, 전기전도도와 운반자농도는 실온에서 일반적인 반도체의 값들보다 약간 크게 나타났다^[14]. 또한 기판온도 200°C에서 제작한 박막의 전기전도도가 100°C에서 성장한 박막의 값보다 큰 것으로 나타났고, 이 결과로부터 결정성이 양호하고 표면입자가 규칙적으로 배열한 PbSe 박막의 전기전도도가 보다 크다는 것을 알 수 있다.

표 1. Hall 효과 측정으로 얻은 PbSe/Al₂O₃ 박막의 전기적 특성.

Table 1 Electrical properties of PbSe thin films on Al₂O₃ by Hall effect measurement.

T _{sub} (°C)	100	200
Thickness (Å)	2,000	2,000
Semiconductor type	N	N
Conductivity (Ω ⁻¹ cm ⁻¹)	4.19×10 ²	2.10×10 ³
Carrier concentration (cm ⁻³)	5.82×10 ²⁰	1.80×10 ²¹
Mobility (cm ² /V·s)	4.53	7.27

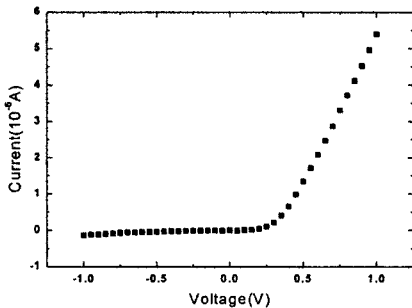


그림 5. p-type Si(100) 기판 위에 성장시킨 n-type PbSe 박막의 전류-전압 특성 곡선.

Fig. 5 Current-voltage characteristic curve of n-type PbSe thin film on p-type Si(100).

그림 5는 기판온도 200°C에서 성장시킨 고결정성의 n-type PbSe 박막과 p-type Si 기판과의 I-V 특성 곡선이다. 그림에서 알 수 있듯이 역방향 전압에서는 전류가 거의 흐르지 않다가 순방향의 어떤 전압 이상에서 전류가 급격히 흘러가는 전형적인 p-n junction 현상을 보여준다.

4. 결 론

PLD 법으로 P-type Si(100) 기판위에 성장시킨 PbSe 박막은 기판온도 200°C에서 가장 좋은 결정성의 박막이 얻어졌다. 그리고 양호한 결정구조를 갖는 박막의 표면입자들은 크기가 균일하고 규칙적인 배열을 보였다. 한편 기판온도 400°C에서는 결정성의 박막이 성장하지 않았는데, 이는 녹는점이 327°C인 Pb 성분이 기판에서 재증발하였기 때문으로 생각된다

Hall 측정의 결과로부터 PbSe 박막은 n-type 반도체로서 기판온도 200°C에서 제작한 박막의 전기전도도가 100°C에서 제작한 박막의 값보다 큰 것으로 나타났다. 즉 균일하고 규칙적인 배열의 표면입자로 이루어진 고결정성 박막의 전기전도도가 보다 크다는 것을 알 수 있다. 또한 기판온도 200°C에서 성장한 박막의 전류-전압 특성을 조사한 결과 전형적인 p-n junction 현상이 얻어졌다.

결정성이 좋고 표면형태가 가장 양호한 PbSe 박막은 기판온도 200°C에서 성장하였으며, 이 박막의 전기적 특성을 조사한 결과로부터 PbSe 박막은 n-type 반도체로서 전기전도도가 일반적인 반도체의 값보다 약간 크다는 것을 알 수 있었다. 따라서 PLD 법에 의해 제작된 PbSe 박막은 반도체 소자로서의 응용 가능성이 있다고 생각된다.

감사의 글

* 본 연구는 부경대학교 연구비 지원에 의해 수행되었으며 이에 감사드립니다.

참 고 문 헌

[1] H.M.Smith, and A.F.Turner, Appl.Optics. 4, 147 (1965).

- [2] Hass, G., and J.B.Ramsey, Appl.Opt. 8(6), 1115 (1969).
- [3] D.Dijikaamp, T.Venkatesan et al., Appl.Phys.Lett. 51, 619 (1987).
- [4] H.Lee, M.Kanai, and T.Kawai, Thin Solid Films 277, 98 (1996).
- [5] 김인선, 박용기, 새물리 38, 184 (1998).
- [6] S.B.Desu, H.S.Cho, and M.Nagata, Phys.Stat.Sol. 165, 213 (1998).
- [7] F.R.Gamble, J.H.Osiecki et al., Science, 174, 493 (1971).
- [8] A.N.Vesi, V.I.Kaaidanov et al., Sov.Phys. Semicon., 13, 18 (1979).
- [9] M.S.ALI, K.A.Khan, and M.S.R.Khan, Phys. Stat. Sol. (a), 149, 611 (1995).
- [10] P.K.Parris, et al., Phys. Stat. Sol. (a), 152, 461 (1995).
- [11] V.V.Tetyorkin, V.B.Orletskii, et al., Optical Engineering 33(5), 1450 (1994).
- [12] M.S.Ali, K.A.Khan, and M.S.R.Khan, Phys. Stat. Sol. (a), 149, 611 (1995).
- [13] F.R.Gamble, J.H.Osiecki et al., Science, 174, 493 (1971).
- [14] C.Kittel, INTRODUCTION TO SOLID STATE PHYSICS, Chap. 8.

著 者 紹 介

박 종 만

「센서학회지 제7권 제1호」 논문 98-7-1-10, P.72 참조
 현재 부경대학교 자연과학대학 물리학과 시간강사

정 중 현

「센서학회지 제3권 제2호」 논문 94-3-2-02, P.15 참조
 현재 부경대학교 자연과학대학 물리학과 교수

이 해 연

「센서학회지 제6권 제5호」 논문 98-6-5-09, P.413참조
 현재 부경대학교 자연과학대학 화학과 시간강사