

수평 및 수직 윤곽선을 개선한 적응 주사선 보간 알고리즘 및 구현에 관한 연구

(A study of the Implementation of Adaptive De-interlacing Algorithm with Improved Horizontal and Vertical Edges)

權容載*, 朴魯京*, 文大哲*

(Yong-Jae Kwon*, No-Kyung Park*, and Dai-Tchul Moon*)

요 약

Currently NTSC, PAL, and SECOM are widely used for TV broadcasting systems. In Korea, NTSC has been used to reduce transmission bandwidth and broadband flickers using the Interlaced scanning method. Image data in the Interlaced scanning method require De-interlacing compensation for PC-based multimedia applications. The existing compensation algorithms such as ZOI, FOI, and ELA provides simple computations and effective image compensation while the PSNR is low and horizontal and vertical edges are hardly detected. In this paper, the ADI(Adaptive De-Interlacing) algorithm that can increase PSNR and detect horizontal and vertical edges is proposed and a hardware system is implemented using three ACTEL 1020B FPGA chips. The system consists of the algorithm part implemented using two FPGAs and the memory control part implemented using rest one. Also the system operation is investigated for real time processing.

I. 서 론

1895년 루미에르 형제에 의해 최초의 영화가 상영된 이후 100년이 지난 지금 인간의 보다 나은 영상에 대한 욕망으로 1996년 미국FCC (Federal Communications Commission)는 방송 TV의 차세대의 표준으로 ATSC (Advance Television Systems Committee) 디지털 텔레비전 표준을 승인하였다.

ATSC의 표준에는 HDTV에 대한 표준이 포함되어 있으며, HDTV 규격은 ATSC와 SMPTE(The Society of Motion Picture and Television Engineers)에 의해 표준화되었다.

현행 NTSC(National Television System Committee) 방식의 방송은 전송대역폭과 큰 영역에서의 플리커 등이 존재한다. 이런 문제점을 줄이기 위해 비월주사 방식을 사용하고 있다. 이는 홀수라인과 짝수라인을 번갈아 주사하고, 필드 단위로 화면을 구성하여 전송하는 방식이다. 따라서 실질적으로는 초당 30프레임의 영상을 보여주려고 했지만 그것이 필드 단위로 초당 60필드로 전송되었기 때문에 한 프레임을 구성하는 영상에 있어서는 시간적인 차이가 발생하게 되었다.

* 湖西大學校 情報通信工學部
(School of Information and Telecommunication Eng.,
Hoseo Univ.)

※이 논문은 1997년 한국학술진흥재단의 공모과제 연구비에 의하여 연구되었음.

接受日: 1998年9月11日, 修正完了日: 1998年12月1日

이런 비월주사방식이 표준으로 자리 잡으면서 대부분의 영상 소스가 이와 같은 필드 형식을 취하고 있기 때문에 비월주사방식의 한계를 극복한 현재에도 방대한 영상 소스와 호환성 문제 때문에 NTSC 신호 방식에서 비월주사방식을 채택하고 있다. 반면 HDTV 신호에서는 각 라인별로 번갈아 주사하는 방식이 아니고 연속적인 주사라는 순차주사 방식을 채택하고 있다[1-13]. 이러한 현행의 방대한 NTSC 방식의 영상 소스를 HDTV 방식으로 변환시켜야 하는 과정이 De-interlacing 과정이다. 이런 De-interlacing 알고리즘 중에 하나인 ELA 알고리즘은 계산이 간단하며 하드웨어를 구성할 경우 쉽게 구현 가능한 장점을 가지고 있다. 그러나 ELA 알고리즘은 몇가지 단점을 가지고 있다. 수평방향으로 윤곽이 통과하는 영상일 경우 효율이 좋지 못하고 수직 윤곽선 방향 검출 특성이 좋지 않다.

따라서 본 논문에서는 ELA 알고리즘의 단점을 개선함과 동시에 객관적인 판단기준인 PSNR을 향상시키고, 하드웨어 제작시 부피가 커지는 것을 방지하기 위해 휘도신호만으로 제한하고 제작한 하드웨어를 통하여 실시간 처리 여부를 검증한다.

본 논문의 구성은 I 장 서론에 이어 II 장에서는 기존의 보간 알고리즘과 제안한 알고리즘을 비교·분석하고, III 장에서는 설계한 전체 시스템과 각 블럭별 설계 및 동작에 대해서 설명하였다. 그리고 IV 장에서는 하드웨어로 전체 시스템을 구현 및 컴퓨터 시뮬레이션 결과를 토대로 제안한 알고리즘의 타당성을 보여준다. 마지막으로 V 장에서는 결론을 내린다.

II. 기존의 보간 알고리즘

2.1 ZOI(Zero Order Interpolation)

ZOI 알고리즘은 여러 보간 함수중 가장 간단한 형태의 알고리즘으로 같은 화소값을 복사하여 보간된 영상을 얻는다. 이 알고리즘은 현재 많은 PC용 멀티미디어 카드에 사용되고 있다.

하드웨어 구조가 간단한 반면 오리지널 영상에서 하나의 화소였던 부분이 복사됨으로서 계단현상을 낳게 된다.

ZOI 알고리즘은 그림 2.1(a)와 같다.

2.2 FOI(First Order Interpolation)

FOI 알고리즘은 인접한 화소 즉 보간할 화소의 상하 화소값을 평균하여 보간하는 알고리즘이다. 이 알고리즘의 단점은 전체적으로 영상을 흐릿하게 만든다[2]. 하드웨어 면에서도 두개의 라인 메모리가 필요하기 때문에 ZOI 알고리즘 보다는 비용면에서 비싸다.

FOI 알고리즘은 그림 1(b)와 같다

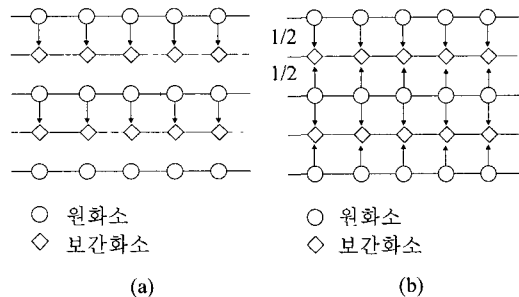


그림 1 ZOI, FOI 알고리즘 방법

Fig. 1. The Method of ZOI,FOI Algorithm.

2.3 ELA(Edge Based Line Average)

ELA 알고리즘은 보간하고자 하는 화소의 주변 6개의 화소를 사용하여 보간하는 방식이며 그림 2와 같이 수직과 대각선 두 방향으로 화소의 방향성 상관관계를 계산하여 에지 방향을 검출하고 검출된 방향으로 두 화소값을 평균하여 보간하게 된다[1],[4].

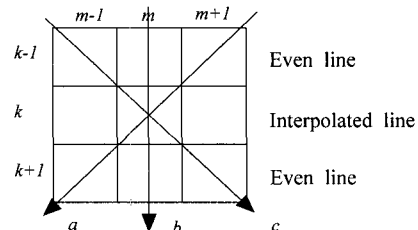


그림 2 ELA 알고리즘 방법

Fig. 2 The Method of ELA Algorithm.

보간 방법은 각 방향의 화소 상호간의 상관관계를 구하여 방향을 결정한다. 각각의 방향을 a, b, c라

고 하면 밑의 식으로부터 a, b, c값을 구하고,

$$a = |x(k-1, m+1) - x(k+1, m-1)|$$

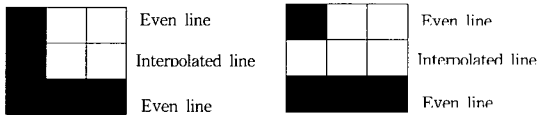
$$b = |x(k-1, m) - x(k+1, m)|$$

$$c = |x(k-1, m-1) - x(k+1, m+1)|$$

a, b, c 중 가장 작은 값을 갖는 방향을 선택하게 되고, 선택된 방향의 두 화소를 평균한 값이 보간하게 될 화소의 값이 된다. ELA 알고리즘은 수평 윤곽선이 통과할 경우에는 판단기준이 없으므로 이를 보간 하였을 경우 영상에 열화가 발생 할 수 있다.

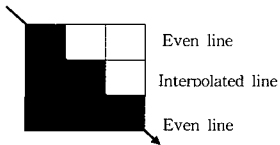
2.4 제안한 보간 알고리즘(ADI 알고리즘)

제안한 보간 알고리즘은 기존의 ELA 보간 알고리즘의 단점을 시각적 면과 객관적 면을 개선하였다.



(a) 수평방향 윤곽선

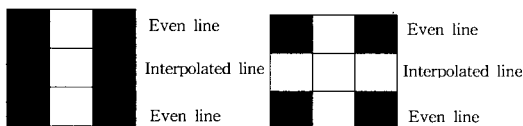
(b) 비윌주사된 경우



(c) ELA 알고리즘 적용 결과

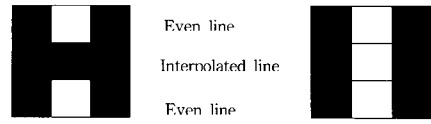
그림 3 ELA 알고리즘의 오차(1)

Fig. 3 Error of ELA Algorithm(1).



(a) 수직방향 윤곽선

(b) 비윌주사된 경우



c) ELA 알고리즘 적용 결과

그림 4 ELA 알고리즘의 오차(2)

Fig. 4 Error of ELA Algorithm(2).

그림 3, 4에서 보는 바와 같이 ELA 알고리즘은 수직방향과 수평방향의 윤곽선에 있어서 오차를 보여 주고 있다. (1)의 경우는 수평방향 윤곽선의 경우로 원 화소와 보간될 화소의 값의 차이가 있다. (2)의 경우는 수직방향 윤곽선의 경우로 (c)에서 처럼 두가지의 결과가 나올수 있다.

이러한 문제점을 보완하기 위해 제안한 보간 알고리즘은 ELA 알고리즘의 3x3 윈도우 윤곽선은 연속적인 특징이 있음을 착안하여 5x3으로 확장하여 수직, 수평 윤곽선 방향을 판별하게 된다.

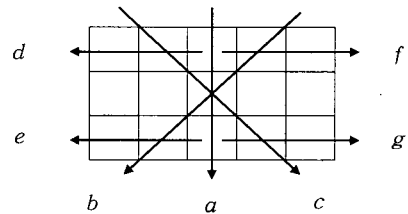


그림 5 제안한 5x3 윈도우 형태

Fig. 5 A Proposed 5x3 Window.

제안한 알고리즘을 적용하기 전에 두가지 가정을 한다.

- (1) 5x3 윈도우에 존재하는 윤곽선 형태는 선형적이다.
- (2) 계산 처리는 좌측에서 우측으로 진행한다.

이런 가정하에 4개의 수평방향윤곽선 형태를 나타낼 수 있다(그림 6, 7).

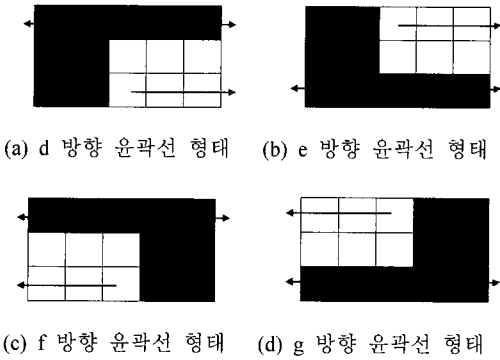


그림 6. 수평 방향 윤곽선 형태(1)

Fig. 6. The Example of Horizontal Direction (1).

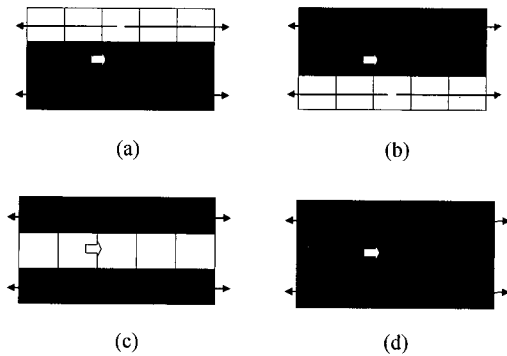


그림 7. 수평 방향 윤곽선 형태(2)

Fig. 7. The Example of Horizontal Direction (2).

그림 5의 방향을 참조해서 d, e, f, g 의 값을 아래에 주어진 식을 이용하여 구하고, 최소값과 최대값을 구해 최대값에서 최소값을 뺀 값을 vt (경계값)와 비교해서 vt 보다 크거나 같은 경우 ELA 알고리즘이 적용되고, 작으면 수평방향 형태를 결정해서 FOI와 ZOI 중 선택, 보간하게 된다.

$$d = |x(k-1, m-2) - x(k-1, m)|$$

$$e = |x(k+1, m-2) - x(k+1, m)|$$

$$f = |x(k-1, m) - x(k-1, m+2)|$$

$$g = |x(k+1, m) - x(k+1, m+2)|$$

$$Max = \{d, e, f, g\}, Min = \{d, e, f, g\}$$

$$x = |Max - Min|$$

본 논문은 기존의 알고리즘을 그대로 적용하면서 시각적인 면과 객관적인 면을 개선하고자 하였으며 한편으로는 하드웨어의 복잡도를 줄이는데 연구의 초점을 두었다.

III. 하드웨어 설계

본 하드웨어 구성에서는 NTSC 방식의 영상신호를 입력받아 YUV 디지털 신호로 변환시키고 다시 Y 신호와 UV신호를 분리하게 되고, 하드웨어 제작시 부피가 커지지 않게 하기 위해 SAA7110에서 나오는 신호중 휘도신호(Y)만을 가지고 테스트 보드를 제작하였다.

휘도신호를 메모리(SRAM)에 저장했다가 읽어들이며 보간작업을 해서 모니터 화면에 주사하게 된다.

입력되는 영상신호는 SAA7110에 의해 YUV 신호로 출력되고, 이 중 휘도신호는 메모리에 잠시 저장되었다가 메모리의 읽기 동작시 알고리즘 블록으로 휘도신호는 전송된다. 그림 8은 설계한 전체블럭도이다.

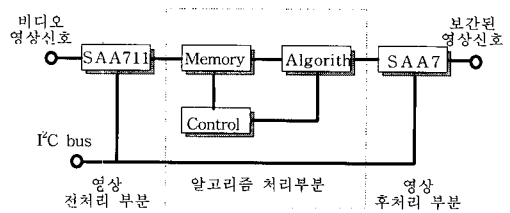


그림 8. 하드웨어 구성의 전체 블럭도

Fig. 8. The Total Block Diagram of Hardware Configuration.

메모리 제어 부분은 크게 1개의 10Bit Counter와 2개의 9Bit Counter를 사용하여 구성하였으며 10Bit Counter는 Column Address를 발생하고, 9Bit Counter는 Row Address를 발생하도록 설계하였다. 메모리의 쓰기 동작시는 1번 메모리와 2번 메모리는 9Bit Counter에 의해 Row Address를 받아들이고, 읽기 동작시에 1번 메모리의 9Bit Counter는 주사선 1번부터 읽기 시작하는 카운터이고, 2번 메모리의 9Bit Counter는 주사선 3번부터 읽기 시작하는 카운터로 최하위 1Bit를 제

위한 나머지 8Bit를 받아들임으로써 같은 라인을 두번씩 읽게 하였다. 메모리의 읽기 쓰기 동작은 /WE 신호에 의해 동작하고 /WE신호는 SAA7110에서 나오는 필드 신호를 사용하였다.

알고리즘 블록과 메모리 제어부 블록은 Actel FPGA 칩 1020B PLCC Type을 가지고 총 3부분으로 나누어 구현하였다. 제안한 알고리즘 블록은 ELA 블록(ADI1)과 윤곽선 방향 검출 부분(ADI2)으로 크게 나누었고, 메모리 제어 부분(Control)은 하나의 FPGA를 사용하여 구현하였다. 그림 9는 설계 블록도를 보여주고 있다.

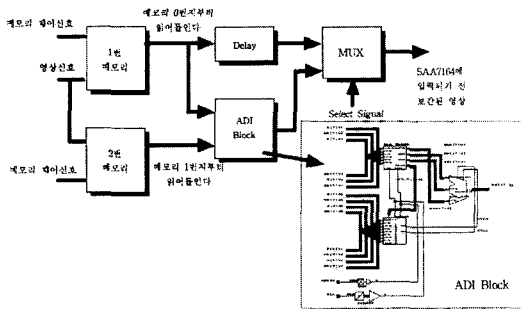


그림 9. 설계 블록의 동작
Fig. 9. Action of Schematic Diagram.

IV. 하드웨어 제작 및 시뮬레이션 결과

하드웨어 설계는 Philips SAA7110을 이용해 기본적으로 출력되는 YUV신호와 HS, VS, ODD 등 신호를 1차적으로 확인하였다. 그리고 SAA7110, SAA7164, TDA4686 칩은 모두 I²C에 의해 동작되므로 초기 데이터를 8751을 가지고 전원이 인가될 때 초기화 시켜 주었다. 하드웨어 동작은 비디오 신호를 영상입력으로 받아들여 설계한 블록을 거쳐 최종 RGB신호가 출력되는 것을 확인하였다.

컴퓨터 시뮬레이션은 기존에 나와있는 알고리즘과 본 논문에서 제안한 ADI 알고리즘을 비교하였다. 비교방법으로는 화질을 객관적인 판단 기준으로 PSNR를 선택하고, 주관적인 판단기준으로 영상의 윤

곽선 보존 특성에 중점을 두고 평가하는 방법을 택하였다.

표준 정지 영상은 Lena, Couple, Bridge, Peppers를 가지고 실험을 하였고, 동영상은 움직임이 적은 세일즈맨 시퀀스와 움직임이 많고 빠른 풋볼 시퀀스를 가지고 테스트 하였다. 하드웨어의 출력 영상은 PSNR 비교가 힘들기 때문에 실시간 처리만 확인하였다.

표1은 표준 영상을 가지고 기존의 ELA와 제안한 알고리즘의 PSNR을 비교한 것이다.

표 1 PSNR에 대한 각 방식 비교
Table 1 The Comparison of Each Methods by PSNR.

	Lena	Bridge	Couple	Peppers
ELA	35.9789	26.6718	30.7932	34.0391
Proposed ADI	36.4889	26.8694	31.0343	33.8041

Lena 영상의 경우 제안한 알고리즘이 기존의 ELA알고리즘보다 0.5dB정도 개선되었고, Bridge와 Couple의 경우 0.2dB 정도 개선되었다. 이는 Bridge와 Couple 영상이 복잡하기 때문이다. 마지막으로 Peppers의 경우는 기존의 ELA 보다 0.2dB 정도 낮은 결과값이 나왔지만, 이것은 Peppers 영상의 특성상 전체가 원만한 형태를 가지고 있기 때문에 제안한 알고리즘 중에서 ZOI 알고리즘이 많이 사용되었기 때문이다. 동영상의 경우도 마찬가지로 움직임이 거의 없는 세일즈맨의 경우 0.4dB 정도 개선되었고, 빠른 움직임이 있는 풋볼의 경우는 기존의 ELA와 많은 차이를 보이지 않았다. 하드웨어 측면에서도 기존의 ELA 알고리즘 블록과 비교해서 ZOI 부분과 윤곽선 방향 결정 부분, 수평 윤곽선 계산 블록이 증가되었으나, ZOI 화소값은 기존의 ELA 알고리즘 블록에서의 계산 값을 사용하므로 별도의 화소값 계산이 필요하지 않아, 윤곽선 방향 블록만 추가되었다. 이로인해 기존의 ELA 알고리즘 블록보다 계산의 복잡도가 증가되었지만 보간할 화소의 값의 계산을 별도로 하지 않아도 되므로 하드웨어 설계시 복잡도를 줄일 수 있었다.

그림 10은 실제로 제작한 테스트 보드이고, 그

림 11에서부터 그림 16까지는 컴퓨터로 모의 실험한
결과를 캡처한 영상이다.

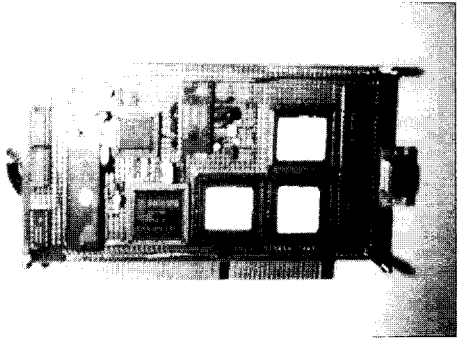


그림 10 테스트 보드
Fig. 10. Test Board.

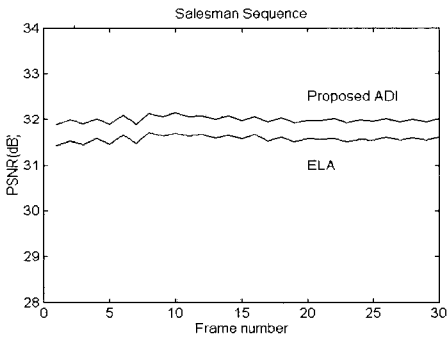


그림 11. 세일즈맨 30프레임 결과
Fig. 11. Salesman 30 frames Result.

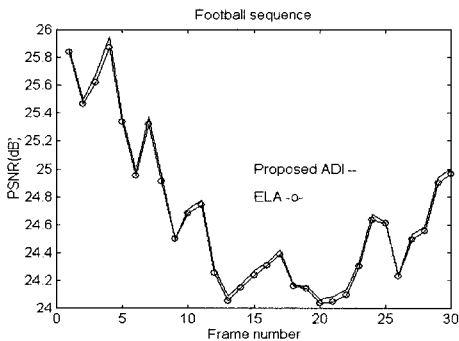


그림 12. 풋볼 30프레임 결과
Fig. 12. Football 30 frames Result.

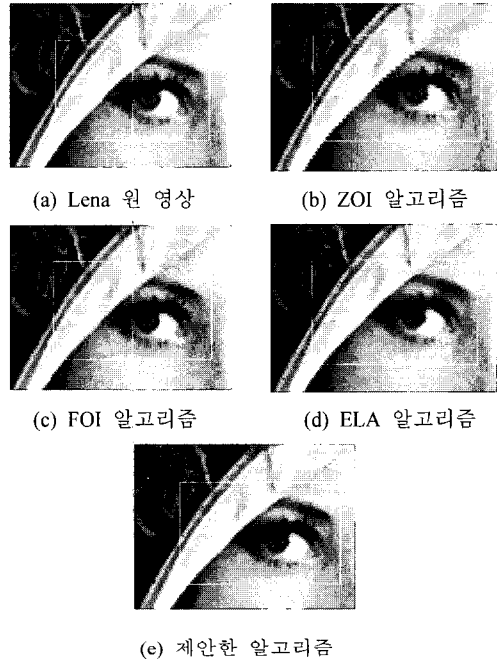


그림 13. 각 주사선 보간 알고리즘 비교
결과(Lena)

Fig. 13. The Result of Compared Processing
Methods(Lena).

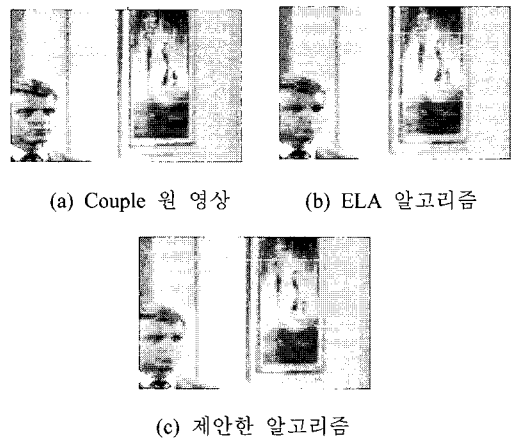


그림 14. 각 주사선 보간 알고리즘 비교 결과(Couple)

Fig. 14. The Result of Compared Processing
Methods(Couple).

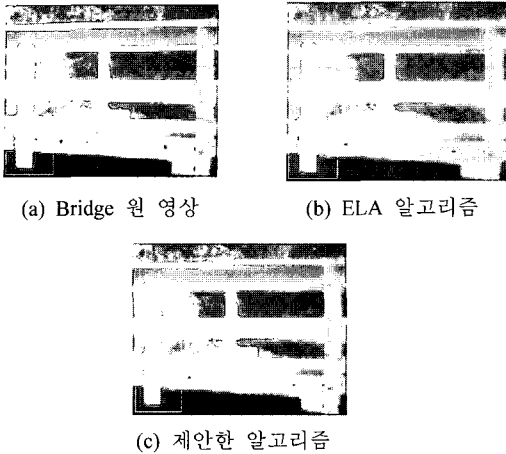


그림 15. 각 주사선 보간 알고리즘 비교 결과(Bridge)
Fig. 15. The Result of Compared Processing
Methods(Bridge).



그림 16. 각 주사선 보간 알고리즘 비교
결과(세일즈맨)
Fig. 16. The Result of Compared Processing
Methods(Salesman).

V. 결 론

논문에서는 기존의 ELA 알고리즘이 가지고 있는 단점인 수평 및 수직 윤곽선을 시각적, 객관적인 면에

서 개선시킨 적응 주사선 보간 알고리즘(ADI 알고리즘)을 제안하였고, 이를 실질적으로 하드웨어로 구현해 보았다.

제안한 알고리즘(ADI 알고리즘)은 윈도우 크기를 기존의 ELA 알고리즘이 3×3 인 반면에 5×3 으로 확장하고, 윤곽선은 연속성이 있다는 점에 중점을 두어 수평 및 대각선, 수직 윤곽선을 판단할 수 있는 함수를 사용하였다. 제안한 알고리즘(ADI 알고리즘)의 컴퓨터 모의 실험 결과는 표1과 같으며, 동영상인 경우 움직임이 많지 않은 세일즈맨 시퀀스의 경우 Lena와 비슷한 0.4 dB 정도의 개선을 보였으며, 움직임이 빠른 풋볼 시퀀스의 경우는 기존의 ELA와 비교해 많은 차이가 없었다.

따라서 제안한 알고리즘(ADI 알고리즘)이 기존의 ELA 알고리즘의 단점인 수평 및 수직 방향의 시각적 화질 열화 특성 및 PSNR을 향상시켰음을 알 수 있었다.

또한 제안한 알고리즘을 하드웨어로 구현할 경우 기존의 ELA 알고리즘 블록에 비해 크게 증가되지 않음을 확인하였다. 즉, 2개의 메모리와 1개의 메모리 제어 부분, 2개의 알고리즘 블록으로 나누었다. 제안한 알고리즘 블록과 메모리 제어부 블록은 Actel FPGA 칩 1020B PLCC Type을 가지고 총 3부분으로 나누어 구현하였다. 따라서 본 논문은 PC관련 멀티미디어 부분이나 영상 디스플레이 관련 분야에 응용할 수 있을 것으로 사료된다.

참 고 문 헌

- [1] ACATS Technical Subgroup, "Grand Alliance HDTV System Specification Version 2.0", Draft document, Nov. 7. 1994.
- [2] Chung J. Kuo, Ching Liao, and Ching C. Lin, "Adaptive Interpolation Technique for Scanning Rate Conversion", IEEE Trans. Circuits and Systems. Video Technology, vol. 6, no 3, pp. 317-321, June. 1996.

[3] R. Simonetti, S. Carrato, G. Ramponi, A. Polo Filisan, "Deinterlacing of HDTV Images for Multimedia Applications", International Workshop on HDTV '92 Proceedings, Vol. 2, pp. 95-108, NOV, 18-20, 1992.

[4] Myeong-Hwan Lee, Jeong-Hoon Kim, Jeong-Sang Lee, Kyeong-Keol Ryu, and Dong-Il Song, "A New Algorithm For Interlaced To Progressive Scan Conversion Based On Directional Correlations And Its IC Design", IEEE Trans. Consumer Electronics, Vol. 2, No. 2, MAY 1994.

[5] Yeong-Taeg Kim, "Deinterlacing Algorithm Based on Sparse Wide Vector Correlations", SPIE Vol. 2727.

[6] Soon-kak Kwon, Kang-soo Seo, Jae-kyoon Ki Yung-gil Kim, "A Motion Adaptive Interlacing Method", IEEE Trans. Consumer Electronics, Vol. 38, No. 3, AUGUST 1992.

[7] Carl Pantsios Markhauser, "Motion Adaptive Pro-Scan Converter With Two Dimensional Contour Enhancement", IEEE Trans. Consumer Electronics, Vol. 36, No. 2, MAY 1990.

[8] Janne Juhola, Ari Nieminen, Juha Salo, and Yrjo Neuve, "Scan Rate Conversions Using Weighted Median Filtering", IEEE ISCAS '89. 1989.

[9] Jouni Salonen and Seppo Kalli, "Edge Adaptive Interpolation for Scanning Rate Conversions", Proc. International Conference on HDTV'92, Kawasaki, Kanagawa, Japan, pp. 94.1-94.8, Nov. 1992.

[10] Annie Nguyen and Eric Dubois, "Spatio-Temporal Adaptive Interlaced-to- Progressive Conversion". International Workshop on HDTV'92 Proceeding Vol. 2. Nob. 18-20, 1992

[11] T.Doyle and M.Looymans, "Progressive Scan Conversion using Edge Information", Signal Processing of HDTV, II, 711-721, 1990

[12] Daniele Bagni, Rosa Lancini, Stefano Lancini, Stefano Tubara, "HD-TV Spatio-Temporal Upconversion" Signal Processing of HDTV, IV 137-146, 1995

[13] P.Stammnitz, U.Höfker, "Hardware Implementation of the TV/HDTV Upconversion Filter for spatially scalable HDTV-Codexs, Signal Processing of HDTV, IV 147-157, 1995

저 자 소 개



權 容 載 (學生會員)
1993년 호서대학교 정보통신공학과 (학사). 1997년 현재 호서대학교 정보통신공학과 석사 과정. 주관심분야 : ASIC, 영상신호처리

文哲 (正會員)
1979년 숭실대학교 전자공학과(학사). 1981년 고려대학교 전자공학과(석사). 1988년 고려대학교 전자공학과(박사). 1994년~1995년 North Carolina State Univ 연구교수. 1984년 3월 ~ 현재 호서대학교 정보통신공학과 정교수. 주관심분야 : VLSI 신호처리, ASIC 설계, RF 집적회로 설계



朴 魯 京 (正會員)
1984년 고려대학교 전자공학과(학사). 1986년 고려대학교 전자공학과(석사). 1990년 고려대학교 전자공학과(박사). 1988년 2월 ~ 현재 호서대학교 정보통신공학과 부교수. 주관심분야 : VLSI/CAD, 영상신호처리