

## 저온 산화공정에 의해 낮은 $D_{it}$ 를 갖는 실리콘 산화막의 제조

전 범 주 · 정 일 현<sup>†</sup>

단국대학교 화학공학과

(1998년 5월 25일 접수, 1998년 9월 7일 채택)

### Preparation of the $\text{SiO}_2$ Films with Low- $D_{it}$ by Low Temperature Oxidation Process

Bup-Ju Jeon and Il-Hyun Jung<sup>†</sup>

Department of Chemical Engineering, Dan-kook University, Seoul 140-714, Korea

(Received May 25, 1998; accepted September 7, 1998)

요 약: ECR 산소플라즈마를 이용하여 저온 확산법에 의해 서로 다른 종류의 기판에 마이크로파 출력, 기판의 위치 등을 실험변수로 실리콘 산화막을 제조하고, 열처리 전·후 물리·화학적 특성을 분석하여 Si/O의 조성비, 산화막 표면의 morphology와 전기적 특성과의 관계를 살펴보았다. 마이크로파 출력이 높은 영역에서, 산화속도는 증가하지만 식각으로 인하여 표면조도가 증가하였다. 따라서 막내에 결함이 증가하고 기판자체에 걸리는 DC bias의 증가로 기상에 존재하는 산소 양이온이 다량 함유되어 산화막의 질이 저하되었다. 기판의 종류에 따라 기상에 존재하는 산소 양이온의 함량은 Si(100) < Si(111) < poly Si 순서로 나타났다. 열처리함으로써 Si/SiO<sub>2</sub>계면에 존재하는 결함들은 줄일 수 있으나, 고정전하와 계면포획전하 밀도는 열처리와 무관하고 단지 기상에 존재하는 반응성 산소이온의 양과 기판자체 DC bias에 의존하였다. 마이크로파 출력이 300, 400 W인 실험조건에서 표면조도가 낮고, 계면결함밀도가  $\sim 9 \times 10^{10} \text{ cm}^{-2} \text{ eV}^{-1}$ 로 Si/SiO<sub>2</sub> 계면에서 결함이 적은 양질의 산화막이 얻어졌다.

**Abstract:** In this work, the  $\text{SiO}_2$  films on the silicon substrate with different orientations were first prepared by the low temperature process using the ECR plasma diffusion as a function of microwave power and oxidation time. Before and after thermal treatment, the surface morphology, Si/O ratio from physicochemical properties, and the electrical properties of the oxide films were also investigated. The oxidation rate increased with microwave power, while surface morphology showed the nonuniform due to etching. The film quality, therefore, was lowered with increasing the defect by etching and the content of positive oxide ions in the oxide films from bulk by higher self-DC bias. The content of positive oxide ions in the oxide films with different Si orientations showed Si(100) < Si(111) < poly Si. The defects in Si/SiO<sub>2</sub> interface of  $\text{SiO}_2$  film could be decreased by annealing, while  $Q_{it}$  and  $Q_f$  were independent of thermal treatment and the dependent on concentration of reactive oxide ions and self-DC bias of substrate. At microwave power of 300, and 400 W, the high quality  $\text{SiO}_2$  film that had lower surface roughness and defect in Si/SiO<sub>2</sub> interface was obtained. The value of interface trap density, then, was  $\sim 9 \times 10^{10} \text{ cm}^{-2} \text{ eV}^{-1}$ .

**Key words:** ECR Plasma, Silicon Oxide Film, Self-DC Bias, Interface Trap Density

### 1. 서 론

실리콘 산화막은 실리콘 집적회로뿐만 아니라 TFT-LCD(thin film transistor liquid crystal display)에서 절연막과 보호막 등에 주로 사용되고 있다. 실리콘 산화막을 형성하기 위한 산화공정으로 열산화(thermal oxidation)법이 많이 사용되고 있으나 소자를 제조하는 연속공정 중 중간과정에 고온인 열산화법으로 산화막을 형성함으로써 발생될 수 있는 도핑물질의 재확산, 기판의 변형 등의 문제점이 발생될 수 있다. 따라서 이를 해결하기 위하여 저온공정이 요구되고 있다. 또한 산화막의 특성은 막내에 불순물, 결함의 형성, 균일한 계면 등 물리·화학적특성에 의해 결정되므로 이러한 특성을 개선하기 위한 다양한 공정들이 제시되고 있다[1-3]. 다양한 공정들 중 습식법인 양극산화법은 저온공정이지만 전해액을 사용하므로 불균일한 계면과 불순물의 도입 등의 단점을 갖고 있어 실제 공정에 사용되지 않고 있으며, 물리진공증착법은 산화막과 실리콘 기판과의 강한 부착을 위하여 후 열처리가 필요하다. 스퍼터

(sputter)방법은 높은 에너지를 갖는 이온분자들에 의해 양극의 실리콘 기판에서 산화막이 형성되는 공정으로 균일한 morphology를 갖는 막의 형성이 어렵다. 현재 많이 연구되고 있는 저온 산화공정으로  $\text{SiH}_4$  기체와  $\text{O}_2$  기체를 사용하는 플라즈마(plasma) 화학증착(chemical vapor deposition)법과 산소기체만을 사용하여 플라즈마 내에 존재하는 반응성 산소이온을 실리콘기판에 확산시키는 확산(diffusion)법이 있다[4-7]. 화학증착법과 확산법에 의해 형성된 산화막은 소자에 적용되는 절연막의 용도에 따라 서로 다르게 이용된다. 확산법은 플라즈마내에 존재하는 반응성 산소이온과 라디칼들 중 산소음이온이 실리콘기판 내부로 확산하여 산화막이 생성되므로 MOS(Metal-Oxide-Semiconductor)에 주로 사용되며, 화학증착법은 반응기체로  $\text{SiH}_4$  기체와 플라즈마 발생기체로  $\text{O}_2$  기체를 사용하여 실리콘기판 표면위로 산화막이 생성되므로 MOS 뿐만 아니라 확산법과 달리 금속층간 절연막으로 사용할 수 있다. 화학증착법은 산화속도가 빠르나 저온에서 생성된 산화막은 막내에  $\text{SiO}_x\text{H}_y$  형태로 존재하여 막내에 함유된 수소는 carrier로 작용하기 때문에 이를 제거하기 위하여 열처리 공정이 필요하다. 그러나 열처리 후 수소가 탈착된 위치에 결함(defect)이 생성되기 때문에 전기적특성을 감소시키므로 플라즈마 공정변수의 최적화가 필요하다.

<sup>†</sup> 주 저자 (e-mail: jbj00@choillian.net)

따라서 MOS에 사용되는 절연막을 제조하기 위한 방법으로 플라즈마 확산법이 관심의 대상이 되고 있다. 확산법에 의한 산화막의 제조는 플라즈마의 발생방법에 따라 radio-frequency plasma, remote-plasma, ECR(Electron Cyclotron Resonance) plasma가 사용되며[6,7] 이중 ECR 플라즈마는 높은 에너지를 갖는 반응성이 큰 이온들을 형성하고, 높은 이온화율로 보다 낮은 온도에서 산화공정을 수행할 수 있으며, 이온밀도를 조절하기 쉽기 때문에 산화속도와 물리·화학적, 전기적 특성을 변화시킬 수 있다. 높은 정전용량과 절연과피 전압, 보다 긴 life-time과 누설전류가 적은 양질의 실리콘 산화막은 기상에서 분해되는 중성분자와 산소이온들의 분포, 실리콘 표면에서 반응성 이온들의 확산과 표면화학반응 등 화학적성질과 산화막표면과 Si/SiO<sub>2</sub> 계면의 morphology인 물리적 성질에 의해 결정된다. 산화막을 구성하고 있는 Si/O 조성비와 산화막표면과 Si/SiO<sub>2</sub>계면의 morphology는 산화막 형성을 위한 실험 조건과 열처리공정 등에 의해 영향을 받으며 이러한 특성은 전기적 특성에 영향을 준다. Fraraone와 Harbeker[8,9]은 다결정 실리콘의 열산화로부터 표면조도의 r. m. s.(root mean square)값은 계면의 조도에 의존하며 산화막의 두께에 따라 표면과 계면의 조도가 다르다고 발표하였다. 즉 산화막의 두께와 Si/SiO<sub>2</sub> 계면조도는 상관관계가 있으며 불균일한 두께를 갖는 산화막의 절연특성은 전기장의 국부적인 증가로 누설전류를 증가시킨다고 밝혔다. 또한 열산화공정으로 제조된 산화막에서 산화막 표면의 조도는 산화속도와 직접적인 관련이 있음을 밝힌 바 있다[10]. 이에 관련된 사항은 본 연구의 실험조건에서 확산법으로 형성된 산화막의 표면조도와 산화막 두께, 산화속도관계를 이미 발표한 바 있으며 표면조도는 플라즈마 공정변수에 의존함을 확인하였다[11]. 그런데 확산법으로 형성된 산화막은 SiH<sub>4</sub> 기체를 사용하지 않기 때문에 막내에 함유된 수소가 전기적특성에 미치는 영향을 배제할 수 있으나 기상분해반응에서 생성된 산소 양이온이 막내에 포함됨으로써 계면과 막내에 다양한 형태의 전하로 존재하여 게이트 전압, 정전용량, C-V 곡선의 왜곡현상에 영향을 주는 주된 요인으로 작용할 수 있다.

따라서 본 연구에서는 ECR 플라즈마를 사용하여 확산법으로 저온에서 Si(100), Si(111), poly-Si 기판에 각 플라즈마 공정변수에 따라 산화막을 형성한 후 표면조도와 산화속도를 조사하고, 이러한 조건에서 제조된 산화막의 열처리 전·후에 Si/O의 조성비를 비교하고, 전하밀도와 계면 결합밀도를 계산하여 낮은 결합밀도를 갖는 양질의 산화막을 얻는데 목적을 두었다.

## 2. 실험

### 2.1. 실험 방법

2.45 GHz의 주파수를 갖는 마이크로파 발생장치와 최대 전류가 185 A와 125 A인 두개의 평행한 코일로 이루어진 DC(direct current)전자석으로 구성된 ECR 플라즈마 장치를 이용하여 여기를 위한 875 Gauss에 해당되는 얇은 ECR 층을 형성하였다. 이 ECR 층을 통과한 전자들은 높은 에너지를 갖고 자기장과 전기장에 의해 발생하는 전자장을 따라 기판위에 놓여 있는 증착영역으로 도입되게 된다. 플라즈마발생을 위한 산소가스는 상단 전자석의 석영창 부분의 가스분사구를 통해 주입되며 증착영역내에 있는 기판온도는 400 °C까지 증가시킬 수 있다. 플라즈마 영역에서 기판까지의 거리는 0~18 cm로 변화시킬 수 있으며 증착하고자 하는 위치에 고정시킬 수 있다. ECR 산소 플라즈마를 이용한 확산법에 의해 산화막을 형성하기 위해서는 수 mTorr의 진공도를 필요로 한다. 이러한 압력을 유지하기 위하여 순차적으로 연결된 turbo-molecular 펌프와 두 개의 보조펌프인 mechanical, roots blower 펌프를 사용하였으며 기본압력을  $2.0 \times 10^{-3}$  Torr로 유지하였다. 플

라즈마 발생가스로 고순도(99.999%) 산소가스를 이용하였으며, 가스의 유량의 조절은 MFC(mass flow controller)를 사용하였다. 압력측정 게이지로 작업범위가  $10^{-3} \sim 10^4$  Torr인 pirani게이지와 작업범위가  $10^{-10} \sim 10^{-3}$  Torr인 penning게이지를 사용하였으며 압력의 조절은 throttle 밸브를 이용하였다.

ECR 플라즈마의 마이크로파 발생장치에 근접해 있는 3개의 stub 튜너는 반사 마이크로파의 세기를 최소화하는데 사용하였다. 자기장과 반사 마이크로파의 세기는 시료의 재현성을 위해 최적화되어야 하며, 이 최적화 방법에는 튜너 최적화와 자기(magnetic)최적화 두 가지 방법이 있다[12]. 본 실험에서는 반사 마이크로파의 세기가 최소가 되도록 전자석의 전류를 일정하게 하고 3개의 stub 튜너를 조절하여 모든 플라즈마 조건에서 반사 마이크로파의 세기가 5% 이내로 유지되도록 조절하였다.

### 2.2. 시료 및 세척 방법

실험에 사용된 기판으로는 직경이 10 cm이고 boron이 도핑되어 비저항이 각각 1~3  $\Omega$ cm, 10~20  $\Omega$ cm, 10~20  $\Omega$ cm인 Si(111), Si(100)과 Poly Si 기판을 사용하였다. 실리콘기판 표면에 원자나 분자상태로 존재하는 중금속과 유기물인 불순물을 제거하기 위하여 H<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>O의 비가 1:1:2로 희석시킨 혼합액을 사용하여 10분 동안 끓이고 SO<sub>4</sub><sup>2-</sup> 이온의 잔류물을 제거하기 위하여 탈이온수로 충분히 세척한 후 HF:H<sub>2</sub>O의 비를 1:30으로 희석된 HF용액으로 처리하여 자연산화막을 제거하였다[13].

본 실험에서 기판의 위치는 하단 전자석으로부터 0~12 cm 범위 내에서 고정시켰으며 마이크로파출력은 200~600 W, 산소가스의 총유량은 5과 30 sccm, 산화반응시간은 30~300 min, 반응기내 압력은 2.5, 4.5 mTorr로 실험하였다.

### 2.3. 물리·화학적 및 전기적 특성 분석

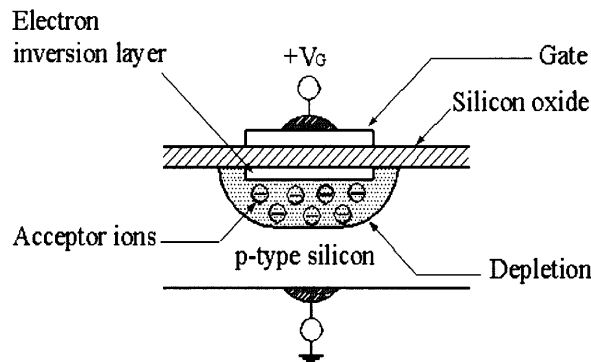
제조된 산화막의 물리·화학적, 전기적 특성분석을 위해 사용된 분석장비를 Table 1에 나타내었다. ECR 플라즈마를 이용한 확산법으로 실리콘 산화막을 성장시킨 후 형성된 산화막의 결합구조는 single beam FT-IR (Shimadzu, 8501)에 의해 15회 scanning한 후 투과율의 변화로 확인하였다. 제조된 박막의 표면을 구성하고 있는 Si와 O의 조성비를 확인하기 위하여 XPS(X-ray Photoelectron Spectroscopy, SSI, 2803-S)를 사용하였으며 두께와 박막의 굴절율을 측정하기 위하여 Spectroscopic Ellipsometer(Rudolph, S2000)로 분석하였다. AFM(Atomic Force Microscopy, PSI, Autoprobe M5)을 사용하여 bare 실리콘기판과 형성된 실리콘 산화막의 표면 morphology를 분석하였다.

산화막을 형성한 후 전기적 특성인 C-V를 측정하기 위하여 산화막 표면에 2 mm 간격으로 여러개의 평행한 알루미늄 전극을 만들었다. 알루미늄 전극은 target 물질로 알루미늄을 사용하고 텅스텐 필라멘트에 고전압을 가하면 발생하는 전자빔을 열원으로 이용하는 evaporator(Leybold/LS560)로 증착하였다.

이때 전극의 직경은 1 mm, 두께는 2000 Å이 되도록 증착하였으며, ohmic-contact을 위하여 450 °C에서 질소 분위기로 30분 동안 처리하였다. 형성된 산화막의 계면결합은 열처리 공정을 수행함으로써 막내에 존재하는 결합들이 표면화학반응에 의해 재결합으로 결합밀도를 줄여 전기적 특성을 향상시킬 수 있으나 일반적으로 많이 쓰이는 Al 전극은 650 °C 이상의 온도에서 용융되므로 산화막내로 Al이온이 확산하여 소자의 오염 뿐만 아니라 전기적특성을 저하시킨다. 따라서 산화막의 열처리 전·후 전기적 특성을 비교하기 위하여 산화막을 형성한 후 600 °C에서 질소 분위기로 60분 동안 열처리하여 MOS capacitor를 제조하였으며 MOS capacitor의 단면을 Figure 1에 나타내었다. 제조된 MOS capacitor는

**Table 1.** Analysis Methods for the Characterization of the Silicon Dioxide Films

Physical and electrical properties	Analysis
Structure	Single beam FTIR(Shimadzu, 8501)
Oxide thickness	Spectroscopy Ellipsometer(Rudolph, S2000)
Surface morphology	AFM(Atomic Force Microscopy, PSI, Auto probeM5)
SiO <sub>2</sub> stoichiometry	XPS(X-ray Photo electron Spectroscopy, SSI, 2803-S)
Capacitance-Voltage	Capacitance Meter(HP 4140B)



**Figure 1.** Cross-section of the MOS capacitor biased to inversion layer, depletion, and neutral bulk.

capacitance meter(HP 4140B)를 사용하여 DC bias를 -20~5 volt 까지 0.1 V/sec로 가하여 고-저주파 정전용량(high-low capacitance)을 측정하였다.

**2.4. 도핑농도( $N_A$ ), Flatband voltage( $V_{FB}$ ), 전하 밀도와  $D_{it}$ (interface trap density)의 계산**

**2.4.1. 도핑농도( $N_A$ )와 Flatband 전압( $V_{FB}$ )의 계산**

MOS capacitor로부터 측정된 C-V는 게이트에 큰 음의 전압에서 계면에 많은 캐리어가 축적되어 높은 전도성을 나타낸다. 따라서 MOS capacitor의 정전용량(capacitance)은 산화막 만의 정전용량이 된다. 전극의 전위가 역으로 변하면 계면에 존재하고 있던 많은 캐리어(carrier)가 실리콘기판으로 재분포하게 된다. 이러한 원리로 C-V곡선이 얻어지며 이 때 전극의 면적을 알면 이 정전용량의 값으로부터 다른 변수들을 구할 수 있다. 평균 도핑농도( $N_A$ )는 강한 반전(inversion)이 일어나는 게이트 bias에서 최소 고주파 정전용량과 강한 축적이 일어나는 게이트 bias에서 최대 고주파 정전용량의 값으로 계산된다[14]. 이 최대-최소 고주파 정전용량법은 측정 고주파 정전용량값이 오직 산화막 만의 정전용량( $C_{ox}$ )로 일정하고, 최저 고주파는 계면결합들이 정전용량에 영향을 주지 않는 위치에서 강한 반전으로 측정되기 때문에 계면결합의 영향을 받지 않는다. 이 방법은 균일한 도핑농도 구배를 계산하는데 있어서 가장 정확한 방법이다.

도핑농도는 최소 고주파 정전용량으로부터 계산되는 최대 공핍층(depletion layer,  $w_{max}$ )의 폭과 최대 band bending ( $\phi_m$ )관계로 유도되며 계산식은 식 (1)과 같다.

$$\frac{N_A}{\ln(N_A/n_i) + \frac{1}{2} \ln[2\ln(N_A/n_i) - 1]} = \frac{4kT\epsilon_{ox}^2}{q^2\epsilon_s x_0^2} \left( \frac{C_{ox}}{C_{HF(min)}} - 1 \right)^{-2} \tag{1}$$

여기서  $n_i = 3.02 \times 10^{15} T^{\frac{3}{2}} \exp[-\frac{0.55q}{kT}]$ ,  $k$ 는 Boltzman상수,  $q$ 는 단위전하량,  $T$ 는 온도,  $x_0$ 는 산화막의 두께,  $\epsilon_s$ 과  $\epsilon_{ox}$ 는 실리콘과 산화막의 유전상수이다.

Flatband 전압을 계산하는 방법에는 저주파 정전용량법(low frequency capacitance method,  $C_{LF}$ )과 고주파 정전용량법(high frequency capacitance method,  $C_{HF}$ ), Q-V법 등이 있다[14]. 저주파 정전용량법은 저주파 C-V곡선 측정으로부터 계산되나 정확성이 떨어진다. Q-V법은 저주파법보다 더욱 정확하지만 게이트 면적이 큰 경우 적용되지 않으며, 복잡한 단점이 있다. 따라서 flatband 전압은 균일한 도핑이라고 가정할 경우 고주파 정전용량을 사용하여 계산하는 방법이 일반적으로 많이 사용되고 있다[14]. 총괄 정전용량에서 flatband의 정전용량( $C_{FB}$ )은 식 (2)로부터 계산된다.

$$C_{FB} = \frac{C_{FBS}C_{ox}}{C_{ox} + C_{FBS}} \tag{2}$$

여기서  $C_{FBS} = \frac{\epsilon_s}{\lambda_p}$ ,  $\lambda_p = \left( \frac{\epsilon_s kT}{q^2 N_A} \right)^{\frac{1}{2}}$  for p-type

식 (2)에서 계산된 flatband의 정전용량으로부터 고주파 C-V곡선의 정전용량에 해당하는 전압이 flatband 전압이다.

**2.4.2. 전하 밀도와  $D_{it}$ (interface trap density)의 계산**

실리콘표면에서 전위차( $\psi_s$ )의 계산방법으로는 Q-V법과 저주파 C-V법을 사용하는 직접 측정법, 고주파 C-V측정으로부터 이론값과 비교하여 간접적으로 계산하는 고주파 정전용량법이 있다[15]. 이 방법 중 저주파 C-V방법은 실리콘 표면의 band bending에서 도핑구배와 임의의 계면결합밀도에 대한 C-V곡선으로부터 계산되며 결과식은 식 (3)과 같다.

$$\psi_s = \int \left( 1 - \frac{C_{LF}(V_G)}{C_{ox}} \right) dV + \Delta = \psi_s^* + \Delta \tag{3}$$

식 (3)에서 additive constant( $\Delta$ )의 계산방법은 정전용량을 이용하는 3가지 방법이 있다. 그 중 고주파 정전용량을 이용하는 방법은 정확하지 않기 때문에 일반적으로 저주파 정전용량의 측정으로부터 계산된다[14]. 이 결과식은 식 (4)와 같다.

$$\Delta = -\frac{\psi_{s,acc}^* + \psi_{s,inv}^*}{2} + \frac{kT}{q} \ln(n_i/N_A) \tag{4}$$

산화막에는 계면에서의 포획전하(interface trapped charge,  $Q_{it}$ )와 산소전하(oxide charge,  $Q_o$ )인 2가지 형태의 전하가 있다. 이 전하들 중 계면포획전하가 변할 경우 게이트 bias가 변하지만 산소전하는 게이트 bias에 독립적이다. 산소전하는 계면고정전하(fixed oxide charge,  $Q_f$ ), 유동전하(mobile oxide charge,  $Q_m$ )와 포획전하(oxide trapped charge,  $Q_t$ )등 3가지 형태로 존재한다. 이와 같이 실리콘막과 Si/SiO<sub>2</sub> 계면에 존재하는 전하의 형태들을 Figure 2에 나타내었다.

고정전하는 계면포획전하를 열처리해도 전하가 존재하며 이 고정전하는 Si/SiO<sub>2</sub> 계면 혹은 전극/SiO<sub>2</sub> 계면 양쪽에 존재한다. 그

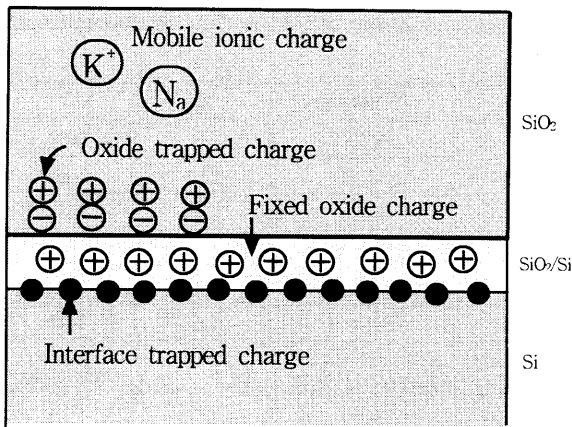


Figure 2. Oxide charges associated with oxidized silicon.

러나 포획전하들이 이온 주입에 의해 형성될 경우 산화막내에 존재하게 된다. 이러한 포획전하는 이온화된 복사선에 노출 혹은 발광에 의한 캐리어들의 주입, 플라즈마로부터 hole 혹은 전자들의 주입에 의해 생성된다. 전하의 또 다른 형태는 potassium, sodium과 같은 이온화된 알칼리 금속원자들에 의한 유동전하가 있다. 이 전하는 Si/SiO<sub>2</sub>와 metal/SiO<sub>2</sub> 계면에 존재하며 저온에서도 이동이 일어난다. 전하밀도를 측정하는 가장 간단하고 일반적인 방법은 C-V곡선의 전압이동으로부터 전하밀도를 계산한다. Fermi 준위에서 hole 준위로 전자를 이동시키는데 필요한 에너지인 일 함수를 도입하여, 실리콘의 도핑농도( $w_s$ )와 금속전극( $w_m$ )의 일 함수 차와 식 (3)식에서 계산된  $V_{FB}$ 로부터 식 (5)와 같이 전하밀도가 계산된다.

$$V_{FB} = -\left(\frac{Q_f + Q_{it}}{C_{ox}}\right) + w_{ms} \quad (5)$$

계면에서의 결함밀도( $D_{it}$ )를 계산하는 방법에는 크게 고주파 정전 용량법, 저주파 정전 용량법, 고-저주파 정전 용량법 등이 있으며 이중 고-저주파 정전 용량법을 사용하여 계면결함밀도를 계산하였으며, 고-저주파 C-V측정으로부터 정전 용량의 차를 나타낸  $\Delta C = C_{LF} - C_{HF}$ 에 의해 계면결함밀도는 식 (6)과 같이 표현된다. 식 (6)은 계면에서의 결함밀도 계산을 위해 일반적으로 많이 사용되고 있는 식이다.

$$D_{it} = \frac{\Delta C}{q} \left(1 - \frac{C_{HF} + \Delta C}{C_{ox}}\right)^{-1} \left(1 - \frac{C_{HF}}{C_{ox}}\right)^{-1} \quad (6)$$

### 3. 결과 및 고찰

플라즈마 산화공정에서 실리콘의 산화속도는 기상분해반응과 표면화반응, 반응성이온의 확산에 영향을 받고, 이러한 메카니즘은 아주 복잡하며 막의 성질에 영향을 준다. 즉, 플라즈마 공정변수인 마이크로파 출력, 기체의 압력, 기판의 위치, 전자석의 전류 등의 변화는 산소플라즈마의 밀도와 전자 온도, 이온화율과 이온들의 분포에 영향을 주며 이들의 변화로 막의 특성은 크게 다르게 나타날 수 있다.

#### 3.1. 산화막의 물리·화학적 특성

전형적인 실리콘 산화막은 1040~1080  $cm^{-1}$ 에서 Si-O의 stretching mode와 445~450  $cm^{-1}$ 에서 Si-O의 rocking mode가 나타난다. Figure 3은 하단 전자석에서 기판까지의 거리가 0 또는 6 cm이고 마이크로

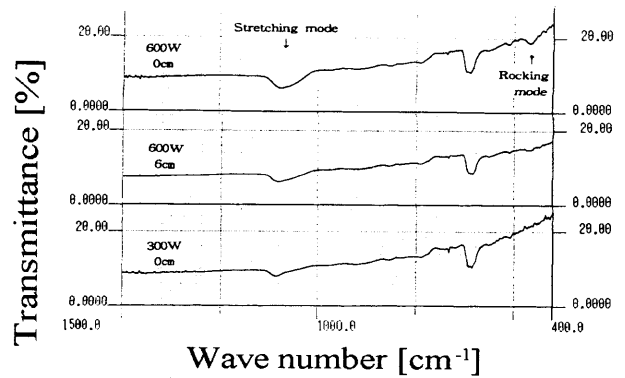


Figure 3. FT-IR spectra of SiO<sub>2</sub> film prepared by ECR plasma dry oxidation.

로파 출력이 300 또는 600 W, 산소기체의 유량이 5 sccm, 기판의 온도가 225  $^{\circ}C$ , 반응기내 압력이 2.5 mTorr인 실험조건에서 Si(100) 실리콘기판에 형성된 산화막의 FT-IR 분석결과이다. 그림에 나타난 바와 같이 1040~1080  $cm^{-1}$ 에서 Si-O의 stretching mode피크가 나타나며, 마이크로파 출력이 600 W이고 기판의 위치가 하단전자석으로부터 0, 6 cm인 조건에서 얻어진 산화막의 stretching mode피크는 하단전자석으로부터 멀어질수록 기상충돌 반응으로 활성화된 산소 음이온이 감소하여 산화막의 두께가 감소하므로 투과율이 증가함을 확인할 수 있으며, 기판의 위치가 하단 전자석으로부터 0 cm인 조건에서 마이크로파 출력이 300, 600 W 일 때 산화막의 stretching mode피크는 마이크로파 출력이 증가할수록 이온화율이 증가하여 산화막의 두께가 증가하므로 투과율이 크게 감소함을 확인할 수 있었다. 이로부터 실리콘기판의 위치와 마이크로파출력의 변화에 따른 산화정도는 마이크로파 출력에 크게 의존함을 알 수 있었다.

실리콘 산화막을 구성하고 있는 Si와 O원자의 조성비는 전기적 특성에 큰 영향을 주므로 실험조건에 따른 Si:O 조성비를 XPS 분석으로 확인해 보았다. 실리콘 산화막을 구성하고 있는 Si와 O원자의 조성비는 284.6 eV에서 C(1s)원자의 피크의 면적을 기준으로 103.2~103.9 eV에서 Si(2p)의 결합에너지와 532.4~534.4 eV에서 O(1s)의 결합에너지 피크의 면적 비로 계산된다.

먼저 DC bias는 산화막 형성에 아주 중요한 변수로 작용하므로 실험전행 중에 기판자체에 걸리는 DC bias를 측정하였으며 그 결과 -1~-3 volt로 나타났으며 마이크로파 출력이 증가할수록 증가하는 것으로 나타났다.

Table 2는 마이크로파 출력이 600 W, 산소유량이 30 sccm, 압력이 4.5 mTorr, 기판의 위치가 12 cm인 조건에서 DC bias를 가하지 않은 경우와 -20 volt로 하였을 때 형성된 산화막의 XPS 분석 결과를 나타내었다.

C(1s)를 기준으로 측정된 피크에서 C(1s), Si(2p), O(1s) sensitivity factor를 각각 1, 0.99, 2.5로 하여 면적비로부터 계산된 Si:O의 원자비는 Si(100)의 경우 1:2.010, Si(111)의 경우 1:2.083, poly Si의 경우 1:2.133으로 서로 다르게 나타났다. 이와 같이 동일한 실험조건에서 막내에 산소원자의 함유량이 서로 다른 이유는 이미 언급된 바와 같이[16] 기판에 Si원자의 결합구조 때문이다. 또한 O원자의 비가 2보다 큰 값을 갖는 이유는 플라즈마내의 전·자기장과 마이크로파의 영향으로 포텐셜 에너지 차이로 인해 기판자체에 가해지는 '-' DC bias의 영향으로 사료된다. 일반적으로 플라즈마를 사용하여 산화막을 형성할 때 기상에서 산소분자의 분해반응에 의해 생성되는 O<sub>2</sub>, O, O<sup>+</sup>, O<sup>-</sup>, O<sub>2</sub><sup>+</sup>, O<sup>-</sup> 형태의 이온들과 라디칼들 중 O<sup>-</sup> 이온이 기판의 Si와 결합하여 산화막이 형성되

**Table 2.** Comparison of O/Si Ratio in the SiO<sub>2</sub> Films Prepared by ECR Oxidation on Si(100), Si(111) and Poly-Si Substrate with Substrate DC Bias

Experimental conditions	Sensitivity factor	DC bias	Orientation	Si	O
Microwave power : 600 W O <sub>2</sub> flow rate : 30 sccm Pressure : 4.5 mTorr Substrate : 12 cm from lower magnetic	C(1s) : Si(2p) : O(1s) 1 : 0.99 : 2.5	0 volt	Si(100)	1	2.010
			Si(111)	1	2.083
			Poly-Si	1	2.133
		-20 volt	Si(100)	1	2.125
			Si(111)	1	2.147
			Poly-Si	1	2.249

**Table 3.** Comparison of O/Si Ratio Before and After Annealing of the SiO<sub>2</sub> Films Prepared by ECR Oxidation on Si(100), Si(111) Substrate

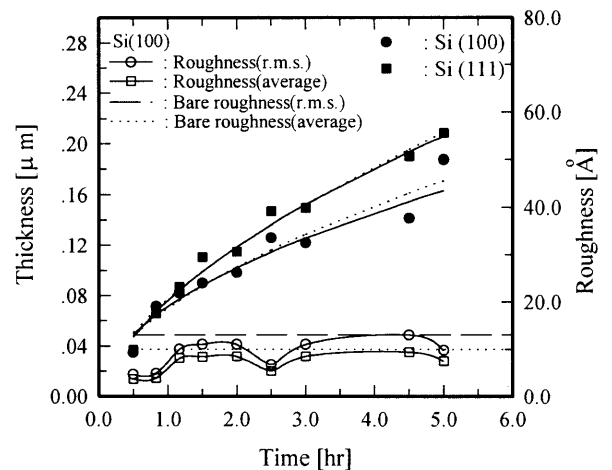
Experimental conditions	Sensitivity factor	annealing	Orientation	Si	O
Microwave power : 400 W O <sub>2</sub> flow rate : 5 sccm Pressure : 2.5 mTorr Temperature : 225 °C Substrate : 0 cm from lower magnetic	C(1s) : Si(2p) : O(1s) 1 : 0.99 : 2.5	before	Si(100)	1	2.047
			Si(111)	1	2.121
		after	Si(111)	1	1.989

므로 기판에 '-' DC bias가 가해지면 O<sub>2</sub><sup>-</sup>, O<sup>-</sup> 이온들이 기판으로 가속되어 형성되는 산화막의 조성변화에 영향을 준다.

DC bias를 -20 volt로 하고 마이크로파 출력을 600 W, 산소 유량이 30 sccm, 압력이 4.5 mTorr, 기판의 위치가 12 cm인 조건에서 동일한 기판에 형성된 산화막의 XPS분석 결과, C(1s), Si(2p), O(1s) sensitivity factor를 고려하여 계산된 Si:O의 원자비는 Si(100)의 경우 1:2.125, Si(111)의 경우 1:2.147, poly Si의 경우 1:2.249로 Si:O의 원자비는 DC bias를 가하지 않은 경우와 같이 O 원자의 양이 Si(100) < Si(111) < poly Si 순서로 같은 경향을 나타내었다. DC bias를 가하지 않은 경우와 -20 volt를 가한 경우를 비교했을 때 Si(100), Si(111), poly Si에 형성된 산화막막내에 산소 원자의 증가는 5.41, 2.98, 5.16%로 나타났으며 이는 기판에 걸리는 '-' DC bias가 증가하여 산소원자의 비가 증가한 것으로 판단된다.

열처리 전·후 Si(100), Si(111)기판에 형성된 실리콘 산화막의 Si와 O분자의 조성비를 확인하기 위하여 마이크로파 출력이 400 W, 기판의 온도가 225 °C, 산소기체의 유량이 5 sccm, 반응기내 압력이 2.5 mTorr, 하단 전자석에서 0 cm인 위치에서 막을 성장시키고 N<sub>2</sub> 분위기에서 600 °C로 1시간 동안 열처리하여 분석된 결과를 Table 3에 나타내었다. 산화막의 열처리 전 분석결과 Si(100), Si(111)의 Si:O의 원자비가 각각 1:2.047, 1:2.121로 Si(111)에 형성된 막이 Si(100)보다 산소원자의 함유량이 많게 나타났으나 열처리한 후 Si(111)에 형성된 산화막의 XPS 분석결과 Si:O의 원자비가 1:1.989로 열처리전보다 전형적인 산화막의 조성비를 갖는 것으로 나타났다. 이는 열처리에 의해 박막내에 결합하지 않고 함유되어있던 잔여 산소가 박막외부로 확산되었기 때문으로 사료된다.

Figure 4는 Si(100)과 Si(111) 기판에 반응시간에 따른 산화막의 두께변화와 막의 표면조도를 나타내었다. 이 때 하단 전자석으로부터 기판까지의 거리는 높은 에너지를 갖는 이온과 전자, 입자들이 표면의 조도에 미치는 영향을 배제하기 위해 2 cm를 유지하고, 마이크로파 출력은 600 W, 기판의 온도는 225 °C, 유입되는 산소의 유량은 5 sccm, 반응기내의 압력은 2.5 mTorr로 유지하였으며 반응시간은 30~300분으로 하였다. Si(111)과 Si(100)기판에 형성된 산화막의 두께는 모두 반응시간이 짧은 30~150분 영역에서 선형적으로 증가하였으나 150분 이상 반응시간이 길어지면서 산화막 두께의 증가로 실리콘 기판내부로 산소 음이온의 확산이 방해



**Figure 4.** Effect of oxidation time on the oxide thicknesses and roughness of the SiO<sub>2</sub> film surface for the different Si orientations.

받게되어 산화막의 생성정도가 다소 둔화되는 경향을 나타내었다. 즉 반응시간이 짧은 영역에서 시간이 경과함에 따라 막의 두께는 35.37 nm에서 각각 1087.4 및 208.4 nm까지 증가하였으나 반응시간이 경과할수록 산화속도 증가율은 감소하였으며 이러한 경향은 Si/SiO<sub>2</sub> 계면에서 표면 화학반응속도 보다 산화막을 통과하는 반응성 산소 음이온의 확산이 율속단계로 작용했기 때문이다. 표면 조도의 r. m. s가 각각 13, 10 Å인 Si(100), Si(111)에 형성된 산화막의 표면조도는 반응시간 초기에 막이 형성되면서 반응전 실리콘 기판의 조도보다 낮은 값을 나타내고 있으나 산소이온과 라디칼들이 막의 표면과 연속적으로 충돌하면서 막의 내부로 확산하여 반응이 진행되기 때문에 플라즈마에 의한 식각 현상으로 반응시간이 길어지면서 표면의 조도는 미소하게 증가하는 경향을 보이고 있으나 이 실험조건에서 플라즈마에 의한 표면손상은 적게 나타났다.

Figure 5는 본 실험에 사용한 ECR 플라즈마 장치의 플라즈마 영역에서 기판까지 축변화에 대하여 자기밀도 구배를 나타내었다. 자기장세기는 전자석에 가한 전류에 선형적으로 비례하므로 자기

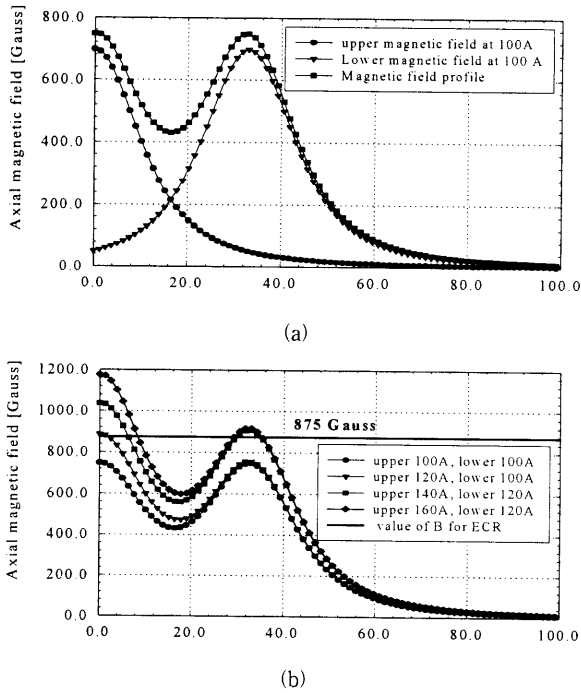


Figure 5. (a) Magnetic field for two magnetic currents at 100 A and (b) the axial profile of magnetic flux density at the top of ECR chamber with currents. The ECR resonance occurs when the magnitude of B is 875 Gauss.

기장세기와 분포는 플라즈마 영역의 상단과 하단에 위치하고 있는 전자석의 전류에 의해 결정된다. 특히 축방향 자기장세기는 ECR 생성 위치, 이온전류밀도와 반응기내 이온분포의 균일도 등을 결정하는 중요한 변수이다. Figure 5(a)는 상단과 하단전자석의 전류가 각각 100 A, 100 A일 때 자기장 분포를 나타내었으며, 상단과 하단의 전자석의 자기장 분포는 중첩의 원리에 의해 총괄 자기장 분포를 얻을 수 있다. Figure 5(b)는 상단과 하단의 전자석에 가해지는 전류변화에 따라 중첩의 원리에 의해 계산된 자기장 분포를 나타낸 그림으로 자기장이 875 Gauss일 때 ECR 조건이 형성된다.

ECR 플라즈마 영역에서 생성된 이온들과 라디칼들은 자력선을 따라 반응영역으로 도입된다. 반응기내 플라즈마의 균일도는 ECR 발생조건과 자기장분포의 균일도에 의해 결정되는데 자기장은 ECR 플라즈마 영역에서 멀어질수록 균일하게 된다. Figure 6에는 마이크로파 출력이 600 W이고 반응기내 압력이 2.5 mTorr인 실험조건에서 하단전자석에서 기관까지의 거리(0~16 cm)에 따른 산화막 두께와 표면조도의 변화를 나타내었다. 기관의 위치가 0~8 cm 영역에서는 전자장구배의 영향으로 플라즈마 밀도가 위치에 따라 변하므로 산화막두께는 일정한 값을 중심으로 증감하는 경향을 나타내고 있으며 8 cm 이상 떨어진 위치에서의 산화막두께는 플라즈마의 밀도가 감소하여 산화막두께는 급격히 감소하였다. 표면 조도 역시 전자장구배의 영향으로 하단전자석에 근접한 위치에서는 반응기내 이온분포가 불균일하여 이온과 라디칼이 실리콘 표면과 충돌에 의한 식각 정도가 다르므로 위치에 따라 조도가 증감하는 경향을 나타내고 있다. 그러나 기관의 위치가 하단 전자석으로부터 먼 거리에 위치할 때 균일한 자기장 분포와 플라즈마 밀도에 의해 기관의 표면조도는 작은 값을 보이고 있다. 실리콘 기관의 구조조에 따른 산화막의 두께변화는 시간에 따른 산화막의 두께 변화에서와 같이 Si(111) 실리콘 구조에서 약간 크게 나타났다.

마이크로파 출력이 산화속도와 표면조도에 미치는 영향을 Figure

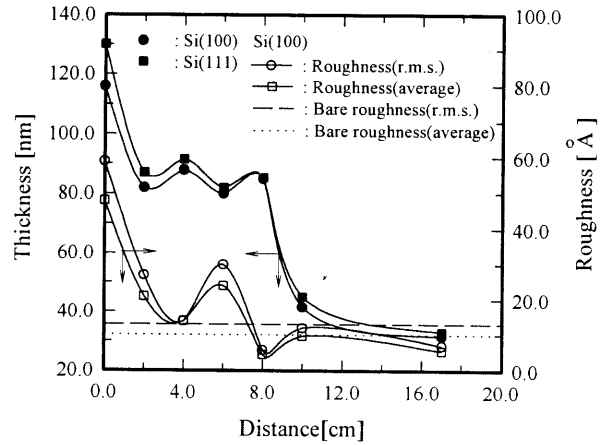


Figure 6. Effect of distance on the oxide thickness and roughness of the SiO<sub>2</sub> film surface for the different Si orientations.

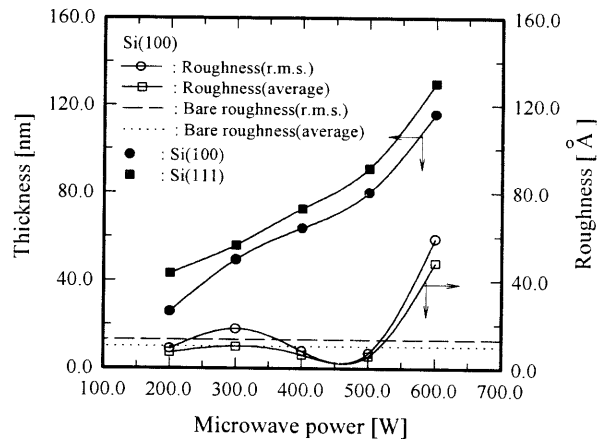


Figure 7. Effect of microwave power on the oxide thickness and roughness of SiO<sub>2</sub> film surface for the different Si orientations

7에 나타내었다. 마이크로파 출력이 증가할수록 반응기내 플라즈마 밀도가 증가하므로 산화막의 두께는 거의 선형적으로 증가하였다. 그러나 마이크로파 출력이 600 W일 때 높은 에너지를 갖는 이온과 라디칼의 밀도가 증가하여 식각현상이 진행되면서 표면조도는 크게 증가하였다. 마이크로파 출력이 증가할수록 높은 이온화에너지에 의해 증가된 플라즈마밀도는 플라즈마내 산소양이온이 증가했음을 의미하며, 이러한 산소양이온은 기관의 산화막내에 함유될 가능성이 높으므로 막질을 저하시킬 수 있다. 또한 마이크로파 출력의 증가는 표면조도의 증가 뿐만 아니라 빠른 산화속도로 인하여 결함생성의 원인이 될 수도 있다.

### 3.2. 산화막의 전기적 특성

산소플라즈마를 이용하여 형성된 산화막의 표면 조도와 전기적 특성은 밀접한 관계를 갖고 있다. 산화막의 C-V특성은 산화막의 표면조도가 균일한 실험조건인 기관의 위치가 0 cm, 마이크로파 출력이 300 및 400 W인 조건에서 나타났다. 이 조건에서 생성된 산화막은 ellipsometer측정으로부터 633 nm에서 굴절율이 1.46으로 이론 값과 일치하였으며 그 밖의 실험조건에서 측정된 굴절율은 1.47보다 낮은 값을 나타내었다. 이러한 원인은 Figure 5~7에서 언급한 바와 같이 기관의 위치, 마이크로파 출력의 변화에 따른 전·자기장분포와 플라즈마 내 산소양이온이 산화막내에 함유되

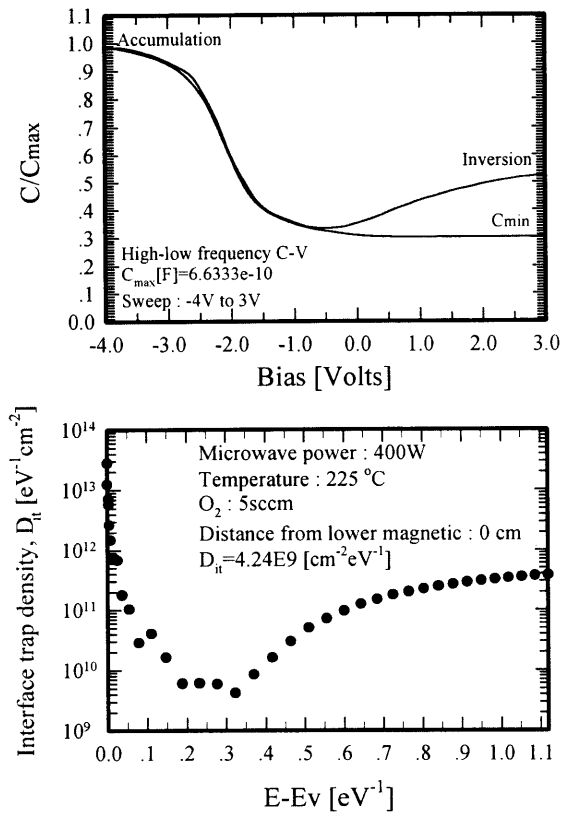


Figure 8. High-low frequency capacitance-voltage and the interface trap density profile in the Si band gap as calculated from capacitance-voltage.

어 나타나는 영향이며 또한 Table 2, 3의 XPS 결과에서 확인한 바와 같이 Si:O의 원자비가 1:2에서 크게 벗어남으로 전기적 특성은 잘 나타나지 않았다. 이러한 물리·화학적 특성 분석으로부터 전기적 특성이 좋은 산화막을 얻을 수 있다. 전기적 특성을 측정하기 위하여 MOS capacitor를 제작하였다. MOS capacitor로 얻을 수 있는 결과는 산화막의 유전상수, capacitor 전극의 면적, 산화막의 두께, 도핑농도, 전하밀도와 Si/SiO<sub>2</sub>계면의 결함밀도 등이 있다. 본 실험에 사용한 실리콘 기판의 비저항 값은 1~3, 10~20 Ωcm의 영역을 갖기 때문에 산화막에 만들어진 MOS의 각 전극에서 위치마다 도핑밀도가 서로 다르다. 따라서 식 (1)에 의해 반복법(iteration method)으로 error의 범위를 10<sup>-6</sup>로 하여 각 전극의 평균 도핑농도를 구한 후, 식 (2)로부터 flat band 전압을 계산하고 이 값을 이용하여 mid-gap에서 전하밀도(Q<sub>it</sub>+Q<sub>f</sub>)와 Si/SiO<sub>2</sub> 계면의 결함밀도를 식 (6)으로부터 계산하였다.

Figure 8은 기판위치가 하단 전자석에서 0 cm, 마이크로파 출력이 400 W인 실험조건에서 40분 동안 Si(111)기판에 산화반응을 진행시키고 600 °C에서 N<sub>2</sub>분위기로 1시간 동안 열처리 한 후 두께가 295 Å인 실리콘 산화막의 고-저주파 C-V곡선과 산화막의 계면에 존재하는 결함밀도를 나타내었다. 도핑농도가 6.396×10<sup>17</sup> cm<sup>-3</sup>인 capacitor에 최대 정전용량은 663.33 pF이었으며 V<sub>FB</sub>는 -2.21 volt로 나타났다. Si/SiO<sub>2</sub>계면에서 전하의 밀도는 6.878×10<sup>11</sup> cm<sup>-2</sup>이며 계면결함밀도는 4.24×10<sup>9</sup> eV<sup>-1</sup> cm<sup>-2</sup>로 나타났다.

Table 4에는 마이크로파 출력이 300, 400 W인 조건에서 Si(100), Si(111)에 형성된 산화막의 열처리 전·후의 전기적 특성 값을 나타내었다. 이 결과 중에서 Si(111)기판위치가 하단전자석으로부터 0 cm, 마이크로파 출력이 400 W인 실험 조건에서 형성된 산화막

Table 4. Electrical Properties of Silicon Oxide Film Prepared by ECR Plasma Oxidation. Microwave Power was 300, 400 W

		N <sub>A</sub> [cm <sup>-3</sup> ]	V <sub>FB</sub> [volt]	Q <sub>f</sub> +Q <sub>it</sub> [cm <sup>-2</sup> ]	D <sub>it</sub> [cm <sup>-2</sup> eV <sup>-1</sup> ]
Si(111) after annealing	300 W	1.05e17	-4.68	9.14e11	8.97e10
	400 W	3.98e15	-2.55	8.19e11	2.67e10
		6.39e15	-2.21	6.88e11	4.24e09
before annealing	400 W	4.25e15	-2.78	9.13e11	6.20e10
Si(100) after annealing	400 W	7.73e16	-3.82	7.76e11	2.89e11
		6.12e15	-2.19	1.68e11	2.42e10
		1.53e17	-3.61	3.63e11	8.52e10
		7.65e16	-2.91	3.05e11	9.24e10

을 열처리하지 않고 C-V를 측정한 결과, 도핑농도가 7.826×10<sup>16</sup> cm<sup>-3</sup>인 capacitor의 정전용량은 342.42 pF, flat band전압은 -3.82 volt, 전하 밀도는 7.756×10<sup>11</sup> cm<sup>-2</sup>, 그리고 계면결함밀도는 2.888×10<sup>11</sup> eV<sup>-1</sup> cm<sup>-2</sup>로 나타났다. 마이크로파 출력이 300 W인 실험 조건에서 형성된 산화막을 열처리하였을 때 도핑 농도가 1.05×10<sup>17</sup> cm<sup>-3</sup>인 MOS의 정전용량은 310.764 pF, V<sub>FB</sub>는 -4.68 volt, 전하 밀도는 9.144×10<sup>11</sup> cm<sup>-2</sup>, 계면결함밀도는 8.969×10<sup>10</sup> eV<sup>-1</sup> cm<sup>-2</sup>로 열처리하지 않은 400 W에서 형성된 산화막의 계면결함밀도보다 크게 나타났다. 이러한 결과들로부터 열처리 후 V<sub>FB</sub>는 마이크로파 출력이 300 W일 때가 400 W보다 ‘-’ bias로 2 volt 정도 이동한 것으로 나타났다. 이는 Si/SiO<sub>2</sub>계면에 결함과 전하밀도가 많이 존재함을 의미하며 고정전하와 계면포획전하, 계면결함밀도의 결과로 재확인 할 수 있다. 마이크로파 출력이 400 W인 조건에서 형성된 산화막의 열처리 전·후 결함밀도는 열처리 후에 아주 작아졌으며 전하밀도는 큰 변화가 없었다. 이는 Si/SiO<sub>2</sub>계면에 존재하는 결함들이 열처리됨으로써 결함에 근접해 있는 분자들이 활성화되어 표면에서 재결합반응이 일어나 감소하였으며, 고정전하와 계면포획전하는 열처리와 무관하고 단지 플라즈마 밀도와 기상에서 산소기체가 분해되어 존재하는 반응성이온의 생성조건에 의존함을 알 수 있었다. Si(100), Si(111)기판에서 산소전하밀도는 Si(100)이 낮은 값을 나타내었으며, 계면결함밀도는 Si(100)과 Si(111) 모두 4.24×10<sup>9</sup>~9.23×10<sup>10</sup> eV<sup>-1</sup> cm<sup>-2</sup>의 범위로 산소전하밀도는 높고 계면결함밀도는 1.0×10<sup>10</sup> eV<sup>-1</sup> cm<sup>-2</sup> 이상인 기존의 산화공정에서 얻은 산화막보다 양질의 막이 형성되었음을 알 수 있었다.

4. 결 론

ECR 플라즈마에 의해 형성된 산화막의 표면조도는 마이크로파 출력, 거리등 공정변수에 의존하였으며, 마이크로파 출력이 높은 영역에서 산화속도는 증가하나 식각으로 인한 표면조도의 증가와 이로 인한 결함의 증가, 기상에 존재하는 산소양이온의 다량 함유 등으로 Si:O의 비가 전형적인 산화막의 조성비에 벗어나 막질이 저하됨을 확인하였다. 거리에 따른 산화막의 두께와 조도는 위치에 따른 전·자기자장의 분포에 크게 의존하였다. 기판의 종류에 따라 기상에 존재하는 산소 양이온의 함유정도는 Si(100)<Si(111)<poly Si 순서로 나타났다.

Si/SiO<sub>2</sub>계면에 존재하는 결함들은 열처리하므로써 줄일 수 있으나, 고정전하와 계면포획전하 밀도는 열처리와 무관하고 단지 플라즈마 밀도와 기상에서 산소기체가 분해되어 존재하는 반응성 이온의 생성조건에 의존함을 알 수 있었다. 마이크로파 출력이 300,

400 W인 실험조건에서 표면조도가 낮고 Si:O의 비가 1:2에 근접하며, 계면결함밀도가  $\sim 9 \times 10^{10} \text{ cm}^{-2} \text{ eV}^{-1}$ 로 Si/SiO<sub>2</sub>계면에서 결함이 적은 양질의 산화막을 얻을 수 있었다.

### 감 사

본 연구는 단국대학교 대학연구비 지원에 의하여 수행되었으며 이에 감사드립니다.

### 참 고 문 헌

1. G. Lucovsky and P. D. Richard, D. V. Tsu, S. Y. Lin, and R. J. Markunas, *J. Vac. Sci. Technol.*, **A4**, 681(1981).
2. J. Batey and E. Tierney : *J. Appl. Phys.*, **60**, 3136(1986).
3. I. Pereyra, M. I. Alayo, *J. Non-Cryst. Solids*, **212**, 225(1997).
4. K. Eljabaly and A. Reisman, *J. Electrochem. Soc.*, **138**, 1064 (1991).
5. O. A. Popov and H. Waldron, *J. Vac. Sci. Technol.*, **A7**, 914 (1989).
6. E. Kobeda, M. Kellam, and C. M. Osburn, *J. Electrochem. Soc.*, **138**, 1864(1991).
7. K. T. Sung and S. W. Pang, *J. Vac. Sci. Technol.*, **B10**, 2211 (1992).
8. L. Faraone, R. D. Vibronek and J. T. McGinn, *IEEE Trans. Electron. Devices*, **32**, 577(1985).
9. L. Faraone and G. Harbeke, *J. Electrochem. Soc.*, **133**, 1410 (1986).
10. P. D. Hahn and M. Henzler, *J. Appl. Phys.*, **52**, 4122(1981).
11. 전법주, 오인환, 임태훈, 정일현, *공업화학*, **8**, 395(1997).
12. R. D. Knox, V. Dalal, B. Moradi, and G. Chumanov, *J. Vac. Sci. Technol.*, **A11**, 1896(1993).
13. Kao S. C. and Robert H. D., *J. Electrochem. Soc.*, **141**, 1832 (1994).
14. E. H. Nicollian and J. R. Brews, "MOS(metal oxides semiconductor) Physics and Technology", 488(1982).
15. P. Balk, "Materials Science Monographs, The SiSiO<sub>2</sub> System", 304(1988).
16. 전법주, 오인환, 임태훈, 정일현, *화학공학*, **35**, 900(1997).