

신뢰도를 고려한 다단계 스위치 망의 성능 분석*

이강원**

Reliability and Availaility Modeling of the MIN (Multistage Interconnection Network) System*

Kang Won Lee**

ABSTRACT

Reliability evaluation methodologies of the multipath MIN system are reviewed and critically compared. Some guidelines are proposed to select efficient evaluation method for the system designers to use. Considering the switch failure and repair characteristics of the MIN system, three types of Markov models are proposed for the MIN system availability models. These models can be used for the MIN performance analysis. The performance of the MIN system are supposed to vary according to the failure state of the system.

1. 서 론

Omega망이나 Delta망 등을 포함하여 일반적으로 Banyan망이라 불리는 MIN(Multistage Interconnection Network)은 짧은 지연시간, 분산 self routing, 높은 효율(throughput), 낮은 hardware 복잡성등으로 인해 광대역 ISDN의 ATM 스위치 시스템을 구현하는데 좋은 대안으로 생각된다. 또한 multiprocessor 시스템에서 프로세서와 메모리 사이에 고속의 통신 경로를 제공하는데 매우 유용하게 사용되고 있다.

Banyan망의 기본적 성질은 임의의 입력과 출력 쌍 사이에 유일한 경로(path)가 존재한다는 것과 서로 다른 입출력 경로가 공동의 링크(link)를 사용할 수 있다는 것이다. 이 사실은 MIN망에서 다음과 같은 두 가지의 중요한 문제들을 야기시킨다[20].

① 서로 다른 몇 개의 입출력 경로가 망에서 특정 링크나 스위치 등을 공유하기 때문에 어떤 스위치나 링크의 고장은 동시에 다수개의 입출력 경로를 단절시킬 수 있다. 즉 시스템의

* 이 논문은 1996년도 한국학술진흥 재단의 공모과제 연구비에 의하여 연구되었음.

** 서울대학교 산업공학과

fault-tolerance부재로 인해 낮은 신뢰도를 갖게 된다.

② 입력호는 'internal blocking'(서로 다른 입출력 경로가 같은 link을 공유하는 경우)과 'output contention'(같은 출력주소를 공유하는 경우)에 의해 차단 될 수 있다. 따라서 'random access' 환경 하에서는 매우 낮은 성능을 나타낸다.

위의 두 가지 문제중 첫 번째 문제를 해결하기 위해 MIN시스템에 fault-tolerance를 제공하는 여러 가지 방안들이 제안되어 왔다. fault-tolerance를 위한 기본적 개념은 하나의 경로에 고장이 발생하면 다른 경로가 사용될 수 있도록 하나의 입출력 쌍을 위해 다수개의 경로를 제공하는 것이다. 스위칭 단계(stage)의 수를 늘이는 방법[15,16,17,19], 스위치들 사이에 interstage 링크 뿐만 아니라 intrastage 링크를 사용하는 방법[7,8,18], 스위치의 크기를 늘이는 방법[2], 단일 통로망(unique path network)을 여러개의 하위망(subnetwork)으로 나누는 방법[13], 그리고 기본망에 대한 다수개의 복사망을 사용하는 방법[10]들이 주로 사용되어 왔다.

한편 fault-tolerance기능을 갖게된 MIN 시스템은 일부 고장에 대해서 '완전연결'(full connection)상태를 유지 할 수 있지만 고장유형에 따라 성능이 변해 나가는 'Graceful Degrading System(GDS)'화 한다[4,5,6,21]. 따라서 정확한 시스템 분석을 위해서는 신뢰도뿐만 아니라 시스템내 고장상태에 따라 변하는 성능이 동시에 고려되어야 할 것이다. 본 논문에서는 fault tolerant MIN으로 제안된 다중 경로 MIN에 대해 살펴보았다. MIN의 신뢰도산출을 위한 연구는 어느정도 진행되어 있는 반면에 GDS 시스템의

효율적인 성능분석을 위해 필요한 실용적인 가용도 모델에 관한 연구는 아직 이루어지지 않고 있는 상황이다. 그 대표적인 이유는 MIN의 실제적인 크기 (예로 128×128 ASEN 망의 경우 384개의 스위치 존재)에 따른 모델링의 복잡함과 아울러 계산상의 어려움에 있다고 볼수 있다.

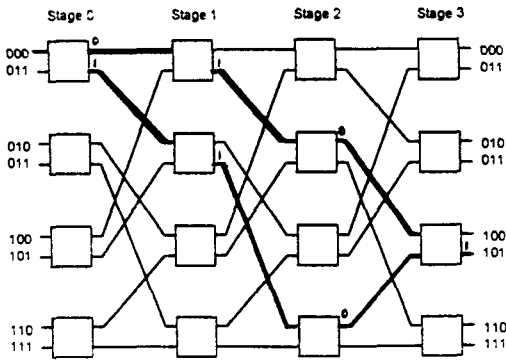
본 연구에서는 우선 기존에 발표된 다중경로 MIN의 신뢰도 계산 방법을 간단히 살펴보고 각 방법들의 장,단점 및 특성들을 비교하여 실제로 MIN설계자들이 신뢰도 분석시 이용 지침을 제시코자 하였다. 또한 Markov reward model등을 이용하여 GDS 시스템인 MIN의 성능 분석시 간단하게 사용될 수 있는 근사적이지만 실용적인 가용도 모델의 몇가지 유형을 제시하고자 한다. 이를 위해 서론에 이어 2장에서는 다중 경로 MIN 시스템 설명, 신뢰도와 가용도 정의 및 고장 유형에 대해 간단히 논하였다. 3장에서는 기존에 발표된 다중경로 MIN시스템의 신뢰도 계산 방법을 논하였고 이들의 장,단점 및 특성들을 비교하였다. 4장에서는 ATM스위치의 기본이 되는 MIN의 설계시 GDS시스템 성능분석을 위해 실제적으로 사용될 수 있는 간편한 가용도 모델 3가지를 제시하였다.

2. 다중 경로 MIN망 및 신뢰도 정의

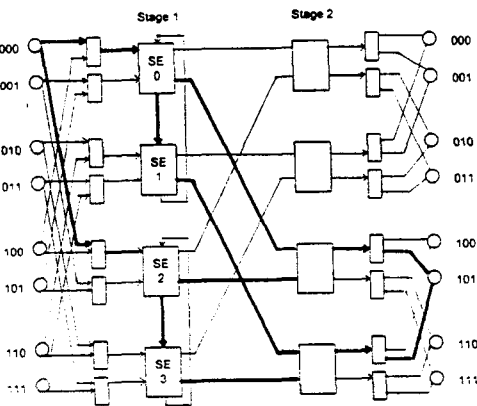
2.1 다중 경로 MIN

다음 <그림 1>은 특정 입력에서 출력으로 복수개의 경로를 갖는 다중 경로 MIN을 나타낸다. 따라서 스위치 중 일부에 고장이 발생하더라도 시스템은 full access 성질을 계속 보유했을 수 있다. 물론 스위치 중 일부의 고장은 시

시스템의 성능, 예로 한 주기 안에 망을 통해 라우팅 될 수 있는 총 요구 호의 수에는 영향을 미치게 된다. <그림 1.a>는 단계(stage)의 숫자를 늘임으로서 다른 경로를 제공해 주는 SEN+(Shuffle Exchange Network)를 나타내며 <그림 1.b>는 intrastage 링크를 사용함으로써 다중경로를 확보하는 ASEN(Augmented Shuffle Exchange Network)이다.



(a) SEN+



(b) ASEN

<그림 1> 다중 경로 MIN

2.2 신뢰도 및 가용도 측도

일반적으로 MIN의 신뢰도 측도로는 망 신뢰도(network reliability), 방송 신뢰도(broadcast reliability), 그리고 단말 신뢰도(terminal reliability) 등이 제안되어 왔다. 본 연구에서는 이중 가장 일반적으로 사용되는 망 신뢰도를 측도로 삼았다. 한번의 주기(cycle)내에 임의의 입력원에서 임의의 출력 단자까지 최소 하나 이상의 연결 통로가 존재할 성질을 full access 능력이라 한다. 이때 망 신뢰도는 망이 full access 능력을 유지할 수 있는 확률로 정의된다. GDS에 속하는 다중경로 MIN의 가용도는 시스템이 일정 수준이상의 성능을 보장해주는 상태에 속할 확률로 정의 될 수 있다. 그런데 본 연구의 목적이 가용도 자체를 구하는 것이 아니라 Markov reward model을 이용하여 GDS 시스템의 성능 분석에 사용될수 있는 간편하고 실용적인 Markov model의 구축에 있기 때문에 시스템의 상태를 어떻게 구분하고 모델링 하는지에 초점을 맞추었다. 한편 본 연구에서 제안하는 Markov model은 각 부품의 고장을, 고장발견율, 그리고 수리를 등이 복합적으로 고려되어 GDS시스템의 상태를 나타내주고 있는데 본 논문에서는 이를 GDS시스템의 가용도 모델로 설정하였다.

2.3 고장형태 정의

MIN 시스템의 신뢰도 분석에 사용되는 고장 형태는 다음<그림 2>에 볼 수 있는 것처럼 링크, 스위치, 모듈 중 어느것을 기본 단위로 하느냐에 따라 다음과 같은 세가지 유형이 존재한다.

- ① 링크 고장

서로 다른 두 개의 스위치를 연결하는 개별적인 링크의 고장이다. 링크는 같은 단계(stage)에 있는 스위치들을 연결하는 intrastage 링크와 인접한 단계에 있는 스위치들을 연결하는 interstage 링크가 있을 수 있다. 스위치에 연결된 링크 중 하나가 고장이 나더라도 나머지 링크는 계속 작동 할 수 있다.

② 스위치 고장

개별적인 스위치의 고장을 나타낸다. 한 스위치의 고장은 이와 연결된 모든 링크의 사용이 불가능하게 되므로 링크 고장을 보수적으로 근사화 하는데 사용될 수 있다. 스위치 고장은 개별적으로 독립적인 고장/작동 상태로 모델링 될 수 있고 다단계 고장상태(multiple failure state)를 갖는 Graceful Degrading System(GDS)으로 모델링 될 수도 있다.

③ 모듈 고장

fault-tolerant 시스템에서는 모듈(loop 혹은 스위치 그룹)이 교체 가능한 기본 단위가 될 수 있다. 따라서 특정 스위치가 고장 상태로 판정 나면 이 스위치를 포함하는 모듈이 fault-tolerant

모듈에 의해 교체된다. 수리나 교체기간 동안 모듈에 있는 모든 스위치는 고장난 것으로 간주된다.

본 연구에서는 신뢰도 분석 방법 조사시 스위치 고장을 가정하였고 가용도 모델의 제시에서는 스위치 고장과 모듈 고장을 모두 고려하였다.

3. 신뢰도 계산 방법 조사

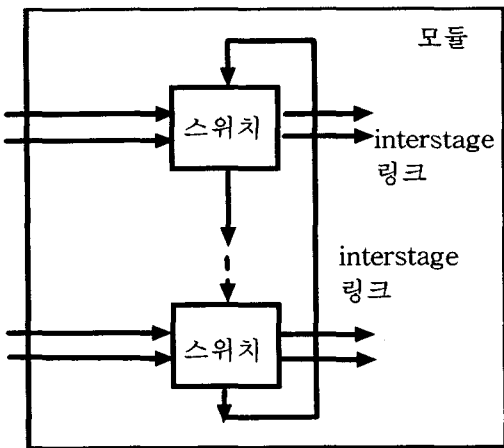
다중 경로 MIN망의 신뢰도 계산 연구는 비교적 많이 진행되었다. 분석 방법은 크게 정확한 방법과 근사적 방법 2가지로 대별 될 수 있는데 본 장에서는 기존에 발표된 각 방법론들 중 대표적인 것들을 간단히 살펴보고 이들의 장, 단점 및 특성들을 비교 검토하였다.

3.1 다중 경로 MIN의 신뢰도 계산 방법

① 정확한 분석 방법

a. CTMC(Continuous Time Markov Chain) 방법

스위치가 일부 고장이 나더라도 full access가 가능하도록 단계(stage)의 숫자를 늘린 SEN+의 경우 완전 연결(full connection)이 가능한 시스템 형상(configuration)의 숫자는 급격히 증가한다. CTMC로 SEN+의 형상을 나타내기 위해서 Markov chain의 상태는 $\frac{N}{2} \cdot (\log_2 N + 1)$ 크기의 tuple로 나타낼 수 있는데 tuple의 각 값은 해당 스위치의 동작 혹은 고장 상태에 따라 1 혹은 0의 값을 갖는다. CTMC 방법의 큰 문제점은 망의 크기가 증가할 때 상태 공간(state space)의 급격한 증가에 있다. 예로 8×8 SEN+



<그림 2> 스위치, 링크, 그리고 모듈

는 16개의 스위치를 갖게 되므로 2^{16} 개의 상태를 모두 고려해야만 한다. 그런데 망 신뢰도를 위해서는 처음 단계와 마지막 단계에 있는 스위치들이 모두 작동 상태에 있어야 하므로 8×8 의 경우 가능한 상태의 수는 2^8 개로 줄어들 수는 있다. 각 스위치의 신뢰도는 time-dependent한 고장율을 $\lambda(t)$ 라 할 때

$$R_{SE}(t) = \exp\left\{-\int_0^t \lambda(t) dt\right\}$$

로 주어진다. 실제로 full access가 가능한 상태의 수는 36개의 조합이 되는데 상태 lumping 방법을 사용하면 이는 7개의 상태로 줄일 수 있다. 이를 통해 SEN+의 망 신뢰도를 구하면 다음과 같이 된다.

$$R_S(t) = 2 \cdot [R_{SE}(t)]^{12} + 4 \cdot [R_{SE}(t)]^{14} - 8 \cdot [R_{SE}(t)]^{15} + 3 \cdot [R_{SE}(t)]^{16}$$

b. Connection 행렬의 이용방법

두 개의 다른 단계(stage) 사이와 혹은 ASEN의 경우처럼 interstage와 intrastage 연결성(connectivity)을 나타내는 adjacency 행렬 A_i 를 정의한다. 이제 connection 행렬 C는 각 단계의 adjacency 행렬의 곱으로 표시된다. 즉

$$C = \prod A_i$$

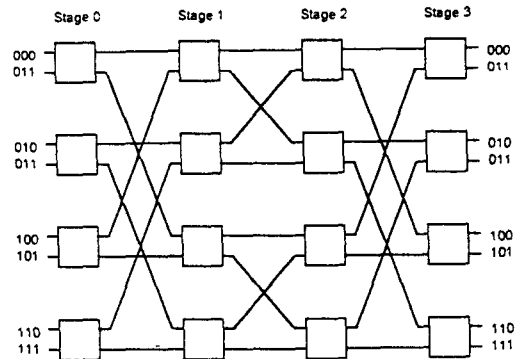
입력 j와 출력 k 사이에 연결 상태를 나타내는 연결 방정식(connection equation)은 connection 행렬의 C_{jk} 원소에 해당된다. 이제 행렬 C에 exclusive operator[11] 기법을 적용하면 망 신뢰도를 구해 나갈 수 있다[3].

② 근사(Approximation)방법

MIN의 크기가 증가하면 정확한 신뢰도 산출을 위해 요구되는 계산량은 시스템 상태수가 기하급수적으로 증가하게 되어 매우 복잡하게 된다. 따라서 신뢰도값의 하한치(lower bound)와 상한치(upper bound)를 유효하게 구하는 접근 방법들이 제시되었다[8,9].

a. RBD(Reliability Block Diagram)이용 방법

SEN+의 신뢰도 하한치와 상한치를 구하는 예를 들어 보기로 하자. 그림(1.a)의 SEN+는 다음 <그림 3>처럼 첫 번째와 마지막 단계에 의해 연결된 2개의 하위망(subnetwork)으로 재구성 될 수 있다.

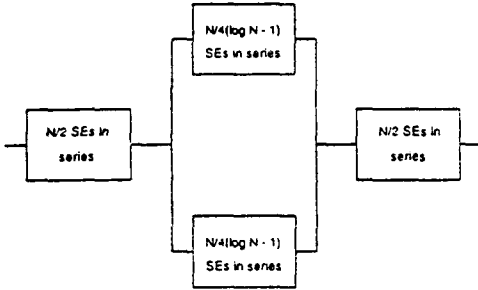


<그림 3> 8 × 8 SEN+

먼저 시스템 신뢰도의 하한치는 다음 두가지 사항이 만족되면 full access를 보장할 수 있다는 사실을 토대로 구할 수 있다. 즉,

- 처음과 마지막 단계에 있는 스위치들이 모두 작동 상태에 있다.
- 두 개의 하위망 중 적어도 하나는 작동 상태에 있다.

위를 토대로 신뢰도 하한치를 위한 신뢰도 Block Diagram을 작성하면 다음<그림 4>와 같다.



<그림 4> SEN+신뢰도 하한치 Block Diagram

그러므로,

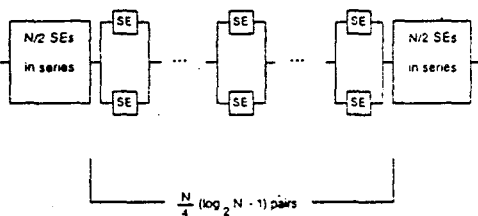
$$R_{LB}(t) = \{R_{SE}(t)\}^N \cdot \{1 - (1 - R_{SE}(t))^N\}^2,$$

$$N = \frac{N}{4} \cdot (\log_2 N - 1)$$

한편 신뢰도 상한치는 다음 사건 중 하나만 발생해도 full access성질을 잃는다라는 사실을 토대로 구할 수 있다. 즉

- 처음 혹은 마지막 단계에 있는 스위치가 고장 상태에 있다. 혹은
- 두 개의 하위망에서 같은 위치에 있는 한 쌍의 스위치들이 고장난다.

위를 토대로 신뢰도 상한치를 위한 신뢰도 block diagram을 작성하면 다음 <그림 5>와 같다.



<그림 5> SEN+신뢰도 상한치 Block Diagram

그러므로,

$$R_{UB}(t) = \{R_{SE}(t)\}^N \cdot \{1 - (1 - R_{SE}(t))^2\}^N.$$

$$N = \frac{N}{4} \cdot (\log_2 N - 1)$$

b. 신뢰도 다항식 계수 추정 방법

본 방법은 RBD 방법에 비해 좀 더 개선된 한계치를 얻고자 제시되었다. 먼저 다음과 같은 신뢰도 다항식을 생각해 보자.

$$R_s(t) = \{R_{SE}(t)\}^N \sum_{i=0}^{2N} C_i \cdot \{R_{SE}(t)\}^{2N-i}.$$

$$\{1 - R_{SE}(t)\}^i, N = \frac{N}{4} \cdot (\log_2 N - 1)$$

윗 다항식의 i 번째 항은 i 개의 스위치 고장이 있을 경우 망이 동작 가능한(full access) 상태에 있을 확률을 나타내며 C_i 는 i 개의 고장이 존재할 때 full access 성질을 유지할 수 있는 경우의 수를 나타낸다. 본 방법에서는 C_i 를 직접 구하는 것이 상당한 계산 과정을 수반하므로 이에 대한 상한치와 하한치를 유도하였다 [13, 14].

스위치 나무 (Switch Tree)

스위치 j 의 스위치 나무 $sw[j]$ 는 “ j 로부터 혹은 j 로 ” 경로를 갖는 j 자신을 포함한 해당 하위망에 있는 모든 스위치들의 집합이다. 하나의 하위망에 있는 스위치 j 가 고장날때 j 를 통과하는 모든 경로도 고장 상태에 있게된다. 따라서 시스템내에 2개의 하위망이 존재할 때 full access를 위해서는 다른 하위망에 있는 $sw[j]$ 에 해당하는 스위치들의 어느 것도 고장 상태에 있어서는 안된다.

C_i 에 대한 한계치

C_i 에 대한 한계값은 i 개의 스위치 고장이 full access성질을 유지한채 k 개가 하위망 1에, $i-k$, $0 \leq k \leq i$, 개가 하위망 2에서 어떻게 발생할 수 있는가를 살펴봄으로써 획득할 수 있다. 정확한 C_i 값을 구하기 위해서는 하위망 1에서 k 개의 스위치 고장에 의해 영향을 받을 스위치 개수를 파악해야만 하는데 이의 유도는 하위망에 있는 스위치 개수가 증가하게 되면 상당히 많은 양의 계산 과정을 요한다. 따라서 일단 하위망 1에서 k 개의 고장에 의해서 영향을 받는 최대 스위치 수를 M_k , 그리고 최소 숫자를 m_k 라 하자. 그러면 C_i 의 하한치는

$\sum_{k=0}^i \binom{N}{k} \binom{N-M_k}{i-k}$ 가 된다. 한편 이 하한치는 하위망 2에 k 개의 고장, $i-k$ 개가 발생한다고 가정하면 $\sum_{k=0}^i \binom{N}{i-k} \binom{N-M_{i-k}}{k}$ 가 된다.

그러므로 C_i 의 하한치 $C_i(LB)$ 는 다음과 같이 구할 수 있다.

$$C_i(LB) = \sum_{k=0}^i \max \left\{ \binom{N}{k} \binom{N-M_k}{i-k}, \binom{N}{i-k} \binom{N-M_{i-k}}{k} \right\}$$

마찬가지 방법으로 $C_i(UB)$ 는 다음과 같이 된다.

$$C_i(UB) = \sum_{k=0}^i \min \left\{ \binom{N}{k} \binom{N-m_k}{i-k}, \binom{N}{i-k} \binom{N-m_{i-k}}{k} \right\}$$

m_k 와 M_k 에 대한 상세한 유도 과정은 본고에서는 생략하기로 한다. 이에 대한 자세한 유도 과정은 참고문헌 [14]에 기술되어 있다.

3.2 신뢰도 계산 방법의 비교 검토

앞절에서 언급된 것 처럼 일단 MIN 시스템의 크기가 증가하면 CTMC나 connection matrix를 이용한 정확한 계산 방법은 상당한 양의 계산을 요구하게 된다. 16×16 이상의 SEN+의 경우 위 두가지 방법의 사용은 거의 불가능하다고 알려져 있다. 따라서 16×16 이상의 MIN 시스템 분석시에는 현실적으로 근사적인 접근 방법에 의존할 수밖에 없다. 그런데 RBD 방법은 MIN의 크기가 어느정도 증가하게 되면 하한치와 상한치의 간격이 벌어진다는 단점이 있다 [14]. 많은 스위치로 구성된 MIN 망의 경우 하나의 스위치에 고장이 발생했을 경우 이의 인지와 정확한 위치 발견은 쉽지 않으므로 MIN의 신뢰도 분석시 imperfect coverage 개념을 도입해야만 한다. RBD 방법은 비교적 용이하게 imperfect coverage 개념을 모델링에 포함시킬 수 있다는 장점이 있다. RBD 방법의 또다른 장점은 intrastage 링크를 포함한 ASEN 망과 같은 경우도 신뢰도 블록 diagram 화 할 수 있다는 것이다. 본 조사에는 interstage 링크만 있는 경우만 예로 들었지만 intrastage 링크를 포함한 MIN 망도 비교적 쉽게 모델링 할 수 있다 [9]. 한편 신뢰도 다항식의 경우는 MIN의 크기가 어느정도 증가해도 하한치와 상한치의 간격이 RBD 방법에 비해 커지지 않는다는 장점이 있지만 MIN의 크기가 커지면 M_k 와 m_k 유도에 상당한 양의 계산을 요구한다. 이 방법은 RBD 방법에서 가능한 imperfect coverage

개념을 도입할 수 없고 intrastage 링크를 포함한 MIN 망에서는 현실적으로 Mk 와 mk 의 유도가 거의 불가능해 사용할 수 없다. 하지만 multiple pass routing을 위한 end-around 연결의 MIN 시스템(즉 입력 X에서 Y로 바로 라우팅 될 수 없다면 입력 X에서 일단 출력 Z로 라우팅 한 후 end-around 연결된 입력 Z에서 출력 Y로 두 번째 시도에서 라우팅이 가능 할 수 있다. 이와 같은 성질은 dynamic full access라 부른다[1,12]) 의 신뢰도 분석에는 효율적으로 사용될 수 있다.

4. 성능 분석을 위한 가용도 모형

MIN 시스템의 가용도 분석에 관한 연구는 시스템 자체의 복잡성, 이로인한 상당한 양의 계산등의 이유로 아직 정확한 모형이 설정되어 있지 않다. 본 연구의 목적은 가용도 자체를 구하는 것이 아니라 Markov reward model 등을 이용하여 GDS 시스템 성능 분석시 시스템 설계자들이 쉽게 사용할 수 있는 간편하고 실용적인 Markov model 의 구축에 있다. 따라서 시스템의 상태를 어떻게 구분하고 모델링 하는지에 초점을 맞추었다. 한편 본 장에서 제시하는 discrete state continuous time Markov model 은 스위치의 고장율, 고장 발견율, 그리고 수리율등이 복합적으로 고려되어 GDS 시스템의 상태를 나타내 주고 있는데 본 연구에서는 이를 GDS 시스템 성능 분석을 위한 가용도 모형으로 칭 하였다.

4.1 MIN 시스템의 가용도 모형 설정시 고려 사항

다중경로 MIN 시스템의 성능 분석을 위한

가용도 모형 설정시 고려해야만 할 사항을 다음과 같이 정리하였다.

① 실제로 MIN 시스템에서 2개 이상의 스위치가 동시에 고장날 확률은 매우 작은 값을 갖는다. 예로 128×128 ASEN 망은 384개의 스위치를 갖는데 개별적인 스위치 고장율을 $\lambda = 10^{-4}$ /hour, 수리율 $\mu = 1$ hour 로 가정할 때 두 개 이상의 스위치가 동시에 고장날 확률은 대략 10^{-3} 정도의 값을 갖는다. 물론 신뢰도 계산을 위해서는 두 개 이상의 스위치가 고장날 사건이 고려되어야 한다. 그런데 우리의 모델링 목적인 각 고장 상태에 따른 시스템의 성능 분석을 염두에 둔 가용도 모형하에서는 두 개 이상의 스위치 고장이 시스템 성능에 미칠 수 있는 영향은 매우 미미 할 것이다. 더구나 2개 이상의 스위치 고장시 무수히 많은 모든 고장 형태의 조합에 따라 일일이 시스템 성능을 구해나가는 것은 거의 불가능 해 보인다. 따라서 본 모형에서는 MIN 시스템의 스위치 고장은 일정 순간에 오직 1개만 존재할 수 있다고 가정한다.

② 일반적으로 고장이 발생했을 때는 고장의 인지(detection), 고장 위치 설정(isolation), 그리고 수리(reconfiguration) 등의 절차를 따르게 된다. 그런데, MIN 시스템의 경우 스위치 망의 크기가 증가하게 되면 스위치 고장 발생시 위의 절차가 불완전하게 이루어 질 수밖에 없다. 예로 128×128 ASEN 망에는 모두 384개의 스위치가 존재 하는데 이 중 어느 하나에 고장이 발생한다면 이의 고장 인지와 위치 발견 그리고 수리등의 과정에 상당한 시간을 요하게 된다.

③ 스위치의 고장은 개별적인 스위치 고장을 나타낸다. 그런데 <그림 1.b>의 ASEN 망의 경

우 conjugate loop(혹은 모듈)에 속해 있는 스위치 중 하나에 고장이 발생하면 이는 loop에 있는 모든 스위치들의 고장으로 이어진다. 왜냐하면 ASEN 망의 경우는 loop가 개별적인 교환단위이기 때문에 스위치 고장은 바로 loop의 고장으로 이어지고 loop전체가 새것으로 교환된다.

④ ①에서 MIN 시스템에서의 스위치 고장은 일정 순간에 오직 1개만 존재한다고 가정 하였다. 그런데 MIN 시스템내에 어느 스위치가 고장 났느냐에 따라 시스템의 상태를 달리 표현해 줄 필요가 있다. SEN+ 경우처럼 모든 스위치가 interstage 링크 트래픽만을 처리 해 줄 경우에는 문제가 없지만 <그림 1.b>에서 보듯이 ASEN 의 경우 스위치 중 일부는 intrastage 링크 트래픽도 처리하도록 설계되어 있다. 따라서 ASEN 의 경우 어느 스위치가 고장 났느냐에 따라 시스템의 성능에 차이가 있을 수 있기 때문에 고장난 스위치의 종류에 따라 시스템 상태를 달리 표현해 줄 필요가 있다.

4.2 성능 분석을 위한 가용도 모형제시

이제 4.1에서 구술한 고려 사항을 토대로 시스템 설계시 GDS 시스템인 MIN의 성능분석에 간편하게 사용할 수 있는 3가지 가용도 모형을 제시하였다.

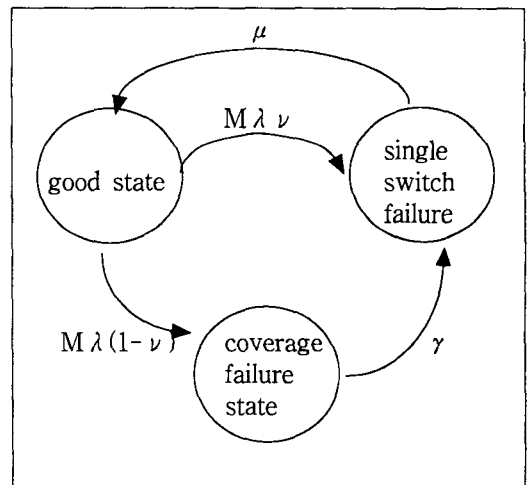
① 모형 1

4.1의 고려 사항중 ①과 ②만을 고려한 경우이다. 즉 개별적인 스위치 고장만을 염두에 두고 스위치 자체가 교환단위가 된다. 이 모형에서는 스위치의 고장 발견과 위치 설정, 그리고 수리의 불완전성을 고려하여 imperfect coverage 확률 ν 를 도입하였다. 이의 Markov model을

다음 <그림 6>에 나타냈다. 아래 <그림 6>에서

- λ : 스위치 고장률
- μ : 스위치 수리율
- M : MIN 내에 있는 스위치 갯수
- γ : 미 발견된 스위치 고장이나 고장 위치의 발견율
- ν : imperfect coverage 확률

을 나타낸다.



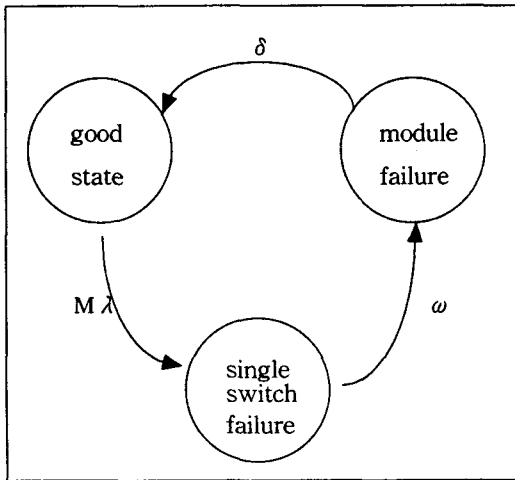
<그림 6> 가용도 모형 1을 위한 Markov model

<그림 6>에서 coverage failure state는 스위치 고장이 발생했지만 미발견되거나 위치 발견이 안된 상태를 나타내 준다.

② 모형 2

4.1의 고려 사항중 ①, ②, ③을 고려한 모형이다. 즉 모형 1에 스위치 고장시 이 스위치를 포함하는 모듈 전체를 교환해주는 경우를 추가 하였다. 한편 모형 1의 경우 imperfet coverage 확률을 이용하였는데 반해 본 모형에

서는 스위치 고장시 이의 인지와 위치 발견에 소요되는 시간이 발견을 ω 를 갖는 지수분포를 따른다고 가정하였다. 그리고 모듈의 고장을 나타내주는 상태를 추가하고 모듈의 수리율을 δ 로 나타내었다.



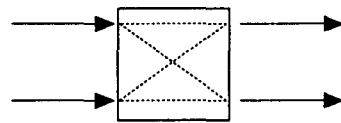
<그림 7> 가용도 모형 2를 위한 Markov model

일 예로 16×16 ASEN에 존재하는 384개 스위치 고장율을 $\lambda = 10^{-4}/\text{hour}$ 로 하고 스위치고장 발견율과 모듈수리율을 각각 $\omega = 1 \text{ hour}$, $\delta = 1 \text{ hour}$ 로 하자. 이때 상태 평형 방정식 (state balance equation)을 통해 얻어지는 상태 확률(state probability)은 $P, [\text{good state}] = 0.929$, $P, [\text{single switch failure}] = 0.036$, $P, [\text{module failure}] = 0.036$ 으로 구해진다. 즉 이 경우 ASEN은 작동시간의 약 7%정도 저하된 성능으로 운영될 것이다.

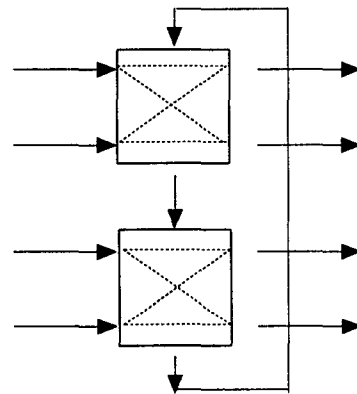
③ 모형 3

4.1의 모든 고려사항을 염두에 둔 모형이다. 즉 고려사항 ④에서 언급했듯이 MIN 시스템내에 여러 가지 유형의 스위치가 존재하고 유형별 스위치의 고장에 따라 시스템 성능에 차이가 난

다면 이는 모형에 적절하게 표시되어야 할 것이다. 예로 ASEN의 스위치를 경유하는 트래픽 중 어떤 스위치들은 interstage 트래픽만 처리하는가 하면 <그림 8.a> 일부 스위치들은 intrastage 링크를 통해 유입되는 트래픽도 동시에 처리 해야만 한다<그림 8.b>.



(a) Interstage 링크만 갖는 스위치



(b) Interstage 링크와 Intrastage 링크를 동시에 갖는 스위치

<그림 8> ASEN의 스위치

한 주기(cycle)안에 망을 통해 라우팅 될 수 있는 총 요구호의 숫자로 정의되는 망 bandwidth 나 혹은 출력 링크당, 한 주기당 존재하는 출력 요구호의 숫자로 정의 될 수 있는 망 효율(throughput) 등과 같은 MIN 성능 분석을 망의 고장 상태따라 수행하기 위해서는 먼저 개별적인 스위치들의 분석이 선행되어야 한다. 즉 스위치의 입력 링크 i 에 호 요구가 있을 확률 P_i 로부터 출력 링크 j 에 호 요구가 존재할 확률 q_j 를 유도해 나가야 한다. <그림

8.a>처럼 interstage 링크 트래픽만 처리하는 스위치의 경우 각 스위치에 2개의 입출력 링크가 있고 링크에 균일한 트래픽 분포 가정하에 다음과 같이 구할 수 있다.

$$q_j = 1 - \left(1 - \frac{P_1}{2}\right) \left(1 - \frac{P_2}{2}\right), \quad j = 1, 2$$

$$= \frac{P_1 + P_2}{2} - \frac{P_1 \cdot P_2}{4}$$

이때 고장난 스위치와 연결된 링크의 q_j 값은 0을 갖게 되는데 작동중인 링크의 q_j 값은 변화하지 않고 계산된 값을 그대로 사용한다.

한편 <그림 8.b>와 같이 intrastage 링크를 갖는 스위치의 경우에는 추가적인 분석과정이 필요하다. 즉 intrastage 링크를 통해 라우팅되어 원래 도착한 스위치와는 다른 스위치를 통해 다음 단계로 라우팅 되는 트래픽을 동시에 파악해야만 한다. 즉 <그림 8.b>에서 볼 수 있듯이 첫번째 스위치로 입력되었지만 호 충돌 때문에 호 차단(block) 현상이 발생되어 intrastage 링크를 통해 두번째 스위치로 라우팅되어 이곳에서 다음 단계로 라우팅되어 나가는 트래픽양도 염두에 두어야 한다. 이 경우 특정 링크 j 에 출력호가 존재할 확률 q_j^* 는 각 스위치에 2개의 입출력 링크가 있고 오직 2개의 스위치만 intrastage 링크를 통해 연결되어 있다는 가정하에 다음과 같이 유도 될 수 있다.

$$q_j^* = q_j + \frac{1 - q_j}{2} \cdot P_{block}$$

윗 식에서 P_{block} 은 스위치내에 최소 하나 이상의 호 차단이 있을 확률을 나타낸다. 다시 말하자면 P_{block} 은 스위치가 intrastage 출력

링크로 호 요구를 라우팅 할 확률을 의미한다. 즉,

$$P_{block} = 1 - \sum_{k=0}^2 P_r\{k\text{입력요구}\} \cdot P_r\{\text{무충돌} \mid k\text{입력요구}\}$$

$$= 1 - (1 - P_1)(1 - P_2) \cdot 1 + [P_1(1 - P_2) + P_2(1 - P_1)] \cdot 1 + P_1 \cdot P_2 \cdot \frac{1}{2}$$

$$= \frac{P_1 \cdot P_2}{2}$$

그러므로

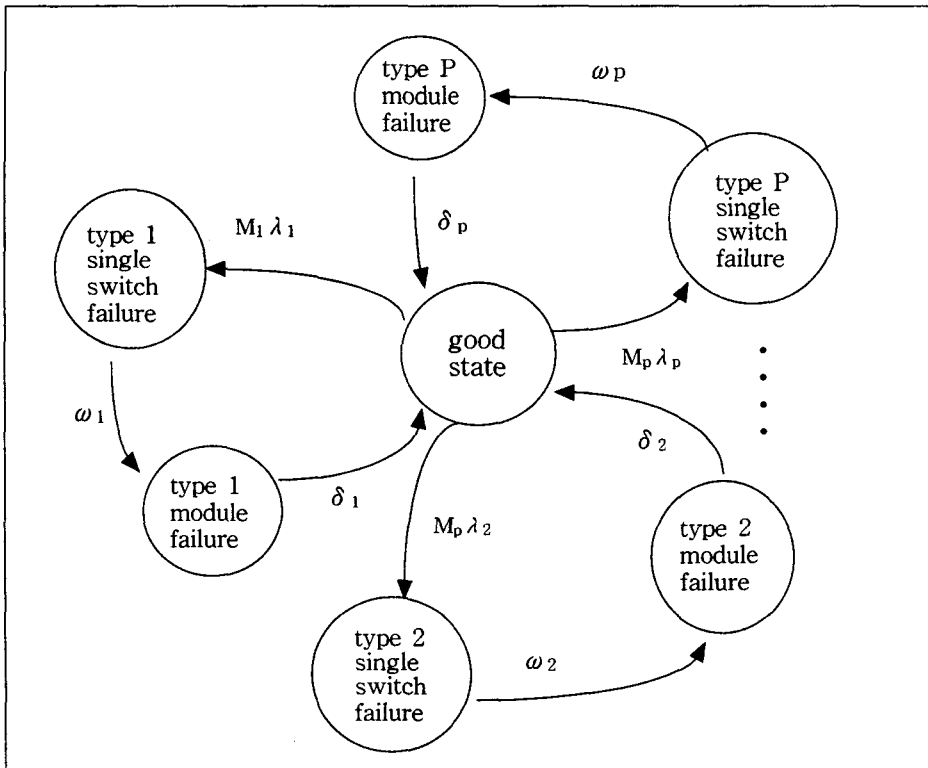
$$q_j^* = q_j + \frac{1 - q_j}{2} \cdot \frac{P_1 \cdot P_2}{2}$$

만약 스위치에 고장이 발생하면 이 스위치와 연결된 모든 링크들을 사용할 수가 없게 되고 이로 인해 P_{block} 값이 증가하게 된다. 일반적으로 각 스위치가 m 개의 interstage 링크를 갖고 있고 이중 f 개 링크가 고장 상태에 있다면 $P_r\{\text{무충돌} \mid k\text{입력요구}\}$ 값은 다음과 같이 표현된다.

$$P_r\{\text{무충돌} \mid k\text{입력요구}\} = \frac{(m - f)!}{m^k (m - f - k)!}$$

(위에서 구한 q_j^* 식은 intrastage 링크로 연결된 스위치가 오직 2개 있을 때만 사용가능하다. S 개의 스위치가 연결되었을 때는 q_j^* 유도는 약간 복잡해진다. 왜냐하면 i 번째 스위치에서 block 된 호가 j 번째 ($j > i$) 스위치를 통해 라우팅이 될 경우 $i+1$ 번째부터 $j-1$ 번째 스위치 들의 intrastage 링크를 사용하지 않는다는 것이 전제가 되어야 하기 때문에 이의 추가적인 계산과정이 포함되어야 한다)

이제 위에서 구한 q_j 와 q_j^* 값을 토대로



<그림 9> 가용도 모형 3을 위한 Markov model

망 전체에 걸쳐 단계(stage)별로 위의과정을 반복해 나가면 망의 입력 링크에 호 요구가 존재할 확률로부터 망의 출력에 호 요구가 있을 확률을 유도해 나갈 수 있다. 이제 이를 토대로 여러 가지 원하는 시스템 성능치를 시스템고장 상태에 따라 유도해 나갈 수 있는데 이는 본 연구 주제 밖의 문제이므로 더 이상 구체적으로 다루지 않았다.

위의 예에서 살펴 본 것처럼 ASEN에 존재하는 두가지 유형의 스위치들은 그들이 고장시 시스템 성능에 서로 다른 영향을 미치게 되므로 이들의 고장은 Markov model에서 서로 다른 상태로 표시되어야 할 것이다.

이제 MIN 시스템내에 모두 P개의 서로다른 스위치 유형이 존재한다고 가정하고 모형 2에서

처럼 고장난 스위치의 발견율과 모듈 고장상태를 고려하여 다음 <그림 9>와 같은 Markov model을 구축하였다.

윗 <그림 9>에서

- M_i : 유형 i 의 스위치 개수
- λ_i : 유형 i 의 스위치 고장율
- ω_i : 유형 i 의 스위치 고장 발견율
- δ_i : 유형 i 의 스위치를 포함한 모듈의 수리율

5. 결 론

본 논문은 MIN 시스템 설계시 신뢰도 분석이나 GDS 시스템의 성능분석에 필요한 가용도

모형 설정에 실제적으로 이용 할 수 있도록 작성하였다. 먼저 신뢰도 분석은 기존에 발표된 계산 방법을 살펴보고 그들의 장,단점 및 특징 등을 비교 검토하여 MIN 시스템 신뢰도 계산 시 효율적인 방법설정을 위한 지침을 마련하였다. 가용도 모형은 과도한 계산없이 실용적으로 사용될 수 있도록 MIN 시스템의 특성을 고려하여 3가지 형태의 Markov model을 제시하였다. 이는 GDS 시스템 분석시 이용할 Markov reward model의 사용을 염두에 두고 구축 되었기 때문에 가용도 자체의 계산을 위한 모형으로는 부적합 할지 모른다. 그러나 다중 경로 MIN 시스템의 가용도 계산을 위한 정확한 분석 방법이 제시되지 않고 있는 상황에서 본 논문에서 제시된 모형은 시스템 설계단계에서 근사적인 가용도 값 산출을 위한 모형으로는 사용될 수 있을 것이다.

참 고 문 헌

- [1] Kumar, V. P., Wang, S. J., Reliability enhancement by time and space redundancy in multistage interconnection networks, *IEEE Transactions on Reliability*, Vol. 40, No.4, 1991 Oct., pp. 461-472
- [2] Wei, S., Lee, G., Extra group network : a cost-effective fault-tolerant multistage interconnection network, *GLOBECOM*, 1988, pp. 108-115
- [3] Botting, C., et al., "Reliability computation of multistage interconnection networks", 1989 Apr., pp. 138-145
- [4] Koren, I., Koren, Z., Analyzing the connectivity and bandwidth of multiprocessors with multi-stage interconnection networks, in *Concurrent Computations : Algorithms, Architecture, and Technology*, NY- Plenum, 1988, pp. 525-540
- [5] Koren, I., Koren, Z., On the bandwidth of a multistage networks in the presence of faulty components, in *Proc. 8th International Conference Distributed Computing System*, 1988, pp. 26-31
- [6] Koren, I., Koren, Z., On Gracefully degrading multiprocessors with multistage interconnection networks, *IEEE Transactions on Reliability*, Vol. 38, No.1, 1989 Apr., pp. 82-88
- [7] Kumar, V., Reibman, A. L., Failure dependent performance analysis of a fault tolerant multistage interconnection network, *IEEE Transactions on Computers*, Vol.38, No.12 1989 Dec., pp. 1703-1713
- [8] Blake, J. T., Trivedi, K. S., Multistage interconnection network reliability, *IEEE Transactions on computers*, Vol. 38, No. 11, 1989 Nov., pp. 1600-1604
- [9] Blake, J. T., Trivedi, K. S., Reliability analysis of interconnection networks using hierarchical composition, *IEEE Transactions on Reliability*, Vol. 38, No. 1, 1989 Apr, pp. 111-119
- [10] Bansal, P. K., Singhi, K., Josh, R. C., Reliability and performance analysis of a modular multistage interconnection network, *Microelectronics and Reliability*, Vol. 33, No. 4, 1993, pp. 529-534
- [11] Rai, S., Aggarwal, K. K., An efficient method for reliability evaluation of a general network, *IEEE Transactions on Reliability*, Vol. 27, No. 3, 1978 Aug., pp. 206-211

- [12] Shen, J. P., Hayes, J. P., Fault tolerance of dynamic full access interconnection networks, *IEEE Transactions on Computers*, Vol. 33, No. 3, 1984 Mar, pp. 241-248
- [13] Menezes, B. L., Bakhru, U., Sergent, R., New bounds on the reliability of two augmented shuffle exchange networks, in *Proc. International Conf. On Parallel Processing*, 1991 Aug., pp. 1318 - 1322
- [14] Menezes, B. L., Bakhru, U., New bands on the reliability of augmented shuffle exchange networks, *IEEE Transactions on Computers*, Vol. 44, No. 1, 1995 Jan., pp. 123-129
- [15] Adams, G. B., Siegal, H. J., The Extra stage cube : A fault-tolerant interconnection network for supersystems, *IEEE Transactions on Computer*, Vol. 31, 1982 May, pp. 443-454
- [16] Parker, D. S., Raghavendra, C. S., The gamma network : A multiprocessor interconnection network with redundant paths, *Proc. 9th Annual Symposium Computer Architecture*, 1982 June, pp. 72-80
- [17] Padmanabhan, K., Lewis, D. H., Fault - tolerant schemes in shuffle exchange type interconnection network, *Proc. International Conf. Parallel Processing*, 1983 Aug., pp. 71 - 75
- [18] Kumar, V. P., Reddy, S. M., Design and analysis of fault - tolerant multistage interconnection networks with low link complexity, *Proc. 12th International Symposium Computer Architecture*, 1985 June, pp. 376-386
- [19] Raghavendra, C. S., Varma, A., "INDRA : a class of interconnection networks with redundant paths ", *Proc. 1984 Real Time Systems Symposium*, 1984 Dec.
- [20] Lee, K. W., Performance Analysis of MIN Switching System". *Korean Industrial Engineering Journal*. Vol. 22, No. 2, 1996 June August., pp. 141-170
- [21] Mohapatra. p. et. al, " Allocation and Mapping Based Reliability Analysis of Multistage Interconnection Networks" , Vol. 45, No. 5, 1996 May., pp. 600-606