

플라스틱 IC 패키지의 습열 파괴 해석

이강용*, 양지혁*

Hygrothermal Cracking Analysis of Plastic IC Package

Kang Yong Lee*, Ji Hyuck Yang*

ABSTRACT

The purposes of the paper are to consider the failure phenomenon based on delamination and crack when the encapsulant of plastic IC package under hygrothermal loading in the IR soldering process is on elastic and viscoelastic behavior due to the temperature and to show the optimum design using fracture mechanics. The model for analysis is the plastic SOJ package with a dimpled diepad. The package model with the perfect delamination between chip and diepad is chosen to estimate the resistance to fracture by calculating J-integrals in low temperature and C(t)-integrals in high temperature with the change of the design under hygrothermal loading. The optimum design to depress the delamination and crack in the plastic IC package is presented.

Key Words : Plastic IC Package(플라스틱 IC 패키지), Crack(균열), Hygrothermal Analysis(습열해석), Elasticity Analysis(탄성해석), Viscoelastic Analysis (점탄성해석), J-integral(J-적분), C(t)-integral(C(t)-적분), Creep Behavior (크리프거동), Thermal stress(열응력), Vapor Pressure(증기압), Delamination (박리)

1. 서 론

플라스틱 IC 패키지(plastic IC package)는 표면실장 공정인 리플로 납땜(reflow soldering) 공정 중에 패키지가 고온에 이르게 되어 구성부품 간의 열팽창계수의 차이로 열응력이 집중되어 부품간의 층간박리 및 균열을 유발시킨다.

또한 봉지재(encapsulant)로 쓰이는 EMC(epoxy molding compound)는 흡습성이 있어서 공기중의 습기를 흡수하고, 이 습기는 표면실장공정 중에 고온에서 기

화하여 증기압을 발생시켜 부품간의 층간박리를 더욱 촉진시킨다.

따라서 열하중과 습기의 증기압을 모두 고려하여 반도체의 파손을 방지하는 구조해석이 필요하다. 지금까지의 연구에서는 흡습시간과 조건 그리고 EMC의 종류에 관계없이 리플로 납땜과정에서 층간박리된 틈새에 누적된 습기가 기화되어 발생하는 증기압을 포화증기압(saturated vapor pressure)으로 가정⁽¹⁾하거나 굽힘강도, 전단강도를 판단 기준으로 하는 전통적인 파손기준(failure criterion)⁽²⁾⁽³⁾에 의존하고 있다. 그러나 더욱 신뢰성 있

* 연세대학교 기계공학과

는 결과를 얻기 위해서는 흡습조건과 EMC의 종류에 따라 발생하는 증기압을 시간에 따라 각각 계산하고, 파손의 직접적인 원인인 균열(crack)을 다루는 파괴기준(fracture criterion)⁽⁴⁾이 적용되어야 한다. Nguyen⁽⁵⁾은 패키지로 흡수된 습기에는 phthalate ester 성분들과 연화제(plasticizers)와 같은 저분자량 유기화합물(low molecular weight organic compounds)오염물이 녹아 이온 불순물이 만들어 진다고 보고하였다. Fukuzawa등⁽⁶⁾도 습기 중에 자유 염소 이온(free Cl ion)이 녹아 있어서 Al 부식을 일으킨다고 보고하였다. 이러한 불순물은 반도체의 회로를 부식시키는 부작용 외에 포화증기압을 강하시킨다. 그래서 불순물이 함유된 물은 동일한 온도의 증류수(distilled water)보다 더 낮은 습도상태에서 이슬(dew)이 맺힌다. Raoult의 법칙에 의하면 용액의 포화증기압은 그 속의 용질의 몰비(mole ratio)에 비례하여 낮아진다. 이와 같은 이유로 층간박리된 틈새 내부의 습도가 패키지 외부의 습도보다 낮더라도 이슬이 맺힐 수 있게 되어 습기가 응축된 물로 존재할 수 있게 된다. 따라서 층간박리된 틈새 내부로 유입되는 습기량은 흡습시간, 패키지 두께의 함수이면서 또한 불순물의 양에 의해서도 영향을 받는다. 한편 봉지재인 EMC는 리플로 납땜 공정 중에 상온에서부터 유리전이온도(glass transition temperature)인 133~145℃ 이상의 온도로 올라가게 되므로, 이 온도 이하에서는 탄성거동을 보이지만 이 온도 이상의 고온에서는 크립(creep)의 영향을 받게 되어 점탄성 거동을 하게 된다⁽⁷⁾.

그러나 조사된 바에 의하면 플라스틱 IC 패키지에 대해 습열 상태(hygrothermal state)에 따른 탄성거동과 점탄성 거동을 모두 고려하거나 불순물의 영향을 고려하여 층간박리층의 증기압을 계산하고 균열해석을 행한 연구는 없는 것 같다. 따라서 본 연구에서는 열하중과 불순물의 영향을 고려한 기계적 하중의 복합하중 하에서 플라스틱 IC 패키지의 온도에 따른 탄성 및 점탄성 거동의 변화를 예측하고, 각 거동에 대해 선형탄성 파괴역학 매개변수 J 적분과 크립 파괴역학 매개변수 C(t) 적분을 계산하므로써 온도의 변화에 따른 파괴위험성을 파악하여 균열에 대한 파괴저항성이 가장 높은 최적의 설계 조건을 제시하고자 한다.

2. 비균열 모델의 탄성 및 점탄성 열응력해석

연구대상 패키지는 본 연구팀의 기존 연구인 이강용 등

의 것⁽⁸⁾과 동일하며 Fig. 1과 같은 SOJ(small outline J-lead)형식을 선정하였다. 모델링, 경계조건 및 온도분포해석은 본 연구팀의 기존 연구⁽⁶⁾와 동일하며 FEM 해석에 사용된 소프트웨어는 상업용 프로그램인 ABAQUS⁽⁹⁾와 PATRAN⁽¹⁰⁾이다. 응력해석에 사용된 재료의 물성치⁽⁸⁾는 Table 1과 같다. 여기서 α_1 과 α_2 는 각각 유리전이온도 이하와 이상에서의 열팽창계수이다. 그리고 각 절점에서의 시간에 따른 온도분포는 열응력을 계산하는 입력자료가 된다. 응력 자유 온도(stress free temperature)는 IC 패키지의 몰딩 온도(molding temperature)인 170℃로 가정하였다.

EMC가 상온에서부터 유리전이온도에 이르는 동안에는 탄성거동을 보이고 유리전이온도 이상의 온도에서는 크립의 영향으로 점탄성거동을 보이므로, Fig. 2의 패키지의 온도분포를 통해 공정이 시작되고 약 45초 정도까지는 탄성, 45초 이후에는 점탄성 거동을 고려한 해석이

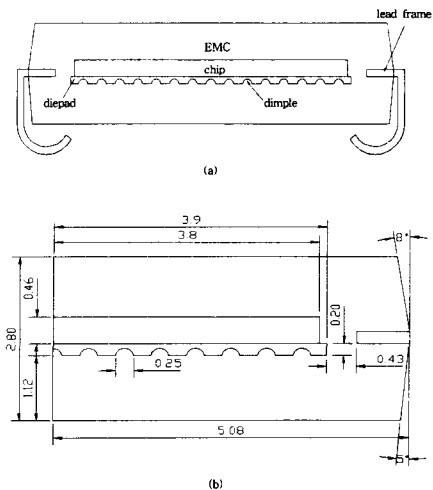


Fig. 1 SOJ plastic package

Table 1. Material properties for stress analysis

	Lead-frame (alloy 42)	Chip	EMC	Adhesive
Density(kg/m ³)	8.1×10 ³	2.33×10 ³	1.9×10 ³	1.05×10 ³
Thermal expansion coefficient (/℃)	0.45×10 ⁻⁵	0.26×10 ⁻⁵	α_1 : 1.0×10 ⁻⁵ α_2 : 4.5×10 ⁻⁵	α_1 : 4.9×10 ⁻⁵ α_2 : 2.4×10 ⁻⁴
Young's modulus (N/m ²)	1.445×10 ¹¹	1.88×10 ¹¹	2.45×10 ¹⁰ (25℃) 2.0×10 ¹⁰ (70℃) 1.0×10 ¹⁰ (150℃) 1.0×10 ⁹ (215℃)	1.2×10 ¹⁰ (23℃)
Poisson's ratio	0.3	0.28	0.23	0.3
Glass transition temperature(℃)	.	.	133-145	36

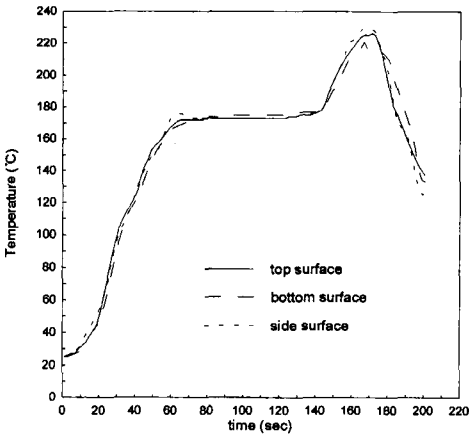


Fig. 2 measured temperature profiles

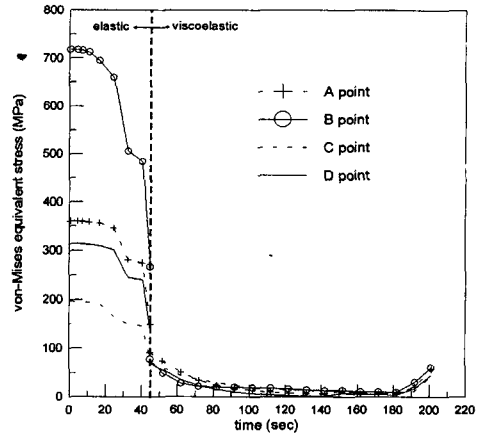


Fig. 4 Variation of Mises equivalent stress during reflow soldering process under thermal loading

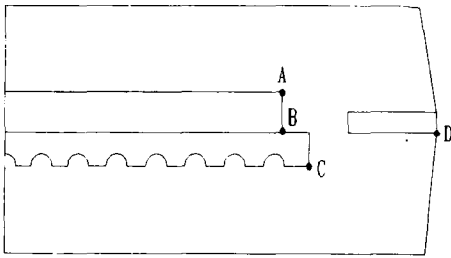


Fig. 3 Stress concentration points

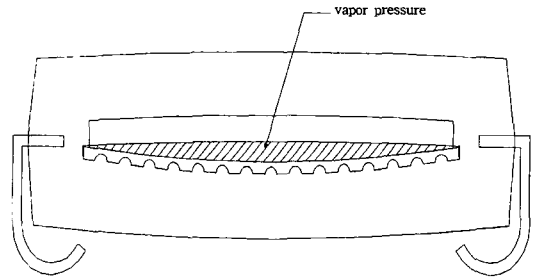


Fig. 5 Moisture absorption model

필요함을 알 수 있다.

열응력에 의한 파손 발생부위를 예측하기 위하여 IC 패키지의 모든 부위에서 응력의 크기를 비교하여 그 중 가장 응력이 집중되는 Fig. 3의 A, B, C, D 부위에서 리플로 납땜중에 시간변화에 따른 Mises 상당 응력(Mises equivalent stress)을 Fig. 4에서 보인다. 이에 의하면 상온에서 가장 큰 응력이 발생하고 각 부위중에서 가장 크게 응력이 집중되는 부위는 칩과 다이패드의 모서리(B 위치)로 나타났다.

3. 증기압 해석

충간박리 틈새의 증기압에 불순물의 영향을 고려하기 위하여 불순물의 양의 정도를 나타내는 불순물계수(termination factor), f 를 식 (1)로 정의한다.

$$f \equiv \frac{P_s}{P_{s(d.w.)}} \quad (1)$$

여기서 p_s 는 포화증기압, $p_{s(d.w.)}$ 는 증류수의 포화증기압, f 는 불순물계수이다.

충간박리 모델은 본 연구팀의 기존 연구⁽⁸⁾와 동일한 Fig. 5와 같이 100% 충간박리된 경우로 한다. 증기압 계산방법은 본 연구팀의 기존 연구⁽⁸⁾와 동일하다.

IC 패키지를 85°C/85% 환경조건에서 168시간 흡습시킨 경우에 불순물계수(f)의 변화에 따른 증기압을 Fig. 6에서 보인다. 여기에서는 예만을 보이기 위해 칩 상단의 EMC 두께가 1mm, 0.35mm인 것만 제시하였다. 증기압은 불순물계수가 작을수록, 즉 불순물의 양이 많을수록 높아짐을 알 수 있다.

4. 습열 하중하에서의 J-적분 및 C(t)-적분 해석

리플로 납땜 공정의 약 45초 정도까지는 EMC가 탄성 거동을 보이므로 J 적분 계산을 통해 균열 해석을 시행하였다. 한편 약 45초 이후에는 EMC가 유리전이온도

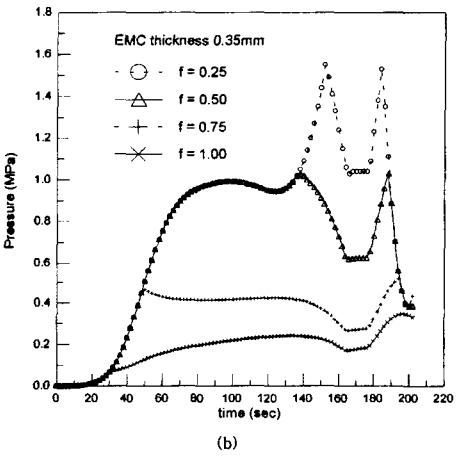
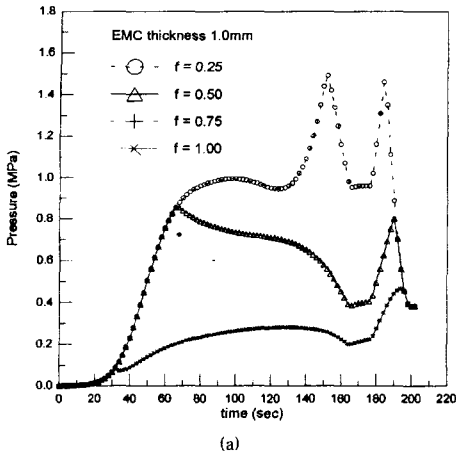


Fig. 6 Change of vapor pressure with contamination factor

(glass transition temperature : T_g) 이상의 고온인 200~230℃에 이르게 되므로 크립(creep)의 영향 하에 있게 된다⁽⁷⁾. 크립하에서의 변형률 rate(strain rate) $\dot{\epsilon}$ 과 응력 σ 의 관계는 식 (2)와 같이 표시된다.

$$\dot{\epsilon} = A\sigma^n \quad (2)$$

여기서 A, n은 크립상수(creep constants)이며 그 값은 $\dot{\epsilon}$ 와 σ 의 단위를 rad/sec와 MPa로 하였을 때 각각 Table 2와 같다⁽⁷⁾. 크립의 영향이 고려된 점탄성 변형의 경우 균열선단의 응력세기(stress intensity)를 나타내는 파괴역학 매개변수 $C(t)$ 적분은 식 (3)과 같이 정의된다.

Table 2. Creep constants of EMC

	below T_g	above T_g
A	1.0×10^{-8}	5.0×10^{-4}
n	2.5	1.2

$$C(t) = \int_{\Gamma_e} W_s^* dy - T_i \left(\frac{\partial u_i}{\partial x} \right) ds \quad (3)$$

여기서

$$W_s^* = \int_0^{\dot{\epsilon}^{mn}} \sigma_{ij} d\dot{\epsilon}_{ij} \quad (4)$$

W_s^* 는 응력 σ_{ij} 와 변형률 $\dot{\epsilon}_{ij}$ 의 함수인 변형 에너지율 밀도(strain energy rate density)이고, Γ_e 은 크립 변형률 rate가 지배하는 영역의 적분경로이다. T_i 는 Γ_e 에서 바깥쪽으로 직각인 벡터 n_j 방향으로 정의된 트렉션 벡터로 $T_i = \sigma_{ij}n_j$ 이다. u_i 는 변위 벡터이고, s는 적분 경로를 따른 호(arc)의 길이이다. x,y는 균열선단에 원점을 둔 직교좌표이다.

Fig. 3의 B 위치에서 열응력이 최대가 되므로 그 위치에서 다이패드와 칩 사이에 층간박리 현상이 발생하는 것으로 가정하고 이렇게 발생한 층간박리가 다이패드의 모서리 부분에서 EMC내로 균열이 진전하는 균열모델(Fig. 7)을 연구대상으로 하였다. J 적분 및 $C(t)$ 적분 계산을 위한 모델링에서는 Fig. 8과 같이 균열선단에서는 Barsoum⁽¹¹⁾이 제안한 QPE(quarter point element)를 사용하였으며 그 외곽에 1개층의 천이요소(transition element)⁽¹²⁾를 두고, 나머지는 정규요소로 모델링하였다. 그리고 층간박리된 면 사이와 균열면 사이에 접촉요소(contact element)를 두었다. 균열의 방향(θ)은 Fig. 9와 같이 정의하였으며, Fig. 10은 균열의 방향이 0.0°인 경우의 2차원 유한요소모델의 요소망을 보인 것이다.

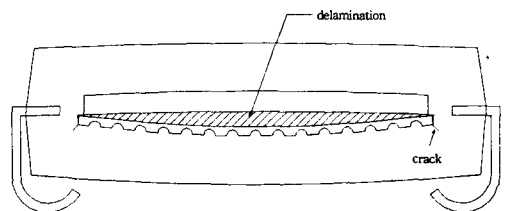


Fig. 7 Configuration of delamination model

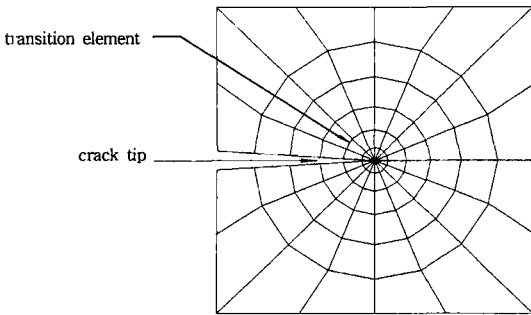


Fig. 8 Crack tip modeling

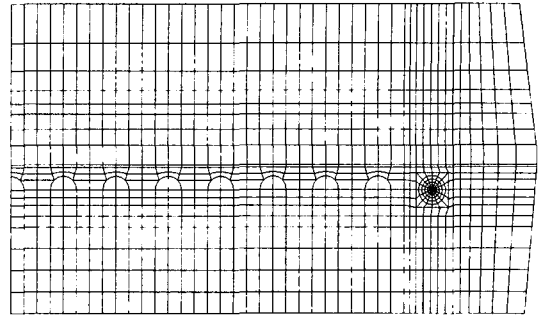


Fig. 10 FE crack model

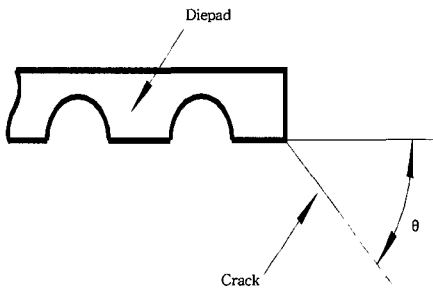


Fig. 9 Crack direction

Table 3. Maximum J-and C(t)-integrals for each contour

Contour number	Maximum J-integral (MPa mm)	Maximum C(t)-integral (MPa mm/sec)
1	0.3660	0.01302
2	0.3600	0.01336
3	0.3635	0.01343
4	0.3636	0.01349
5	0.3622	0.01356

균열의 진전 방향은 $0^\circ \sim 90^\circ$ 사이에서 같은 증기압이 발생하는 경우에 T_g 이하에서는 J 적분을, T_g 이상에서는 C(t) 적분값을 최대로 하는 균열방향으로 결정된다. 균열길이는 0.15 mm (kinked crack length / main crack length = 0.02)로 가정하였다. 또한 불순물 계수는 중간 정도인 0.5로 가정하였다. 각 균열개시방향($0^\circ, 22.5^\circ, 45^\circ, 67.5^\circ, 90^\circ$)의 변화에 따른 J 적분값 및 C(t) 적분값을 Fig. 11에 보였다. 계산된 J 적분값 및 C(t) 적분값은 경로에 독립적이라는 것을 Table 3에서 알 수 있으며, 여기서 경로번호는 Fig. 8의 균열선단에서

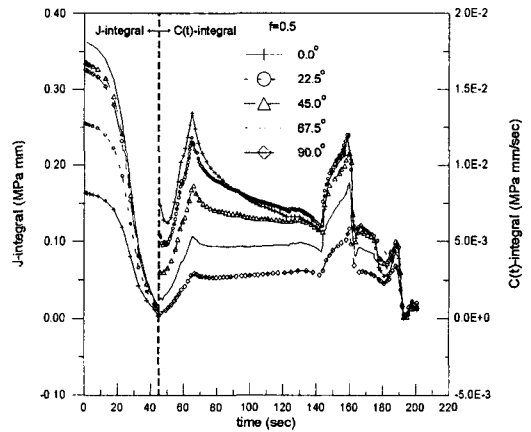


Fig. 11 Changes of J-and C(t)-integrals with the crack direction during the reflow soldering process

부터 첫 번째 요소들이 이루는 원을 1번으로 하여, 다음 요소들이 이루는 원들을 각각 2번, 3번, 4번, 5번으로 하였다. 본 연구에서는 3번째 경로의 값을 택하였다. Fig. 11을 보면 J 적분값은 열응력의 영향으로 초기 시간에서 가장 크게 되고 C(t) 적분값은 증기압에 의해 작용하는 증기압의 영향으로 약 65초와 고온에 이르게 되는 약 160초 정도에서 크게 됨을 볼 수 있다. 위의 결과를 통해 T_g 이하의 저온부에서는 균열 진전 방향이 67.5° 인 경우에 J 적분값이 가장 크고, T_g 이상의 고온부에서는 균열 진전 방향이 0.0° 인 경우에 C(t) 적분값이 가장 크다는 것을 알 수 있으므로, 앞으로 J 적분 계산은 균열 방향 67.5° 인 모델에 대해, C(t) 적분 계산은 균열 방향 0.0° 인 모델에 대해 하기로 한다.

Fig. 12는 리플로 납땜 시에 불순물 계수 f가 J 적분과 C(t) 적분에 미치는 영향을 본 것이다. 여기서는 예만을

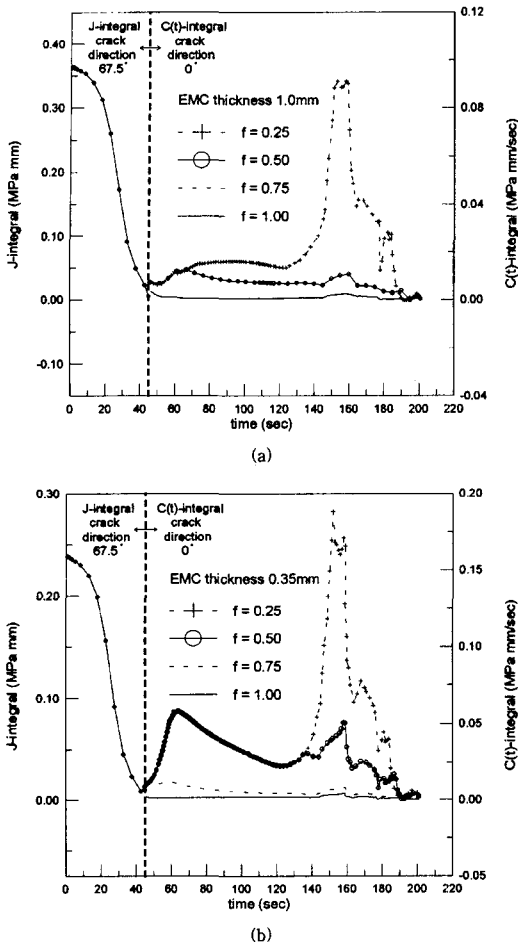


Fig. 12 Changes of J- and C(t)-integrals during the reflow soldering process

보이기 위해 EMC 두께가 1.0mm, 0.35mm만 보였다. 저온부에서는 불순물 계수에 따른 증기압의 변화가 없으므로⁽⁸⁾ J 적분값에는 불순물 계수의 영향이 미치지 못하나 고온부에서는 불순물 계수에 민감하게 증기압이 변하므로 C(t) 적분값에는 불순물 계수의 영향이 크며 불순물이 많을수록 파괴의 위험이 커짐을 알 수 있다.

5. 설계 변수 변경에 따른 복합하중 하에서의 J 적분 및 C(t) 적분 계산

다이패드 재질을 alloy 42에서 구리로 대체하였을 때의 파괴저항성의 변화를 알아보기 위해 저온부에서의 J 적분 및 고온부에서의 C(t) 적분을 구해 시간 변화 가운데 최대값을 Table 4에 제시하였다. 다이패드와 리드프레임

의 재질이 구리인 경우의 J 적분값은 크게 증가하는 반면, C(t) 적분값은 약간 감소하였다. 따라서 다이패드 재질을 구리로 대체하면 고온부에서의 파괴방지에는 약간 도움이 되지만 저온부에서의 파괴에는 매우 취약해짐을 알 수 있다.

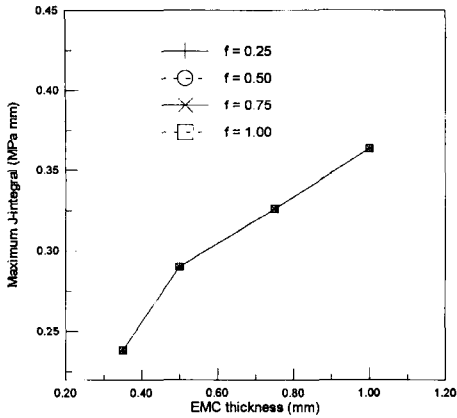
칩 윗면과 다이패드 밑면의 EMC 두께를 각각 1mm에

Table 4. Change of maximum J- and C(t)-integrals with the variation of the material of diepad and leadframe

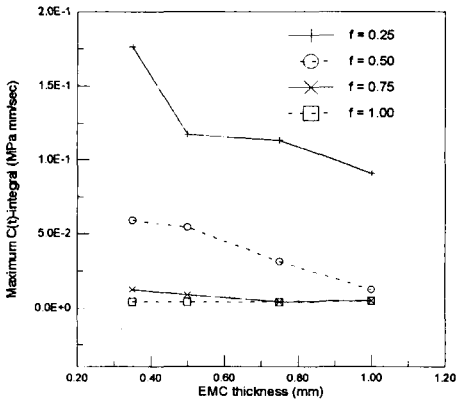
Material	Maximum J-integral below Tg (MPa mm)	Maximum C(t)-integral above Tg (MPa mm/sec)
alloy42(present)	0.3635	0.01343
copper	0.6152	0.01328

서 0.75mm, 0.5mm, 0.35mm로 점차 얇게 하였을 때 파손저항성의 변화를 보기 위해 습열 하중 하에서의 시간 변화에 따른 최대 J 적분값 및 C(t) 적분값을 Fig. 13에 나타내었다. 저온부에서는 EMC의 두께가 얇아질수록 최대 J 적분값이 작아지고, 특히 가장 얇은 두께인 0.35mm에서는 최대 J 적분값을 34%나 줄일 수 있었다. 따라서 저온부에서의 파괴만을 고려한다면 EMC의 두께를 얇게 하는 것이 재료의 절감과 함께 균열에 대한 저항성도 높게 됨을 알 수 있다. 고온부에서의 C(t) 적분을 보면 불순물 계수가 0.75이상, 즉 불순물이 적은 경우에는 EMC의 두께가 0.75mm인 경우의 C(t) 적분값이 가장 작아 최적의 두께임을 보여준다. 그러나 불순물 계수가 0.5이하, 즉 불순물이 많아지면 EMC두께가 얇아질수록 C(t) 적분값이 커져서 두께 1mm가 가장 안전함을 알 수 있다. 이는 저온부에서의 J 적분값과 반대의 경향이다. 특히 가장 얇은 두께인 0.35mm에서는 두께 1mm일 때보다 불순물 계수 f=0.75, 0.5, 0.25인 경우에 대해 각각 167%, 339%, 93%나 증가하여 파손의 위험이 매우 높아짐을 알 수 있다. 불순물이 없는 경우에는 1mm 두께가 가장 파손에 취약하나, 실제로는 불순물이 어느 정도 포함되어 있게 되므로 EMC의 두께를 두껍게 하는 것이 고온부에서의 균열에 대한 저항성을 높게 됨을 알 수 있다.

칩과 다이패드 크기의 비에 따른 EMC의 균열 전파 저항성을 보기 위하여 다이패드의 크기를 고정시킨 상태에서 칩 크기를 변화시키면서 최대 J 적분 및 C(t) 적분을 구하여 Table 5에 나타내었다. 저온부에서의 최대 J



(a) J-integral



(b) C(t)-integral

Fig. 13 Changes of maximum J and C(t)-integrals with the thickness of EMC during reflow soldering process

적분값은 현재 모델의 칩 크기에서 가장 크므로 칩 크기가 작아질수록 초기 시간에서의 균열 전파 가능성을 줄일 수 있다. 고온부에서의 최대 C(t) 적분값은 칩과 다이패드의 크기가 같을 때 가장 균열에 취약해지고 칩 크기가 작아질수록 최대 C(t) 적분값이 작아지므로 고온에서의 균열에 대한 저항성이 커짐을 알 수 있다.

칩과 다이패드의 두께의 비가 파손에 미치는 영향을 알 c-보기 위해 8mil인 다이패드의 두께를 5mil 까지 5단계로 점차 줄여 가며 최대 J 적분 및 C(t) 적분을 구해 Table 6에 보였다. 다이패드의 두께가 얇아질수록, 즉 다이패드의 두께에 대한 칩의 두께가 두꺼워질수록 최대 J 적분값은 일시적으로 감소했다가 점차 증가하고 최대 C(t) 적분값은 계속 증가하는 경향을 보인다. 따라서 저

Table 5. Change of maximum J- and C(t)-integrals with the ratio of chip to diepad size

Ratio	Maximum J-integral below Tg (MPa mm)	Maximum C(t)-integral above Tg (MPa mm/sec)
0.906	0.3002	0.01297
0.938	0.3430	0.01306
0.971(present)	0.3635	0.01343
0.986	0.3630	0.01351
1.000	0.3597	0.01387

Table 6. Change of maximum J- and C(t)-integrals with the ratio of chip to diepad thickness

Ratio	Maximum J-integral below Tg (MPa mm)	Maximum C(t)-integral above Tg (MPa mm/sec)
2.250(present)	0.3635	0.01343
2.483	0.3423	0.01389
2.769	0.3485	0.01460
3.130	0.3828	0.01478
3.600	0.4276	0.01564

Table 7. Change of maximum J- and C(t)-integrals with the location of chip and diepad

Location of chip and diepad	Maximum J-integral below Tg (MPa mm)	Maximum C(t)-integral above Tg (MPa mm/sec)
0.08mm up	0.3179	0.01173
present	0.3635	0.01343
0.08mm down	0.4113	0.01514

온에서의 파손을 막기 위해서는 다이패드의 두께를 약간 줄이는 것이 좋은 반면, 고온에서의 파손을 줄이기 위해서는 8mil의 두께를 유지하는 것이 좋다.

칩과 다이패드의 패키지 내부에서 위치를 현 모델 위치에서 0.08mm 위와 아래로 옮겼을 때의 최대 J 적분값 및 C(t) 적분값을 각각 구해 Table 7에 나타내었다. 이 결과로부터 칩과 다이패드를 패키지 내에서 윗쪽에 위치시켰을 경우가 아래에 위치시켰을 경우보다 파손의 측면에서 유리함을 알 수 있으며 이는 저온에서나 고온에서나 동일한 경향을 보인다.

다이패드에 덩풀이 있을 때와 없을 때에 패키지의 균열 저항성을 비교하기 위해 종래의 평면 다이패드 패키지는 다이패드의 밑면, 즉 다이패드와 EMC 사이에서 층간박

리가 발생한 것⁽⁶⁾으로 가정하고, 덩플 다이패드 패키지는 다이패드와 칩 사이에서 층간박리가 발생한 것⁽¹³⁾으로 가정하여 파괴역학적 해석을 시도하였다. Fig. 14는 리플로 납땜 중의 시간에 따른 J 적분값 및 C(t) 적분값을 다이패드의 덩플 유무에 따라 구한 것이다. 덩플을 사용하지 않은 경우에 비해 덩플을 사용함으로써 저온에서의 최대 J 적분값은 약 1/4로 고온에서의 최대 C(t) 적분값은 약 1/2로 줄어들므로 덩플이 있는 다이패드가 평면형 다이패드에 비하여 균열전파의 가능성이 적음을 알 수 있다.

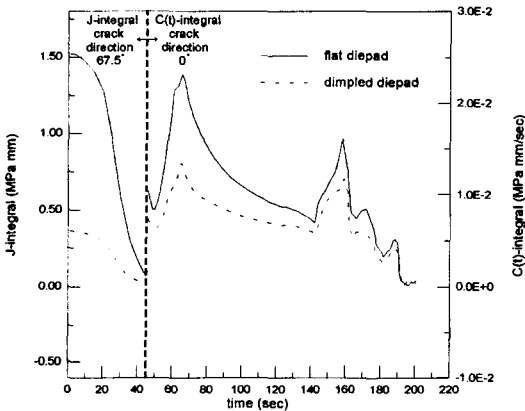


Fig. 14 Comparison of J- and C(t)-integrals for the packages with the flat and dimpled diepads under reflow soldering process

6. 결 론

리플로 납땜 공정 중의 열하중 및 증기압에 의한 기계적 하중 하에 있는 플라스틱 IC 패키지의 층간박리 및 균열에 의한 파손해석을 수행하였다. 온도에 따라 탄성 및 점탄성의 다른 거동을 보이는 봉지재(EMC)의 특성을 고려하여 유한요소법을 이용한 응력해석을 하였고 유한차분법을 이용하여 불순물의 함유 정도에 따른 증기압을 구하였다. 이들을 토대로 습·열하중 하에 있는 패키지의 파괴 건전성 평가를 위하여 파괴역학적인 방법을 채택하여 저온에서는 선형탄성파괴역학적 매개변수인 J 적분값을, 고온에서는 크리프파괴매개변수인 C(t) 적분값을 계산하였다. 저온 및 고온에서의 파괴역학적 해석을 따로 수행함으로써 공정 초반부와 후반부에서의 균열에 의한 파괴를 줄일 수 있는 설계 조건을 각각 제시하였다. 다이패

드와 EMC의 접착력을 높이기 위해 도입된 덩플은 리플로 납땜 공정 중에 패키지 내의 균열의 성장을 억제하는 효과를 가져온다.

후 기

본 논문은 한국과학 재단 산하 성균관대학교 산업설비 안전성 평가 연구 센터의 연구비 지원으로 이루어진 것으로서 이에 관계자 여러분들께 감사드립니다.

참 고 문 헌

1. Kawamura, N., Kawakami, T., Matsumoto, K., Sawada, K. and Taguchi, H., "Structural Integrity Evaluation for a Plastic Package during the Soldering Process," Proceeding of the 1993 ASME International Electronics Packaging Conference, pp. 91~95, 1993.
2. Glaser, J. C. and Juare, M. P., "Thermal and Structural Analysis of a PLCC Device for Surface Mount Process," ASME Journal of Electronic Packaging, Vol. 111, pp. 172~178, 1989.
3. Kornblum, Y. and Glaser, J. C., "Combined Moisture and Thermal Stresses Failure Mode in a PLCC," ASME Journal of Electronic Packaging, Vol. 111, pp. 249~254, 1989.
4. 박상선, 반응운, 엄윤용, "반도체패키지에서의 층간 박리 및 패키지균열에 대한 파괴역학적 연구(2)", 대한기계학회논문집, 제18권, 제8호, pp. 2158~2166, 1994.
5. Nguyen, L.T., "Reliability of Postmolded IC Packages," ASME Journal of Electronic Packaging, Vol.115, pp. 346~355, 1993.
6. Fukuzawa, I., Ishiguro, I. and Nanbu, S., "Moisture Resistance Degradation of Plastic LSIs by Reflow Soldering," Proceeding of IEEE International Reliability Physics Symposium, pp. 192~197, 1985.
7. Katouzian, M., Bruller, O. S. and Horoschenkoff, A., "On the Effect of Tem-

- perature on the Creep Behavior of Neat and Carbon Fiber Reinforced PEEK and Epoxy Resin," *Journal of Composite Materials*, Vol. 29, No. 3, pp. 372~387, 1995.
8. 이강용, 이택성, 김경섭, "리플로 납땜 공정에서 플라스틱 IC 패키지의 습기 및 열로 인한 파손문제 해석," *대한기계학회논문집*, 제20권, 제4호, pp. 1347~1355, 1996.
 9. ABAQUS User's Manual, Ver.5.2, HKS Inc.
 10. P3/PATRAN User Manual, Release 1.3-2, PDA Engrg.
 11. Barsoum, R. S., "On the Use of Isoparametric Finite Element in Linear Fracture Mechanics," *International Journal for Numerical Methods in Engineering*, Vol. 10, pp. 25~37, 1976.
 12. Lim, I. L., Johnston, I. W. and Choi, S. K., "Application of Singular Quadratic Distorted Isoparametric Elements in Linear Fracture Mechanics," *International Journal for Numerical Methods in Engineering*, Vol.36, pp. 2473~2499, 1993.
 13. Adachi, M., Ohuchi, S. and Totsuka, N., "New Mode Crack of LSI Package in the Solder Reflow Process," *IEEE Transactions on Components, Hybrids and Manufacturing Technology*, Vol. 16, No. 5, pp. 550~554, 1993.