

EPD 신호궤적을 이용한 개별 웨이퍼간 이상검출에 관한 연구

A Study on Wafer to Wafer Malfunction Detection using End Point Detection(EPD) Signal

이석주, 차상엽, 최순혁, 고택범, 우광방
(Seok-Joo Yi, Sang-Yeob Cha, Soon-Hyuk Choi, Taek-Beom Koh and Kwang-Bang Woo)

Abstract : In this paper, an algorithm is proposed to detect the malfunction of plasma-etching characteristics using EPD signal trajectories. EPD signal trajectories offer many information on plasma-etching process state, so they must be considered as the most important data sets to predict the wafer states in plasma-etching process. A recent work has shown that EPD signal trajectories were successfully incorporated into process modeling through critical parameter extraction, but this method consumes much effort and time. So principal component analysis(PCA) can be applied. PCA is the linear transformation algorithm which converts correlated high-dimensional data sets to uncorrelated low-dimensional data sets. Based on this reason neural network model can improve its performance and convergence speed when it uses the features which are extracted from raw EPD signals by PCA. Wafer-state variables, Critical Dimension(CD) and uniformity can be estimated by simulation using neural network model into which EPD signals are incorporated. After CD and uniformity values are predicted, proposed algorithm determines whether malfunction values are produced or not. If malfunction values arise, the etching process is stopped immediately. As a result, through simulation, we can keep the abnormal state of etching process from propagating into the next run. All the procedures of this algorithm can be performed on-line, i.e. wafer to wafer.

Keywords : plasma etching, end point detection signal, principal component analysis, malfunction detection

I. 서론

반도체 디바이스의 회로패턴이 미세화, 고집적화 되고 웨이퍼의 대구경화가 이루어짐에 따라 보다 정밀하고 효율적인 생산기술을 통한 품질의 향상이 요구되고 있다. 여러 개의 단위공정들로 이루어져 있는 반도체 생산공정들 중 원하는 회로 패턴의 형성을 위한 식각 공정은 정밀도와 반도체 성능의 확보면에서 중요한 공정의 하나이다. 미세 패턴에 적합한 식각특성의 확보를 위해서 플라즈마를 이용한 식각을 하고 있지만 플라즈마의 물리화학적 성질이 명확히 규명되어 있지 않기 때문에 직접적 센싱에 의한 폐루프(closed-loop) 제어보다는 작동자의 경험과 정확한 모델의 구축을 통한 개루프(open-loop) 제어가 일반적으로 활용된다.

초기의 식각공정 특성 파악을 위한 모델링 노력으로 플라즈마 내의 전자나 이온의 운동상태와 분포 등과 같은 물리화학적 성질에 기초하는 기법이 연구되었으나 [1][2], 이는 플라즈마 성질의 역학관계가 너무 복잡하고 모든 특성을 나타내기에는 한계가 있기 때문에 샘플 데이터를 이용하여 공정의 특성을 추출하는 모델의 개발로

연구의 방향이 전환되었다. 실험에 의한 모델은 통계적 기법에 의해 시작되었으며[3][4], 최근 들어 식각공정과 플라즈마의 비선형적 특성을 모두 포함하기 위해서는 통계적 기법보다 신경회로망 네트워크가 장점을 가지고 있다는 것이 증명되고 있다[5]-[7]. 하지만, 이러한 연구들은 웨이퍼 패턴의 미세화와 웨이퍼의 대구경화로 중요하게 고려해야 하는 CD(Critical Dimension)와 균일도는 출력변수로서 생각하지 않았으며, 공정의 진행동안 정확한 값이 모니터링되지 않는 공정 제어입력(recipe)값만으로 모델링 함으로서 설정된 공정 제어입력값의 일시적 또는 장기적 미세 변동에 의한 웨이퍼 특성의 변동을 설명할 수는 없었다. 따라서, 식각이 진행되는 동안의 공정과 웨이퍼 상태에 관한 구체적 정보획득을 위한 지표가 필요하게 되는데, 가장 일반적으로 생각되어 질 수 있는 것으로는 플라즈마의 광방출이다. 플라즈마 광방출 신호의 변화량을 실시간으로 수집하여 식각공정의 끝을 검출하는데 사용하는 EPD(End Point Detection) 신호궤적은 특별한 파장의 크기를 나타내는 것으로서, 이러한 광방출의 특성 공정에 관한 정보가 내재되어 있음이 밝혀지고 있다. 따라서, 공정과 웨이퍼의 상태 예측을 위해 EPD 신호궤적의 포함이 필수적인 것으로 고려된다.

현재 반도체 생산 현장에서는 이상이 발생하여 정상적인 웨이퍼의 산출이 이루어지지 않는 상황이 발생할 경우, 작동자가 임의로 표본 추출한 웨이퍼의 off-line 계측을 통해 관리도(control chart)를 작성하여 이상 검출을 수행하고 있다. 하지만, 이 방법은 이상 상태가 다음 웨

접수일자 : 1998. 2. 28., 수정완료 : 1998. 7. 15.

이석주, 차상엽, 우광방 : 연세대학교 전기공학과

차순혁 : LG 전자(주) 미디어통신 연구소

고택범 : LG 하니켈(주) 연구소

* 본 논문은 1996년도 한국과학재단 목적기초연구지원사업에 의해 이루어진 연구결과입니다(과제번호 96-0102-05-01-3).

이퍼로 파급되는 것을 방지할 수 없으며, 공정 이상의 검출 지연 시간으로 인한 경제적인 손실이 발생할 수 있는 단점을 지니게 된다. 이러한 이상 상태의 파급을 방지하기 위해 EPD 신호케적을 이용한 실시간 이상검출에 관한 연구가 이루어졌으나[14], EPD 신호케적이 600여개의 표본 데이터로 구성되어 이에 대한 특성 파라미터의 추출 및 비교가 매우 어려우며 다소 많은 시간이 필요하다는 단점이 있었다

본 논문에서는 경험적 표본 추출에 의한 이상검출의 시간적 자원적 낭비를 보완하기 위한 개별 웨이퍼간의 이상 검출을 제안한다. 웨이퍼의 식각시간 간격에서의 이상 검출이 가능하도록 실시간적으로 수집되는 EPD 신호케적을 입력으로 선정하였다. EPD 신호케적을 공정과 웨이퍼의 상태 파악에 이용함에 있어서 데이터 특성은 그대로 유지한 채 데이터의 감소가 이루어져야 하며, 이에 대한 선형적 기법으로 주요요소분석(principal component analysis)을 적용하였다. 감소된 EPD 신호 케적은 웨이퍼의 미세화와 대구경화에 따른 중요 출력 변수인 CD와 균일도의 예측을 위해 사용된다. 예측을 위한 모델의 구축을 위해 신경회로망 네트워크 기법이 사용되었으며, 이러한 알고리즘 수행은 웨이퍼의 식각 시간간격 내에 완료될 수 있게 된다. 제안된 알고리즘은 시뮬레이션을 통해 그 실효성이 검증되었다.

II. 플라즈마 반도체 식각공정

반도체 제조를 위해서는 증착(deposition), 마스크(masking), 식각(etching)과 같은 다양한 순차 단위공정들이 존재하는데 이 중 식각공정은 반도체 집적회로의 패턴을 형성하기 위해 포토레지스터(photo-resistor) 마스크를 사용하여 요구되는 패턴으로 웨이퍼의 표면의 일부를 가공하는 공정이다. 실리콘, 폴리실리콘, SiO₂, 알루미늄 등의 패턴 형성물질이 순차적인 층으로 전체가 덮여져 있는 웨이퍼에서 필요 없는 부분은 마스크를 이용하여 선택적으로 제거된다. 식각공정의 종류에는 크게 화학적인 식각용액을 이용하는 습식 식각과 기체화된 플라즈마 등을 이용하는 건식 식각이 있다. 식각용액에 웨이퍼를 반응시키는 습식 식각은 최근 반도체 산업의 발달로 요구되는 미세한 패턴의 식각에 부적합하기 때문에 반도체 식각공정은 플라즈마를 이용한 건식식각으로 대체되었다. 하지만, 플라즈마는 물리적, 화학적 성질이 명확히 밝혀져 있지 않기 때문에 아직도 활발한 연구의 대상이 되고 있으며 현재까지도 플라즈마의 동적 법칙에 근거하거나 식각된 깊이의 측정에 근거한 직접적 식각공정의 제어가 아닌 EPD 시스템을 사용하여 플라즈마의 광방출 현상을 포착하고 이에 공정 진행의 지표로 삼는 간접적 제어를 현재 실제의 생산공정에서 사용하고 있다.

1. 플라즈마 광방출

반도체 식각에 이용되는 플라즈마 가스와 웨이퍼의 표면반응으로 반응물이 생기고 플라즈마에서 원자와 분자 그리고 전자에너지가 충돌하면 부산물 원자에 에너지가 전달된다. 전자가 전도대역에서 가전자대역으로 직접 전이가 일어나게 되면 전자는 에너지를 방출하게 되고 이

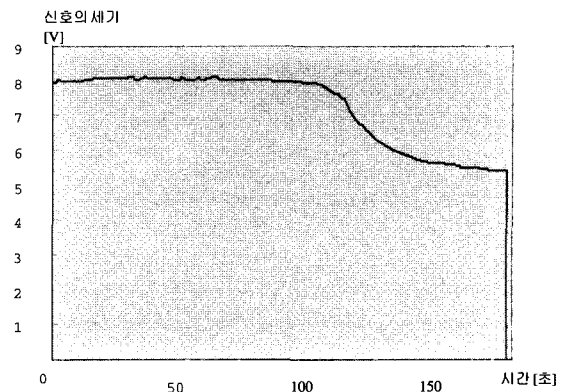


그림 1. 식각의 진행에 따른 방출광의 궤적.
Fig. 1. Trace of emitted light in the etch process.

러한 방사 에너지를 광자(photon)라고 부른다.

방출되는 빛(광자)은 일정한 에너지를 갖고 있으며 따라서 그 파장을 관찰하면 어떠한 원자로부터 방출되었는지를 식별할 수 있다. 식각재가 소비되는 식각 중에는 식각부산물로부터의 빛 방출은 증가하는 한편 식각재에서의 방출은 감소하게 된다. 식각이 종료되면 식각재의 빛 방출이 증가하고 식각부산물의 빛 방출은 감소하게 된다. 식각재와 식각물질의 반응속도와 위치 등에 따라 궤적의 형태가 약간씩 달라질 수는 있지만 그림 1과 같은 일반적 형태를 따르게 되며 이 신호를 이용하여 식각의 종료를 판별하기 때문에 EPD(End Point Detection) 신호케적으로 불리우고 있다[13].

2. 식각 시스템

식각 시스템은 그림 2와 같이 1) 식각반응의 6단계가 실제로 진행되는 식각반응실과 2) 플라즈마 식각장비와 연결하여 빛을 전송하는 광섬유, 3) 광섬유로 전달된 빛을 전압레벨로 바꾸어 주는 모노크로메터(monochromator), 그리고 4) 전압신호를 전송받아 전압을 모니터링하고 그 궤적을 사용자에게 나타내며, 식각장비와의 제어신호를 주고받는 EPD 제어기로 구성되어 있다. 모노크로메터와 연결된 광섬유는 플라즈마의 상태를 분명히 볼 수 있도록 웨이퍼 표면과 평행하게 설치되어진다. 광섬유로부터 전달된 빛은 모든 파장대를 포함하고 있으므로 특정 파장의 빛만을 검출하기 위한 광학적 장치가 필요하게 되는데 이를 위한 모노크로메터는 오목 격자와 PMT(Photo Multiplier)를 내장하고 있으며 그림 2와 같이 오목 격자의 반사각을 조절하여 원하는 특정 파장의 빛만 PMT로 보내주게 된다. PMT는 이러한 특정파장의 빛을 전압의 크기로 변환하여 EPD 제어기로 보내게 된다.

EPD 제어기는 모노크로메터로부터 전달된 전압신호를 작동자가 인식할 수 있는 그래프의 형태로 나타내어 주면서 신호의 변화를 감지하여 자동적으로 식각공정을 진행할 수 있도록 반응실과의 통신을 담당하게 된다. 현재 다중개의 식각장비를 관찰할 수 있는 EPD 제어기가 개발되어 있으며[10], 본 논문에서는 이를 이용하여 개별 웨이퍼간의(wafer to wafer) 예측을 위한 데이터의 수집이 진행되게 된다.

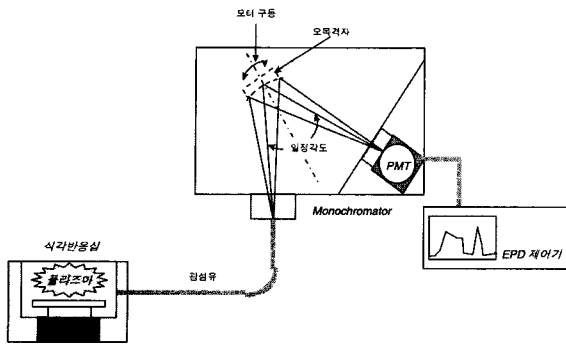


그림 2. 식각공정 시스템.
Fig. 2. Etch process system.

3. 최적 공정효율을 위한 웨이퍼 출력변수

반도체 생산 분야 중 메모리 디바이스에 있어서 설계 및 공정기술의 발달에 따라 집적도의 눈부신 향상이 이루어지고 있는데, 최근의 추세는 16M DRAM에서 64M로 생산중심이 이동하고 있으며 256M와 1G 등의 제조를 위한 기반기술도 완성단계에 도달해 있는 상태이다. 이러한 메모리 용량의 증가 시에 요구되는 고난도의 공정 기술과 효율 및 생산성 향상을 위해 추구되는 대구경 웨이퍼 상에서의 디바이스 생산시의 수율 향상 등의 경제성 문제는 기본적인 순차 단위공정들에 대해 정확하고 엄격한 공정 감시 및 제어를 필요로 한다.

여러가지 순차 단위공정들 중 식각공정은 특성이 복잡하고 정밀도가 가장 중요시되는 분야로서 정밀 식각의 지표가 되는 이방성, 균일도, 선택도와 함께 CD와 같은 출력 인자들의 특성 파악이 중요시된다. 이방성, 균일도, 선택도의 고려를 통한 식각공정 진행에 대한 연구는 활발히 이루어져 왔지만[11], 이러한 연구의 결과는 4M DRAM이나 16M의 메모리 회로 식각공정특성 분석과 공정최적화에는 국한되어 적용성이 확보되었으며, 64M이상의 고집적도의 회로 패턴 식각을 위해 중요 출력 요소로 등장한 CD에 대한 고려는 아직 미진한 실정이다.

DRAM의 셀은 여러 층의 폴리실리콘과 절연물질 그리고 금속으로 구성되어 있으며 폴리실리콘은 회로에서의 역할에 따라 gate, storage, bit line, plate 폴리실리콘으로 구분된다. 이 중, S-poly (Storage polysilicon)는 정보의 기억부분으로서 메모리의 고집적화로 인해 다른 폴리실리콘에 비해 두껍게 증착되는 것이 일반적이고 식각 시에는 S-poly 윗부분의 손상을 방지하기 위해 포토레지스터도 충분한 두께를 가져야 한다. 이때, 포토레지스터는 좁은 폭을 유지하면서 높게 증착시키는 것은 기술상 한계가 있으므로 적절한 CD값에 대한 감시와 제어가 중요하다.

그림 3과 같이 CD는 S-poly 패턴간 간격을 말하는 것으로 반도체 디바이스 설계 시에 그 허용값과 허용오차가 정해지는 공정 출력 파라미터로서 식각층의 용도에 따라 허용간격은 다르다. 일반적으로 CD가 허용범위보다 작으면 반복적으로 층을 쌓아가며 수행되는 공정의 진행에 있어서 회로형성에 문제가 발생하고 반면에 너무 큰 경우에는 기대하는 셀 특성에 반하는 문제가 발생하기

때문에 적절한 수준의 CD값의 확보가 필수적이 된다.

또한, 높은 생산성을 위한 생산시간의 단축을 이루기 위해서는 하나의 웨이퍼 상에 최적화된 다이(die)의 배치와 웨이퍼의 대구경화가 필수적인데, 이는 웨이퍼상의 위치에 따른 식각 특성의 편차가 심화됨을 의미하는 것으로 수율(throughput)의 감소가 발생할 우려가 있다.

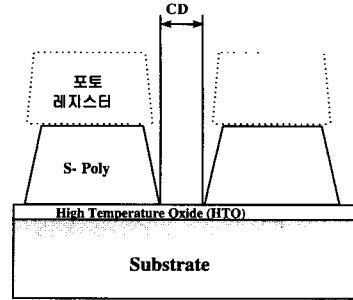


그림 3. CD의 측정방법.
Fig. 3. CD measurement.

단위 시간 동안의 식각깊이를 식각률이라고 하는데 식각시간의 단축으로 인한 생산성을 높이기 위해서는 높은 식각률이 요구되는 것과 함께 웨이퍼의 대구경화에 따라 식각률의 고른 분포가 필요하게 된다. 이러한 식각률의 편차를 균일도라고 하며, 하나의 웨이퍼내에 5개 측정 지점의 식각률을 측정하고 (1)에 의한 편차를 구함으로서 얻어진다.

$$U = (ER_{max} - ER_{min}) / 2ER_{avg} \quad (1)$$

여기서, U 는 S-poly의 식각률의 웨이퍼내 균일도이며, ER_{max} , ER_{min} , ER_{avg} 는 각각 웨이퍼 내의 모든 측정 지점에서 측정한 S-poly의 최대, 최소, 평균 식각률(A)이다.

III. 개별 웨이퍼간 상태 예측

1. 주요 요소 분석

모델링을 위한 입력으로 사용되는 모노크로메터에 의해 취득된 EPD신호는 0.2초 단위로 샘플링되면서 2분 이상 진행되며 그림 1과 같이 진행되기 때문에 600개 이상의 데이터를 지니게 된다. 하지만, 이 모든 데이터를 모델링을 위한 입력으로 설정해 줄 수는 없으며 신호케적인 특성을 파악하여 중요한 몇 개의 특징요소로서 전체 데이터를 나타낼 수 있다는 전제하에 데이터의 차원을 줄여 모델링과 출력값 예측시의 시간적 향상과 효율의 향상을 이루어야 한다. 본 연구에서 이와 같은 특성 추출과 데이터 차원의 감소를 위해 데이터의 에너지가 대부분 집중되어 있는 공간좌표계를 찾아내는 선형 과정으로서 특징되는 형태를 추출하는 주요요소분석을 제안하였으며 그 알고리즘과 특성은 다음과 같다.

주요요소분석 방법을 보이기 위해 먼저 데이터의 평균값(mean)과 데이터간의 공분산(covariance)을 구해야만 한다. 만일 n 개의 차원을 갖는 m 개의 실험데이터 X 가 존재한다고 가정하면 이 데이터에 대한 평균행렬 \bar{X} 와

공분산 행렬 S 는 각각 (2), (3)과 같다.

$$\bar{X} = \begin{bmatrix} \bar{x}_1 \\ \vdots \\ \bar{x}_n \end{bmatrix}, \quad \bar{x}_i = \sum_{k=1}^m x_{ik} \quad (2)$$

$$S = \begin{bmatrix} s_{11}^2 & \cdots & s_{1n} \\ \vdots & \ddots & \vdots \\ s_{n1} & \cdots & s_{nn}^2 \end{bmatrix}, \quad s_{ij} = \frac{n \sum_{k=1}^m x_{ik}x_{jk} - \sum_{k=1}^m x_{ik}\sum_{k=1}^m x_{jk}}{m(m-1)} \quad (3)$$

여기서 \bar{x}_j 는 j 번째 차원의 m 개의 실험데이터에 대한 평균을 의미하며, s_{ij} 는 $i=j$ 일 경우에는 분산(variance) 그리고, $i \neq j$ 일 경우에는 i 번째와 j 번째 차원사이의 공분산을 의미하게 된다. 그 다음 과정으로 실험데이터의 공분산 행렬 S 에 대한 고유값(eigen values) L 과 고유벡터(eigenvector) U 의 산출이 필요하게 되는데 (4)와 같이 얻어질 수 있다.

$$U^T S U = L \quad (4)$$

여기서 얻어지는 대각행렬 L 의 원소 l_1, l_2, \dots, l_n 는 특성근(characteristic roots) 또는 S 의 고유값이라고 불리며, 행렬 U 의 중행렬 u_1, u_2, \dots, u_n 은 특성벡터(characteristic vector) 또는 S 의 고유벡터라고 불린다.

고유값과 고유벡터의 특성상 각 특성벡터들은 데이터의 특성을 가장 잘 나타내고 있는 직교 좌표계를 대표하고 있다. (5)에 의한 주요축 전환에 의하여 n 차원의 연관된 데이터 $X = [x_1, x_2, \dots, x_n]^T$ 는 새롭게 연관되지 않은 n 차원의 $Z = [z_1, z_2, \dots, z_n]^T$ 를 생성하게 된다.

$$Z = U^T [X - \bar{X}] \quad (5)$$

여기서, X 가 n 차원을 갖는 m 회 실험데이터라고 할 때, \bar{X} 는 $n \times 1$ 의 X 의 평균행렬이고 U 는 $n \times n$ 의 크기를 갖는 공분산의 고유벡터이다. 이와 같은 주요축 변환에 의한 변수들을 주요요소라고 불리고, 변환된 변수 명인 주요요소에 대하여 변환된 데이터 쌍을 "스코어(score)"로 정의하여 구분하게 된다. 다음의 (6)에 의하여 i 번째 스코어가 계산될 수 있다.

$$z_i = u_i^T [x - \bar{x}] \quad (6)$$

이와 같은, 주요 요소 분석 알고리즘에 의해 나타난 특징 중 고려할 사항은 다음과 같다[12].

첫째, 각 변수에 대한 공분산 행렬인 S 의 크기는 공분산의 고유값 행렬인 L 의 크기와 같다.

$$|S| = |L| = l_1 l_2 \dots l_n \quad (7)$$

둘째, 각 변수에 대한 공분산 행렬인 S 의 대각요소의 합은 공분산의 고유값 행렬인 L 의 대각요소의 합과 같다.

$$s_1^2 + s_2^2 + \dots + s_n^2 = l_1 + l_2 + \dots + l_n \quad (8)$$

셋째, 공분산의 고유 벡터 u_i 는 공분산의 고유값 l_i 에

대응하기 때문에 원래의 데이터 쌍의 u_i 방향 분산정도는 l_i 에 비례한다. 따라서, u_i 방향의 분산정도는 (9)와 같이 전체 고유값 중에 i 번째 고유값의 비율을 구함으로써 측정될 수 있다.

$$\begin{aligned} & \text{고유벡터}(u_i) \text{의 \%분산} \\ &= \frac{l_i}{\sum l_i} \cdot 100 = \frac{l_i}{\text{trace}(S)} \cdot 100 \end{aligned} \quad (9)$$

이와 같은 공분산과 고유벡터, 고유값간의 연관관계는 주요요소분석 알고리즘에 있어서 대부분의 에너지(스코어의 변화량)가 집중되어 있는 소수의 스코어를 공분산의 고유값 L 의 관점에서 간단히 추출하여 데이터의 차원을 줄일 수 있는 기반을 마련해 준다. 실제의 적용에 있어서, 대부분의 경우 몇 개의 공분산의 고유값으로서 특성을 나타내는데 있어서 충분하며 고려되지 않은 나머지는 작은 영향만을 미칠 뿐이다[12].

만일, 데이터 변화량의 약 95% 이상을 지니는 스코어만을 추출한다고 할 때 $l_1 \leq l_2 \leq \dots \leq l_n$ 의 순서로 정렬되어 있는 고유값 $L = [l_1, l_2, \dots, l_n]$ 에 대한 검정을 수행하여 적합한 것으로 판정된 y 개의 스코어만을 고려한다면, $n \times n$ 의 스코어 행렬 Z 를 5% 정도의 특성을 무시한 상태에서 $n \times y$ 의 \hat{Z} 행렬로 데이터의 감소를 가져올 수 있다.

2. 식각공정의 모델링

1) 웨이퍼 특성의 모델링

공정 제어를 위한 몇 가지 변수, 그리고 공정의 진행을 나타내는 몇가지 신호, 또한 균일도나 CD 등의 웨이퍼의 중요 출력 변수 사이에 위와 같은 비선형 관계가 존재하는 것이 명백하다. 특히, 플라즈마와 플라즈마가 웨이퍼에 미치는 영향, 중요 출력 변수, 패턴의 정밀도 특성(즉, 웨이퍼 특성)등에 관한 정보를 포함하고 있는 광방출 신호를 식각이 진행되는 동안에 모노크로메터로 관찰한 EPD 신호는 식각공정 모델링을 위한 가장 중요한 관계 설정 변수로서 생각되어질 수 있다. EPD 신호는 노출된 지역의 원하지 않는 물질이 제거되어 식각의 종료가 검출되었음을 알리는데 사용되는 단일 파장의 빛이지만, 식각 반응실 내의 상태에 관한 여러 가지 정보를 포함하게 된다. 예를 들어, 공정의 진행 중에 식각반응실에 부착된 광학 창을 흐려짐을 보정하기 위한 과정이 진행되었다면 EPD 신호는 식각 시스템의 공정 이동과 식각 반응실의 청결에 관한 시간적 정보를 지니게 된다.

반도체 회로 패턴의 고집적화와 웨이퍼의 대구경화에 따라 공정의 진행동안 감시와 이상검출이 필요한 웨이퍼의 균일도와 CD값의 예측을 위해, 해당되는 식각 공정의 특성뿐 아니라 웨이퍼의 상태에 관한 정보까지 내재하는 EPD 신호를 입력변수로 사용한 신경회로망 네트워크의 이용이 비선형적인 성격이 강하고 식각 시간과 플라즈마의 특성에 따른 공정 특성의 변화가 심한 반도체 식각공정 모델링에 적합하다.

하지만 EPD 신호는 최소 600개의 광방출 신호의

크기로 구성되어 있으며 이는 신경회로망 네트워크에 있어서 항상 동일한 개수의 입력층 뉴런을 확보해야 하는 문제를 발생시키며 학습 과정에서도 과도한 계산과정을 필요로 한다. 따라서, 주요 요소분석 알고리즘을 통한 EPD 신호 데이터의 감소가 요구된다. 주요 요소분석 알고리즘으로 감소된 데이터는 네트워크의 학습시 입력 차원의 감소로 인한 네트워크 수렴시간에 유용할 뿐 아니라 주요축 변환에 의해 서로 독립적인 직교 데이터로 변환시킴으로써 학습의 성능도 향상될 수 있도록 한다.

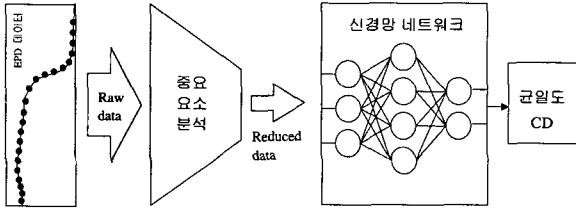


그림 4. 웨이퍼 특성의 모델링.
Fig. 4. Etch process modeling.

요약하면, EPD 신호계적의 주요요소 분석을 통한 데이터의 감소가 먼저 수행되고, 여기서 추출된 특징을 입력으로 하는 신경회로망 네트워크에 의하여 웨이퍼의 균일도와 CD를 도출하는 모델링이 수행된다.

2) 공정 특성의 모델링

식각 반응실의 상태를 설정하기 위한 제어입력 변수로 압력, 교류전력, 직류전력, 가스의 흐름 등이 중요하게 고려된다. 식각의 진행에 따라 제어입력 변수들은 약간씩의 변동이 발생하게 되고, 결국은 CD와 웨이퍼 균일도와 같은 출력 특성에 결정적인 영향을 미치게 된다. 하지만, 식각 제어기의 설정치와 실제의 제어입력값의 차이는 몇 가지의 제어입력값에 관한 센서가 부착되어 있지만, 공정의 진행동안에 계속적으로 모니터링되지 않고 있으며, 또한 이상의 원인이 센서의 범위를 벗어나게 된다면 웨이퍼의 이상의 원인을 찾아낼 수 없으며 경험에 의한 off-line 측정만이 가능하게 된다. 따라서, 모니터링되지 않는 공정 이상에 대한 정보는 EPD 신호계적에 포함되어 있다는 관점에서 식각 반응실의 제어입력 변수에 의한 EPD 신호계적의 모델링을 통해 변형된 EPD 신호의 주요요소의 변화를 살펴보아야 한다.

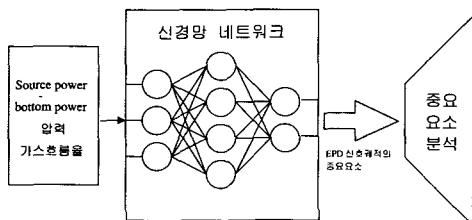


그림 5. 시뮬레이션을 위한 공정 특성 모델링.
Fig. 5. Process modeling for simulation.

제어입력 변수에 의한 EPD 신호계적의 변화를 감지하는 입출력 관계 설정에서, 식각공정의 특성을 결정지을 수 있는 요소들인 식각실에 가해지는 교류전력인 교

류전력, 플라즈마 가스의 가속을 위한 직류전력, 식각실 내의 압력, 그리고 플라즈마 가스 생성을 위한 Cl₂와 N₂ 가스의 흐름을 제어입력 변수로 설정하였으며 출력 요소로는 EPD신호계적의 주요요소로 선정된 n차원의 주요요소데이터를 출력 요소로 설정하였다. 본 연구에서는 그림 5와 같은 공정특성 모델을 시뮬레이션에서 필요한 EPD 신호계적의 주요 요소 발생에 사용하였다.

3. 웨이퍼 특성 예측과 이상검출

웨이퍼의 특성은 반도체 패턴의 정밀도나 식각되어야 할 개방 지역의 크기, 그리고 제어입력 변수의 비정상적인 값의 변화로 랫(lot)에 따라 또는 웨이퍼에 따라 달라지게 된다. 하지만 현재 수행되고 있는 웨이퍼 특성 변화에 따른 공정 이상 상태에 대한 대처는 식각의 종료 후 임의의 추출된 표본 웨이퍼의 출력 변수에 관한 작동자의 경험에 기초하여 이상 검출이 이루어지고 있다. 이 방법은 검출을 위한 시간적 지연에 의해 웨이퍼 특성에 비정상 결과를 가져오는 이상 공정이 계속적으로 진행됨에 따라 연속된 다음 웨이퍼 역시 비정상 결과를 산출하게 되는 단점을 지니게 된다.

따라서, 하나의 웨이퍼가 식각된 직후 실시간적으로 얻어질 수 있으며 같은 제어입력 조건하에서도 식각 반응 환경의 변화를 감지하여 특성 파형을 나타내는 EPD 신호 계적에 의한 공정 출력 변수의 감시가 필요하다. 이를 위해 제안된 알고리즘은 그림 6과 같다.

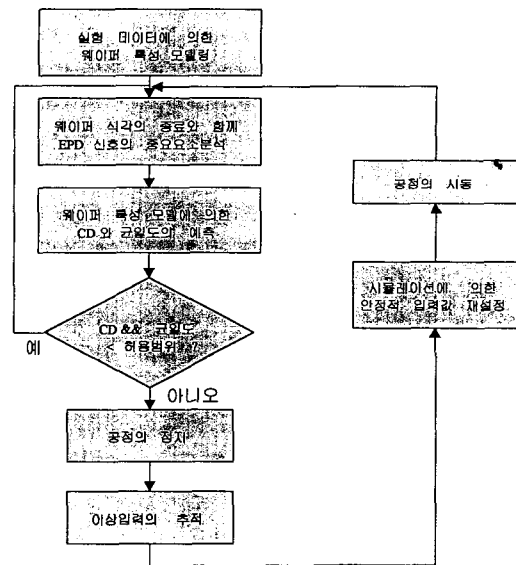


그림 6. 웨이퍼 상태 예측과 이상진단 알고리즘.
Fig. 6. Algorithm for wafer-state prediction and malfunction diagnosis.

모델링된 신경회로망 네트워크에 의해 현재 EPD 신호에 근거하여 웨이퍼의 균일도와 CD를 웨이퍼 간에 계산한다. CD의 경우 목표되는 간격(0.21 μ m)과 허용범위($\pm 0.05\mu$ m)가 있기 때문에, 공정의 진행에 따라 이상의 여부를 추정할 수 있다. 또한 웨이퍼의 균일도에 있어서도 0에 가까워질수록 바람직한 현상을 보이는 것이며 64M DRAM의 경우 17이내의 값을 가질 때 정상적인 허

용범위 이내에 들었다고 할 수 있다.

이러한 허용 범위에 대한 감시를 한 웨이퍼가 식각될 때마다 수행하여, 허용 범위 이내일 경우 정상적 웨이퍼를 생산하는 정상공정 상태로 판단하여 다음 웨이퍼에 대한 예측을 수행한다. 하지만, 일시적 이상 웨이퍼의 생산이 아닌 출력 변수의 값이 두 번 이상 연속하여 허용 범위를 벗어나게 된다면, 이를 불량 웨이퍼를 생산하는 이상 공정의 파급현상으로 판단하여 경보를 울리고 이상 제어입력의 진단을 수행할 수 있게 된다. 이상 원인이 진단된 후에 장비의 새로운 제어입력값 설정을 통해 안정적인 공정 출력을 꾀해야 하므로, 이상의 발생을 원인 별로 가정한 상태로 시뮬레이션을 통해 웨이퍼 특성 출력변수들의 추세를 관찰함으로써 이상의 발생시에도 안정적인 웨이퍼의 생산이 가능한 제어입력값을 찾아낼 수 있게 되어 새롭게 선정된 제어입력값에 의한 연속적인 다음의 식각공정에 대비하게 된다.

IV. 실험 및 결과 고찰

1. 실험 방법

S-poly 식각공정의 경우 경제적인 실험과 효율적인 분석을 위해 실험계획법을 실시하고 있다. 실험계획법은 실험목적 설정하고 입·출력 인자(factor)와 그 수준(level)을 선택한 뒤 정해진 실험과 분석을 행하는 통계적 기법이다. S-poly 식각공정의 모델링을 위해 선택된 제어입력 변수와 그 허용 범위는 표 1과 같다. 다섯 개의 제어입력가운데 power는 실험에 사용된 HDICP(High Density Induction Coupled Plasma) 식각시스템 특성에 의해 교류전력과 직류전력으로 구분된다. HDICP시스템은 최근에 개발된 것으로 고밀도(1012/cm³), 저압(2.5mT~30mT)의 식각반응실 특성을 갖는다.

표 1. 식각장비의 제어입력 변수 및 범위.

Table 1. Input recipe name and range of etching equipment.

입력 변수명 [단위]	최소값	최대값
Source Power [Watt]	1900	2500
Bottom Power [Watt]	70	90
압력 [mTorr]	20	26
Cl ₂ [sccm]	150	200
N ₂ [sccm]	5	15

제어입력 요소의 차원이 다섯 개인 본 논문의 실험은 각각 두개의 수준을 갖게 되어 최소한 2⁵ = 32 번의 실험을 행해야 한다. 하지만 반도체공정의 경우 실험을 위한 비용(장비/재료/시간)을 고려할 때 보다 경제적이고 효율적인 실험방법을 생각해야하고, 또한 식각공정의 경우 식각공정 중에 발생하는 중합체(polymer)에 의한 식각반응실내의 오염으로 인하여 동일한 조건에서의 실험이 힘들게 된다. 따라서, 독립적인 의미가 작다고 판단되는 고차의 교호작용(interaction)을 희생시켜 실험의 횟수를 적게 하면서도 일관된 실험의 조건을 유지시켜주기

위하여 실시하는 일부실험법(fractional factorial design)을 사용하게 된다[12].

이 일부실험법 중에서 주효과와 기술적으로 중요한 것으로 예상되는 교호효과를 검출하고, 기술적으로 없으리라고 생각되는 2인자 교호작용 및 고차의 교호작용에 관한 정보를 희생시켜서 실험횟수를 적게 할 수 있는 실험계획을 간단히 짤 수 있도록 만들어 놓은 표가 직교배열표(Tables of orthogonal arrays)이며, 직교배열표에 의하여 실험횟수는 2⁵⁻¹ + 1 = 17번으로 두 개의 출력요소를 계측하기 위하여 최소 17×2 = 34매의 웨이퍼가 요구된다. 처음 17매는 S-poly 균일도 계산을 위한 식각을 계측에 사용되고 두 번째 17매는 CD를 계측하기 위해 사용된다. 이때 사용된 웨이퍼는 각각 그림 7에서 보듯이 회로패턴이 없는 "dummy wafer"와 CD를 계측하기 위해서는 회로패턴이 형성되어 있어야 하므로 실제 생산에서 사용되는 "profile wafer"를 사용하게 된다.

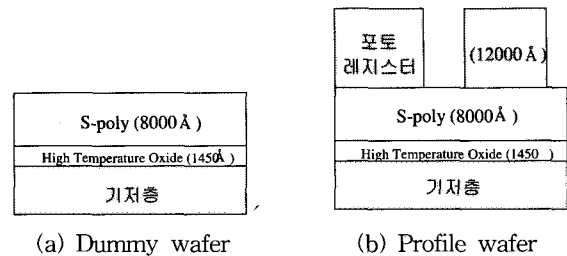


그림 7. S-poly 웨이퍼 측면 구조.

Fig. 7. Vertical structure of S-poly wafer.

균일도는 분당 식각되는 깊이인 식각률에 기초하여 (1)과 같이 계산되므로 "dummy wafer"는 식각률 계측만을 위해 일정시간(30초) 식각을 진행한 뒤 off-line으로 식각두께를 측정하며, "profile wafer"는 EPD시스템을 사용하여 S-poly 층이 완전히 식각될 때까지 식각한다[14]. 식각률(Å/min)과 CD(Å)는 8인치 웨이퍼 상의 다섯 지점을 SEM(Scanning Electron Microscope)으로 계측하게 되고, 계측된 다섯 지점의 식각률을 이용해 균일도를 구한다. 34매의 웨이퍼 실험이 완료되면 측정된 다섯 개의 제어입력값(recipe)과 두 개의 출력을 갖는 17개의 데이터 쌍과 같은 수의 EPD 신호케적이 수집된다.

2. EPD 신호의 주요요소 분석

실험계획법에 의해 수집된 17개의 EPD 신호케적은 2분 이상 0.2초 단위로 추출되는 600개 이상의 데이터를 포함한다. 하지만 식각이 진행되는 시간은 각 제어입력값에 따라 2분에서 3분의 범위를 갖게 되어 각 추출 데이터의 개수가 다르게 되며, 주요 요소 분석에 의한 고유펙터의 값을 계산하기 위해서 모든 데이터의 개수를 같게 맞추어야 하는 과정이 필요하게 된다. 실험에 의해 수집된 EPD 신호케적의 각 샘플링에 따른 i번째 데이터를 EPD_i라고 가정하면, 본 연구에서는 이 후에 사용될 데이터의 적용성을 확보하기 위해서 경험적으로 최대일 것으로 예상되는 900개의 샘플링 데이터, 즉, i_{max} = 900을 기준으로 식각의 종료 후의 EPD_i는 0으로 결정

해 주어 모든 실험 데이터의 개수를 일정하게 맞추었다. 따라서, 주요 요소 분석을 위한 EPD 신호케적은 17×900 의 데이터쌍을 지니게 되고 (2)에서 (4)에 의해 구해진 공분산 행렬(S)과 공분산의 고유벡터(U)는 900×900 의 차원을 갖게 되며, 고유값(L)은 1×900 의 행렬이 된다. 이러한 결과에 따른 (5)의 적용으로 EPD 신호케적의 주요축 변환에 의한 새로운 데이터(Z) 역시 900×900 의 행렬로 생성된다. 원시 EPD 신호케적 EPD_i와 변환된 데이터의 각 스코어 z_i와의 연관관계는 (10)으로 살펴볼 수 있다[12].

$$r_{z_i, epd_j} = \frac{u_{ij} \sqrt{l_i}}{s_j} \quad (10)$$

여기서, s_j는 공분산 행렬(S)의 j번째 행의 j번째 열인 EPD_j의 분산을 의미하고, u_{ij}는 공분산 행렬의 고유벡터(U)의 i번째 행의 j번째 열 요소이며, l_i는 공분산행렬의 고유값 벡터(L)의 i번째 요소이다. (10)에 의한 원래의 데이터와 주요축 전환 데이터의 연관관계는 그림 8과 같다.

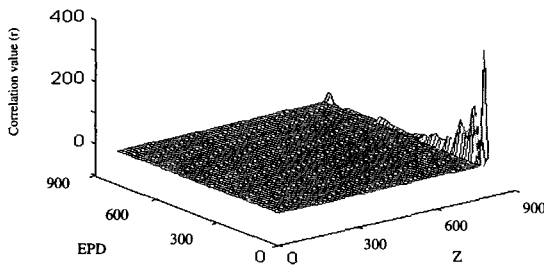


그림 8. 원시 데이터와 변환된 데이터와의 연관관계.
Fig. 8. Correlation between raw EPD data and principal component.

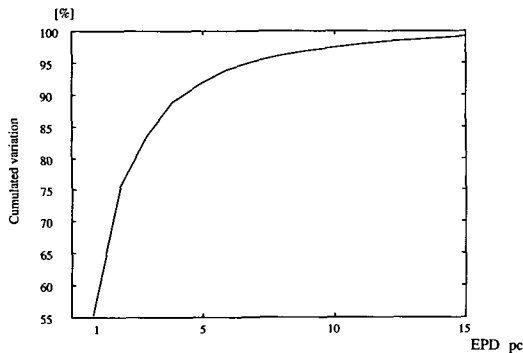


그림 9. 스코어에 따른 누적 변화량.
Fig. 9. Cumulated variation according to score.

그림 8과 같이 대부분의 연관관계는 축변환된 데이터의 마지막 몇 개의 스코어에 집중되어 있으며, 이러한 주요 스코어로 EPD 신호케적을 대표할 수 있음을 알 수 있다. (10)을 이용한 구체적인 분산정도의 비율값에 의하여 주요 스코어를 추출해 보면, 그림 9에서 보는 바와 같이 마지막 7개의 주요 요소 안에 EPD 신호케적 전체 변화량의 95%가 숨어있으며 14개의 스코어에 99%가 내재되어 있음을 알 수 있다. 가능한 정확한 EPD신호 케

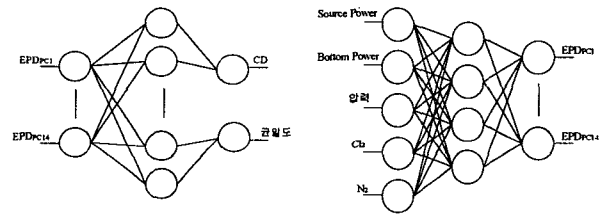
적의 추출을 위하여 본 연구에서는 900개의 축전환에 의한 연관되지 않는 데이터 중에 마지막 14개의 스코어, EPD_{PC1}, ..., EPD_{PC14}를 추출하여 다음 과정의 모델링을 진행 시켰다.

3. 웨이퍼와 공정 특성의 모델링

웨이퍼 특성과 공정 특성의 모델링을 위한 신경회로망 네트워크에 대한 노드의 비선형 함수는 기울기 u를 갖는 (11)과 같은 비선형 시그모이드(sigmoid) 함수를 사용하였으며, 입출력 변수에 의한 구성은 그림 10과 같다.

$$f(x) = \frac{1}{1 + \exp\left(\frac{-2x}{u}\right)} \quad (11)$$

실험 데이터에 의한 웨이퍼 특성 모델링으로 상태를 감시해야 할 출력 요소로는 CD와 균일도로 선정될 수 있으며 EPD 신호케적의 주요요소를 EPD_{PC1}, ..., EPD_{PC14}로 나타내었다. 웨이퍼 특성의 모델을 위해서는 CD와 균일도의 범위가 달라 한 출력변수에 편중하여 학습이 진행될 수 있으므로 독립적 출력을 갖는 네트워크로 구성하였으며, 공정 특성의 모델링을 위해서는 모든 출력이 하나의 네트워크로 이루어지게 하였다. 이러한, 공정의 이동 또는 제어입력 변수의 변동을 파악하기 위한 모델의 입력은 식각 반응실의 환경을 지배하는 요소로서 그림 10(b)와 같이 다섯 개의 변수를 선택하였으며 이에 따른 출력은 EPD_{PC1}, ..., EPD_{PC14}가 된다.



(a) 웨이퍼 특성 모델링 (b) 공정 특성 모델링

그림 10. 웨이퍼와 공정 특성의 모델링을 위한 신경 회로망 네트워크.

Fig. 10. Neural network for modeling of wafer and process characteristics.

학습된 신경회로망 모델에 의한 입출력 관계를 그림 11과 12에 나타내었다. 그림 11(a)는 2개의 주요요소(EPD_{PC1}과 EPD_{PC2})의 변화에 따른 CD값의 추세를 나타내는 그래프이고, 그림 11(b)는 EPD_{PC1}과 EPD_{PC3}에 따른 균일도의 값을 나타내었다. 양쪽 모델에서 모두 일정한 범위 이내의 출력 범위를 갖으면서도 강한 비선형의 모습을 보이고 있다는 점에서 몇 개의 제어입력 요소에 의해 최적의 출력값을 찾기 힘들며 모든 제어입력 값의 전체적 고려를 통해서만 가능하다는 것을 알 수 있다. 이러한 점은 그림 12의 공정 특성 모델에 의한 입출력관계에서도 유추할 수 있다.

그림 12는 공정의 제어입력요소인 교류전력과 압력, 교류전력과 직류전력의 변화에 대한 EPD_{PC1}과 EPD_{PC2}

의 양상을 나타낸 것으로 제어입력요소의 변화에 따른 EPD 신호패치의 특성 변화를 대표하는 것으로 살펴볼 수 있다. 이러한 신경회로망 네트워크를 사용한 모델링은 비선형적 입출력 관계 설정에 있어서 그림 11, 12에서와 같이 부분적으로는 선형적인 모습이 나타나게 된다. 따라서 공정이 입출력 공간상의 특정한 점에서만 진행된다면 선형적인 통계 모델에 의한 상태 예측이 가능할 것이다. 하지만 이상의 검출을 위해서는 식각 장비의 전 범위에 걸친 특성의 해석이 필요하게 되고, 따라서 본 연구에서 쓰인 입출력 범위가 넓은 실험 데이터가 더욱 유용하게 되어 부분적인 선형화를 통한 통계적 방법에 비해 신경회로망 모델이 더욱 유용하다는 것을 알 수 있다[14].

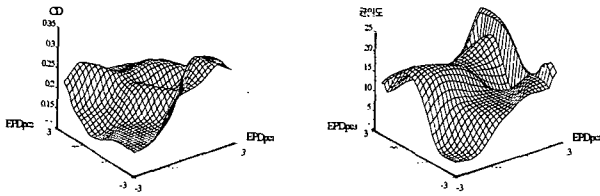


그림 11. 웨이퍼 특성 모델에 의한 입출력 관계.
Fig. 11. Input-output mapping for the wafer characteristic model.

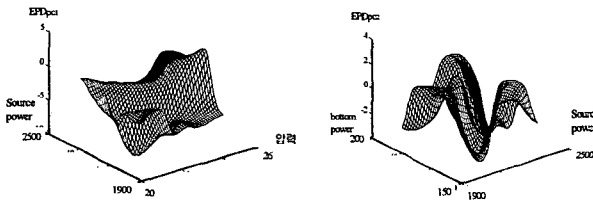


그림 12. 공정 특성 모델에 의한 입출력 관계.
Fig. 12. Input-output mapping for the process characteristic model.

4. 웨이퍼 특성 예측과 이상검출

공정 특성 모델에 의해 EPD 신호의 주요요소를 발생시키고 웨이퍼 특성 모델을 사용하여 출력값을 예측하는 시뮬레이션으로 이상 검출 알고리즘을 수행하였다. 식각 공정 제어입력 요소 중 가장 정밀한 제어가 가능하고 경험적으로도 변동이 거의 없는 것으로 알려져 있는 가스 (Cl₂, N₂) 흐름률의 변동은 없는 것으로 가정하여 일정한 값으로 고정시켰으며 세 가지 제어입력(압력, 교류전력, 직류전력)변화에 의한 EPD 신호 궤적의 변화에 따른 웨이퍼 출력 변수의 변동 추세를 시뮬레이션하였다. 시뮬레이션을 위한 기본 가정으로서 각 제어입력 변수들은 공정의 진행동안 작동자에 의하여 일정한 값으로 고정되어 있지만 외부 또는 내부의 원인에 의해 어느 한 제어입력값의 변동이 일어나는 것으로 가정하였으며, 안정적인 CD와 균일도를 확보할 수 있는 제어입력값에 의한 시뮬레이션과 공정 진행 속도의 향상을 위해 식각률을 높일 수 있는 식각환경에서의 시뮬레이션으로 나누어 진

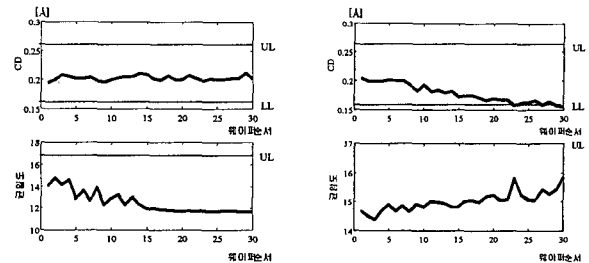
행시키고 이를 각각 시뮬레이션 1과 시뮬레이션 2로 명명하였다. 모든 시뮬레이션에서 제어입력의 미세한 변화에 따라 CD와 균일도의 이상값이 연속된 두 개 이상이 검출될 경우 알람을 발생하게 하였고 그 이후의 공정은 정지시키는 것으로 하였다.

우선, 실제 생산라인에서 안정적으로 수율을 높일 수 있는 시뮬레이션 1을 진행하였다. 이때 사용된 제어입력 범위는 표 3과 같으며 하나의 제어입력만 일정한 추세를 갖는 이상의 발생으로 가정하여 값을 변화시켰으며, 다섯 개의 제어입력값들은 현장 경험자에 의해 이해되고 있는 특성에 따라 1% 이내의 랜덤한 오차원인을 지니고 있다고 가정하였다. CD와 균일도의 감시 그래프는 그림 13과 같다.

표 3. 시뮬레이션 1을 위한 제어입력값의 이상 변동량.

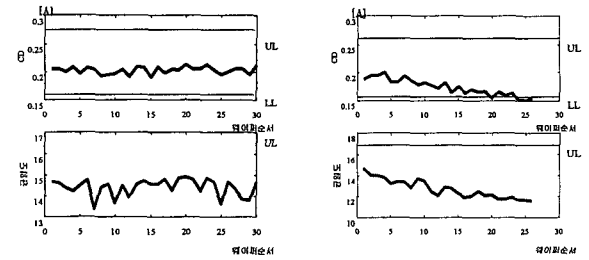
Table 3. Input recipe variation for simulation 1.

경우	이상입력 명칭	입력값					변동 기울기
		압력	교류 전력	직류 전력	Cl ₂	N ₂	
1	이상원인 없음						0
2	압력	22	2200	80	175	10	+0.05
3	교류전력						-5
4	직류전력						-0.1



(a) 경우 1

(b) 경우 2



(c) 경우 3

(d) 경우 4

그림 13. 시뮬레이션 1의 제어입력값 변화에 따른 CD와 균일도 감시그래프.

Fig. 13. CD and uniformity chart for input recipe variation (simulation 1).

시뮬레이션 1에 의한 제어입력 범위에서는 균일도에 대한 모든 경우에서 이상이 발생하지 않았다. 하지만 제어입력값의 변동이 발생한 경우에는 CD와 균일도 모두

에서 일정한 추세를 지니게 되면서 일시적인 변동량 또한 이상 변동이 없는 경우에 비해서 현저하게 높아짐을 알 수 있다. 표 3에서 설정된 제어입력값은 실제 생산라인에서 안정적인 식각 및 수율확보에 사용되는 제어입력값이다. 따라서 제어입력값의 변동이 없는 경우 1에서는 CD값이 매우 안정적인 분포를 보이고 있으며 경우 1에 대한 CD값을 모집단으로 하여 통계적 공정관리를 수행할 수 있다. 경우 1에 대한 CD의 평균(\bar{x})은 0.209A, 표준편차(σ)는 0.0167 이었다. 통계적 공정관리를 위한 감시그래프의 관리상한(Upper Control Limit:UCL)과 관리하한(Lower Control Limit : LCL)은 다음과 같이 결정된다.

$$UCL = \bar{x} + 3\sigma = 0.259 \quad (12)$$

$$LCL = \bar{x} - 3\sigma = 0.159$$

CD는 압력 및 교류전력의 변동에 대해서는 비교적 강한 특성을 보이지만 직류전력이 변동하는 경우 4에서는 관리 하한 아래로 떨어지는 이상상태를 나타내었다. 균일도의 경우는 알람이 발생하는 경우가 없었으며, 시뮬레이션 1을 위한 제어입력범위에서는 비교적 안정적인 결과를 산출하고 있다. 이는 EPD신호케이에 CD와 균일도에 관한 정보가 제어입력값의 변동에 따라 특성화되어 나타난다는 것을 알 수 있으며 제어입력의 변동이 EPD 신호케이에 나타나게 되고 이에 따른 출력변수로의 관계가 설정될 수 있음을 의미하는 것이다. 따라서, 실제 생산라인에서 설정된 식각공정 제어입력 범위에서의 이상 변동에 의한 출력변수의 변화를 EPD 신호케이가 잘 설명할 수 있음을 알 수 있다. 이는 기존의 단순히 식각공정의 제어입력값과 출력값을 통해 웨이퍼의 특성을 분석하는 방법으로는 찾아낼 수 없었던 변동 원인을 잘 설명해준다.

그 다음으로 공정시간의 단축으로 생산성의 향상을 꾀할 수 있는 식각률을 높이기 위해 사용될 수 있는 제어입력값에 대한 실험을 진행하였는데 식각률을 높이기 위해서 설정되는 제어입력값들은 다른 출력요소 즉 CD, 균일도 등의 특성을 어느 정도 희생시키기 때문에 더욱 확실한 감시와 이상검출이 필요하다.

안정적인 출력을 산출하는 제어입력값을 지니는 시뮬레이션 1에 비해 시뮬레이션 2의 결과는 이상제어입력의 발생이 없을 시에도 CD는 경계값 부근에서 나타나게 되고 균일도는 변동이 크게 되는 등의 불안정한 모습을 보이고 있다. 15회 이내에서 모두 이상이 검출되었으며 특히 교류전력과 직류전력의 변화에는 CD, 균일도 모두 민감한 반응을 보이게 된다. 대부분의 경우에 있어서 일시적인 단일 개의 이상은 다음 공정에 큰 영향을 미치지 않을 수도 있으나 두 개 이상의 이상 후에는 계속적인 이상이 발생하는 추세를 보이고 있는 점에서 어느 한계를 넘어서는 제어입력값에 대하여 계속적으로 다음 공정으로의 파급될 수 있음을 의미한다는 것을 알 수 있었다. 따라서, 식각률의 향상을 위해서 설정된 이러한 제어입력값들은 엄격한 제어입력값의 제어가 필요하게 된다는 것을 알 수 있으며 만일 장비가 정확한 제어입력을 제공

하지 못할 것으로 예상된다면 다른 제어입력값을 설정해야 할 것으로 판단할 수 있다.

표 4. 시뮬레이션 2를 위한 제어입력값의 이상 변동량.

Table 4. Input recipe variation for simulation 2.

경우	이상입력 명칭	입력값					변동 기울기
		압력	교류전력	직류전력	Cl ₂	N ₂	
1	이상원인 없음						0
2	압력	20.5	2200	85	155	10	-0.05
3	교류전력						+5
4	직류전력						+0.1

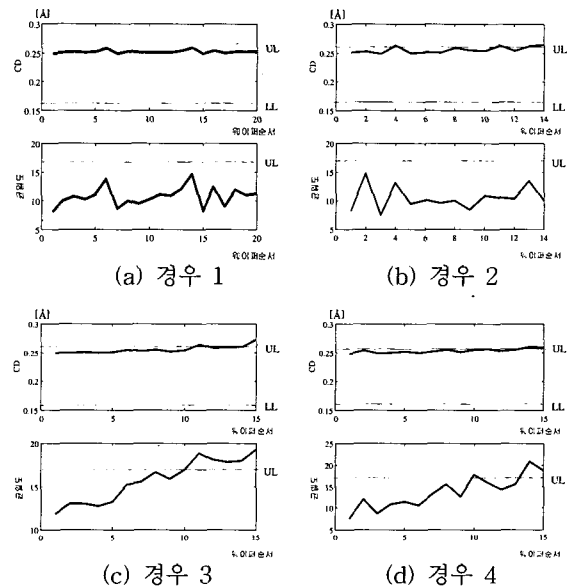


그림 14. 시뮬레이션 2의 제어입력값 변화에 따른 CD와 균일도 감시그래프.

Fig. 14. CD and uniformity chart for input recipe variation (simulation 2).

실제 생산 라인에서 여러 번에 걸친 실험과 그 결과의 경험적 고찰에 의해 선정된 이러한 제어입력 범위들은 시뮬레이션을 통해서도 그 결과가 동일함을 알 수 있으며 따라서 생산중 현장에서 웨이퍼간 이상의 검출뿐만 아니라 시뮬레이션을 통한 안정적이면서도 생산성 향상을 위한 제어입력값의 설정에 사용될 수 있음을 보이고 있다.

V. 결론

본 논문에서는 반도체 생산의 여러 단위 공정 중에서 플라즈마 식각공정의 광방출 신호케이를 이용한 개별 웨이퍼간 이상검출에 대하여 연구하였다. 현재의 반도체 양산 라인의 경우 피드백에 의한 식각공정의 운영이 이루어지지 않고 있으며 장비에 대한 완전한 센싱 또한 어려운 실정이기 때문에 정확성이 떨어짐에도 불구하고 표본에 의한 통계적 검사로서 이상 검출이 이루어지고

있다. 따라서 본 논문에서는 생산라인 현장에서 웨이퍼의 상태를 추정하여 이상의 실시간 검출을 가능하게 하여 이상이 이후의 공정으로 파급되지 않도록 하는 기법을 연구하였으며 이러한 이상의 검출을 위한 실시간 데이터로서 EPD 신호 궤적을 사용하였다.

본 연구에서 제안한 EPD 신호궤적을 이용한 이상검출 시뮬레이션에 의해 얻어진 결과는 다음과 같다. 1) EPD 신호 궤적은 식각시에 일어난 반응실 내부의 상황이나 제어입력의 변동 추세들을 포함하고 있으며 그 특성을 분석함으로써 웨이퍼의 상태를 예측할 수 있으므로 식각장비의 제어와 자동화를 위한 가장 중요한 데이터로서 고려해야만 한다. 2) 특성의 파악이 쉽지 않은 EPD 신호의 특성을 추출하기 위해서는 주요 요소 분석이 유용하다. 3) 비선형적 식각공정의 모델링을 위해서는 신경회로망 네트워크의 사용으로 정확한 공정과 웨이퍼 상태의 추정이 가능하며 EPD 신호와 이러한 모델에 의하여 개별 웨이퍼 단위로 이상의 검출이 가능하다. 4) 시뮬레이션을 통하여 이상의 발생에 대해 안정성 있는 제어입력값의 설정이 가능하므로 실험에 의한 제어입력값 탐색으로 인한 시간적 경제적 비용을 최소화할 수 있다.

본 연구에서는 실험 데이터의 부족으로 공정 특성 모델을 EPD 신호의 주요 요소 발생을 위해 사용하였지만 많은 수의 실험 데이터를 확보하여 웨이퍼 특성의 예측 후에 발생된 이상에 대한 이상 원인 진단을 공정 특성 모델로 가능하게 된다. 즉, 실험 데이터를 통해 얻어진 EPD 신호궤적을 이용하여 주요 요소 분석을 수행한 뒤 이상 발생시에 제어입력 변수값을 공정 특성 모델을 이용하여 탐색하고, 이때 탐색된 제어입력 변수 값들을 기준으로 이상이 발생한 원인에 대한 정보를 얻어내어 정상적 웨이퍼의 산출을 위한 새로운 제어입력 변수를 설정하는 이상 진단 단계에 대한 연구가 필요하다고 생각된다.

참고문헌

[1] M. S. Barnes, T. J. Cotler and M. E. Elta, "Large-signal time-domain modeling of low-pressure RF glow discharges," *Journal of Appl. Phys.*, vol. 61, no. 1, pp. 81-89, Jan., 1987.
 [2] D. B. Graves, "Modeling plasma-enhanced CVD reactor semiconductor fabrication," *Short Course on Chemical Vapor Deposition*, University Extension, University of California, Berkley, Aug., 7-9, 1989.

[3] P. E. Riley, A. P. Turley and W. J. Malkowski, "Development of a multistep SiO₂ Plasma etching process in a minibatch reactor using response surface methodology," *Journal of Electrochem. Soc.*, vol. 136, no. 4, pp. 1112-1119, Apr., 1989.
 [4] M. W. Jenkins, M. T. Mocella, K. D. Allen and H. H. Sawin, "Modeling plasma etching processes using response surface methodology," *Solid State Tech*, Apr., 1986.
 [5] E. A. Rietman and E. R. Lory, "Use of neural networks in modeling semiconductor manufacturing : an example for plasma etch modeling," *IEEE Trans. Semiconductor Manufacturing*, vol. 6, no. 4, pp. 343-347, Nov., 1993.
 [6] C. D. Himmel and G. S. May, "Advantages of plasma etch process using using neural networks over statistical techniques," *IEEE Trans. Semiconductor Manufacturing*, vol. 6, no. 2, pp. 103-111, May, 1993.
 [7] Y. L. Huang, T. F. Edgar, D. M. Himmelblau, "Constructing a reliable neural network model for a plasma etching process using limited experimental data," *IEEE Trans. Semiconductor Manufacturing*, vol. 7, no. 3, pp. 333-344, Aug., 1994.
 [8] 차상엽, 이석주, 고택범, 우광방, "EPD 신호궤적을 이용한 플라즈마 식각공정의 실시간 이상검출," 제어·자동화·시스템공학 논문지, 제 4권, 제 2호, pp. 246-255, 1998, 4.
 [9] XINIX 1014 EPD System User's Manual.
 [10] 이종민, "다중 채널 EPD 제어기의 개발과 종말점 검출 파라미터 최적화를 위한 연구," 석사학위 논문, 연세대학교, pp. 2-36, 1997.
 [11] 고택범, "신경회로망과 유전 알고리즘을 이용한 플라즈마 식각공정의 최적운영에 관한 연구," 박사학위논문, 연세대학교, pp. 15-78, 1995, 12.
 [12] J. E. Jackson, "A user's guide to principal components," *Wiley series in probability and mathematical statistics*, pp. 26-47, 1991.
 [13] G. E. P. Box, W. B. Hunter and J. S. Hunter, *Statics For Experimenters*, New York : Wiley, pp. 306-432, 1978.
 [14] D. A. White, D. Boning, "Spatial characterization of wafer state using principal component analysis of optical emission spectra in plasma etch," *IEEE Trans. Semiconductor Manufacturing*, vol. 10, no. 1, pp. 51-61, Feb., 1997.



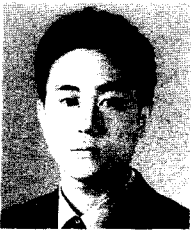
이 석 주

1991년 연세대 전기공학과 졸업.
 1993년 동 대학원 전기공학과 졸업 (석사). 1993년~현재 동 대학원 박사과정. 관심분야는 반도체 생산시스템 모델링 및 제어, 고속 열처리 공정(RTP), 지능제어, 자율이동로봇.



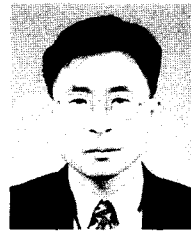
차 상 엽

1991년 연세대 전기공학과 졸업.
 1993년 동 대학원 전기공학과 졸업 (석사). 1993년~현재 동 대학원 박사과정. 관심분야는 자동화 및 지능제어, 반도체 공정제어 및 센싱기법.



최 순 혁

1996년 연세대 전기공학과 졸업. 1998년 동 대학원 졸업(석사). 현재 LG 전자(주) 미디어통신 연구소 근무중. 관심분야는 반도체 제조공정 자동화 및 지능제어. 실시간 운영 시스템 등.



고 택 범

1981년 연세대 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(Ph.D). 현재 LG 하니웰 연구실장. 관심분야는 반도체공정 자동화 및 인텔리전트 빌딩.



우 광 방

1934년 1월 25일생. 1957년 연세대 전기공학과 졸업(석사). 1962년 및 1964년 오레곤주립대학 전기공학과에서 석사 및 박사학위 취득. 1966년~1971년 워싱턴대 전기공학과 조교수, 1971년 미 국립 암 연구소 객

임연구원, 1980년 재미한국인과학기술자협회장, 1982년~현재 연세대 전기공학과 교수, 1992년~현재 연세대학교 자동화기술연구소 소장, 1995년 당 학회 회장. 주요관심분야는 반도체공정자동화 및 스케줄링, 인공지능제어기법, FMS.