
저항 결합회로를 이용한 Cellular CDMA용 저잡음 증폭기의 구현

전 중 성*, 김 동 일**

Development of the Low Noise Amplifier for Cellular CDMA Using a Resistive Decoupling Circuit

Joong-Sung Jeon*, Dong-Il Kim**

요 약

본 논문에서는 셀룰러 CDMA 기지국 및 중계기의 수신부에 사용되는 크기가 작은 824 ~ 849 MHz용 저잡음 증폭기(Low Noise Amplifier)를 저항 결합회로를 사용하여 구현하였다. 사용된 저항 결합회로는 반사되는 전력이 정합회로내의 저항에서 소모되므로 반사계수가 작아지고, 안정도도 개선되며 저잡음 증폭기의 설계시 입력단 정합에 용이하였다. 저잡음 증폭기의 설계·제작에는 저잡음 GaAs FET인 ATF-10136과 내부정합된 MMIC인 VNA-25를 이용하였으며, 알루미늄 기구물안에 RF 회로와 자체 바이어스(Self-bias) 회로를 함께 장착시켰다. 이렇게 제작된 저잡음 증폭기는 35dB이상의 이득과 0.9dB이하의 잡음지수, 18.6dBm의 P1dB, P1dB 출력레벨에서 10dB back off 시켰을때 31.17dB의 IM3를 얻었다.

Abstract

This paper presents development of a small size LNA operating at 824 ~ 849 MHz used for a receiver of a CELLULAR CDMA Base station and a transponder. Using resistive decoupling circuits, a signal at low frequency is dissipated by a resistor. This design method increases the stability of the LNA and is suitable for input stage matching. The LNA consists of low noise GaAs FET ATF-10136 and internally matched VNA-25. The LNA is fabricated with both the RF circuit and the self-bias circuits in aluminum housing. As a result, the

* 한국해양대학교 전자통신공학과 박사과정

** 한국해양대학교 전파공학과 교수

접수일자 : 1998년 10월 23일

characteristics of the LNA implemented here shows above 35dB in gain and below 0.9dB in noise figure, 18.6dBm P1dB power, a typical two tone IM3, -31.17dB with single carrier backed off 10dB from P1dB.

I. 서론

현대문명의 핵심이라 할 수 있는 정보화 시대가 전개되고 있으며 통신 기술은 이의 근간을 이루고 있다. 무선 통신은 전파를 매개체로 한다는 특성 때문에 공간상 제약의 극복, 설비의 경제성과 이용 가능성의 증대 등으로 무선서비스 수요가 증가하는 추세에 있으며, 이에 따라 무선 통신 서비스를 구성하는 무선설비 중 하나인 기지국의 수요도 증가하고 있다[1]~[2].

무선 기지국 및 중계기를 구성하는 중요한 부품으로는 안테나와 듀플렉스(Duplexer), 고출력 증폭기(HPA), 그리고 저잡음 증폭기(LNA)가 포함되는 RF컨버터와 기타 주변회로등이 있다.

일반적으로 저잡음 증폭기의 설계시 저주파대에서는 정합회로가 잡음, 또는 FET 자체의 불안정한 저주파특성으로 인하여 증폭기의 발전을 유발시킨다. 따라서 본 논문에서는 이러한 문제점을 해결하기 위하여 저항 결합회로를 사용하여 입력단 정합회로를 설계하고 이를 이용하여 셀룰러 CDMA 기지국 장치 및 중계기에 사용되는 824 ~ 849 MHz대역의 초고주파용 수신장치로 사용될 수 있는 저잡음 증폭기를 유전율 4.8, 두께 31 mil인 FR-4 기판을 사용하여 설계·제작하였으며, 측정 결과를 통해 셀룰러 CDMA 기지국 장치 및 중계기의 요구 사양을 거의 만족시키는 특성을 가졌음을 확인하였다.

II. 회로 설계 이론

저잡음 증폭기의 설계에 있어 입력단(저잡음 증폭단)의 설계는 저잡음 특성과 입력 정재파비에 비중을 두게 되며 출력단(고이득 증폭단)은 이득에 비중을 두어 설계하게 된다. 본 논문에서는 전체 저잡음 증폭기를 5V dc전원을 인가하기 위한 자체 바이어스회로를 포함하는 저잡음 증폭단과 고이득 증폭단으로 나누어서 설계하였다. 회로의 설계를 위해서는 우선 사용하려는 저잡음 능동 소자인 HP사의

GaAs FET인 ATF-10136칩(Gain:18dB, NF:0.4dB)의 특성을 기초로 하여 중심 주파수 837 MHz에서의 이득과 잡음 지수, 그리고 대역폭 등을 고려하여 설계하면 된다[3]~[6].

(1) 설계 목표치 설정

저잡음 증폭기의 설계에서 첫째단은 GaAs FET인 ATF-10136칩을, 둘째단에서는 내부 정합된 MMIC칩인 VNA-25를 사용하였다. 첫째단에서 사용한 GaAs FET인 ATF-10136칩의 $V_{ds} = 25mA$, $I_{ds} = 25mA$ 조건에서의 S-파라메타와 잡음 파라메타를 기초로 하여 중심 주파수 837 MHz에서의 가용 이득원도(available power gain circle)와 잡음 지수원도(noise figure circle)를 이용하여 입·출력단의 정합을 위한 반사계수점 선정을 위한 자료로 활용하였다. 제작하려는저잡음 증폭기의 설계 목표치는 표1과 같다.

표 1. 저잡음 증폭기의 설계 사양

Table 1. A design specification of LNA.

| Item Description | Specification |
|------------------|---------------|
| Frequency Band | 824 ~ 849 MHz |
| Gain | 27 dB min. |
| Gain Flatness | 0.5 dB max. |
| Noise | 1.0 dB max. |
| Input VSWR | 1.5 : 1 |
| Output VSWR | 1.5 : 1 |
| Impedance | 50 ohms |
| Voltage | 5 V dc |
| Size | 30 30 10 (mm) |

(2) 저항 결합회로

그림 1의 저항 결합회로는 저주파영역의 신호를 저항을 통해 소모 시킴으로서 정합특성을 향상시키고, FET 자체를 저주파 신호에 동작시키지 않게 하여 잡음 특성을 개선하는 효과와 자체 바이어스회로에서 게이트-소스바이어스전압을 인가하기 위해

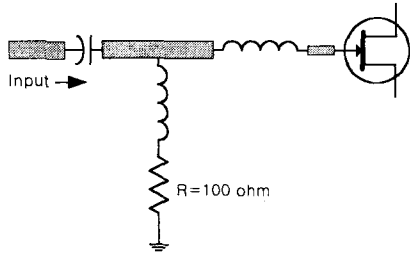


그림 1. 저항 결합회로
Fig. 1 The resistive decoupling circuit.

사용되었다. 특히 중심 주파수영역에서는 단락 인덕터의 영향으로 사용 주파수대역의 신호에 대해 개방회로 영역이 되므로 입력신호는 저항 결합회로에 영향을 받지 않고 전달되며, 반면에 저주파 대역의 신호는 저항에서 소모 시킴으로써 입력 정합특성의 향상시키고, 대역 특성을 개선하게 된다[7].

(3) 자체 바이어스 회로

GaAs FET인 ATF-10136은 $V_{ds}=2V$, $I_{ds}=25mA$ 일 때 최소의 잡음과 최대의 이득을 가지므로 외부에서 인가되는 전압, 즉 $V_d=5V$ 일 때 $V_{ds}=2V$, $I_{ds}=25mA$ 가 되도록 하기 위해서 자체 바이어스 회로를 그림2처럼 구성하였다. 자체 바이어스 회로는 제2의 공급전압이 필요로 하지 않으므로 바이어스 회로가 간단하고, 게이트-소스바이어스전압을 제어하기 위해서 소스 저항 R_s 를 사용한다.

그림2는 단일공급전압 V_d 을 사용하는 dc바이어스 회로를 나타낸다. 역방향 바이어스된 게이트-소스를 통해서 게이트 전류가 흐르지 않으므로 게이트 전류는 "0"이고, 따라서 게이트 전압은 다음과 같다[8]-[9].

$$V_g = I_g R_g \dots\dots\dots (1)$$

드레인 전류를 I_d 로 설정하면 소스전압은

$$V_s = I_d R_s \dots\dots\dots (2)$$

이고, 게이트-소스전압은

$$V_{gs} = -I_d R_s \dots\dots\dots (2)$$

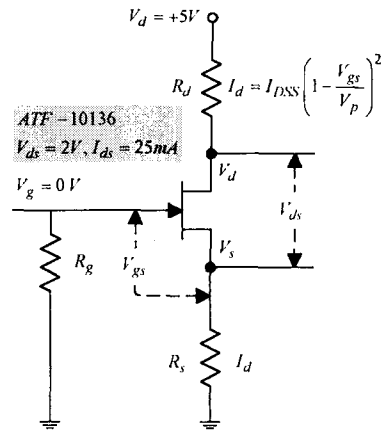


그림 2. 자체 바이어스 회로
Fig. 2 A Self-bias circuit.

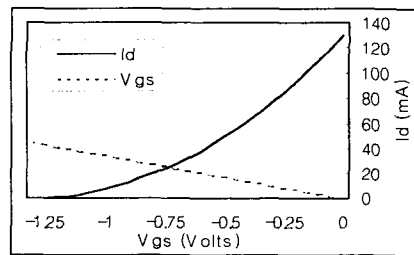


그림 3. ATF-10136의 전달특성과 자체 바이어스선의 작동
Fig. 3 A graph of conductance characteristic and self-bias of ATF-10136.

로 되며, 드레인 전류는 다음과 같다.

$$I_d = I_{dss}(1 - V_{gs}/V_p)^2 \dots\dots\dots (4)$$

그림 3은 FET 전달특성과 자체 바이어스선의 작동을 나타내고 결과적인 최적 dc 바이어스점은, 와 같이 주어지므로 소스 저항 는 약 30Ω이다[10].

Ⅲ. 설계 및 제작

저잡음 증폭기의 구성을 저잡음 증폭단은 ATF-10136, 고이득 증폭단은 VNA-25을 사용하였고 증폭기의 구성도는 그림 4와 같다.

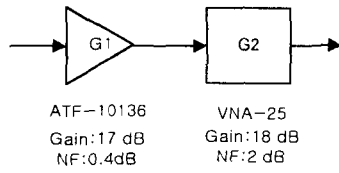


그림 4. 저잡음 증폭기의 구성도
Fig. 4 The LNA block diagram.

설계하고자 하는 전체 저잡음 증폭기의 잡음 지수는 저잡음 증폭단의 잡음지수를 0.6dB, 이득 17dB로 설계하고, 고이득 증폭단의 잡음 지수를 2dB라고 할때 식(5)에 의하여 저잡음 증폭기의 잡음지수는 다음과 같다.

$$NF(overall) = NF_1 + \frac{NF_2 - 1}{G_1} \dots\dots\dots (5)$$

$$= 10^{0.6dB/10} + \frac{10^{2dB/10} - 1}{10^{17dB/10}} \leq 0.64 \text{ dB}$$

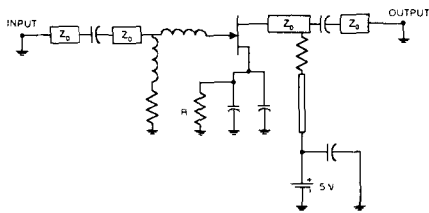
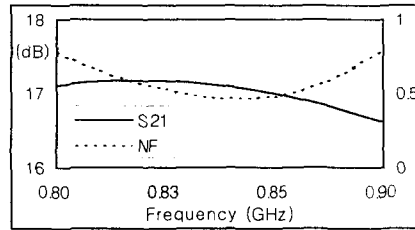


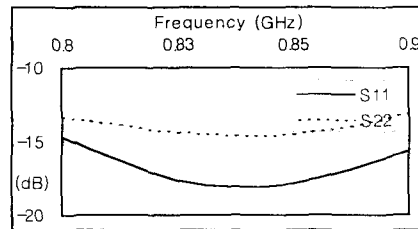
그림 5. 저잡음 증폭단의 회로 및 바이어스 회로
Fig. 5 A circuit of low noise amplifier and bias circuit.

그림 5는 저잡음 증폭단의 회로 및 바이어스 회로를 나타내며, 그림 6은 앞에서 언급한 회로 설계 이론을 이용하여 정합된 저잡음 증폭단의 특성을 바이어스 회로 부분을 포함하여 잡음 지수가 사용 주파수 대역에서 0.6dB이하가 되도록 초고주파대 해석 S/W인 Touchstone을 이용하여 최적화한 저잡음 증폭단의 특성을 보여주고 있다.

그림 7은 고이득 증폭단을 Mini-Circuits사의 내부 정합된 MMIC인 VNA-25를 사용하여 제작한 회로도를 나타낸다. Data sheet에 제시된 이득 및 잡음 지수는 사용 주파수 대역에서 이득 18dB이상, 잡음지수 2dB를 나타내었다.



(a) 이득 및 잡음지수 특성
(a) The gain and NF characteristics.



(b) 반사손실 특성
(b) The return loss characteristics.

그림 6. 저잡음 증폭단의 시뮬레이션 결과
Fig. 6 A result of LNA simulation.

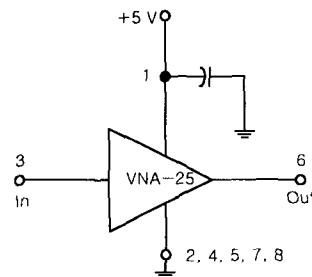


그림 7. 고이득 증폭단의 바이어스 회로
Fig. 7 Bias circuit of high gain amplifier.

IV. 측정 결과

제작된 저잡음 증폭기를 Wiltron 360B 회로망 분석기를 이용하여 S-파라미터를 측정하고 이득과 정합 특성을 분석하였고, 잡음지수는 MAURY MICRO-WAVE Cooperation사의 Noise Gain Analyzer MT2075 잡음지수 측정기로 측정하였다. 그림8은 잡음지수

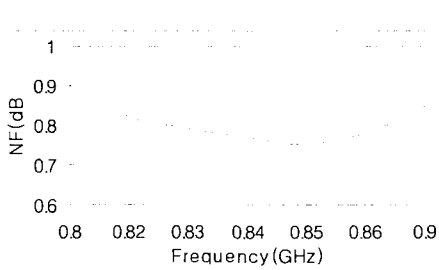


그림 8. 제작된 LNA의 잡음지수 특성
Fig. 8 The measured noise figure characteristics of the LNA.

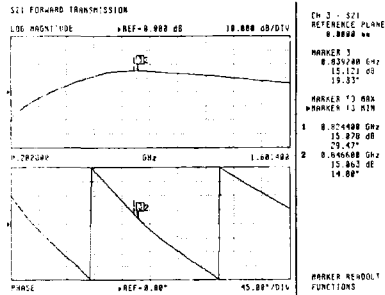
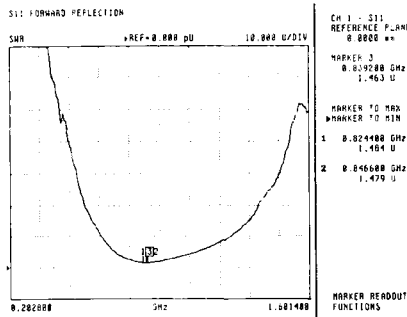
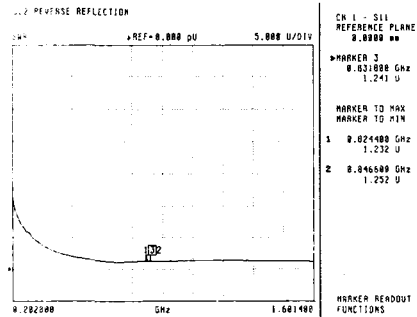


그림 9. 제작된 저잡음 증폭기의 이득 및 위상
Fig. 9 The gain and phase of LNA.



(a) 입력 정재파비
(a) The input VSWR ratio.



(b) 출력 정재파비
(b) The output VSWR ratio.

그림 10. 입력과 출력 정재파비
Fig. 10 The input and output VSWR ratio.

를 MT-2075 측정기로 측정된 잡음지수를 나타낸다.

그림 8의 잡음지수 특성은 제작된 저잡음 증폭기가 사용주파수 대역(824~849 MHz)에서 0.9dB 이하의 특성을 보였고, 한편 그림 9의 이득 및 위상특성은 사용주파수 영역에서 35dB(측정시 20dB attenuator 부가)이상의 이득과 0.2dB의 이득평탄도와 우수한 위상의 선형성을 보였다.

그림 10에서는 제작된 저잡음 증폭기의 입·출력 정재파비를 나타낸다. 표 3은 제작된 저잡음 증폭기의 측정 결과를 나타내며, 표 1에 나타낸 설계사양과 비교해 볼 때 모든 특성을 만족시키며, 특히 우수한 잡음지수와 이득 특성을 보였다.

그림 11은 835 MHz의 동작주파수에서 입력신호

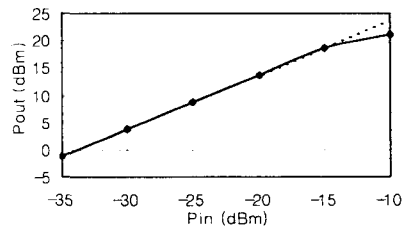


그림 11. 입출력 전달특성
Fig. 11 Pin/Pout transfer characteristics.

전력 대 출력신호전력의 변화를 나타낸다. 제작된 저잡음 증폭기의 P1dB 출력은 18.6dBm을 나타내었다.

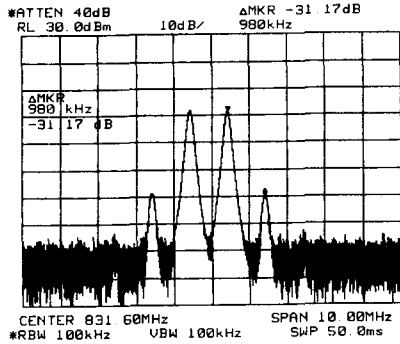


그림 12. P1dB에서 10dB back off 시킨 IM3 스펙트럼
Fig. 12 IM3 spectrum with single carrier backed off 10dB from P1dB.

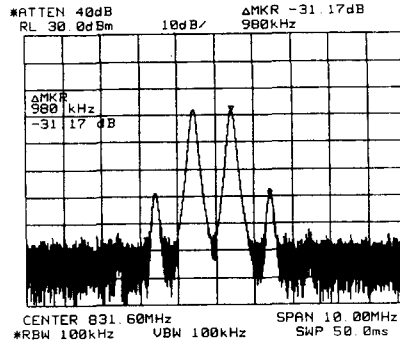


그림 13. 증계기 대역내에서 스퓨리어스 특성
Fig. 13 Spurious emission with transponder band.

증폭기의 경우 여러 신호가 입력됨에 따라 고조파에 의한 영향이 기본파에 영향을 미치게 된다. 고조파중 3차 상호변조전력은 증폭기의 대역폭내에서 기본주파수에 근접해 있기 때문에 출력에서의 왜곡 현상에 가장 큰 영향을 주는 요소가 되며 이에 따라 IM3 측정이 필수적이다. 그림13은 P1dB에서 10dB back off 시킨 1 MHz간격의 두 신호를 저잡음 증폭기에 입력할 때 IM3 측정결과를 보여 주고 있다. 그림13은 수신주파수내에서 spurious 특성을 측정한 결과로 carrier 주파수대 spurious 모드는 64 dBc 이상으로 나타났다. 그림 14는 실제 제작된 저잡음 증폭기의 실물 사진을 보여준다.

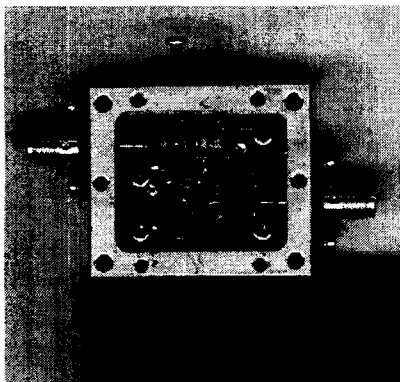


그림 14. 제작된 저잡음 증폭기의 사진
Fig. 14 The photograph of the fabricated LNA.

표 3. 저잡음 증폭기의 측정 결과
Table 3. A result of LNA test.

| Item Description | Specification |
|---------------------------------|----------------|
| Frequency Band | 824 ~ 849 MHz |
| Gain | 35 dB |
| Gain Flatness | 0.2 dB |
| Noise | 0.9 dB max. |
| Output power (P1dB) | 18.6 dBm |
| IM3 | -31.17 dB |
| Input VSWR | 1.48 : 1 |
| Output VSWR | 1.25 : 1 |
| Voltage & Current | 5 V dc, 125 mA |
| Gain Stability over Temperature | -20 ~ 50 ° C |

V. 결 론

본 논문에서는 셀룰러 CDMA 기지국 및 증계기용 저잡음 증폭기를 저잡음 증폭단의 입력단은 저항 결합회로를 이용하였으며, 고이득 증폭단은 양단 정합된 단일 증폭기 형태로 설계·제작하였다. 첫째 단을 저항 결합회로의 형태로 제작하게 되면 입력 임피던스의 정합과 저주파 영역의 신호를 저항을 통해 소모 시킬 수 있다는 장점이 있고, 둘째단은

내부 정합 정합된 MMIC를 사용하였으므로 앞단 증폭기의 임피던스를 고려하지 않아도 된다는 장점이 있다. 설계 결과는 주파수 대역내에서 35dB 이상의 이득, 0.9dB이하의 잡음지수와 1.5 : 1 이상의 입·출력 정재파비, 1dB Gain compression point 18.6 dBm의 결과를 나타냄으로써 설계시 목표로 했던 사양을 만족시켰다.

참고문헌

[1] D. Roddy, "Satellite Communications," Prentice Hall, pp. 63-107, 1989.
 [2] G. Gonzalez, "Microwave Transistor Amplifier analysis and Design," Prentice-Hill, 1984.
 [3] D.C. Youla, "A new theory of broadband matching," IEEE Trans. Circuit Theory, vol. CT-11, pp. 30-50, Mar. 1964.
 [4] H.J. Carlin and J.J. Komomiak, "A new method of broadband equalization applied to microwave amplifier," IEEE Trans. Microwave Theory Tech., vol. MTT-27, pp. 93-99, Feb. 1979.
 [5] H.J. Carlin and P. Amstutz, "On Optimum Broadband matching," IEEE Trans. Circuits and Systems, vol. CAS-28, pp. 401-405, May 1981.
 [6] 안 동식, 장 동필, "23 GHz대 저잡음 증폭기의 제작기술에 관한연구," 전자공학회 논문지 제 34권 D편 제3호, pp. 9 ~15, 1997.
 [7] 김 선욱, 강 원태, 강 충구, 장 익수, "3dB Coupled Line을 이용한 안정한 RF전력증폭기 설계방법," 전자공학회 논문지 제34권 D편 제 10호, pp. 24 ~31, 1997.
 [8] Peter C.L. Yip, "High-Frequency Circuit Design and Measurements," Chapman & Hill,

pp. 85-86, 1991.

[9] Robert E. Collin, "Foundation for microwave engineering," McGraw-Hill, 2nd edition, pp. 397-403, 1992.
 [10] 전 중성, 원 영수, 김 동일, "PCS 기지국및 중계기용 저잡음 증폭기의 구현," 한국해양정보통신학회 논문지 제2권 제3호, pp. 353 ~358, 1998.



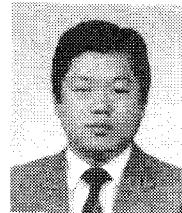
전 중 성(Joong-Sung Jeon)

1989년 2월 대구대학교 물리학과(이학사)

1997년 2월 한국해양대학교 대학원 전자통신공학과 (공학석사)

1997년 3월 2~현재 한국해양대학교 대학원 전자통신공학과 박사과정

*관심분야 : 마이크로파 소자 및 회로설계, 전자파 수치해석 등



김 동 일(Dong-Il Kim)

1975년 2월 한국해양대학교 항해학과(공학사)

1977년 2월 한국해양대학교 대학원 전파공학전공 (공학석사)

1984년 3월 일본 동경공대 대학원 전기전자공학과 (공학박사)

1975년 3월~1993년 9월 한국해양대학교 전자통신공학과 조교~부교수

1993년 10월~현재 한국해양대학교 전파공학과 교수
 *관심분야 : 마이크로파 및 밀리미터파 회로 설계, CATV 전송회로의 설계, 고성능 전파 흡수체의 개발, EMI/EMC대책 등