
PCS 기지국 및 중계기용 저잡음 증폭기의 구현

전중성*, 원영수*, 김동일**

Development of the Low Noise Amplifier for PCS Base Station and Transponder

Joong-Sung Jeon*, Young-Su Won*, Dong-Il Kim**

요 약

본 논문에서는 한국형 PCS 기지국 및 중계기의 수신부에 사용되는 1.71~1.78 GHz용 저잡음 증폭기(Low Noise Amplifier)를 저항결합회로를 이용하여 구현하였다. 사용된 저항 결합회로는 반사되는 전력이 정합회로내의 저항에서 소모되므로 반사계수는 작아지고, 안정도도 개선되며 저잡음 증폭기의 설계시 입력단 정합에 용이 하였다. 저잡음 증폭기의 설계제작에는 저잡음 GaAs FET인 ATF-10136과 내부정합된 MMIC인 VNA-25를 이용하였으며, 알루미늄 기구물안에 RF 회로와 자체 바이어스(Self-bias) 회로를 함께 장착시켰다. 이렇게 제작된 저잡음 증폭기는 30 dB 이상의 이득과 0.85 dB 하의 잡음지수를 얻었다.

Abstract

This paper presents development of a LNA operating at 1.71~1.78 GHz used for a receiver of KOREA PCS base station and transponder. Using resistive decoupling circuits, a signal at low frequency is dissipated by a resistor. This design method increases the stability of the LNA and suitable for input stage matching. The LNA consists of low noise GaAs FET ATF-10136 and internally matched VNA-25. The LNA is fabricated with both the RF circuit and the self-bias circuits in aluminum housing. As a result, the characteristics of the LNA implemented here shows 30 dB in gain and 0.85 dB in noise figure.

* 한국해양대학교 전자통신공학과 박사과정

** 한국해양대학교 전파공학과 교수

접수일자 : 1998년 9월 2일

I. 서 론

현대문명의 핵심이라 할 수 있는 정보화 시대가 전개되고 있으며 통신 기술은 이의 근간을 이루고 있다. 무선 통신은 전파를 매개체로 한다는 특성 때문에 공간상 제약의 극복, 설비의 경제성과 이용 가능성이 증대 등으로 무선서비스 수요가 증가하는 추세에 있으며, 이에 따라 무선 통신 서비스를 구성하는 무선설비 중 하나인 기지국 및 중계기의 수요도 증가하고 있다[1]~[2].

무선 기지국 및 중계기를 구성하는 중요한 부품으로는 안테나와 듀플렉스(Duplexer), 고출력 증폭기(HPA), 그리고 저잡음 증폭기(LNA)가 포함되는 RF컨버터등이 있다.

일반적으로 저잡음 증폭기의 설계시 저주파대에서는 정합회로가 잡음, 또는 FET 자체의 불안정한 저주파특성으로 인하여 증폭기의 발진을 유발시킨다. 따라서 본 논문에서는 이러한 문제점을 해결하기 위하여 저항 결합회로를 사용하여 입력단 정합회로를 설계하고 이를 이용하여 PCS 기지국 및 중계기에 사용되는 1.71~1.78 GHz대역의 초고주파용 수신장치로 사용될 수 있는 저잡음 증폭기를 유전율 4.8, 두께 31 mil인 FR-4 기판을 사용하여 설계·제작하였으며, 측정 결과는 설계 사양과 잘 일치하는 것으로 본 연구에서 제작된 저잡음 증폭기는 PCS 기지국 및 중계기의 수신부에 널리 활용될 수 있을 것이다.

II. 회로 설계 이론

저잡음 증폭기의 설계에 있어 입력단(저잡음 증폭단)의 설계는 저잡음 특성과 입력 정재파비에 비중을 두게 되며 출력단(고이득 증폭단)은 이득에 비중을 두어 설계하게 된다. 본 논문에서는 전체 저잡음 증폭기를 5V dc전원을 인가하기 위한 자체 바이어스회로를 포함하는 저잡음 증폭단과 고이득 증폭 단으로 나누어서 설계하였다. 저잡음 증폭단의 회로 설계를 위해서는 우선 사용하려는 저잡음 능동 소자인 HP사의 GaAs FET인 ATF-10136칩(Gain: 18dB, NF:0.4dB)의 특성을 기초로 하여 중심 주파수 1.75 GHz에서의 이득과 잡음 지수, 그리고 70

MHz 대역폭 등을 고려하여야 한다[3]~[6].

1. 설계 목표치 설정

저잡음 증폭기의 설계에서 첫째단은 GaAs FET인 ATF-10136칩을, 둘째단에서는 내부 정합된 MMIC 칩인 VNA-25를 사용하였다. 첫째단에서 사용한 GaAs FET인 ATF-10136칩의 $V_{ds} = 2V$, $I_{ds} = 25mA$ 조건에서의 S-파라메타와 잡음 파라메타를 기초로 하여 중심 주파수 1.74 GHz에서의 가용 이득원도(available power gain circle)와 잡음 지수원도(noise figure circle)를 이용하여 입·출력단의 정합을 위한 반사계수점 설정을 위한 자료로 활용하였다. 제작하려는 저잡음 증폭기의 설계 목표치는 표1과 같다.

표 1. 저잡음 증폭기의 설계 목표치

Table 1. A design specification of LNA.

Item Description	Specification
Frequency Band	1.71~1.78 GHz
Gain	30 dB
Gain Flatness	1 dB max.
Noise	0.9 dB
Input VSWR	1.85 : 1 max.
Output VSWR	1.85 : 1 max.
Impedance	50 ohms
Voltage	5 V dc
Size	30×45×10 (mm)

2. 저항결합회로

그림 1의 저항 결합회로는 저주파영역의 신호를 저항을 통해 소모 시킴으로써 정합특성을 향상시키고, FET 자체를 저주파 신호에 동작시키지 않게 하여 잡음 특성을 개선하는 효과와 자체 바이어스회로에서 게이트-소스바이어스전압을 인가하기 위해서 사용되었다. 저항 결합회로는 중심 주파수영역에서는 단락 인더터의 영향으로 사용주파수대역의 신호에 대해 개방 회로 영역이 되므로 입력신호는 저항 결합회로에 영향을 받지 않고 전달되며, 반면에 저주파 대역의 신호는 100Ω 의 저항에서 소모되므로 입력 정재파비와 대역 특성을 쉽게 개선할 수 있다[7].

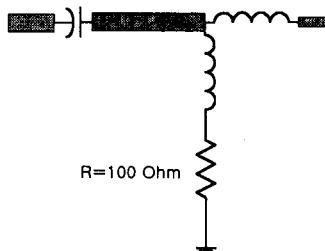


그림 1. 저항결합회로
Fig. 1 The resistive decoupling circuit.

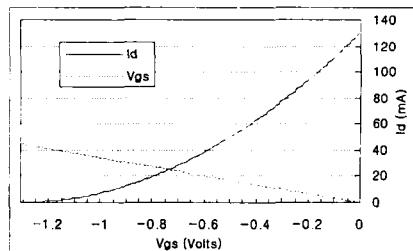


그림 3. ATF-10136의 전달특성과 자체 바이어스선의 작도

Fig. 3 A graph of conductance characteristic and self-bias of ATF-10136.

3. 자체 바이어스 회로(Self-bias Circuit)

GaAs FET인 ATF-10136은 $V_{ds}=2V$, $I_{ds}=25mA$ 일 때 최소의 잡음과 최대의 이득을 가지므로 외부에서 인가되는 전압, 즉 $V_d=5V$ 일 때, $V_{ds}=2V$, $I_{ds}=25mA$ 가 되도록 하기 위해서 자체 바이어스 회로를 그림2처럼 구성하였다. 자체 바이어스 회로는 제2의 공급전압을 필요로 하지 않으므로 바이어스 회로가 간단하고, 게이트-소스바이어스 전압을 제어하기 위해서 소스(Source) 저항 R_s 를 사용한다.

그림2는 단일공급전압 V_d 을 사용하는 dc바이어스회로를 나타낸다. 역방향 바이어스된 게이트-소스를 통해서는 게이트 전류가 흐르지 않으므로 게이트 전류는 “0”이고, 따라서 게이트 전압은 다음과 같다.

$$V_g = I_g R_g \quad \dots \dots \dots (1)$$

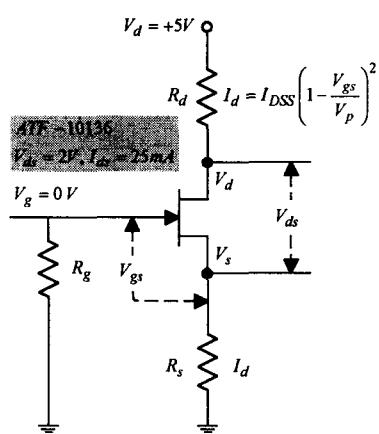


그림 2. 자체 바이어스 회로
Fig. 2 A Self-bias circuit.

드레인 전류를 I_d 로 설정하면 소스전압은

$$V_s = I_d R_s \quad \dots \dots \dots (2)$$

이고, 게이트-소스전압은

$$V_{gs} = -I_d R_s \quad \dots \dots \dots (3)$$

로 되며, 드레인 전류는 다음과 같다[8].

$$I_d = I_{DSS} \left(1 - \frac{V_{gs}}{V_p}\right)^2 \quad \dots \dots \dots (4)$$

그림 3은 FET 전달특성과 자체 바이어스선의 작도를 나타내고 결과적인 최적 dc 바이어스점은 $V_{gs}=-0.73V$, $I_d=25mA$ 이므로 소스저항은 $R_s=30\Omega$ 이다.

III. 설계 및 제작

저잡음 증폭기의 구성은 저잡음 증폭단은 ATF-10136, 고이득 증폭단은 VNA-25을 사용하였고 증폭기의 구성도는 그림 4와 같다.

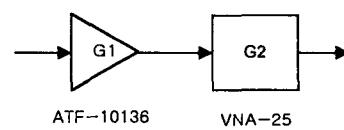


그림 4. 저잡음 증폭기의 구성도
Fig. 4 The LNA block diagram.

설계하고자 하는 전체 저잡음 증폭기의 잡음 지수는 저잡음 증폭단의 잡음지수를 0.6dB, 이득 17dB

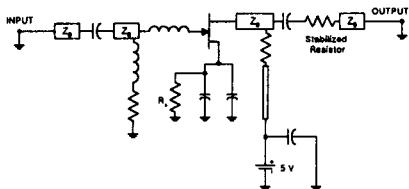


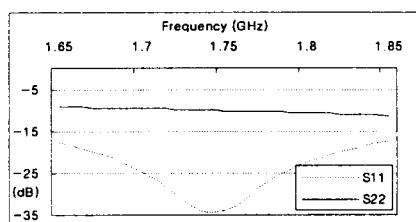
그림 5. 저잡음 증폭단의 회로 및 바이어스 회로
Fig. 5 A circuit of LNA and bias circuit.

로 설계하고, 고이득 증폭단의 잡음 지수를 2dB라고 할 때 식(5)에 의하여 저잡음 증폭기의 잡음지수는 다음과 같다.

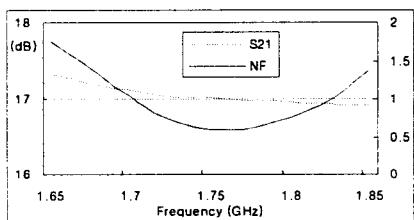
$$NF(\text{overall}) = NF_1 + \frac{NF_2 - 1}{G_1} \\ = 10^{0.6\text{dB}/10} + \frac{10^{2\text{dB}/10} - 1}{10^{17\text{dB}/10}} \leq 0.6 \text{ dB} \quad \dots\dots\dots(5)$$

그림 5은 저잡음 증폭단의 회로 및 바이어스 회로를 나타낸다.

일반적인 FET는 사용주파수 대역에서 입력 반사 계수가 높아 부분적 불안정성을 가지는 문제점이 있다.



(a) 반사손실 특성
(a) The return loss characteristics.



(b) 이득 및 잡음지수 특성
(b) The gain and NF characteristics.

그림 6. 저잡음 증폭단의 시뮬레이션 결과
Fig. 6 A result of LNA simulation.

따라서 본 논문은 ATF-10136은 사용 주파수대에서 안정도(Rollett's stability factor) K값이 0.57이므로 조건부 안정(conditional stability)이다. 따라서 안정도(Rollett's stability factor) K값을 1보다 크게 하기 위하여 Drain측에 직렬 저항 10Ω을 부가하였다.

그림 8은 앞에서 언급한 회로 설계 이론을 이용하여 정합된 저잡음 증폭단의 특성을 바이어스 회로 부분을 포함하여 잡음 지수가 사용 주파수 대역에서 0.6 dB이하가 되도록 초고주파대 해석 S/W인 Touchstone를 이용하여 최적화한 저잡음 증폭단의 특성을 보여주고 있다.

그림 7은 고이득 증폭단을 Mini-Circuits사의 내부 정합된 MMIC인 VNA-25를 사용하여 제작한 회로도를 나타낸다. Data sheet에 제시된 이득 및 잡음지수는 사용 주파수 대역에서 이득 18dB, 잡음지수 2dB를 나타내었고, 출력 정재파비를 향상시키기 위해 출력단에 임피던스 정합용 마이크로스트립 선로를 이용하였다.

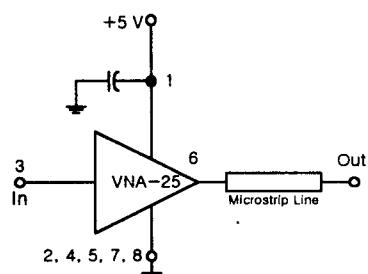


그림 7. 고이득 증폭단의 구성도 및 바이어스 회로
Fig. 7 A block diagram and bias circuit of high gain amplifier.

IV. 측정 결과

제작된 저잡음 증폭기를 Wiltron 360B 회로망 분석기를 이용하여 S-파라미터를 측정하여 이득과 정합 특성을 분석하였고, 잡음지수는 MAURY MICROWAVE Coperation사의 Noise Gain Analyzer MT2075 잡음지수 측정기로 측정하였다. 그림8은 잡음지수를 MT-2075측정기로 측정한 잡음지수 특성을 나타낸다.

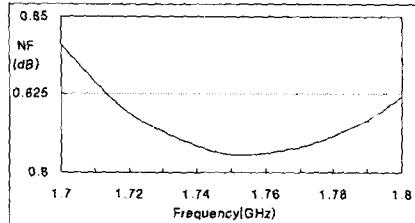


그림 8. 제작된 LNA의 잡음지수 특성
Fig. 8 The measured noise figure characteristics of the LNA.

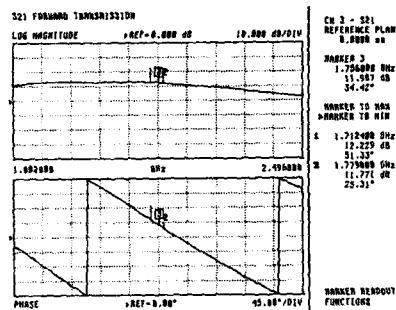
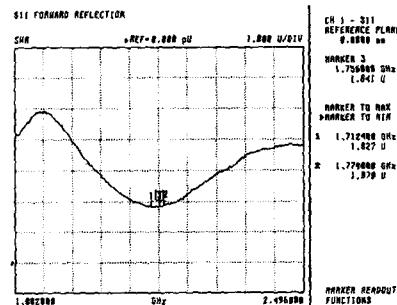
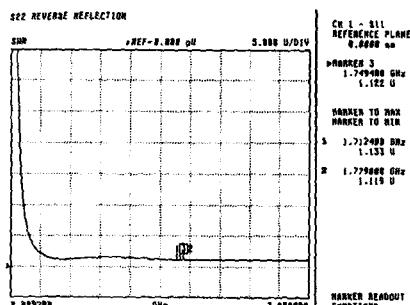


그림 9. 제작된 저잡음 증폭기의 이득 및 위상
Fig. 9 The gain and phase of LNA.



(a) 입력 정재파비
(a) The input VSWR ratio.



(b) 출력 정재파비
(b) The output VSWR ratio.

그림 10. 입력과 출력 정재파비

Fig. 10 The input and output VSWR ratio.

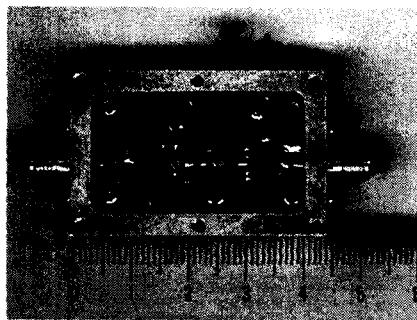


그림 11. 제작된 저잡음 증폭기의 사진
Fig. 11 The photograph of the fabricated low noise amplifier.

그림8의 잡음지수 특성은 제작된 저잡음 증폭기가 사용주파수 대역(1.71~1.78 GHz)에서 0.85dB이하의 특성을 보였고, 한편 그림9의 이득 및 위상특성

은 사용주파수 영역에서 31dB(측정시 20dB attenuator 부가)이상의 이득과 0.2dB의 이득평탄도와 우수한 위상의 선형성을 보였다.

그림 10에서는 제작된 저잡음 증폭기의 입·출력 정재파비를 나타내고, 그림11은 제작된 저잡음 증폭기의 실물 사진을 보여준다. 제작된 저잡음 증폭기의 측정 결과를 설계 목표치와 비교해 볼 때 모든 특성을 만족시키며, 특히 우수한 잡음지수와 이득 특성을 보였다.

V. 결 론

본 논문에서는 PCS 기지국 및 중계기에 사용되는 1.71~1.78 GHz대역의 초고주파용 수신장치로 사용될 수 있는 저잡음 증폭기를 저잡음 증폭단의 입력단은 저항 결합회로를 이용하였으며, 고이득 증

폭단은 양단 정합된 단일 증폭기 형태로 설계·제작하였다. 첫째단을 저항 결합회로의 형태로 제작하게 되면 입력 임피던스의 정합을 쉽게 할 수 있다. 장점이 있고, 둘째단은 내부 정합된 MMIC를 사용하였으므로 앞단 증폭기의 임피던스를 고려하지 않아도 된다는 장점이 있다. 그러나 일반적인 FET는 사용주파수 대역에서 입력 반사 계수가 높아 부분적 불안정성을 가지는 문제점이 있다. 본 논문은 부분적 불안정성의 문제를 Drain측에 직렬로 연결된 저항을 통해 극복하는 과정을 제시하였다. 설계 결과는 주파수 대역내에서 30dB 이상의 이득, 0.85dB 이하의 잡음지수와 1.85 : 1 이상의 입·출력 정재파비의 결과를 나타냄으로써 설계시 목표로 했던 사양을 만족시켰다.

참고문헌

- [1] D. Roddy, "Satellite Communications," Prentice Hall, pp. 63-107, 1989.
- [2] G. Gonzalez, "Microwave Transistor Amplifier analysis and Design," Prentice-Hill, 1984.
- [3] D.C. Youla, "A new theory of broadband matching," IEEE Trans. Circuit Theory, vol. CT-11, pp. 30-50, Mar. 1964.
- [4] H.J. Carlin and J.J. Komomiak, "A new method of broadband equalization applied to microwave amplifier," IEEE Trans. Microwave Theory Tech., vol. MTT-27, pp. 93-99, Feb. 1979.
- [5] H.J. Carlin and P. Amstutz, "On Optimum Broadband matching," IEEE Trans. Circuits and Systems, vol. CAS-28, pp. 401-405, May 1981.
- [6] 안동식, 장동필, "23 GHz대 저잡음 증폭기의 제작기술에 관한연구," 전자공학회 논문지 제34권 D편 제3호, pp. 9 ~15, 1997.
- [7] 김선옥, 강원태, 강충구, 장익수, "3dB Coupled Line을 이용한 안정한 RF전력증폭기 설계방법," 전자공학회 논문지 제34권 D편 제10호, pp. 24 ~31, 1997.
- [8] Peter C.L. Yip, "High-Frequency Circuit Design and Measurements," Chapman & Hill, pp. 85-86, 1991.



전 중 성(Joong-Sung Jeon)
1989년 2월 대구대학교 물리학
과(이학사)
1997년 2월 한국해양대학교 대
학원 전자통신공학과
(공학석사)

1997년 3월 2~현재 한국해양대학교 대학원 전자통
신공학과 박사과정

*관심분야 : 마이크로파 소자 및 회로설계, 전자파
수치해석 등



원 영 수(Young-Su Won)
1991년 2월 경일대학교 전자공
학과(공학사)
1997년 2월 한국해양대학교 산
업대학원(공학석사)
1997년 3월 ~현재 한국해양대학교
대학원 전자통신공학과 박사과정
1994년 10월 ~현재 PSB 부산방송(주) 부장



김동일(Dong-II Kim)
1975년 2월 한국해양대학교 항해
학과(공학사)
1977년 2월 한국해양대학교
대학원 전파공학전공
(공학석사)
1984년 3월 일본 동경공대 대학원 전기전자공학과
(공학박사)
1975년 3월 ~1993년 9월 한국해양대학교 전자통신
공학과 조교~부교수
1993년 10월 ~현재 한국해양대학교 전파공학과 교수
*관심분야 : 마이크로파 및 밀리미터파 회로 설계,
CATV 전송회로의 설계, 고성능 전파
흡수체의 개발, EMI/EMC대책 등