

---

# ATM 스위치 시스템의 다중화 구조 및 버퍼 제어

최 성 호\*

## Multiplexing Structure and Buffer Control in an ATM Switching System

Seong-Ho Choi\*

### 요 약

본 논문에서는 고속의 내부 링크를 가진 ATM교환 시스템에서 다양한 인터페이스를 수용할 수 있는 가입자 정합장치의 다중화 구조를 살펴보고, 버퍼의 크기와 셀 지연을 분석하였다. 그리고 다중화 시 셀 손실을 최소화하고 새로운 ATC들을 수용할 수 있는 버퍼 제어 방법을 제안하였다.

### Abstract

This paper presents multiplexing structures to provide various subscriber interfaces in an ATM switching system with a high speed internal link, and analyzes the schemes in terms of a mean cell delay and a buffer size. And we proposed a buffer management strategy to minimize a cell loss and accommodate new ATM transfer capabilities.

### 1. 서 론

ITU-T에서 B-ISDN (Broadband - Integrated Services Digital Network) 실현을 위한 최적의 전송 기술로 ATM (Asynchronous Transfer Mode) 을 권고한 이후 ATM기술에 대한 연구 개발이 급속하게 발전되고 있다. 이러한 B-ISDN망은 기존의 회선 교환 혹은 패킷 교환 기술에 비해 음성, 데이터, 비디오 등의 다양한 서비스를 수용할 수 있다. 최

근에는 인터넷, 영상 통신, 대용량 데이터 전송 등의 폭발적인 수요 증가로 인하여, 경제적이며 효과적으로 지원할 수 있는 B-ISDN 망의 조기 구축이 절실히 요구되고 있다[1][2]. 이러한 상황에서 기존 통신 망과의 연동을 통한 서비스 확대를 위해 각종 가입자정합장치의 수용 및 통합이 필요하다. 가입자인터페이스들을 통합하기 위한 다중화 구조 연구는 ATM스위치 시스템 구현에 요소 기술이 된다. 또한 다중화 실현에 필요한 트래픽 제어의

---

\* 한국전자통신연구원, ATM정합팀  
접수일자 : 1997년 9월 8일

효율적인 버퍼 관리는 ATM시스템을 경제적으로 실현하는데 매우 중요하다[3].

본 논문에서는 가입자 정합장치와 스위치 패브릭 사이에 고속의 내부 링크를 가진 ATM교환 시스템에서 가입자 장치들의 다중화 구조에 대하여 살펴본다. 다중화 구조로는 물리계층의 프레임을 다중화 하는 방법, ATM셀을 직접다중화 하는 방법, 그리고 ATM셀을 다단으로 다중화 하는 방법에 대하여 버퍼 크기와 셀 지연특성을 검토한다. 그리고 다중화시 발생하는 셀 손실을 줄여서 망의 성능을 높이고, 다양한 클래스의 트래픽을 제공하기 위해 ITU-T와 ATM 포럼에서 권고되고 제안되는 ATC (ATM Transfer Capablity) 들을 수용하는 버퍼 관리 방법을 제안한다.

## II. 다중화 구조

ATM교환기는 그림 1과 같이 가입자/중계선 정합장치 및 스위치 패브릭으로 구성된다. 가입자/중계선 정합장치에서는 물리계층과 ATM계층이 처리되고, 스위치 패브릭에서는 ATM셀이 교환된다. ATM교환기가 다양한 인터페이스를 제공하며, 기존의 통신 망과의 연동을 위해 고속 정보를 교환할 수 있는 내부 링크 및 가입자 정합장치의 다중화 장치가 필요하다[4].

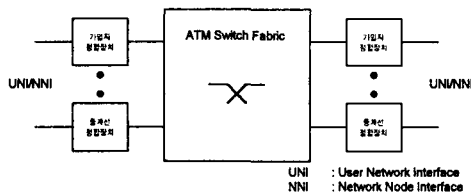


그림 1. ATM교환기

스위치 패브릭과 정합장치간의 전송 속도가 높아지면, 스위치 패브릭의 포트 수를 줄일 수 있고, 링크의 수가 줄어들어서, 시스템의 구조가 단순화되며 구현 비용이 절감된다. 내부 링크는 155Mbps, 622Mbps 또는 그 이상의 속도로 구현 될 수 있다. 그러나 다양한 저속의 가입자들도 수용하기 위해서는 현실적으로 622Mbps 혹은 2.5Gbps가 적절한 것

으로 보이며, 여기에서는 한 예로 622Mbps인 경우를 고려하여 보고자 한다. 스위치 링크의 전송 속도가 622Mbps 인 경우, 다중화 구조는 그림 2과 같이 구성될 수 있다. 그림 2(a)는 각 선로 속도의 가입자 정합장치를 모두 동일한 조건으로 직접 다중화 하는 방식을 나타낸 것이다. 그림 2(b)는 각 가입자 정합장치 별로 차 상위의 프레임을 통해 다중화 하는 방식을 나타낸 것이다. 그림 2(c)는 프레임을 사용하지 않고 셀 스트림 자체를 시스템 내부 속도로 다중화 하는 구조를 나타내었다.

첫 번째 방법으로 다중화 하기 위해서는 각 정합장치와 MUX1간의 인터페이스를 일반적인 다중화 장치와 같이 직접 다중화 하기 때문에 다중화 장치의 구성은 매우 간편하게 구현할 수 있다. 그러나, MUX1간의 인터페이스의 양이 방대해지는 단점이 있다.

두 번째 방법은 각 정합장치로부터 셀을 추출하여 셀 다중화를 처리한 다음 다시 상위의 프레임에 셀을 실어 상위로 전달하는 방법이다. 즉, MUX2에서는 저속의 가입자 정합장치로부터 셀을 읽어 DS-3프레임에 실어 상위 다중화기로 전달하고, MUX3는 DS-3프레임 처리기로부터 셀을 읽어 STM-1프레임에 셀을 실어, 다음 상위의 다중화기로 전달하는 방식이다. 이 방법은 모듈 간의 인터페이스를 직렬 인터페이스로 할 수 있기 때문에 간단해지는 장점이 있으나, 모듈 간에 전달되는 ATM셀은 표준 셀 구조를 가져야 하기 때문에 시스템에서 사용하는 부가 정보를 셀에 부가하여 사용할 수 없으므로 각 모듈을 거칠 때마다 헤더 변환과 프레임 처리가 이루어져야 한다.

세 번째 방법은 ATM셀을 프레임에 실어 전달하지 않고 셀 스트림 그대로 상위 다중화기로 전달하는 방식이다. 이 방법은 셀 스트림으로 직접 전달하기 때문에 시스템 내부에서 사용하기 위한 부가 정보 없이 전달 가능한 반면, 셀을 상위 모듈로 전달하기 위해 병렬 인터페이스를 사용하여야 하기 때문에 인터페이스가 복잡해지고 신뢰성 확보를 위해 거리의 제한이 있다.

그림 3에는 그림 2에 나타낸 세 가지 다중화 구조에 대한 성능 시뮬레이션 결과를 나타내었다. 여기에서는 입력 트래픽의 모델은 평균 부하가 0.8이

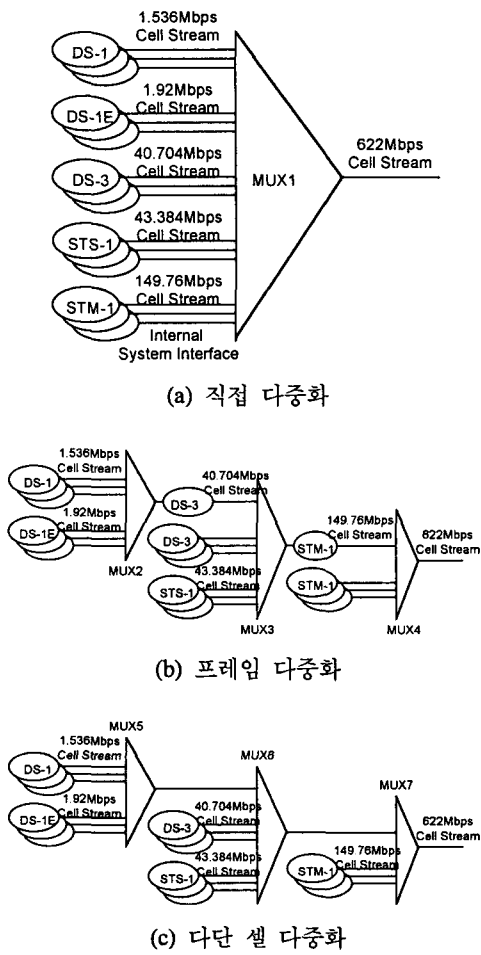
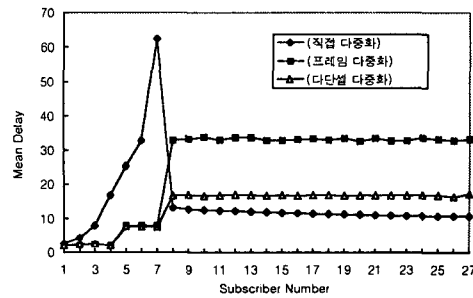


그림 2. 다중화 구조

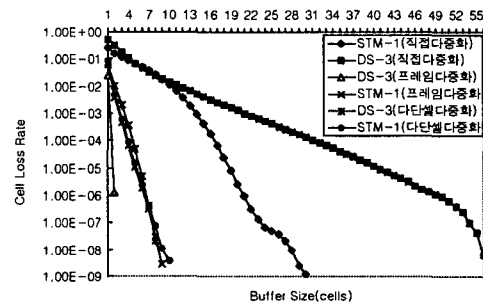
고, 두개의 상태 구간이 교대로 존재하며, 상태 1 구간과 상태 2 구간은 지수 분포를 갖는다고 가정하였고, 상태 1 구간에서는 평균 부하가 0.9인 베루눌리 프로세스에 의해 셀이 입력되고, 상태 2 구간에서는 평균 부하가 0.5인 베루눌리 프로세스에 의해 셀이 입력된다고 가정하였다. 가입자 정합장치에서 물리계층 처리를 수행하고 나면 물리계층의 오버헤드 구간만큼 셀이 입력되지 않기 때문에 그 기간을 이용하여 버퍼 상태를 확인하여 셀이 존재할 때 버퍼에서 셀을 읽어내는 폴링 방식을 사용한다. 이 경우 셀 스트림의 입력은 베루눌리 프로세스를 따르게 되며, VBR 트래픽에 대해 입력 부하가 높은 구

간과 입력 부하가 낮은 구간이 지수 분포적으로 따른다고 가정한 입력 모델을 사용하였다.

그림 3(a)는 STM-1 가입자 4개, DS-3 가입자 3개, 그리고 DS-1E 가입자 20개를 수용하고 각 가입자로부터 입력되는 트래픽 특성이 VBR일 때의 각 가입자에 대한 평균 셀 지연 시간을 나타낸 것이고, 그림3(b)는 각 가입자 정합장치의 버퍼 크기에 따른 셀 손실율을 나타낸 것이다. 그림3(a)에서 x축의 1번에서 4번까지는 STM-1가입자이고, 5번에서 7번까지는 DS-3가입자, 8번에서 27번은 DS-1E가입자이다.



(a) 평균 셀 지연 시간



(b) 셀 손실율

그림 3. VBR 트래픽에 대한 다중화 구조의 성능.

직접 다중화 방식인 경우에 입력 트래픽이 큰 가입자 군에서, 우선순위가 높은 가입자가 평균 셀 지연 시간이 작고, 우선 순위가 낮은 가입자에서는 지연 시간이 커지는 불공평성을 나타내었다. 반면, 입력 트래픽이 낮은 가입자 군에서는 공평한 지연

시간을 나타내었다. 프레임 다중화 방식과 다단 셀 다중화 방식에서는 다중화 단계를 거치는 지연이 발생하였으나 같은 가입자 군에서는 공평성을 유지하였다.

버퍼 크기에 따른 셀 손실율을 고려하여 필요한 버퍼 크기를 산출하면 다음과 같다. 직접 다중화 방식의 경우에는 DS-3 가입자 정합장치에 많은 버퍼가 요구되는데, 셀 손실율을  $10e-5$ 이하로 유지하기 위해서는 평균 40셀 정도의 버퍼가 필요하다. STM-1 가입자의 경우에는 20셀 정도의 버퍼가 요구된다. 프레임 다중화 방식과 다단 셀 다중화 방식의 경우, 직접 다중화 방식과 비교하여 현저하게 작은 버퍼를 가져도 우수한 셀 손실 성능을 가질 수 있다. 이 경우 STM-1 가입자 정합장치의 셀 손실율을  $10e-5$ 이하로 하기 위해서 5셀 크기 정도의 버퍼가 요구될 뿐이다. 그림 3(b)에서 DS-1E(2.048Mbps)에 대한 버퍼 수에 따른 셀 손실은 나타나지 않았는데, 그 이유는 셀 입력 속도 보다 처리 속도가 더 빠르기 때문이다.

### III. 버퍼 제어

다양한 특성을 가진 트래픽을 수용하는 ATM교환 시스템에서 성능 향상을 위해 효율적인 트래픽 제어가 요구된다. 앞 장에서 언급한 바와 같이 여러 가입자 정합장치가 다중화된 구조에서 셀 손실을 최소화 하기 위해 큰 용량의 버퍼 및 효율적인 관리가 요구된다. 특히 직접 다중화 방식에서, 공평성 및 QoS보장을 위해서는 VC별 관리가 필요하다. 또한, ITU-T와 ATM 포럼에서 권고한 다양한 ATC를 수용하기 위해서는 ATC종류에 따른 버퍼 관리가 요구되고 있다.

ITU-T와 ATM 포럼에서 ATM계층의 일반적인 기능들의 권고는 거의 마무리 되었으나, 최근 망의 성능을 높이고 다양한 클래스의 트래픽들을 제공하기 위해 많은 ATC들을 제안 및 권고되는 중에 있다 [5][6][7]. ITU-T의 권고안 I.371에서는 DBR (deterministic bit rate), SBR (statistical bit rate), ABT (ATM block transfer), 그리고 ABR (available bit rate)의 4가지 ATC(ATM transfer capability) 서비스 들을 정의하고, ATM Forum에서는 CBR

(constant bit rate), rt-VBR (real-time variable bit rate), nrt-VBR (non-real-time variable bit rate), UBR (unspecified bit rate), 그리고 ABR (available bit rate)등의 서비스를 정의 하고 있다. ITU-T와 ATM Forum의 서비스 분류는 관점에 따라 약간의 차이가 있으나, ITU-T의 DBR과 SBR은 실질적으로 ATM Forum의 CBR과 VBR서비스에 각각 동등 하다고 볼 수 있다[6][7]. 권고된 ATC들에 대한 분류를 표1에 나타냈다.

다중화에 따른 셀 손실을 최소화하며 새로운 ATC를 수용하기 위해서는 ATM교환 시스템에 많은 버퍼가 요구된다. 많은 양의 버퍼를 효율적으로 구현하기위해 공통 버퍼를 사용할 수 있으나, 새로운 ATC를 수용하기 위해서는 VC별 버퍼를 적용하여야 하는 경우가 발생한다. 현재, 새로운 ATC 수용과 연계된 버퍼 관리를 위해, 서비스 별로 큐잉하는 방법과 각 VC별로 큐잉하는 방법 들이 활발히 연구되고 있다[9][10]. 서비스 별로 큐잉하는 경우에는 서비스 별로 요구되는 QoS를 쉽게 만족할 수 있고, 트래픽 특성에 맞추어 관리할 수 있기 때문에 트래픽 및 버퍼 관리가 비교적 쉬우나, 각 VC간의 공평성이 보장되지 않는다. 반면 각 VC별로 큐잉하는 경우 셀 손실률이 적으며, 각 VC간의 사용 대역을 제어하여 공평성을 유지할 수 있으며, 각 커넥션에 따라 다른 큐 운영 방식을 적용할 수도 있고, 그리고 각 커넥션에 대한 장애 판단을 쉽게 함으로 robustness등을 얻을 수 있다. 그러나, VC단위의 큐잉은 수 많은 VC에 대한 버퍼 관리가 필요 하기 때문에 구현하기에 복잡하다[10].

표 1. 각 ATC분류.

구 분	ATC	
ITU-T	DBR,SBR,ABR,ABT	
ATM Forum	UBR, CBR, rt-VBR, nrt-VBR,ABR	
Real Time	DBR(CBR), rt-VBR, ABT	
Non Real Time	nrt-VBR, UBR, ABR	
Open Loop	CBR, VBR, UBR	
Close Loop	ABR, ABT	
제안된 분류	대역보증 및 실시간	DBR(CBR), SBR, rt-VBR, ABT
	대역비보증 및 비실시간	UBR, ABR, nrt-VBR

본 논문에서는 서비스를 대역보증/실시간 서비스와 대역비보증/비실시간 서비스를 먼저 분류한다. 그리고, 대역보증/실시간 서비스에 대해서는 서비스 단위로 버퍼를 관리하고, 대역비보증/비실시간 서비스에 대하여 각 VC단위로 버퍼 관리하는 방법을 제안한다. 대역보증/실시간 트래픽은 전달 지연의 허용도가 적고 우선 순위가 높기 때문에 버퍼에 대한 큐잉 시간이 적어야 한다. 따라서 가입자 정합장치에서 이러한 트래픽을 최소한의 버퍼 스위치로 전달하는 것이 효율적이며 커넥션 구별이 필요하지 않는다. 그러나, 대역비보증/비실시간 서비스에 대하여 스위치 패브릭 버퍼 상태에 따라 트래픽을 조절하는 단계가 필요하므로 비교적 큰 용량의 버퍼가 필요로 한다. 또한, ABR, ABT서비스는 closed-loop제어를 기반으로 트래픽을 조정하는 서비스이기 때문에 비교적 큰 버퍼와 공정성 보장을 위해 VC별 트래픽 관리가 필요하다. 제안된 버퍼 제어 방식은 ABR, ABT커넥션에 대하여 각 VC별로 관리를 하기 때문에 공정성 보장이 용이하고, 모든 VC에 대하여 버퍼를 관리하는 것보다 상대적으로 적은 버퍼량과 관리 부담을 줄이는 장점이 있다. 제안된 버퍼 관리는 그림 4에 나타내었다. 즉, 셀이 입력되면, 먼저 해당 커넥션의 서비스를 구분한다. 서비스 분류는 대역보증/실시간요구 서비스 클래스와 대역비보증/비실시간 서비스 클래스로 구분되며, 대역보증/실시간요구 서비스는 CBR, ABT, rt-VBR가 해당 되고, 대역비보증/비실시간 서비스 클래스는 UBR, ABR, nrt-VBR가 해당된다. 특히, 대역비보증/비실시간 클래스는 각 커넥션 별로 버퍼 관리를 따로 한다. 즉 입력된 셀이 대역비보증/비실시간 클래스에 해당하면, 해당 커넥션의 메모리 어드레스를 가리키는 포인터를 WMPT (write memory pointer table)에서 읽어 셀을 기록하고 위치를 증가한다.

대역보증/실시간요구 서비스 FIFO와 대역비보증/비실시간 서비스 버퍼에서 분류된 셀과의 스케줄링이 이루어진다. 스케줄링 시 대역보증/실시간요구 서비스 클래스와 대역비보증/비실시간 서비스 클래스의 선택비율은 대역보증/실시간요구 클래스의 FIFO길이(FL)에 비례하여 스케줄링 할당 시간을 결정한다.

즉, 대역보증/실시간요구 클래스의 FIFO길이가

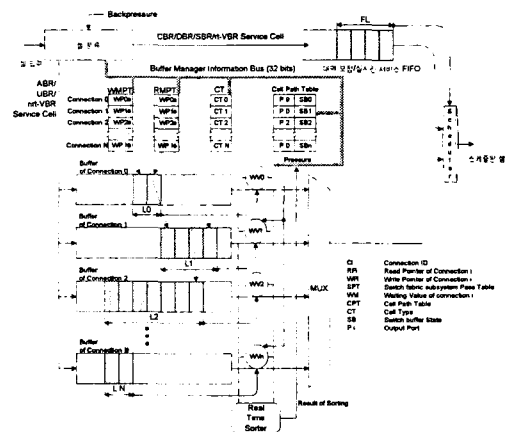


그림 4. 버퍼 관리

길면 스케줄링 시간을 길게 할당 하는 방법이다. 그 나머지 기간 동안 대역비보증/비실시간 서비스 클래스에 할당한다. 대역비보증/비실시간 서비스 클래스의 셀 출력 순위는 커넥션별로 관리되는 WV (waiting value)값을 실시간 분류한 순서이다. 실시간 분류기는 고속으로 동작하고, 많은 비교 로직이 필요하기 때문에 집적화 되는 것이 바람직하다 [11][12]. WV 값이 제일 적은 커넥션의 읽기 포인터를 RMPT로부터 읽어 대역비보증FIFO에 셀을 기록 한다.

스위치 패브릭의 버퍼 폭주 상태를 알리는 backpressure신호를 입력 받으면 대역비보증/비실시간 서비스 클래스에 대하여 스위치로의 입력 트래픽을 줄이는 작업을 한다. 이를 위해 VC별로 출력 포트를 기록해 놓고, 폭주 포트에 해당하는 VC커넥션에 WV를 높여 각 VC별로 재스케줄링한다. 즉, 출력 포트 관리 테이블을 참조하여, 폭주 포트에 입력될 커넥션을 확인한 다음 해당 커넥션의 WV를 높여 스케줄링 시 반영 되도록 한다. 이 때 UBR커넥션은 상대적으로 높은 가중치를 부여한다. 해당 UBR 커넥션의 버퍼가 찼을 경우, 그 이후로 입력되는 셀을 폐기한다. 이러한 방법은 최소한의 버퍼를 가지고, 대역보증/실시간 서비스의 QoS를 보장하고, ABR, ABT서비스에 대해 각 VC별 커넥션 버퍼 관리를 할 수 있는 장점이 있다.

IV. 결 론

본 논문에서는 ATM교환기의 도입 단계에서 초기 ATM서비스를 활성화시키기 위해 기존 통신망과의 연동과 다양한 ATM인터페이스들을 통합 수용할 수 있는 세 가지 다중화 구조에 대하여 살펴 보았다. 세 구조에 대하여 VBR트래픽을 생성하여 시뮬레이션을 한 결과 다단 셀 다중화 구조가 버퍼 크기와 셀 지연면에서 성능이 높게 나타났다. 또한, 다중화된 셀들에 대한 효율적인 트래픽 관리를 위해, 가입자 정합장치에 대용량 버퍼를 두고, 권고된 모든 ATC를 수용할 수 있는 버퍼 관리 방법을 제안하였다. 제안된 방법은 대역비보증 및 비실시간 서비스 클래스에 대하여 VC별로 버퍼를 관리하고, 대역보증 및 실시간 서비스에 대하여 하나의 공통 버퍼로 관리하는 방법이다. 이 방법은 버퍼 관리를 서비스 별 QoS와 각 VC별 공평성 유지에 잇점이 있고, 특히, ABR, ABT커넥션에 대하여 각각 다른 트래픽 운용을 할 수 있기 때문에 스위치 패블릭의 버퍼 폭주 예방에 효율적으로 관리가 가능하다.

References

[1] H.S.Park, Y.Kwon, Y.S.Kim, and S.Y.Kang, "ATM Interface Technologies for an ATM Switching System," ETRI Journal, vol.18, no.4, pp.229-243, Jan. 1997.  
 [2] P. Newman, "ATM Technology for Corporate Networks," IEEE Communication Mag., vol.30, no.4, pp.90-101, April 1992.  
 [3] K.Y.Eng, M.A.Pashan, G.D.Martin, and C.R. Crue, "An ATM Cross-Connect Systems For Broadband Trials and Applications," GLOBECOM '93, pp1454-1460, Nov. 1993.  
 [4] G.Kbar,"Survey on ATM Switches", ICT'97, pp.693-699, April 1997.  
 [5] ITU-T Rec. I.610 , "B-ISDN Operation And

Maintenance Principles and Functions", Generva, Nov. 1994.  
 [6] ATM Forum, Traffic Management Specifications Version 4.0, April 1996.  
 [7] ITU-T Rec. I.371, "Traffic Control and Congestion Control in B-ISDN," Nov. 1995.  
 [8] H. Saito, K. Kawashima, H. Kitazume, A. Koike, M. Ishizuka, and A. Abe, "Performance Issues in Public ABR Service," IEEE Communications Magazine, pp.40-48, Nov. 1996.  
 [9] C.Lefelhocz, B.Lyles, S.Shenker, L.Zhang, "Congestion Control for Best-Effort Service: Why We Need a New Paradigm," IEEE Network, pp10-19, Jan./Feb. 1996.  
 [10] M. Shinohara, H. Suzuki, R. Fan, and G. Ramamurthy, "Large Scale ATM Switch with Multiple QoS Guarantee," Technical Report of IEICE. SSE96-55, pp.73-78, Aug. 1996.  
 [11] J.W.Roberts, P.E. Boyer, M.J. Servel, "A Real Time Sorter with Application to ATM Traffic Control," Proc. ISS'95, vol. 1, pp.258-262, April 1995.  
 [12] Pierre Boyer, Michel Servel, "A Spacer-Multiplexer for Public UNIs," Proc. ISS'95, vol. 1, pp.457-461, April 1995.



최 성 호(崔成好)  
 1989년 2월 광운대학교 컴퓨터 공학과 학사  
 1991년 2월 광운대학교 대학원 컴퓨터공학과 석사  
 1991년 2월~1994년 8월 리버티시스템(주) 연구소 주임 연구원

1994년 8월~현재 한국전자통신연구원 교환전송기술연구소 ATM정합팀 연구원