

ATM망의 ABR 트래픽 관리에 관한 연구

임 청 규*

An Effective ABR Flow Control Algorithm of ATM

Chung-Kyu, Lim*

요 약

ATM망에서 CVR, VBR, UBR, ABR과 같은 트래픽이 존재 하는데 특히 ABR 트래픽 관리에 대해서 많은 연구가 진행되고 있다. ABR은 CBR/VBR이 쓰고 남은 대역폭을 쓰게 되는데 이 남은 대역폭을 효율적으로 사용하고자 많은 방식이 나오고 있다. ATM Forum의 트래픽 관리 WG(Working Group)에서는 ABR 서비스의 흐름제어 loop을 구현하기 위한 방식으로 Rate-based와 Credit-base , 그리고 이 두가지 방식을 혼합한 방식에 대해서 연구를 진행하고 있다. 본 논문에서는 Rate-based 방식에서 EFCI, ER과 VS / VD(Virtual Source/Virtual Destination)등을 이용한 스위치에 대해서 알아 보고 VS/VD 방식과 기존의 EPRCA 알고리즘을 응용하여 효율적으로 ABR 트래픽을 관리할 수 있는 새로운 메커니즘을 제안한다.

Abstract

A network of Asynchronous Transfer Mode (ATM) will be required to carry the traffics(CVR, VBR, UBR, ABR) generated by a wide range of services. The traffic ABR uses the remined space of the CBR/VBR traffics bandwith. The Rate-based , the Credit-based, and the mixed method that are implementing the control loop of ABR traffic service is on study.

In this paper, a new algorithm that can be considered in ATM and effectively manage ABR traffic using VS/VD method and EPRCA algorithm is proposed on the switch of the Rate-based method

* 정인대학 사무자동화과 전임강사
논문접수 : 98.11.16. 심사완료 : 98.12.21.

1. 서론

ATM망은 음성, 화상, 데이터 등을 포함하는 다양한 범주의 트래픽들을 수용하고 모든 정보를 셀이라는 제한된 크기의 정보단위로 된 패킷단위로 만들어 통계적 다중화(statistical multiplexing)하여 각기 다른 서비스 품질 요구조건을 갖는 서비스들을 유연하게 수용할 수 있고 대역폭을 효율적으로 사용할 수 있다. ATM에서 중요한 특징은 연결시에 QoS 파라미터를 지원한다는 것이다. 서비스 질을 보장하기 위하여 호 설정시에 트래픽 협상이 송신자와 수신자 사이에 이루어진다. ATM Forum에서는 멀티미디어 data를 포함한 다양한 data를 비트율과 QoS 파라미터에 따라 CBR, rt-VBR, nrt-VBR, UBR, ABR 과 같이 5가지 서비스 계층으로 나누어 정의하였다. 이 모든 서비스 계층은 같은 물리 링크를 공유하는데 CBR과 VBR은 보장된 전송률과 대역폭을 사용하고, UBR은 어떠한 대역폭이나 전송률을 보장받지 못하며 빈번한 셀 유실로 인한 사용자 터미널 간의 재전송 기능이 가능한 애플리케이션에 유용하다. ABR은 CBR/VBR이 사용하고 남은 대역폭을 사용하며 전송 지연 시간에 대해서는 민감하지 않으나 비교적 작은 셀 손실률을 요하는 애플리케이션간에 피드백 흐름 제어 메카니즘을 사용하여 전송대역폭을 공평하게 배분하고자 하는 서비스 계층이다.

최근 WWW와 같은 인터넷 서비스를 포함한 다양한 망 이용자 트래픽이 폭발적으로 증가하고 있다. 또한 전화망, CATV, LAN, 셀룰라 및 위성통신에 이르는 많은 트래픽이 증가하고 있다. 이러한 망 트래픽은 매우 동적이고 복잡해지고 있으며, 이를 수용하기 위한 전송대역, 버퍼와 같은 망 자원의 효율적이 분배 및 관리는 점점 어려운 기술이 되어가고 있다.

ATM이 지향하는 목표인 다양한 서비스 요구조건과 특성을 가는 사용자 트래픽을 수용하고 망자원의 효율적인 사용을 위해 집중적으로 연구되고 있는 분야가 트래픽 흐름 제어 및 폭주 제어이다.

본 논문에서는 먼저 ABR의 특성에 대해서 자세히 알아본다. 그리고 ABR 트래픽 흐름 제어 방식중 EFCI, ER, VS/VD 흐름 제어 방식에 대해 알아보고 이중 본 논문의 주 관심사인 VS/VD 스위치 구조에 대해서 기술한다. 그리고 기존의 VS/VD 방식을 개선하여 좀 더 빠르고 안정적으로 CCR을 높여 수율을 높일 수 있는 새로운 VS/VD 스위치 메카니즘을 제안한다. 마지막으로 기존의 VS/VD 방식과 제안된 메카니즘의 비교 및 성능 평가를 위해 시뮬레이션을 실시하였다.

2. ABR 흐름 제어(ABR Flow Control)

트래픽 폭주제어는 호수락 제어(CAC), 사용자 파라미터 제어(UPC), 스위치내의 효율적인 자원할당을 위한 스케줄링 과 버퍼관리 등의 여러 활동을 포함하며, 트래픽 제어가 행해지는 시점에 따라 크게 예방제어(Preventive control)와 반응 제어(Reactive)로 나눌 수 있다. 현재 ATM에서는 이 두가지 방식을 혼합하여 사용하고 있다. 원래 ATM 망에서의 높은 전송 속도를 고려하여 예방 제어만이 계획되었으나 근래에 TCP/IP 트래픽을 수용하고 망 자원을 효율적으로 이용하기 위한 방편으로서 ABR 서비스가 추가됨에 따라 반응제어도 쓰이게 되었다.

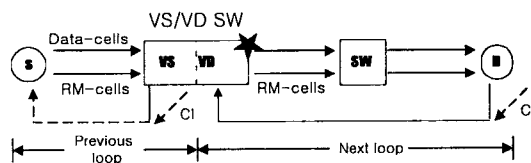


그림 3. VS/VD 스위치 흐름 구조

ABR 서비스는 최근 수년간 상당한 관심과 연구 대상이 되고 있다. ATM Forum Traffic Management WG에서 이 서비스 계층을 포함하게 된 배경은 전송 지연 시간에 대해서는 민감하지 않으나 비교적 작은 셀 손실률을 필요로 하는 애플리케이션간의 피드백 흐름 제어 메카니즘을 이용하여 대역폭을 공평하게 배분하여 사용하는 목적이었다. 망의 폭주 상황에 따라 소스는

셀 전송률을 조정해야 하며 이러한 소스 동작 규칙에 따르는 트래픽에 대해서는 최대 셀 손실률이 보장된다.

ABR 트래픽 흐름제어 방법으로 현재 많이 연구되어지고 있는데 ATM Forum에서는 EFCI, ER, VS/VD등에 대해서 기술하고 있다.

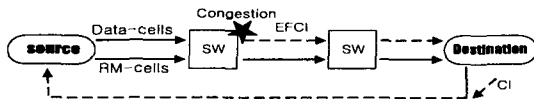


그림 1. EFCI 스위치 흐름 구조

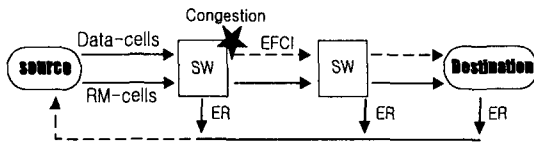


그림 2. ER 스위치 흐름 구조

2.1 EFCI

이 흐름 구조는 RM(Resource Management)셀을 액세스할 필요가 없는 비교적 간단한 스위치이다. 대신 이 스위치는 데이터셀의 EFCI(Explicit Forward Congestion Indication) 비트를 설정하여 폭주상황을 전달한다. 스위치에 입력된 데이터셀이 큐의 threshold를 초과하게 되면 스위치는 폭주가 일어났음을 알게되고 데이터셀의 EFCI 비트를 '1'로 설정하여 목적지에 보내게 된다. 목적지에서는 데이터 셀의 EFCI 비트를 보고 현재 폭주상황인지 아닌지 판단하는데 '0'이면 폭주가 없는 상태이고 '1'이면 폭주가 일어난 것으로 판단하여 이때 RM 셀을 액세스하여 RM 셀의 CI 필드를 '1'로 설정하여 소스에 보낸다. 소스에서는 RM셀의 CI 비트를 보고 EPRCA 알고리즘에 따라 ACR에서 $ACR \cdot RDF$ 만큼을 감소시켜 송신하게 된다. CI 필드가 '0'이면 $ACR \cdot RIF$ 만큼 증가시켜 송신한다. 이 흐름구조는 소스에서 목적지, 목적지에서 소스까지의 피드백 loop으로 구성되어 RTT가 긴 단점이 있고, 따라서 지역망에서 간단하고 효율적으로 사용할 수 있는 ABR 흐름제어 방식이다.

2.2 ER

이 흐름 구조는 BRM(Backward Resource Management) 셀의 ER 필드를 설정하여 ACR을 조정하는

방법이다. 각각의 스위치와 목적지에서 각 VC(Virtual Channel)에 대해서 현재 부하량과 이용가능한 대역폭을 감시하여, 최적의 전송률을 계산해낸다. 이 값과 현재 RM셀의 ER 필드의 CCR값과 비교하여 낮은 값이면 이 값으로 대신하여 BRM 셀을 통해 소스로 보낸다. 소스에서는 BRM셀의 ER 필드의 값과 ACR을 비교하여 낮은 값을 CCR로 설정하여 이 전송률로 데이터를 보낸다. 이 방식은 전송률을 직접적으로 조정함으로써 폭주상황에 빠르게 응답하는 장점을 가지고 있다. 그러나 각 VC당 최적의 전송률을 계산하고 RM 셀을 액세스하여 처리해야 하는 이유등으로 스위치가 복잡해지는 단점을 가지고 있다.

2.3 VS/VD

ATM Forum에서 더욱 개선된 새로운 흐름제어 구조로서 피드백 loop을 여러 부분으로 분할하여 흐름을 제어하는 방식으로 VS/VD 스위치 구조를 ATM Forum Traffic Management Specification 4.0에서 제시하고 있다. 이 방식은 그림 3 와 같이 스위치를 가상의 소스(VS : Virtual Source)와 가상의 목적지(Virtual Destination)을 가진 스위치로 확장하여 흐름 제어구조를 여러부분으로 나누어 쓰는 구조이다. 또한 ATM Forum에서는 VS와 VD는 소스와 목적지가 하는 기능과 완전히 같은 기능을 수행하도록 하고 있다. 그리고 모든 다른 특성은 구현 방법과 알고리즘에 따라 바뀔 수 있다. VS/VD 구조는 Rate-based 흐름제어를 사용한, Creditbased 흐름제어와 유사한 hpo-by-hop 트래픽 제어 방식을 사용한다. 따라서 폭주상황시 빠르게 반응할 수 있다. VS/VD 스위치의 단점으로는 종단시스템간의 동작이 유기적·협동적으로 이루어져야하고, per-VC Queuing이 실현되어야한다는 것이다. VS/VD의 자세한 스위치 구조와 동작 메커니즘에 대한 내용은 다음 3절에 나온다.

위에 쓰여진 모든 흐름구조는 EPRCA, MMRCA, EMRCA, CAPC등의 근사적으로 전송률을 계산하는 알고리즘을 사용할 수 있고, CCERI, ERICA, ERAA, FMMRA등과 같은 전송률을 정확하게 계산하는 알고리즘을 사용할 수 있다. 그리고 사용하는 알고리즘에 따라 성능이 달라질 수 있다. [2][5]

3. VS/VD 스위치의 동작 메커니즘

VS/VD 스위치는 일반 스위치 기능과 더불어 소스와 목적지 시스템의 기능을 구현해야 한다. 따라서 VS/VD 스위치는 모든 소스와 목적지 시스템에 따른 Per-VC의 전송률을 제어하기 위한 Per-VC 큐가 필요하다. 그림 4에서와 같이 각 서비스 계층에 따른 클래스 큐에 Per-VC 큐가 더해진다.

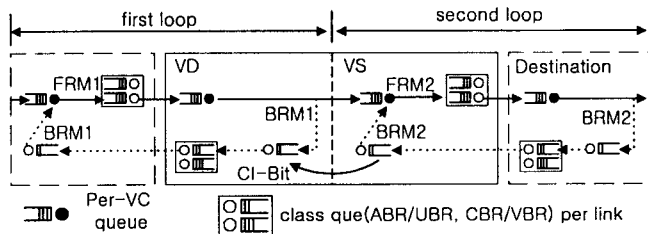


그림 4. VS/VD 스위치의 구조

데이터는 Per-VC 큐를 통해 클래스 큐로 들어간다. 트래픽 파라미터에 따라 스위치의 VD와 협상이 끝난후 데이터 셀은 VD를 경유하여 VS의 해당하는 VC로 전송된다. VD에 도착한 FRM1 셀은 두 번째 loop의 BRM2를 기다릴 필요없이 BRM1셀로 갱신되어 소스로 되돌려진다.

두 번째 loop의 VS는 첫 번째 loop에서 받은 데이터 셀을 목적지에 전송하고 FRM2를 발생하여 목적지에 보낸다. 목적지에서는 데이터 셀의 EFCI를 검사하여 망의 폭주상태를 판단한다. 만약 데이터셀의 EFCI 비트가 '1'로 세트되어 있으면 폭주가 발생한걸로 판단하고 BRM2 셀의 CI 필드를 '1'로 설정하여 VS에 되돌려 보낸다. VS에서 BRM2셀의 CI정보를 보고 해당하는 VC의 전송률을 감소할 뿐만 아니라 CI정보를 VD의 BRM1에 보내지고 다시 BRM1은 소스에 보내져 해당 VC의 전송률을 감소시킴으로써 전체적으로 폭주를 해결한다.

4. 제안하는 ABR 흐름제어 알고리즘

본 논문에서 제안하는 VS/VD 스위치의 ABR 흐름제어는 ER과 EFCI를 혼합한 방식을 사용하였다. ER방식을 사용하면 네트워크의 트래픽 상황에 따라 유연하고 빠른 응답성을 가질 수 있다. 또한 ER방식은 VC마다 전송율을 직접 계산하므로 폭주상황이 발생하였을 때 빠른 응답을 보이는 반면 계산량이 많고 스위치가 복잡해지는 단점이 있다.

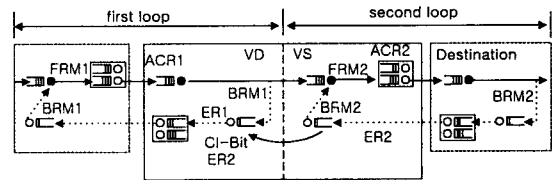


그림 5. 제안하는 VS/VD 스위치의 구조

제안하는 알고리즘은 이중 큐 threshold (Double Queue threshold)를 사용하고 ER과 EFCI를 혼합하는 방식이다. 큐 threshold는 H_Qth와 L_Qth 두 개를 두어 VS에서 큐의 크기가 L_Qth를 초과하면 낮은 폭주상태로 BRM셀의 CI비트를 1로 설정하여 소스에 폭주상태를 통보하고, ER필드는 RDF만큼 감소를 시킨다. 큐 threshold가 H_Qth를 초과하면 높은 폭주상태가 로서, BRM셀의 CI 비트를 1로 설정하고, ER 필드를 MDF (Major reduction factor) 만큼 감소시킨다. 소스는 BRM셀의 CI비트를 체크하여 0이면 RIF만큼 ACR를 증가시키고, CI 비트가 1이면 RM셀의 ER값으로 ACR를 감소시킨다.

다음은 VS/VD스위치와 소스에서 ER과 ACR을 계산하는 알고리즘이다.

- VS에서 ER값 계산식

If Queue > LQthr

$$ER2 = ACR1 - ACR1 * RDF$$

Else if Queue > HQthr

$$ER2 = ACR1 - ACR1 * MDF$$

- VD에서 ER값 계산식

$$ER1 = \text{Min}(ACR1, ER2)$$

- 소스에서 ACR값 계산식

If CI = 1

$$ACR1 = \text{min}(ACR1, ER1)$$

Else CI = 0 and NI = 0

$$ACR1 = ACR1 + PCR * RIF$$

표 1. 트래픽 파라미터

Parameter	Value			
	Source 1	Source2	Source3	Source4
PCR	40Mbps	40Mbps	40Mbps	40Mbps
MCR	7.5Mbps	8Mbps	8Mbps	12Mbps
ICR	7.5Mbps	8Mbps	8Mbps	12Mbps
Nrm	32	32	32	32
Mrm	2	2	2	2
RDF	0.0625	0.0625	0.0625	0.0625
RIF	0.0625	0.0625	0.0625	0.0625
ADTF	0	0	0	0
CRM	524288	524288	524288	524288
Trm	100	100	100	100
TBE	16777215	16777215	16777215	16777215
CDF	0.0625	0.0625	0.0625	0.0625
TCR	10	10	10	10

5. 시뮬레이션 및 결과

5.1 시뮬레이션 모델

시뮬레이션은 EFCI방식의 VS/VD스위치와 제안된 VS/VD 스위치를 모델링하여 수행하였으며 네트워크 모델은 그림 7과 같다. 네트워크는 4개의 소스와 3개의 VS/VD스위치로 구성되어 있으며 소스 트래픽 파라미터는 표 1과 같다. 링크의 전송속도는 155Mbps이고, 링크의 지연시간은 $5 \times 10^{-6} \text{ km/sec}$ 이다. S3가 D3까지 RM 셀이 경유하는 시간(RTT)은 약 $1000 \times 5 \times 10^{-6}$, 약 5msec 정도가 소요된다. 스위치의 큐크기는 300셀이고, EFCI VS/VD의 큐 Threshold는 250셀, 제안된 VS/VD의 LQthr

= 200셀, HQthr = 250셀이다. 시뮬레이션 시간은 15msec이다.

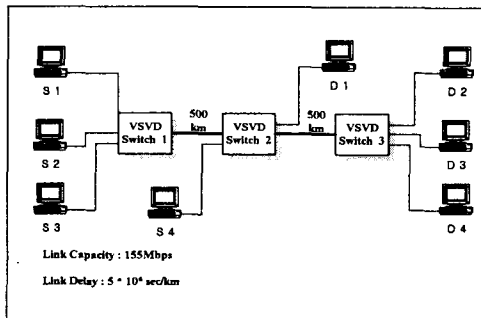


그림 6. 시뮬레이션 네트워크 모델

5.2 시뮬레이션 결과

그림 7과 8은 소스 S1, S2, S3, S4의 ABR을 보여 준다. 그림 7에서 S2의 ABR의 값이 처음에 PCR에 도달하였다가 1.32 msec에서 MCR로 떨어지는 것은 VS/VD1의 VS에 셀이 쌓여 폭주상황이 일어났기 때문이다. VS/VD1의 VS가 RM 셀을 VS/VD2의 VD로 보내서 BRM 셀을 받으려면 250km의 링크를 경유하기 때문에 PCR에서 MCR로 ACR이 떨어지고 다시 PCR로 높아질 때까지 약 6.01 msec가 소요되게 된다. 반면 그림 7의 제안된 VS/VD알고리즘을 적용했을 때 S2가 PCR에 수렴하는 시간은 5.8 msec로 기존방식보다 약 0.2 msec 빨리 수렴함을 알 수 있다.

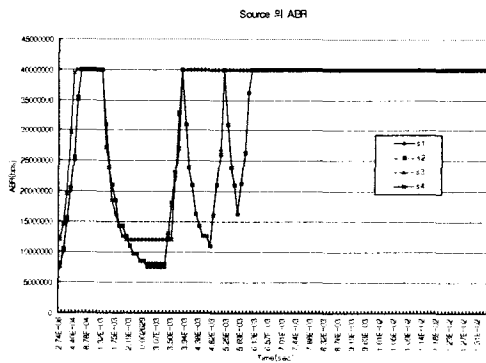


그림 7. 기존 VS/VD스위치의 소스의 ABR

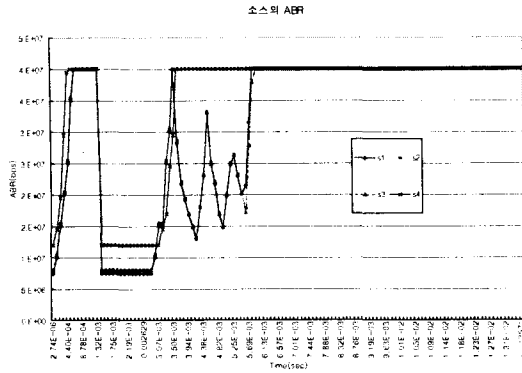


그림 8. 제안된 VS/VD 스위치의 소스의 ABR

그림 9는 기존 VS/VD를 적용했을 때 S2이 VS/VD1과 VS/VD2, VSVD3스위치 세 단을 통과 할 때 VS/VD1의 VS2과 VS/VD2의 VS2의 ACR값의 변화를 보여준다.

VS/VD1에서 VS2의 ACR이 PCR에 도달하는 시간이 VS/VD2에서 VS2의 ACR이 PCR에 도달하는 시간보다 약 5.4msec 더 소요됨을 보여준다. 이것은 VSVD1과 VSVD2가 250km 떨어져 RTT시간이 많이 걸리기 때문이다. 그림 10은 제안된 VS/VD스위치를 적용했을 때 S2와 VSVD1과 VSVD2, VSVD3의 ACR의 추이를 보여준다.

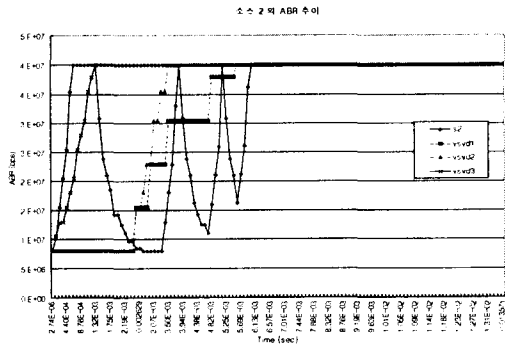


그림 9. 기존VS/VD의 VC3의 ABR 추이

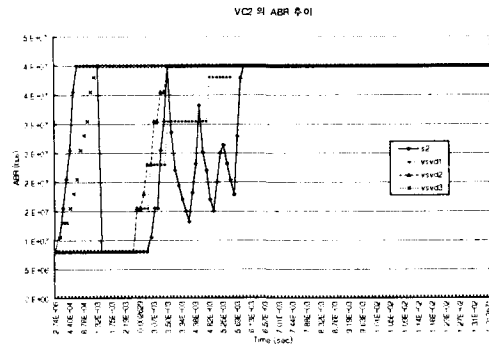


그림 10. 제안된 VS/VD의 VC3의 ABR 추이

그림 11과 12는 기존 VS/VD와 제안한 VS/VD에서 VS/VD1의 VS2의 버퍼 사용량과 VS/VD2의 VS2의 버퍼 사용량의 변화를 보여준다. EFCI방식을 이용한 기존의 VS/VD1의 VS2의 버퍼 용량이 증가하는 것은 VS/VD1에서 VS2의 ACR이 VS/VD2의 ACR보다 천천히 증가하는 반면 S2의 ACR은 급격히 증가함으로 VS/VD1의 VS의 입력 버퍼에 셀이 쌓이게 된다. 따라서 시간 1.53msec에 QT을 초과하여 폭주 상황이 발생하여 2.5msec까지 폭주상황이 유지된다. 이때 큐에서 셀 손실이 많이 발생이 된다. 그림 7과 9에서처럼 S2가 PCR에서 MCR로 ACR이 떨어지게 된다. 시간이 지남에 따라 VS/VD1의 VS2의 버퍼 사용량이 떨어지는 것은 VS/VD1의 VS2의 ACR이 증가하기 때문이다. 그림 12는 제안된 VSVD의 큐의 사용량을 보여준다. 1.43msec에서 폭주상황이 발생하지만 큐크기 300셀을 넘지는 않는다. 따라서 셀손실이 없다. 또한 그림 11과 비교하여 더 빨리 떨어짐을 알 수 있으며, 이는 DQT 방식을 사용한 VS/VD방식이 두 개의 임계값을 줌으로써 버퍼에 쌓이기 전에 전송률을 조정하도록 제어하기 때문이다. 따라서 본 논문에서 제안한 DQT 방식을 사용함으로써 버퍼의 사용량을 줄일 수 있다.

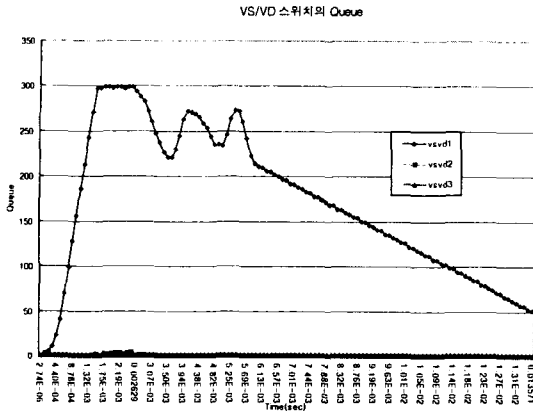


그림 11. 기존 VS/VD 스위치의 Queue

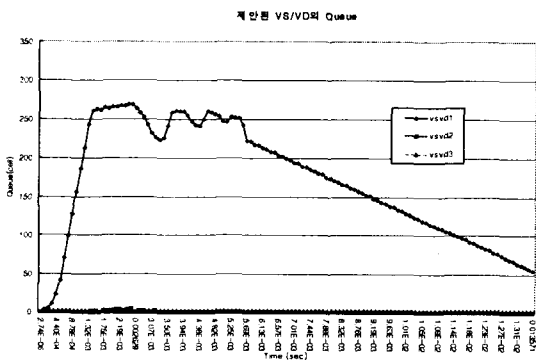


그림 12 제안된 VS/VD의 Queue의 추이

6. 결론

ABR 흐름 제어 알고리즘의 중요한 요구조건은 ABR 버퍼의 안정도, 높은 수율, 낮은 셀 손실률, 대역폭 이용의 공정성, 빠른 응답 특성, 변동하는 망 환경에서의 적응성, 알고리즘 구현의 용이성 등이 있다(3,4).

위와 같은 요구 조건을 수용하기 위한 ABR 흐름 제어 방식으로 EFCl, ER, VS/VD 흐름 구조에 대해서 알아 보았다.

본 논문에서 제안된 흐름 구조는 폭주를 빨리 검출할 뿐만 아니라, VS/VD 흐름구조에 의하여 흐름 제어를 빠르게 할 수 있다는 장점이 있다. 또한 큐 입계값 방식에

비해 사용하는 버퍼 용량을 줄일 수 있다는 장점이 있다.

또한 폭주상황이 발생하였을 때 셀 손실없이 폭주상황을 복구할 수 있다.

결과적으로 전체 ABR 트래픽의 전송률 제어를 효율적으로 할 수가 있어 ABR 트래픽의 수율을 높일 수 있고 성능 향상을 꾀할 수 있다.

참고문헌

- [1] Christan Cseh, Raschid Karab., Peter Reichl. "Segmentation of the Traffic control Loop for Available bit Rate-Service," Univ. of Technology Aachen 1996.
- [2] ATM Forum Technical Committee, "Traffic management Specification, version 4.0", April 1996.
- [3] R.Jain et al "Source Behavior for ATM ABR Traffic Management : An Explanation," IEEE Communications Magazine, Vol. 34, No.11, 1996.
- [4] Hiroshi Saito, Konosuke Kawashima et al. "Performance issues in Public ABR Service," IEEE Communications Magazine, Vol. 34, No.11, 1996.
- [5] A. Arulambalam, X.chen, "Allocating Fair Rates for Available Bit Rate Service in ATM Networks," IEEE Communications Magazine, Vol. 34, No.11, 1996.
- [6] Mark W. Garrett. "A Service Architecture for ATM: From Applications to Scheduling," IEEE Network, 1996.

임 청 규

한국 OA학회 논문지 제3권 제3호 참조