

論文98-35D-10-8

Hot carrier에 의한 RF NMOSFET의 성능저하에 관한 연구

(A study on the hot carrier induced performance degradation of RF NMOSFET's)

金東郁*, 劉宗根*, 劉賢奎**, 朴鍾泰*

(Dong-Wook Kim, Chong-Gun Yu, Hyun-Kyu Yu, and Jong-Tae Park)

요 약

Hot carrier 현상으로 인한 $0.8\mu\text{m}$ RF NMOSFET의 성능저하 현상을 일반적인 소자 열화 메커니즘을 이용하여 분석하였다. 게이트 finger가 하나인 기존의 소자 열화 모델을 게이트가 multi finger인 RF NMOSFET에 적용할 수 있었다. Hot carrier 스트레스 후의 차단 주파수와 최대 주파수 감소 현상은 transconductance 감소와 출력 드레인 전도도의 증가로 해석할 수 있었다. Hot carrier로 인한 DC 특성 열화와 RF 특성 열화의 상관관계를 구하였으며 이를 이용하여 DC 특성 열화를 측정하므로 RF 특성 열화를 예측할 수 있게 되었다.

Abstract

The hot carrier induced performance degradation of $0.8\mu\text{m}$ RF NMOSFET has been investigated within the general framework of the degradation mechanism. The device degradation model of an unit finger gate MOSFET could be applied for the device degradation of the multi finger gate RF NMOSFET. The reduction of cut-off frequency and maximum frequency can be explained by the transconductance reduction and the drain output conductance increase, which are due to the interface state generation after the hot carrier stressing. From the correlation between hot carrier induced DC and RF performance degradation, we can predict the RF performance degradation just by the DC performance degradation measurement.

I. 서 론

일반적으로 RF 송신기의 주요 부분들은 화합물이나 실리콘 바이폴라 트랜지스터로 구현하여 왔으나, CMOS소자의 물리적인 크기가 submicrometer 레벨까지 축소되어 집적회로의 고집적화와 고속화가 가능하므로 값 비싼 화합물 소자, 실리콘 바이폴라 대신

동일한 성능을 유지하면서도 값 싼 기술인 CMOS를 사용하여 구현하는 것이 가능하게 되었다^[1-2]. 또 화합물 소자들은 제조 공정이 까다롭고 제작 단가가 매우 비싸며, 저 전압용으로 사용하는 경우 많은 문제점들이 있는 반면 실리콘 CMOS소자의 경우 소자자체의 RF 성능 및 효율은 다소 떨어지지만 소자 및 공정의 안정된 특성 및 높은 수율로 저 가격의 VLSI 제조가 가능하게 되었다.

설계 규칙이 $0.8\mu\text{m}$ 급 CMOS는 전류가 20mA일 때 $f_T=10\text{GHz}$, $f_{\text{max}}=11\text{GHz}$, $G_{\text{max}}=11.5\text{dB}$ 등으로 소자 자체의 특성으로는 1~2GHz대역의 동작 주파수 범위에 적용이 가능하게 되었다^[3]. 그러나 회로 구현 시 임피

* 正會員, 仁川大學校 電子工學科

(Dept. of Electronics Eng, Univ. of Incheon)

** 正會員, 韓國電子通信研究員 半導體研究團

(Semiconductor Div., ETRI)

接受日字:1998年3月23日, 수정완료일:1998年9月4日

던스 정합에 의한 손실, 기판에 의한 손실 등으로 효율 및 성능이 문제가 되어 아직은 상용화되지 못하고 있다. 96년 IEDM에서는 $f_t=150\text{GHz}$ 인 $\text{sub-}0.1\mu\text{m}$ CMOS 소자가 발표되었으므로 RF IC를 CMOS로 설계·제작하는 것은 시간 문제인 것 같다^[4].

지금까지 hot carrier 현상에 의한 소자열화현상이 digital 및 analog 회로에 미치는 영향에 대해서는 많은 연구가 진행되어 왔지만, 소자열화현상이 고주파 특성 변수에 미치는 영향에 대해서는 전무한 상황이다.

본 연구에서는 hot carrier 열화에 의한 multi-finger 게이트 NMOSFET 소자의 고주파 성능 저하를 측정·분석하였다. 또한 열화현상을 기존의 unit-finger 게이트 소자와 비교하였으며 기존의 열화모델 적용가능성을 확인할 수 있었다. 또 DC 열화 변수와 RF 변수들과의 상관관계를 실험적으로 구하여 DC 열화를 측정하므로 RF 특성 열화를 예견할 수 있었다.

II. RF NMOSFET 테스트 패턴 소자 제작

저항이 $2000\Omega \cdot \text{cm}$ 인 P형 실리콘 기판을 사용하여 게이트 산화층 두께가 175\AA 인 LDD NMOSFET를 제작하였다. 고 저항의 실리콘 기판은 사용한 것은 고 주파수에서 기판으로의 누설 성분을 줄이기 위한 것으로 DC 특성에는 큰 영향이 없다.

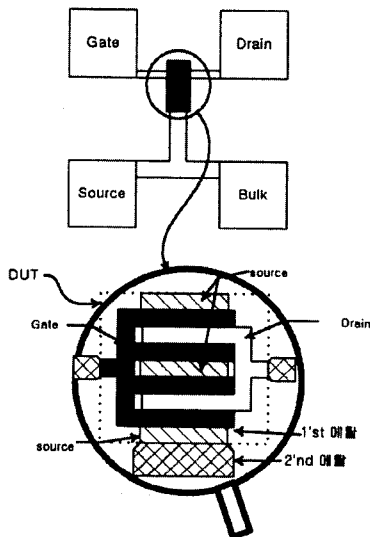


그림 1. RF-NMOSFET $0.8\mu\text{m}$ 소자 테스트 패턴 레이아웃

Fig. 1. RF-NMOSFET $0.8\mu\text{m}$ device test pattern layout.

소자의 RF 성능을 개선 시키기 위하여 소오스/드레인 저항을 줄여야 되므로 TiSi_2 실리사이드 공정을 하였다. MOSFET를 RF 소자로 사용하기 위하여는 게이트 저항이 작은 multi-finger 게이트가 바람직하므로 테스트 패턴의 레이아웃을 그림 1과 같게 하였다. 채널 길이는 $0.8\mu\text{m}$ 이고, finger 길이는 $10\mu\text{m}$, finger 개수는 4개($F=4$)로써 채널 폭은 $40\mu\text{m}$ 이다.

소자의 RF 측정을 위하여 패드를 G-S 패턴으로 사용하였고 패드 크기는 $100\mu\text{m} \times 100\mu\text{m}$ 이며 패드간의 간격은 $200\mu\text{m}$ 이다. 또 소자의 s 파라미터 측정 시 패드와 메탈라인에 의한 기생성분을 제거하기 위하여 open/short 패턴을 동시에 제작하였으며 de-embedding 시 이 패턴들을 이용하였다.

III. RF NMOSFET의 DC 열화 특성

Hot carrier 현상으로 인한 DC 열화 특성을 측정·분석하기 위하여 DC 스트레스 전압 조건은 게이트가 하나인 즉, $F=1$ 인 소자의 기판 전류 I_{sub} 측정으로부터 구하였다. 그 결과 DC 스트레스 조건으로 $V_{\text{ds}}=7\text{V}$, $V_{\text{gs}}=2\text{V}$, 스트레스 시간(T_s)은 5000초 이고 측정은 순방향(forward mode)으로 $V_{\text{ds}}=2\text{V}$, $V_{\text{gs}}=5\text{V}$ 의 선형영역에서 하였다.

그림 2는 스트레스 전후의 드레인 전류와 transconductance 변화를 나타낸 것으로 스트레스 후에 드레인 전류와 transconductance가 감소함을 알 수 있다.

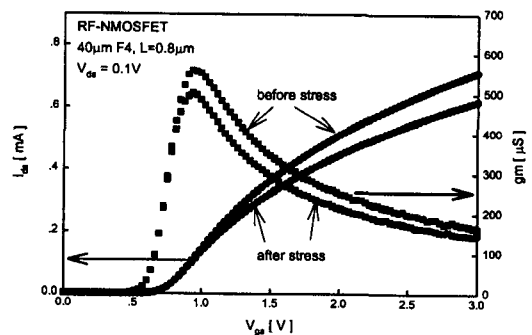


그림 2. 스트레스 전후의 게이트 전압에 대한 드레인 전류와 g_m (스트레스 시간 = 5000 초)

Fig. 2. I_{ds} vs. V_{gs} and g_m vs. V_{gs} before and after stress ($T_s = 5000$ sec).

스트레스 조건이 최대 I_{sub} 가 되는 조건이므로 드레인

부근의 고 전계에 의한 충격이온화로 생성된 전자와 홀에 의하여 계면상태가 생성되고 전자가 포획되는 소위 DAHC(Drain Avalanche Hot Carrier)현상으로 소자의 특성이 열화 된 것이다^[5]. 스트레스 전후의 문턱전압 변화를 측정하기 위하여 문턱전압은 constant current 방법으로 사용하였다.

Multi-finger 게이트 MOSFET에서도 기존의 열화 모델링이 적용 가능함을 살펴보기 위하여 그림3과 같이 여러 가지 스트레스 조건에서 시간에 따른 transconductance 변화를 측정하였다. 그림으로부터 소자 열화 정도는 스트레스 시간과 역급수 함수 관계에 있음을 알 수 있다. 기존의 열화 모델링은 식1과 같이 쓸 수 있다^[6].

$$\Delta D = \left[\frac{I_{ds}}{WH} \left[\frac{I_b}{I_{ds}} \right]^m T_s \right]^n \quad (1)$$

여기서 H는 공정에 따라 변화는 상수이며, $n = 0.3 \sim 0.5$, $m = 3 \sim 6$ 정도의 값을 갖는다. 그림 3의 Δg_m 과 T_s 의 관계로부터 상수 n 은 $0.23 \sim 0.33$ 으로 V_{dg} 에 따라 약간의 차이가 있음을 알 수 있다. 즉, 그림 3은 multi-finger 게이트 소자도 기존의 열화모델을 적용할 수 있음을 의미한다. 상수 m 은 I_{sub}/I_{ds} 와 수명시간의 상관 관계로부터 구할 수 있는데 본 연구에서는 m 을 추출할 수 없었다. 그 이유는 RF NMOSFET의 테스트 패턴에서 기판을 소오스와 접지하였기 때문이다. 또 그림 3으로부터 스트레스 인가전압이 높을수록 소자 열화가 많이 됨을 알 수 있다.

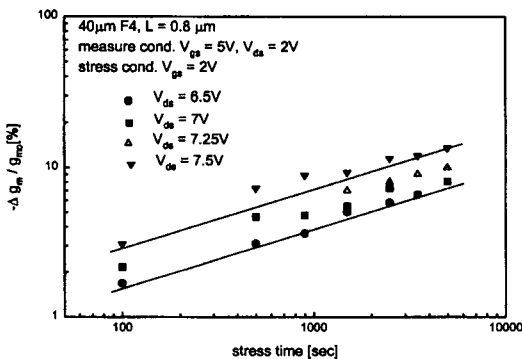


그림 3. 다른 스트레스 전압에서 스트레스시간에 따른 트랜스컨덕턴스의 변화

Fig. 3. Degradation of transconductance vs. the stress time with different stress drain voltages.

Finger 개수가 서로 다른 소자를 같은 스트레스 바이

어스로 인가하였을 때 열화는 개수에 상관없이 거의 동일하였다. 이것은 hot carrier로 인한 소자 열화는 채널의 폭에는 크게 영향 받지 않음을 의미한다.

I_{sub} 가 최대가 되는 스트레스 조건에서는 소자 열화가 계면상태 생성에 의한 것임을 그림 4의 문턱전압의 변화와 transconductance의 변화의 상관관계로부터 확인할 수 있다. F.C. Hsu 등은 문턱전압의 변화와 transconductance 변화는 각각 계면상태생성에 선형적으로 비례하므로 서로의 상관관계는 1이라고 발표하였다^[7]. 그림4로부터 기울기가 0.8로 F.C. Hsu 등의 결과와는 약간의 차이가 있음을 알 수 있는데 이것은 소자의 드레인 구조가 LDD이므로 계면상태가 채널 영역이 아닌 LDD 영역에 분포하여 g_m 감소가 V_T 변화보다 크기 때문이다.

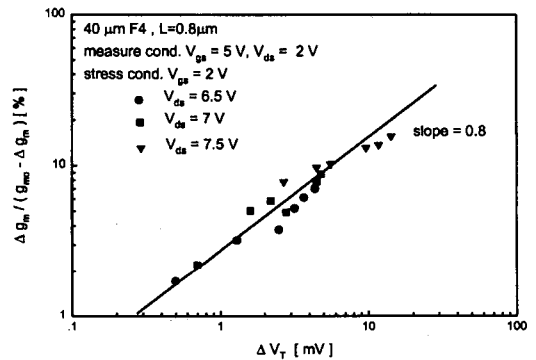


그림 4. 문턱전압 변화와 트랜스컨덕턴스 변화와의 상관관계

Fig. 4. Correlation between ΔV_T and Δg_m .

IV. 열화에 의한 RF NMOSFET의 RF 성능 저하

소자의 s 파라미터는 HP8510C를 사용하여 측정하였으며 측정장비의 보정은 SOLT(Short Open Load Thru)를 이용하였다. 그리고 RF 성능 지수인 차단주파수(f_T : Cut-off frequency)와 최대 주파수(f_{max} : maximum oscillation frequency)의 정확한 측정을 위해 페드의 기생성분을 제거하는 de-embedding을 하였다. f_T 를 구하는 과정은 소자의 s 파라미터와 소자가 없는 open/short 패턴의 s 파라미터를 측정 후 y 파라미터로 변화하여 de-embedding을 하고 다시 h 파라미터로 변화하여 H_{21} 의 이득이 0dB되는 주파수로 한다. f_{max} 는 maximum stable gain(MSG),

maximum available gain(MAG)이 0dB이 되는 주파수로 정의 하였다.

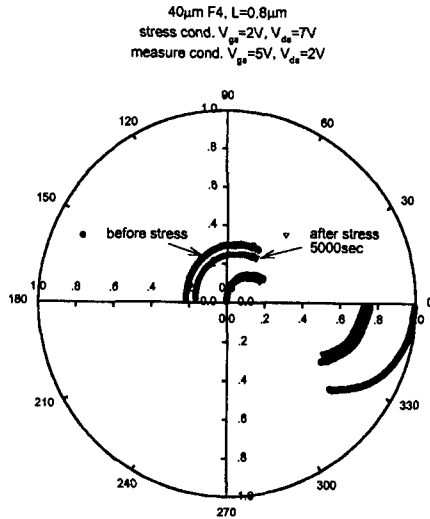


그림 5. 스트레스 전후의 측정된 S₁₁, S₂₁, S₁₂, S₂₂ 파라미터 변화 비교(스트레스 조건 V_{gs}=2V, V_{ds}=7V)

Fig. 5. Comparison of S₁₁, S₂₁, S₁₂, S₂₂-parameters between before and after stress (stress conditions at V_{gs}=2V, V_{ds} = 7V).

그림 5는 스트레스 전후의 s 파라미터 변화를 나타낸 것이다. 스트레스 조건을 V_{ds}=7V, V_{gs}=2V, T_s=5000초이고 측정 조건은 V_{ds}=2V, V_{gs}=5V이다. 그림으로부터 스트레스후에 s₁₁과 s₁₂는 거의 변화가 없지만 s₂₁, s₂₂는 열화가 많이 되었을 알 수 있다. 이런 현상을 다음과 같은 s 파라미터 정의로부터 설명될 수 있다.

$$S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2=0}, S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2=0}, S_{22} = \left. \frac{b_2}{a_2} \right|_{a_1=0}, S_{12} = \left. \frac{b_1}{a_2} \right|_{a_1=0} \quad (2)$$

S₂₁과 S₂₂의 변화는 식2로부터 출력단의 반사 파라미터 b₂ 변화로 해석할 수 있다. 이런 b₂의 변화는 스트레스 후에 NMOS의 g_m이 감소하고 출력 드레인 컨덕턴스 g_{ds}가 증가하기 때문이다. 스트레스후에 NMOS의 g_{ds} 증가는 hot carrier로 생성된 드레인 근처의 acceptor형 계면 상태가 낮은 드레인 전압에서 전자로 포획되어 DIBL 영향이 크게 일어나기 때문이다.^[8-9]

그림 6은 게이트 스트레스 전압은 2V로 고정시키고

드레인 스트레스 전압을 가변 시키면서 sweep 주파수 500MHz ~ 20GHz영역에 대한 S₂₁과 S₂₂의 열화 정도를 측정한 것으로 그림 5에 비하여 S₂₁과 S₂₂의 열화 정도를 확연히 알 수 있다. S₂₁과 S₂₂의 열화는 드레인 전압이 높을 수록 많이 되었다. S₂₁의 열화는 주파수 증가에 상관없이 거의 일정하였으나 S₂₂는 10GHz정도부터는 열화가 적게 되는 것을 볼 수 있었다.

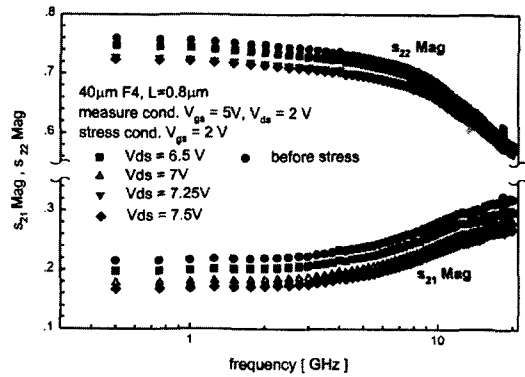


그림 6. 스트레스 드레인전압조건에 따른 0.5~20GHz 주파수 범위에 대한 S₂₁과 S₂₂ 크기의 변화

Fig. 6. Magnitude S₂₁ and S₂₂ vs. 0.5~20GHz frequency range with different stress drain voltage.

소자의 RF 성능을 결정짓는 f_T와 f_{max}는 앞에서 언급한 것과 같이 s 파라미터를 측정하고 이를 y 파라미터로 다시 h 파라미터를 변화하여 추출하였다. f_T는 단락 회로의 전류 이득(H₂₁)이 0dB가 되는 주파수로 정의하였고, f_{max}는 MAG가 0dB가 되는 주파수 정의 하였다. NMOS 소자에서 f_T와 f_{max}의 소자 변수 상관관계는 다음과 같다^[10].

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (3)$$

$$f_{max} = \frac{f_T}{2\sqrt{2\pi f_T R_g C_{gd} + g_{ds} R_{in}}} \quad (4)$$

식 3에서 f_T는 g_m에 비례하며 입력 캐패시턴스에 반비례함을 알 수 있다. 그리고 식4에서 f_{max}는 게이트 저항 R_g와 g_{ds}, 그리고 게이트, 소오스 및 채널저항이 포함된 입력 저항 R_{in}에 반비례함을 알 수 있다.

그림 7은 스트레스 전후의 드레인에 따른 f_T와 f_{max} 특성을 나타낸 것이다. 스트레스를 인가하기 전의 F=4, 0.8µmNMOS의 최대 f_T는 V_{ds}=5V, V_{gs}=1~5V일

때 약 9~12GHz이었고, f_{max} 는 17.5~20GHz이었다. 그림 7로부터 $V_{gs}=3V$ 이하에서는 f_T 와 f_{max} 가 증가하다가 그 이상에서는 감소함을 볼 수 있으며 감소폭은 f_T 가 f_{max} 보다 많이 감소됨을 볼 수 있다. f_T 의 이런 현상은 식3의 관계식에서 f_T 와 g_m 는 비례하므로 $V_{ds}=5V$ 일 때 $V_{gs}=3V$ 까지는 g_m 이 증가하다가 그 후에는 감소하기 때문이고 f_{max} 는 식 4에서와 같이 g_m 의 감소와 g_{ds} 의 증가가 합하여 졌기 때문이다.

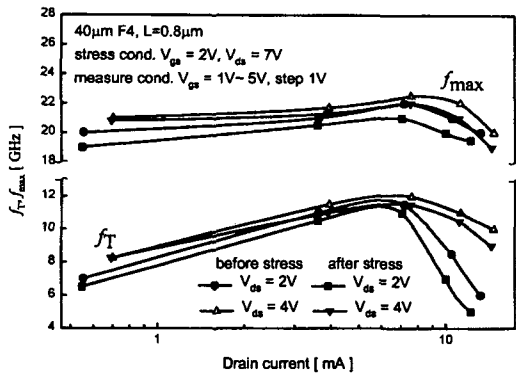


그림 7. 스트레스 전후의 f_T 와 f_{max} 의 비교
Fig. 7. Comparison of f_T and f_{max} between before and after stress.

일반적으로 MMIC에서는 회로의 동작 주파수보다 6~10배 이상의 f_{max} 가 요구되므로 본 연구에서 사용된 채널길이 0.8 μm NMOS소자는 1~2GHz MMIC에 응용 가능함을 알 수 있다.

그리고 그림 7로부터 스트레스후에 f_T 와 f_{max} 는 선형영역과 포화영역에서 모두 감소한 것을 알 수 있다. 특히 포화영역에서 f_T 와 f_{max} 감소는 RF NMOS의 응용 회로가 대부분 포화영역에서 동작하는 아날로그 증폭기이므로 소자 열화로 인한 RF 성능저하가 LNA와 전력 증폭기 성능에 큰 영향을 미칠 것으로 사료된다.

그림 8은 스트레스 시간에 따른 f_{max} 의 변화를 나타낸 것으로 $\Delta f_{max}/f_{max}$ 와 T_s 는 멱급수 함수 관계가 있으며 인가 스트레스 전압이 클수록 f_{max} 변화가 큰 것을 알 수 있다.

소자 열화로 인한 DC 특성 변화와 RF 특성 변화의 상관관계를 구하기 위하여 스트레스 시간에 따른 g_m 의 변화와 2GHz에서 s_{21} 의 변화를 그림 9에 나타내었다. 그림 9에서 g_m 변화보다 s_{21} 의 변화가 크나 기울기는 일정한 것을 알 수 있다. 이것은 기존의 DC 열화 모델링이 RF 열화 모델링에 적용될 수 있음을

의미하는 것으로 다음과 같이 쓸 수 있다.

$$\Delta |s_{21}| \propto A \cdot t^n \quad (5)$$

$$\Delta f_{max} \propto A \cdot t^n \quad (6)$$

그림 8과 9로부터 열화율 $n=0.33$ 으로 그림 3의 g_m 변화로부터 구한 결과 거의 같은 값이었다.

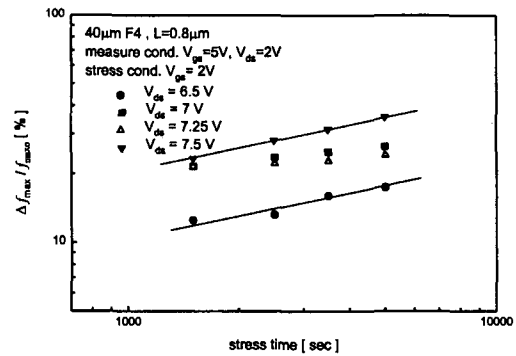


그림 8. 스트레스 드레인 전압에 따른 스트레스 시간에 대한 f_{max} 의 변화

Fig. 8. Degradation of f_{max} vs. the stress time with different drain stress condition.

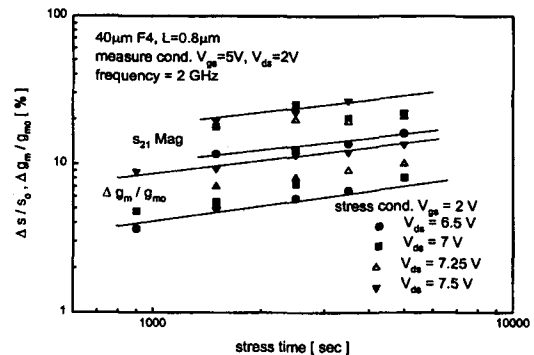


그림 9. 스트레스 드레인 전압 조건에 따른 스트레스 시간에 대한 DC 열화 특성 변수 g_m 과 s_{21} 크기의 변화

Fig. 9. Degradation of s_{21} vs. the stress time with different stress drain voltage.

그림 10은 열화로 인한 $\Delta g_m/g_m$ 과 $\Delta f_{max}/f_{max}$ 의 상관관계를 나타낸 것이다. 스트레스 조건은 $V_{gs}=2V$ 로 일정 하게하고 $V_{ds}=6.5\sim 7.5V$ 로 가변 하였으며 측정 조건은 $V_{gs}=2V$, $V_{ds}=5V$ 이다. 그림으로부터 기울기는 약 1로써 Δf_{max} 는 Δg_m 에 선형적으로 비례함을 알 수 있다. 이것은 그림 3과 그림 9에서 Δg_m 과 Δf_{max} 이 스트레스 시간에 멱급수 함수 관계에 있고

기울기가 거의 같은 것으로부터도 확인할 수 있다. 그림 10으로부터 hot carrier로 인한 RF 특성 열화를 DC 특성열화 측정으로 구할 수 있음을 의미하는 것으로 유용하게 인용할 수 있을 것이다.

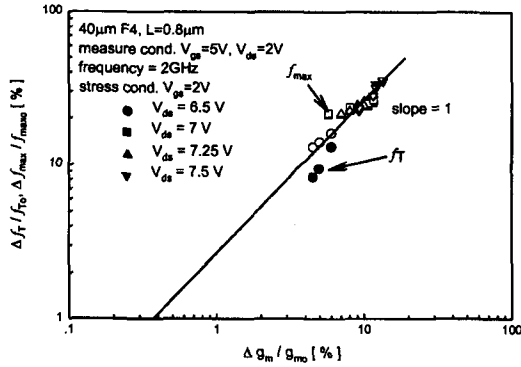


그림 10. $\Delta f_T / f_{T0}$ ($\Delta f_{max} / f_{max}$)과 $\Delta g_m / g_{m0}$ 의 상관관계

Fig. 10. Correlation between $\Delta f_T / f_{T0}$ ($\Delta f_{max} / f_{max}$) and $\Delta g_m / g_{m0}$.

V. 결론

Hot carrier 현상으로 인한 0.8 μ m RF NMOSFET의 DC 특성열화와 RF 특성 열화를 측정·분석한 결과 본 연구에서 제작된 0.8 μ m NMOSFET의 $f_{max}=1.7\sim 20$ GHz로 1~2GHz 실리콘 MMIC에 응용할 수 있을 것이다. 기존의 열화모델을 RF NMOSFET에 그대로 적용할 수 있었다. 소자 열화로 인한 f_T 와 f_{max} 감소는 스트레스 후에 g_m 이 감소하고 g_{ds} 가 증가하기 때문이었다. DC특성 열화와 RF 특성 열화의 상관관계로부터 Δg_m 을 측정하므로 RF 특성 열화를 예견할 수 있었다.

참고 문헌

[1] Y. Taur, S. Wind, Y. J. Mii, Y. Lii, D. Moy, K.A. Jenkins, C. L. Chen, P. J. Coane, D. Klaus, J. Bucchignano, M. Rosenfiled, M. G. R. Thomson, and M. Polcari, "High performance 0.1 μ m CMOS devices with 1.5V power supply," IEDM Technical Digest, pp. 127-130, 95.

[2] T. Manku, "Microwave CMOS-Device and Circuits", Proc. of CICC, pp. 59-66,

1998.

[3] 한국전자통신연구원 보고서, "실리콘 RF 집적 회로 소자 기술에 관한 연구", 1996, 12

[4] Hisayo Sasaki, Eiji Morifuji, Takashi Yoshitomi, Tatsuya Ohguro, Masanobu Saito, Toyota Morimoto, Yasuhiro Katsumata, and Hiroshi Iwai, "HIGH-FREQUENCY AC CHARACTERISTICS OF 1.5 μ m GATE OXIDE MOSFETS", IEDM Technical Digest, pp. 105-108, 96.

[5] E. Takeda, "Hot Carrier Effects in Submicrometer MOS VLSI," IEE Proceedings, 131, Pt. I, pp. 153-164, 1984

[6] Daniel B. Jackson A. Bell, Brian S. Doyle, et. al., "Transistor Hot Carrier Reliability Assurance in CMOS Technologies," Digital Technical Journal vol. 4, no. 2, pp. 100-113, 1992.

[7] F. C. Hsu and S. Tam, "Relationship between MOSFET degradation and hot electron induced interface state generation," IEEE Electron Device Lett., vol. EDL-5, pp. 50-52, Feb. 1984.

[8] K. L. Chen, S. Saller, I. A. Groves and D. B. Scott, "Reliability effects on MOS transistors Due to hot-carrier injection," IEEE Trans. Electron Device, vol. ED-32 no. 2, pp. 386-393, Feb. 1985.

[9] J. Chung, K. Quader, C. Sodini, P. Ko, and C. Hu, "The effects of hot electron degradation on analog MOSFET performance," IEDM Technical Digest, pp. 553-556, 1990.

[10] S.M.Sze, Physics of Semiconductor Devices, New York : Wiley, 1981, pp. 343-347.

저 자 소 개



金東郁(正會員)

1969년 1월 16일생. 1996년 2월 인천대학교 전자공학과(학사). 1998년 2월 인천대학교 대학원 전자공학과(석사). 1997년 한국전자통신연구원(ETRI) 반도체연구단 위축연구원. 주관심분야는 실리콘 RF-CMOSFET의 신뢰도 분석 및 소자 Modeling

劉宗根(正會員) 第32卷 A編 第1號 參照

현재 인천대학교 전자공학과 교수

劉賢奎(正會員)

1958년 7월 31일생. 1981년 2월 경북대학교 전자공학과 학사. 1983년 2월 경북대학교 전자공학과 석사. 1994년 8월 한국과학기술원 전기 및 전자공학과 박사. 1983년 3월 ~ 현재 한국전자통신연구원 책임연구원, 실리콘 RF 소자 팀장. 주관심분야는 실리콘 RF(RF CMOS, Bipolar) 집적회로 설계, 저전력/고속 회로구조, 소자 Modeling(SOI, CMOS, Bipolar)

朴鍾泰(正會員) 第34卷 D編 第12號 參照

현재 인천대학교 전자공학과 교수