

論文98-35D-10-1

플라스틱 실장된 MMIC 마이크로스트립의 전송 특성 해석

(The Transmission Characteristics Analysis of Plastic-Packaged MMIC Microstrip)

金炳南*, 李海英**

(Byoung-Nam Kim and Hai-Young Lee)

요 약

플라스틱 실장된 GaAs($\epsilon_r=13$) MMIC (Monolithic Microwave Integrated Circuits) 마이크로스트립의 플라스틱 유전체에 의한 영향을 SDM (Spectral Domain Method)을 이용하여 해석하였다. 현재 초고주파 실장용 및 PCB 기판 재료로 널리 사용되는 FR-4 composites($\epsilon_r=4.2$)를 이용하여 플라스틱 실장할 경우, GaAs MMIC 마이크로스트립의 특성 임피던스는 실장 전에 비하여 약 6% 감소하고, 유효 유전상수는 약 13% 증가한다. 이러한 플라스틱 유전체에 의한 기생 특성은 실장된 고주파 집적회로의 성능 저하를 초래할 수 있으므로 본 논문에서는 이러한 플라스틱 유전체 영향을 고려하여 실장후에도 50 Ω 정합 특성을 유지할 수 있는 스트립 폭을 계산하였다. 본 연구의 결과는 저가형 플라스틱의 실장 구조를 최적화시킴으로써 그 응용 범위를 확대하는데 유용하게 사용될 수 있다.

Abstract

The dielectric effects of plastic packages on GaAs($\epsilon_r=13$) MMIC microstrip characteristics are analyzed using the spectral domain method (SDM). As being packaged by typical FR-4 composites ($\epsilon_r=4.2$) for PCB substrates and plastic packages, the characteristic impedance is reduced by about 6%, but the effective dielectric constant is increased by 13% from those of bare microstrip, respectively. The parasitic effects of the packaging materials can greatly degrade the performance of the packaged MMIC. We also calculated the optimum microstrip width, which maintains the 50 Ω matching condition after plastic packaging. These calculated results can be used to optimize the plastic packages, and extend the application ranges for low cost MMIC production.

I. 서 론

최근 이동통신 시장의 급격한 발달과 더불어 급증하

* 正會員, 韓國情報通信大學院大學校 基礎電子工學部
(School of Electronics Engineering, Information and Communications University)

** 正會員, 亞洲大學校 電氣電子工學部
(School of Electrical and Electronics Engineering, Ajou University)

※ 본 연구는 95년도 한국과학재단 연구비 지원에 의한 결과임(과제 번호: 95-0100-05-01-3)

接受日字:1998年6月11日, 수정완료일:1998年9月4日

는 정보 수요자의 고품질 서비스를 만족시키기 위한 초고주파용 소자의 고속화, 고집적화, 경량화 및 저가격화 등에 대한 관심이 증가하고 있다. 특히, 통신시장에서는 저가격화를 통한 무한 경쟁이 형성됨에 따라 제품의 경쟁력 강화를 위해서는 실장 비용의 감소가 매우 중요한 문제로 대두되고 있다. 이들 소자의 실장 방법으로는 도체/세라믹 재료를 이용한 밀폐형 (hermetic) 실장 방법과 플라스틱 재료를 이용한 주물형 (molding) 실장 방법이 있으나 도체/세라믹 실장의 경우 실장 재료 및 공정비가 소자 생산비의 50% 이상을 차지하는 등 소자의 저가격화를 크게 제한하고 있다. 반면, 최근 널리 사용되고 있는 플라스틱 실장의

경우 저가의 플라스틱 물질을 이용하여 재료비의 감소 효과 뿐만 아니라 대량 생산 및 자동화 공정을 통하여 제품의 가격 경쟁력을 크게 향상시킬 수 있다.

그러나, 이러한 플라스틱 실장 방법을 이용함에 따라 도체/세라믹 실장시 무시되었던 다양한 문제점이 발생하게 된다. 즉, 열 전도율이 매우 낮은 플라스틱으로 주물 성형됨에 따른 큰 열저항 계수를 갖는 점과 집적회로 표면이 플라스틱 유전체에 의해 몰딩됨에 따른 유전체 영향이 발생되며 또한, 접지면의 크기가 제한됨에 따른 접지 성능 저하 문제 등을 들 수 있다. 그 중 열 방출 문제^[1] 및 접지 성능 문제^[2]의 경우 실장 구조를 변화시킴으로써 개선한 연구 결과가 이미 발표되어 있으나 유전체 몰딩에 따른 정확한 해석은 아직까지 보고되고 있지 않다. 전송 선로 표면이 유전체 물질로 몰딩됨에 따른 기존 해석 결과로는, 비 유전율이 매우 높은 유전체로 덮힌 경우^[3]와 폴리이미드로 다층 전송선 구조에서의 손실 특성^[4] 등에 관한 결과가 있으나 이는 몰딩 두께가 수 백 μm 로 매우 두꺼우며 초고속 반도체 소자를 위한 GaAs 기판을 이용한 본 경우와는 그 재료적/구조적인 점에서 큰 차이를 갖는다.

따라서, 본 논문에서는 우수한 가공성을 가지며 전기적으로 안정된 특성을 갖는 폴리머계의 FR-4 물질^[5]에 의해 플라스틱 실장된 고주파 소자에서 소자의 외부특성에 미치는 유전체의 전기적 영향을 spectral domain method (SDM)를 이용하여 광대역 해석하였다. 또한, 도체 손실을 정확히 고려하기 위해 도체 내부로 침투하는 전류 분포의 변화 정도를 고려한 현상학적 도체 손실 등가기법 (PEM)을 이용하여 해석하였다^[6]. 해석 결과, 실장전 100 μm GaAs의 기판 두께에 72 μm 폭으로 구현된 50 Ω 마이크로스트립은 FR-4 실장됨에 따라 그 특성 임피던스는 전 주파수에 걸쳐 약 6 % 감소되며, 유효 유전상수는 약 13 % 증가되었다. 또한, 유전체 손실 및 도체 손실 역시 FR-4 실장에 따라 각각 증가함을 확인하였다. 이러한 플라스틱 패키지에 따른 기생 특성은 고주파 급전회로에서의 전력 구동 효율을 크게 저하시킬 뿐만 아니라 입력 전원단에 대해 심각한 손상을 주게 된다. 따라서, 이러한 플라스틱 유전체 영향을 최소화시키는 최적 실장 구조로서 실장 후에 50 Ω 정합 특성을 유지할 수 있는 스트립 폭을 계산하였다. 이 구조를 이용할 경우 플라스틱 실장에 따른 유전체 영향을 제거

할 수 있으며 마이크로파 및 밀리미터파 대역에서 효율적인 전력 구동을 위한 정합 특성을 만족시킬 수 있다.

본 연구 결과는 초고주파 및 밀리미터파 소자의 저가 플라스틱 실장시, 실장 구조를 최적화하는데 이용함으로써 칩의 성능을 향상시킬 뿐만 아니라 실장의 응용 범위를 확대하는데 유용한 자료로써 사용될 수 있다.

II. 해석 구조 및 해석 방법

플라스틱 실장을 위한 일반적인 주물 성형 공정으로는 air cavity 구조를 이용하는 방법과 transfer molded 구조를 이용하는 두 가지 방법이 있다. Air cavity 구조는 상대적으로 transfer molded 구조에 비하여 복잡할 뿐 아니라 신뢰도가 낮으며 생산단가 또한 높은 단점이 있다. 따라서, 현재 저가 플라스틱 실장 방법으로 널리 사용되고 있는 산업 표준형으로는 transfer molded 구조를 이용하고 있다^[2]. 그림 1은 transfer molded 공정을 이용한 대표적인 플라스틱 실장의 구조에 대한 단면도를 나타낸 것이다. GaAs 마이크로스트립 기판 두께 (h)를 100, 635 μm 로 하고 플라스틱 몰딩 두께 (d)는 160, 320, 635 μm 로 변화시키면서 플라스틱 실장에 따른 마이크로스트립의 전송 특성을 SDM^[7]을 이용하여 해석하였다. 본 구조는 차폐된 마이크로스트립(shielded microstrip) 구조를 이용하였으며 폭 방향, 수직 방향으로의 전체 크기는 마이크로스트립 두께에 각각 7배, 10배 정도로 설정하여 기생 모드의 발생을 억제하면서 도체면에 대한 영향이 나타나지 않도록 하였다.

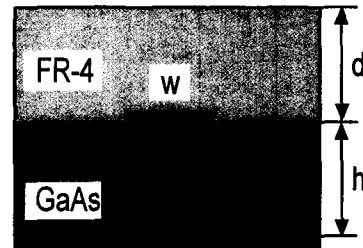


그림 1. FR-4 composite를 이용한 대표적 플라스틱 실장 구조도

Fig. 1. Typical FR-4 composite plastic packages.

III. 해석 결과

1. 특성 임피던스

그림 2는 그림 1의 구조에 대하여 주파수 변화에

따른 특성 임피던스의 해석 결과이다. GaAs MMIC 기판 두께를 100, 635 μm 의 경우로 변화시켰으며 각각 50 Ω 특성 임피던스를 갖도록 구현하였다. 기판 두께가 100 μm 일 경우, 실장 전 50 Ω 특성 임피던스는 플라스틱 실장 후 약 6 %가 감소된 결과를 나타내고 있다. GaAs 기판 두께에 따른 변화에 반하여 160 μm 두께 이상의 FR-4의 경우 몰딩 두께가 변화함에 따른 영향은 거의 없음을 확인할 수 있다. 특히, 320 μm 두께 이상에서는 유전체에 의한 영향이 동일함을 관찰할 수 있는데 이는 마이크로스트립의 스트립 상에 분포하는 가장자리 전자장 (fringing field) 이 FR-4로 침투하는 영역이 기판 두께의 3 배 이상에서는 거의 무시할 수 있음에 기인한다. 기판 두께가 635 μm 로 증가될 경우, 실장에 따른 특성 임피던스의 변화는 낮은 주파수에서 각각 몰딩 두께가 160, 320, 635 μm 로 변화함에 따라 각각 3, 4, 6 % 가 감소하다가 주파수가 증가함에 따라 동일하게 6 %의 감소를 나타내고 있다. 이는 저주파에서의 FR-4로의 침투 깊이가 더욱 증가함에 따라 몰딩 두께에 따른 영향이 잘 관찰됨에 기인한다.

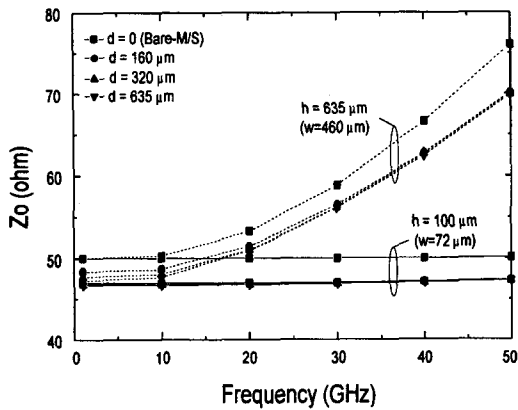


그림 2. FR-4 몰딩 두께에 따른 특성 임피던스
Fig. 2. Characteristic impedance to the FR-4 molding height.

반면, 마이크로스트립의 quasi-TEM 특성에 따른 분산 효과를 관찰해 보면 기판 두께가 얇을 때는 특성 임피던스의 변화율이 거의 없는 반면, 두께가 635 μm 로 증가하게 되면 큰 분산 특성이 나타남을 관찰할 수 있다. 이 현상은 마이크로스트립이 비균일 (inhomogeneous) 구조 특성을 갖기 때문이다. 이 비균일 구조 특성은 마이크로스트립 표면이 FR-4로 몰딩됨에

따라 개선되므로 분산 효과가 감소하게 된다. 또한 이는, 635 μm 의 기판 두께 경우, 실장후 특성 임피던스 증가율은 실장전의 증가율에 비하여 더욱더 감소된 사실로부터 확인될 수 있다. 따라서, FR-4 물질이 단면상의 유전체 분포의 균일도를 향상시킴으로써 Quasi-TEM 전송 모드를 좀더 순수한 TEM 모드로 전환시키게 된다.

2. 유효 유전상수

그림 3은 그림 1의 구조에서 주파수에 따른 유효 유전상수를 계산한 결과이다. 주파수가 증가함에 따라 점차 유효 유전상수 값이 증가하며 기판 두께가 두꺼울수록 그 현상이 현저함을 확인할 수 있다. 기판 두께가 100 μm 의 경우, 플라스틱 실장되기 전의 유효 유전상수는 완전한 상승 곡선을 나타내고 있으며 이를 플라스틱 실장할 경우 그 증가율이 더욱 완만함을 볼 수 있다. 이 현상은 기판 두께가 두꺼운 635 μm 의 경우에서 더욱 쉽게 관찰되는데 실장 전 50 GHz까지 유효 유전상수가 32 % 증가한 반면, FR-4를 635 μm 두께로 실장할 경우 21 %의 증가에 그치고 있음을 알 수 있다. 이것은 그림 2의 특성 임피던스의 해석 결과에서 실장 후 분산 특성이 실장전에 비하여 12 %가 개선된 점과 매우 유사하다. 따라서, 분산 효과가 현저히 관찰되는 두꺼운 기판을 이용할수록 플라스틱 실장에 따른 분산 특성 억제 효과가 크게 나타나게 된다.

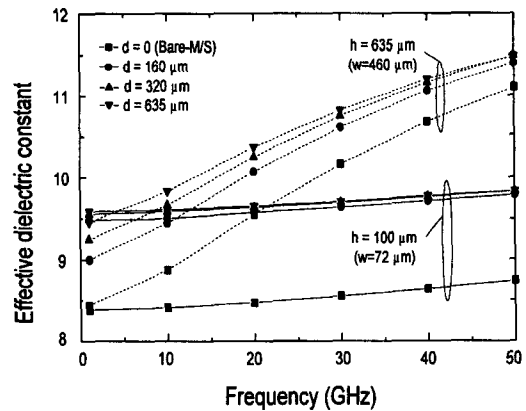


그림 3. FR-4 몰딩 두께에 따른 유효 유전상수
Fig. 3. Effective dielectric constant to the FR-4 molding height.

3. 유전체 손실 및 도체 손실

그림 4는 그림 1에서 기판 두께가 100 μm 인 경우

에 대하여 스트립 폭에 따른 유전체 손실을 해석한 결과이다. 마이크로스트립의 도체 및 유전체 손실은 식 (4) 와 같이 일반적으로 널리 알려진 전송 상수 식으로부터 얻을 수 있다.

$$\gamma = \alpha + j\beta = \sqrt{(R + j\omega L)(G + j\omega C)} \quad (4)$$

$$= j\omega \sqrt{LC} \sqrt{(1 + R/j\omega L)} \sqrt{(1 + G/j\omega C)}$$

여기에서 고주파수 근사값 ($\omega L/R \gg 1$, $\omega C/G \gg 1$) 을 사용하여 손실에 대한 항만으로 정리하면 식 (5) 와 같이 나타낼 수 있다.

$$\alpha = \frac{1}{2} \frac{R}{Z_0} + \frac{1}{2} GZ_0 \quad (5)$$

따라서 R 과 G 에 직접적으로 비례하는 도체 손실과 유전체 손실에 대한 항으로 정리한 다음 SDM을 이용하여 유전체 손실을 계산하고, PEM을 이용하여 도체 손실을 계산하였다. 해석 결과, 플라스틱 실장에 따라 유전체 손실이 크게 증가함을 확인할 수 있다. 이것은 큰 유전체 손실 특성을 갖는 FR-4 composite 기판 ($\tan \delta_{\text{meas.}} = 0.0066$, $f = 10$ GHz)이 GaAs 기판 ($\tan \delta_{\text{meas.}} = 0.002$, $f = 10$ GHz)에 몰딩되기 때문이다. 또한 스트립 폭대 기판 두께의 비 (w/h)가 감소할수록 큰 손실 특성을 갖는 것을 관찰할 수 있는데 이는 스트립 폭이 감소될수록 FR-4 층으로 전파하는 에너지가 증대되어 전체 유전체 손실을 증가시키게 되기 때문이다.

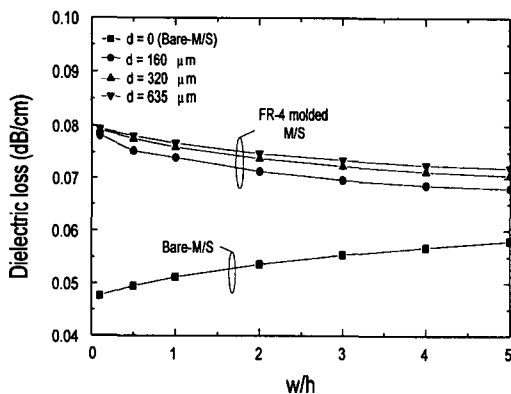


그림 4. FR-4 몰딩 두께에 따른 유전체 손실 ($\tan \delta_{\text{GaAs}} = 0.002$, $\tan \delta_{\text{FR-4}} = 0.0066$, $f = 10$ GHz, $h = 100 \mu\text{m}$)

Fig. 4. Dielectric loss to the FR-4 molding height. ($\tan \delta_{\text{GaAs}} = 0.002$, $\tan \delta_{\text{FR-4}} = 0.0066$, $f = 10$ GHz, $h = 100 \mu\text{m}$)

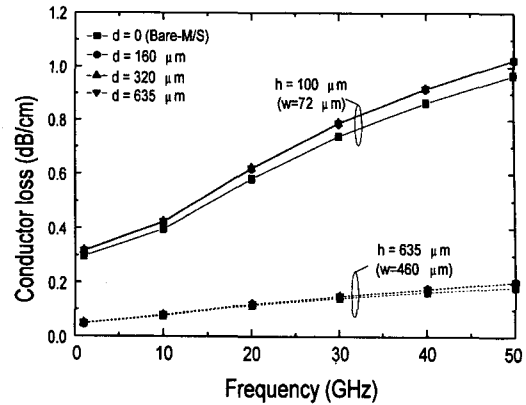


그림 5. FR-4 몰딩 두께에 따른 도체 손실
Fig. 5. Conductor loss to the FR-4 molding height.

그림 5는 그림 1의 구조에서 $1 \mu\text{m}$ 두께의 금을 사용한 마이크로스트립의 도체 손실을 PEM을 이용하여 계산한 결과이다. GaAs 기판 두께가 $100 \mu\text{m}$ 일 경우에 플라스틱 실장후의 도체 손실은 실장 전에 비하여 약 5%가 증가함을 보이고 있다. 이것은 마이크로스트립이 플라스틱 실장됨에 따라 특성 임피던스가 감소함에 따른다. 기판 두께가 $635 \mu\text{m}$ 이고 스트립 폭이 $460 \mu\text{m}$ 로 증가할 경우 도체 손실이 감소하게 되는데 이는 스트립 폭이 증가함에 따라 전류가 흐르는 유효 면적이 증가하게 되어 낮은 전류 밀도를 갖게 되기 때문이다.

4. 플라스틱 실장 후 50Ω 을 유지하기 위한 스트립 폭

그림 6은 기판 두께 $635 \mu\text{m}$ 의 경우에 실장 두께에 따른 감소된 특성 임피던스를 50Ω 특성 임피던스로 보정해 주기 위해 계산된 스트립의 폭(w) 결과이다. 10 GHz 이하에서는 FR-4의 몰딩 두께에 따라 특성 임피던스의 감소 정도에 다소 차이를 보이고 있으나 20 GHz 이상에서는 몰딩 두께에 따른 영향을 무시할 수 있다. 기판 두께 $100 \mu\text{m}$ 의 경우에는 분산 효과가 매우 작을 뿐만 아니라 $160 \mu\text{m}$ 의 실장 두께 이상에서는 유전체 영향이 동일하므로 실장전의 스트립 폭 ($72 \mu\text{m}$)에 비해 약 13%가 감소된 $62 \mu\text{m}$ 를 사용함으로써 50Ω 정합 특성을 만족시킬 수 있다. 따라서, MMIC 마이크로스트립이 실장후 50Ω 정합 특성을 만족시키기 위해서는 이상의 결과와 같이 FR-4 몰딩 공정 이전에 스트립의 폭을 미리 감소시키는 것이 매우 중요하다.

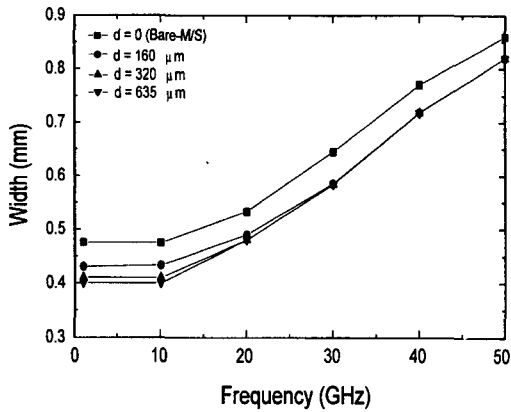


그림 6. 플라스틱 실장된 마이크로스트립의 50 Ω 특성 임피던스의 폭 (width)

Fig. 6. Strip width of plastic packaged microstrip for 50 Ω.

IV. 결 론

FR-4 초고주파 플라스틱 실장시 집적회로의 표면이 유전체에 몰딩됨에 따른 마이크로스트립의 전송 특성을 SDM을 이용하여 해석하였다. GaAs MMIC 마이크로스트립 기판 두께는 100, 635 μm의 경우에 대하여 실장 재료로는 대표적인 초고주파 실장 재료로 널리 사용되고 있는 FR-4를 이용하였다. 도체 손실은 현상학적 도체 손실 평가 기법 (PEM)을 이용하여 해석하였다. 해석 결과, 기판 두께 100 μm에 대하여 635 μm FR-4 두께로 실장할 경우 MMIC 마이크로스트립의 특성 임피던스는 약 6 % 감소되며, 기판 두께에 비해 몰딩 두께가 3 배 이상이면 몰딩 두께 차의 영향은 무시할 수 있음을 확인하였다. 유효 유전 상수는 기판 두께가 100 μm일 때 635 μm FR-4로 실장할 경우 약 13 % 증가하였다. 유전체 손실 및 도체 손실은 FR-4로 실장됨에 따라 실장 전에 비하여 더욱 증가하였다. 그러나, 일반적인 마이크로스트립이 FR-4 플라스틱 물질 층이 몰딩됨에 따라 유전체 분포의 균일도 향상으로 Quasi-TEM 전송 모드에서 좀더 순수한 TEM 모드로 전환되기 때문에 마이크로스트립의 분산 효과를 억제하는데 효과적임을 확인할 수 있었다.

본 연구의 결과는 저가의 플라스틱 물질을 이용한 초고주파 및 밀리미터파 소자에 대한 실장 기술이 점차 중요함에 따라 최적의 플라스틱 실장의 구현을 위한 정량적인 자료로 유용하게 사용될 수 있다.

참 고 문 헌

- [1] C. Nagy, L. Shumway, M. Gomes-Casseres, "Advanced Manufacturing and Packaging Technologies for Military and Commercial Markets," *Microwave Journal*, Aug. 1995, pp. 22-36.
- [2] M. Cardullo, E. Douglas, M. Goff, J. Griffiths, K. Harrington, J. Kaiser, S. Lesage and R. Pengelly, "Transmitter Chips For Use in a Dual-Mode AMPS/CDMA Chip Set," *Microwave Journal*, Mar. 1996, pp. 60-72.
- [3] I. J. Bahl and S. S. Stuchly, "Analysis of a Microstrip Covered with a Lossy Dielectric," *IEEE Trans. on MTT*, vol. MTT-28, no. 2, Feb. 1980, pp. 104-109.
- [4] H. Ogawa, T. Hasegawa, S. Banda and H. Nakamoto, "MMIC Transmission lines for Multi-layered MMICs," *IEEE MTT-S Int. Microw. Symp. Dig.*, 1991, pp. 1067-1070.
- [5] ASM International, *Electronic Materials Handbook*, vol. 1, Packaging, 1989, pp. 597-600.
- [6] Hai-Young Lee, Tatsuo Itoh, "Phenomenological Loss Equivalence Method for Planar Quasi-TEM Transmission Lines with a Thin Normal Conductor or Superconductor," *IEEE Trans. on MTT*, vol. MTT-37, no. 12, Dec. 1989, pp. 1904-1909.
- [7] Tatsuo Itoh, *Numerical Techniques For Microwave And Millimeter-Wave Passive Structures*, John Wiley & Sons, 1989, pp. 334-351.

저 자 소 개

金炳南(正會員) 第34卷 D編 第6號 參照

현재 한국정보통신대학원대학교 기초
전자공학부 박사과정 재학중

李海英(正會員) 第33卷 A編 第7號 參照

현재 이주대학교 전자공학과 부교수