

論文98-35D-6-11

# 고휘도 LED의 구조 해석 및 설계

## (Analysis and Design of High-Brightness LEDs)

李 成 宰 \* , 宋 錫 垣 \*

(Seong-Jae Lee and Seok-Won Song)

## 요 약

Escape cone 개념에 바탕을 둔 구조 해석을 통해 고휘도 LED의 설계 이론을 확립하였다. 확립된 설계 이론에 근거하여 최근까지 개발된 중요한 고휘도 LED의 구조들을 비교/분석하였으며, 각각의 구조에서 출력 결합효율을 대략적으로 계산하였다. Ohmic전극 영역에서의 광자 손실이 매우 심각한 것으로 알려진 AlGaAs 또는 InGaAlP LED의 경우, window layer(WL)와 transparent substrate(TS)를 활용하게 되면 전극에 의한 광자의 차폐효과가 크게 감소되어 발광효율이 크게 개선된다. 청색으로부터 녹색까지 상당히 넓은 영역에 걸친 발광특성을 갖는 InGaN LED 경우의 중요한 차이점의 하나는 WL를 사용하지 않으면서도 괄목할만한 발광효율을 얻어 낼 수 있다는 사실인데, 그 원인은 GaN와 같은 넓은 bandgap을 갖는 반도체의 경우 ohmic 전극에서의 광자의 손실이 상대적으로 미미하며 그 결과로 전극에 의한 광자의 차폐현상이 상대적으로 큰 문제가 되지 않기 때문인 것으로 분석된다.

## Abstract

Design principles for high-brightness light-emitting diodes have been derived by using escape cone concepts. Based on the design principles, some important high-brightness LED structures developed thus far have been reviewed and, in addition, their external coupling efficiencies have also been estimated. In AlGaAs or InGaAlP LEDs, in which photon absorption in the ohmic electrodes is known to be serious, photon shielding by the electrodes is minimized by using window layer (WL) as well as transparent substrate (TS) leading to significantly improved light-emitting efficiency. However, in InGaN LEDs emitting blue to green lights, the photon absorption in ohmic contact to wide bandgap GaN may be negligible and therefore, photon shielding by the electrodes would not lead to as significant problems as in conventional In AlGaAs or InGaAlP LEDs.

## I. 서 론

최근 일본의 Nichia Chemical사에 의해 GaN계열의 고휘도 청색 LED(Light Emitting Diode)가 개발되고<sup>[1-5]</sup>, 이를 이용한 대형 옥외용 full-color display가 광범위하게 사용됨에 따라 LED의 휘도를 극

대화 시키기 위한 연구의 필요성이 더욱 증대되었다. 기존의 LED에 관한 연구는 주로 재료성장 분야에 치중되어져 왔으며 구조적인 관점에서의 연구는 상대적으로 미흡했던 것으로 판단된다. LED의 구조 설계에 관한 체계적인 이론논문이 전무한 형편이 이러한 사실을 뒷받침하는 것이라 할 수 있을 것이다<sup>[6-10]</sup>. 재료 관점에서의 연구가 어느 정도 성숙 단계에 접어든 것으로 볼 수 있다면 앞으로는 구조적인 관점에서의 연구에 좀 더 큰 관심을 기울여야 할 것으로 판단된다. 일반적으로 내부양자효율(internal quantum efficien-

\* 正會員, 忠南大學校 電子工學科

(Electronic Engineering Department, Chungnam National University)

接受日字:1998年2月9日, 수정완료일:1998年3月31日

cy) 관점에서 LED와 LD(Laser Diode) 사이에는 기본적인 차이가 없음에도 불구하고 LED의 외부양자효율(external quantum efficiency)이 LD에 비해 크게 떨어지는 점은 LED의 구조개선을 통하여 발광효율을 크게 개선시킬 수 있는 여지가 있음을 반증하는 것이라 할 수 있다.

일반적으로 GaAs 기판 위에 성장되는 AlGaAs 및 InGaAlP LED와 sapphire 기판 위에 성장되는 InGaN LED 는 그 기본 구조에서 판이하게 다르기 때문에, 각각의 구조를 해석하고 그 해석을 바탕으로 각각의 구조들에 적합한 체계적인 설계 지침을 마련하는 것은 매우 중요한 작업이라고 판단된다.

### II. 고휘도 LED의 구조적 특징

그림 1은 일반적인 LED칩 및 램프 구조를 보여주고 있다. 이제까지 매우 다양한 구조의 LED들이 개발되어 왔는데, 그 중에서도 몇몇 구조들을 살펴보면 그림 2에 보인 바와 같이 크게 세 종류로 구분할 수 있다.

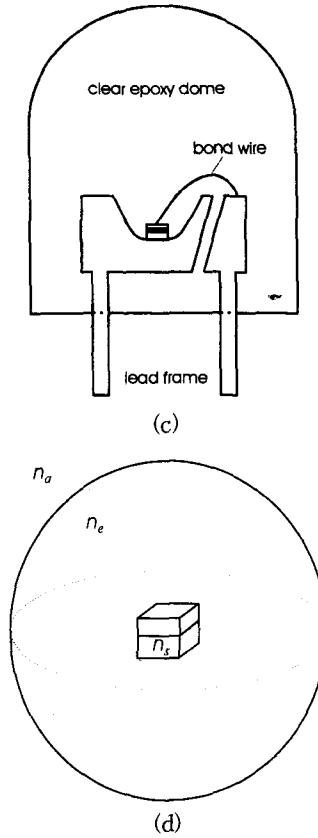
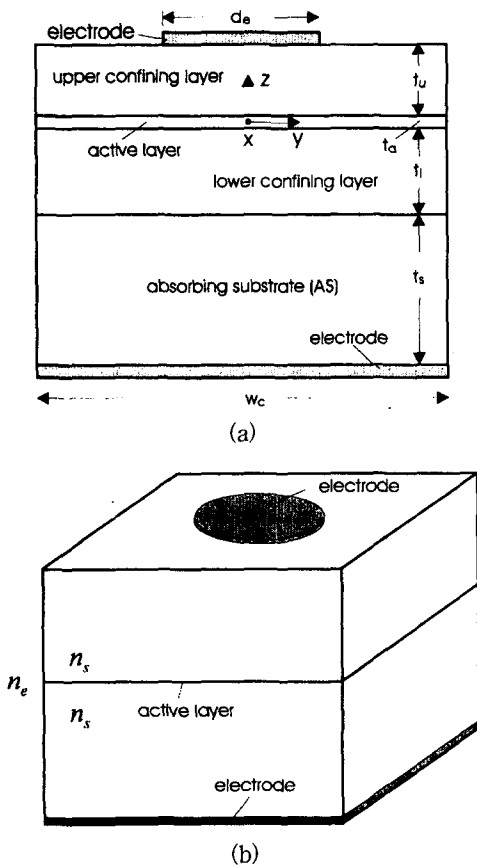
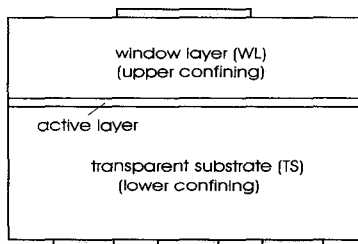


그림 1. (a) LED 칩의 단면 구조 (b) 단순화된 칩 모델 (c) LED 램프 구조 (d) 구형 광펌핑 LED 모델

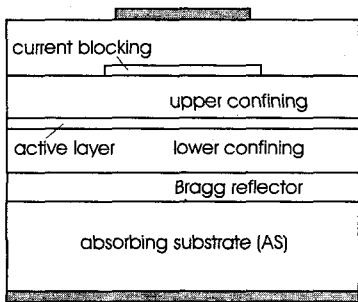
Fig. 1. (a) Cross-sectional view of standard LED chip (b) Simplified chip model (c) LED lamp (d) Optically pumped spherical LED model.

그림 2(a)는 AlGaAs 또는 InGaAlP LED에 주로 채용된 구조로서 absorbing substrate(AS)에서의 심각한 손실을 막기 위하여 transparent substrate(TS)를 이용하고 있으며, 아울러 50 $\mu$ m 정도의 두께를 갖는 상부 전하 집속층(upper confining layer), 즉 window layer(WL)를 이용하여 광자에 대한 전극의 차폐효과를 최소화시킬 수 있게 된다<sup>[8,11,12]</sup>. 일반적으로 전극 주변의 ohmic영역은 비결정성으로 말미암아 광자의 손실이 큰 것으로 알려지고 있다. 그림 2(a) 구조의 또 하나의 특징은 기판 쪽으로 방출된 광자들을 최대한 칩 밖으로 뽑아내기 위해 패턴화 된 하부전극을 사용하고 있다는 점이다. 즉 전극이 제거된 영역으로 입사된 광자들은 lead frame metal에서 대부분 반사되어 위쪽으로 향함으로서 밖으로 빠져 나올 수 있는 기회를 갖게 된다. 그림 2(b)는 InGaAlP

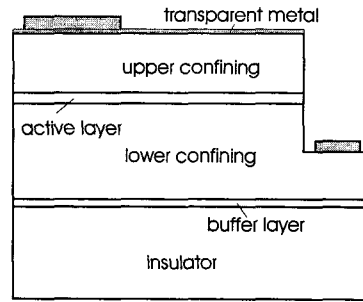
LED에 채용된 구조로서 Current Blocking Layer (CBL)와 Bragg Reflector(BR)를 이용한 점이 큰 특징이라 할 수 있다<sup>[13]</sup>. CBL는 전류를 활성층의 외곽영역으로 확산시키는 역할을 하는데, 생성된 광자에 대한 상부전극의 차폐효과는 활성층의 외곽 영역에서 상대적으로 작기 때문에 광자가 좀 더 쉽게 밖으로 빠져 나올 수 있게 된다. 한편 BR는 기판쪽을 향해 방출된 광자들을 위쪽으로 반사시킴으로써 기판에서의 손실을 최소화 하는 기능을 한다. 끝으로 그림 2(c)는 InGaN LED에 채용된 구조로서<sup>[1-5]</sup>, 반도체 층이 사파이어 절연기판 위에 성장되기 때문에 하부전극은 계단 모양으로 식각된 하부 전하 집속층(lower confining layer)상에 위치하게 된다. 이 구조가 갖는 중요한 특징은 상부 집속층의 두께가 약 1 $\mu$ m이하로 매우 얇을 뿐만 아니라, 매우 얇은 상부전극이 칩 윗면 전영역을 덮고 있다는 점이다. 이 경우 기존의 LED 설계 개념에 비추어 본다면 상부전극에 의한 광자의 심각한 차폐현상을 피할 수 없게 된다. 한편 InGaN 결정에서의 일반적으로 높은 결함밀도를 감안한다면 내부양자효율도 매우 낮게 나타날 것이 분명하다. 이와 같은 문제점에도 불구하고 InGaN LED의 외부양자효율이 약 9%정도로<sup>[1-5]</sup> 매우 높게 관측된다는 사실은 기존의 설계 개념이 InGaN LED의 경우에는 잘 적용되지 않는다는 것을 대변하는 것이라고 할 수 있다.



(a)



(b)



(c)

그림 2. 고휘도 LED 칩 구조

(a) WL/TS 구조 (AlGaAs 또는 InGaAlP LED) (b) CBL/BR 구조 (InGaAlP LED) (c) InGaN LED 구조

Fig. 2. High-brightness LED structures.

(a) WL/TS structure (AlGaAs or InGaAlP LED) (b) CBL/BR structure (InGaAlP LED) (c) InGaN LED structure

### III. LED의 발광효율에 관한 기본 이론

#### 1. 발광효율(Light-Emitting Efficiency)

LED 칩 내부에서 생성된 광자들은 일반적으로 랜덤한 방향으로 진행하게 되는데, 그 진행 방향에 따라 손쉽게 칩 밖으로 빠져 나오기도 하지만 때로는 전극에 의해 차단되거나 칩 벽면으로부터의 전반사 과정을 거치게 되면서 내부에서 흡수된다. 활성층의 임의의 한 지점에서 다양한 방향으로 방출된 광자들 중 칩 밖으로 빠져 나오는 광자들의 비율을 의미하는 출력결합 효율  $\eta_c$ 는 일반적으로 광자의 활성층에서의 방출 위치에 따라 달라진다. 활성층 내의 임의의 지점에서 생성되는 광자의 양은 활성층에서의 전류밀도  $J$ 와 내부양자효율  $\eta_i$ 에 비례한다. 따라서 LED의 광출력을 최종적으로 결정하는 외부양자효율  $\eta_{ext}$ 은

$$\eta_{ext} = \frac{\iint_{active} J(x, y) \eta_i(x, y) \eta_c(x, y) dx dy}{\iint_{active} J(x, y) dx dy} \quad (1)$$

와 같이 표현할 수 있다<sup>[14,15]</sup>. 일반적으로 활성층은 매우 얇기 때문에 위 식에서  $\eta_i$ ,  $\eta_c$  및  $J$ 의 수직방향 ( $z$ -방향)에 대한 변화는 무시할 수 있다. 내부양자효율  $\eta_i$ 는 주로 활성층의 재료 특성에 의해 결정되기 때문에 활성층 전영역에 걸쳐 동일한 값을 갖는 것으로 간주할 수 있다. 또한 전류밀도  $J$ 의 분포는 전극

설계나 각 층의 고유저항에 의해 결정되지만, 대부분의 고휘도 LED에서와 같이 WL의 두께가 충분히 클 경우 전류는 충분히 확산되기 때문에 전류밀도 J는 활성층 전영역에 걸쳐 균일한 값을 갖는 것으로 간주할 수 있다. 이 경우 식 (1)은

$$\eta_{ext} = \eta_i \eta_{cavg} = \eta_i \frac{\int \int_{active} \eta_c(x, y) dx dy}{\int \int_{active} dx dy} \quad (2)$$

으로 간략화된다. 여기서  $\eta_{cavg}$ 는 보통 photon extraction efficiency라고도 불리는데, 출력결합효율의 활성층 전영역에 걸친 공간 평균을 나타낸다. 위 식에서 알 수 있듯이 구조적인 관점에서 LED의 광출력을 향상시키기 위한 유력한 방법은 구조 개선을 통해  $\eta_{cavg}$ 를 극대화시키는 것이라 할 수 있다.

2. Escape cone 개념

본 절에서는 LED 해석을 위한 기본적인 이론의 하나인 escape cone 개념에 대해서 살펴본다. LED 칩은 그림 1(a)에 보인 바와 같이 여러 층들로 구성되어 있는 것이 보통이지만 일반적으로 각 층들간의 굴절률 차이는 미세하므로 그림 1(b)에서와 같이 모든 층들은 동일한 굴절률  $n_s$ 를 갖는 것으로 간주할 수 있다. 이와 같은 LED칩은 램프 구성을 위해 일반적으로 그림 1(c)에 보인 바와 같이 굴절률이  $n_e$ 인 epoxy에 의해 둘러싸이게 된다. 대개의 경우 활성층에 전하를 주입하기 위한 수단으로 칩의 상부와 하부에 전극을 형성해 주게 되는데, 문제를 단순화하기 위해 당분간 그림 1(d)에 보인 바와 같이 전극을 갖지 않는 LED 칩이 구형태의 epoxy에 둘러싸인 광펌핑 LED 모델을 생각한다. 이와 같은 광펌핑 LED 구조는 일반적인 LED 구조 해석을 위한 가장 기초적인 모델이라 할 수 있다.

활성층으로부터 생성된 광자가 칩 밖으로 빠져 나오는 과정을 체계적으로 설명하기 위해서 먼저 그림 3(a)에 보인 바와 같은 굴절률이 서로 다른 두 매질 경계면에서의 광자의 투과 및 반사 현상을 살펴보기로 한다. 잘 알려진 바와 같이 매질 경계면에서의 광자의 투과 및 반사계수는 칩 벽면에 대한 광자의 입사각과 광자의 분극 방향에 따라 달라진다. 그림 3(b)는 전형적인 경우에 대하여 입사각  $\theta_i$ 에 따른 광자의 투과도(transmittance)를 나타낸 것이다. 여기에서 주목할 만한 점은 LED 칩의 굴절률  $n_s$ 는 epoxy의 굴절률

$n_e$ 에 비해 크기 때문에 입사각  $\theta_i$ 가 임계각  $\theta_c$

$$\theta_c(n_e, n_s) = \sin^{-1}(n_e/n_s) \quad (3)$$

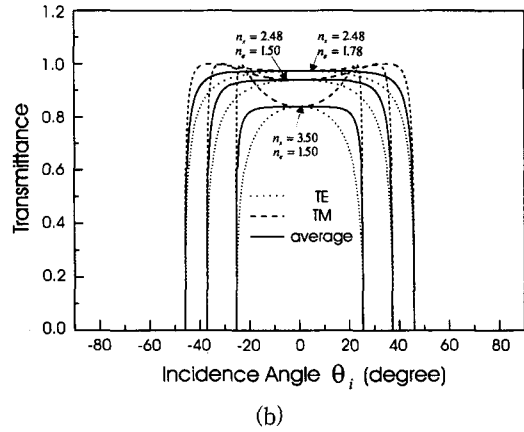
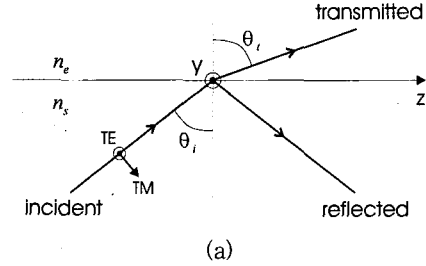


그림 3. (a) 매질 경계면에서의 광자의 투과 및 반사 (b) 광자의 입사각과 분극에 따른 투과도  
Fig. 3. (a) Photon reflection and transmission at dielectric interface (b) Photon transmittance as a function of the incidence angle and the polarization.

보다 크면 광자의 투과도는 영이 된다는 사실이다<sup>[16]</sup>. 광자의 투과도는 광자의 분극 방향에 따라서도 달라지는데, Brewster angle현상으로 인해 Transverse Magnetic(TM) 광자의 투과도가 Transverse Electric(TE) 광자의 투과도보다 항상 크게 주어진다<sup>[16]</sup>. 특히 Brewster 입사각  $\theta_B$

$$\theta_B = \tan^{-1}(n_e/n_s) \quad (4)$$

에서 TM광자에 대한 반사계수의 값은 영이 되는데, 이것은 광자의 완전 투과를 의미한다. 일반적으로 LED에서 광자들의 분극 방향은 랜덤하기 때문에 광자들의 평균 투과율은 TE와 TM광자에 대한 각각의 투과율의 평균값으로 간주할 수 있다. 그림 3(b)로부

터 알 수 있는 중요한 사실의 하나는 투과도가 영이 아닌 투과창(transmission window) 내의 입사각으로 입사한 광자만이 칩 밖으로 빠져 나올 기회를 갖게 된다는 점으로서, 이와 같은 원리로부터 escape cone 개념을 끌어낼 수 있다. 즉 그림 4(a)에 예시된 바와 같이 escape cone 내로 방출된 광자는 칩 벽면을 투과하여 밖으로 빠져 나올 수 있는 반면에, escape cone 밖으로 방출된 광자는 칩 벽면에서 전반사 현상을 겪게 된다. 특히 칩의 형태가 정방형인 경우, 그림 4(a)에 보인 바와 같이 연속적인 전반사 현상으로 인해 광자는 칩 내에 갇히게 되고 결국은 내부에서 흡수되고 만다. Escape cone 밖으로 방출된 광자들을 칩 밖으로 뽑아내기 위한 한가지 방법은 그림 4(b)와 같이 texturing된 칩 벽면을 이용하는 것이다.

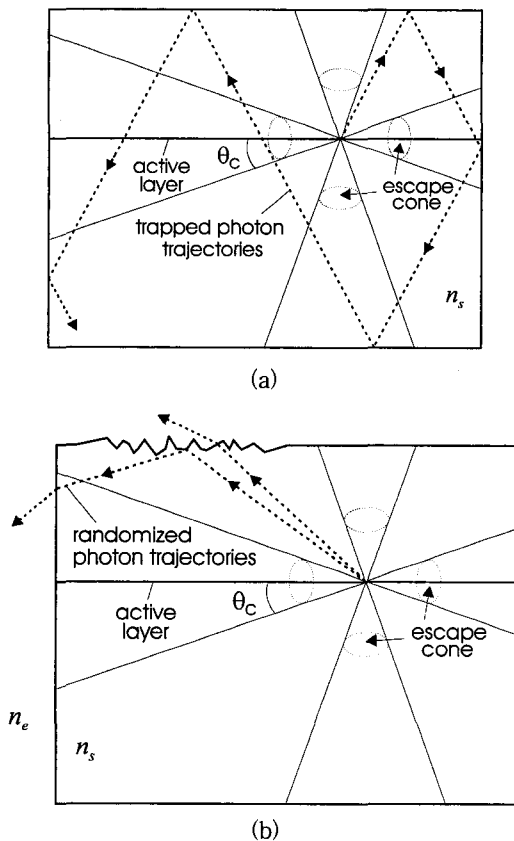


그림 4. (a) Escape cone 및 trap된 광자 경로의 예 (b) Texturing된 벽면에서의 광자의 경로 변화  
Fig. 4. (a) Escape cone and a trajectory of a trapped photon (b) Randomized photon trajectory off the textured surface.

즉 texturing된 벽면에서 광자 진행 경로의 랜덤화

현상<sup>[9,10]</sup>이 일어나 일부 광자들이 칩 밖으로 직접 빠져 나오거나 다음 단계에서 escape cone 내로 진입하여 밖으로 빠져 나올 수 있게 된다.

escape cone 개념의 중요한 용도의 하나는 광자의 출력결합효율을 대략적으로 계산해 낼 수 있다는 점이다. 특히 그림 1(d)에 보인 바와 같은 전극을 갖지 않는 광평평 LED의 경우 escape cone에 대한 전극의 차폐효과가 전혀 없기 때문에 문제가 크게 단순해지는데, 활성층의 임의의 지점에서 생성된 광자들 중 임의의 escape cone 내부로 방출된 광자들은 모두 칩 밖으로 빠져 나올 수 있게 된다. 정방형 칩의 경우 칩의 각 벽면을 향한 여섯개의 escape cone들은 각각 입체각  $\Omega_c$

$$\Omega_c(n_s, n_e) = \int_{\phi=0}^{2\pi} \int_{\theta=0}^{\theta_c} \sin \theta d\theta d\phi = 2\pi \left(1 - \sqrt{1 - (n_e/n_s)^2}\right) \quad (5)$$

를 갖는데, 일반적인 LED에서 입체각  $\theta_c$ 는  $45^\circ$ 보다 작기 때문에 칩의 각 벽면을 향한 각각의 escape cone들은 서로 겹치지 않는다. 어느 한 벽면을 향한 escape cone 내로 방출된 광자들 중에는 측 벽면으로부터 전반사를 거칠 수도 있으나, 정방형 칩의 경우에는 향하고 있는 벽면에 대한 최종적인 입사각은 불변하기 때문에 궁극적으로는 칩 밖으로 모두 빠져 나올 수 있게 된다. 따라서 광평평 LED의 경우 임의의 escape cone 내로 진행되는 모든 광자들은 측 벽면으로부터의 전반사 여부의는 상관없이 모두 칩 밖으로 빠져 나올 수 있게 되며, 특히 칩 내에서의 광자 손실을 무시하게 되면 출력결합효율  $\eta_c$ 는 활성층 내의 모든 지점에서 동일한 값을 갖게 된다. 이 경우 광평평 LED에서의 출력결합효율  $\eta_{c opt}$ 는

$$\eta_{c opt} = \frac{6\Omega_c(n_s, n_e)}{4\pi} \left(1 - \frac{(n_e-1)^2}{(n_e+1)^2}\right) = 3 \left(1 - \sqrt{1 - (n_e/n_s)^2}\right) \left(1 - \frac{(n_e-1)^2}{(n_e+1)^2}\right) \quad (6)$$

와 같이 여섯 개의 escape cone에 대한 입체각의 전체 입체각에 대한 비로써 나타내어 진다. 위 식에서 항  $(n_e - 1)^2 / (n_e + 1)^2$ 은 epoxy와 공기 경계면에서의 Fresnel 반사 현상으로 인해 주어지는 것이다. 전형적인 경우에 대한 굴절률 값  $n_s=3.50$ 과  $n_e=1.50$ 으로 계산된 광평평 LED 모델에서의  $\eta_{c opt}$  값은 약 28% 정도인데, Kish 등에 의해 WL와 TS 구조를 채용한 InGaAlP LED에서 추산된 약 30% 정도의 평

균출력결합효율과 비슷한 값을 갖게 됨을 알 수 있다<sup>[11,12]</sup>. Kish에 의한 구조는 내부흡수와 전극의 차폐효과가 최소화되었다는 점에서 광펌핑 LED 모델에 상당히 근접한 구조라 할 수 있다. 위에서 얻은  $\eta_{cobl}$ 는 칩 내부에서의 광자 손실을 무시하고 얻은 결과이지만, 실제 LED의 경우 chip dicing을 위한 sawing을 통해 형성된 칩 벽면에서의 광자의 난반사 현상으로 말미암아 출력결합효율이 개선되는 효과를 고려한다면 실제 칩 내부에서의 광자 흡수 효과를 충분히 보상할 수 있게 된다. 이러한 의미에서 광펌핑 LED의 출력결합효율  $\eta_{cobl}$ 는 실제 고휘도 LED에서 얻어낼 수 있는 효율의 최대치에 근접하는 것으로 해석할 수 있다.

IV. 전하 집속층(Confining layer)의 두께 결정을 위한 기본 이론

칩 내부에서 생성된 광자가 밖으로 빠져 나오지 못하는 요인의 하나로써 진행 광자에 대한 상부 및 하부 전극의 차폐효과를 생각할 수 있다. 일반적으로 AlGaAs 또는 InGaAlP LED의 경우 전극주변 ohmic 영역은 비결정 성질을 갖기 때문에 광자의 흡수 현상이 심각하게 나타나는 것으로 알려지고 있다<sup>[17]</sup>. 기본적으로 집속층의 두께를 증가시키면 전극에 의한 광자의 차폐 및 그로 인한 손실 효과가 감소하지만 실제의 경우 집속층의 두께를 키우는 데는 한계가 있다. 뿐만 아니라 집속층의 두께가 크게 증가하게 되면 칩 자체의 저항값이 커지는 동시에 칩 내부에서의 광자의 흡수 손실 효과도 커지는 부작용을 낳게 된다. 이러한 의미에서 집속층의 두께를 최적화시키는 것은 의미있는 일이라 할 수 있을 것이다.

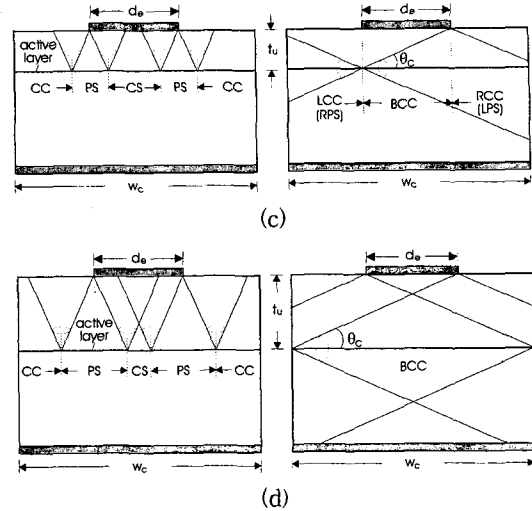
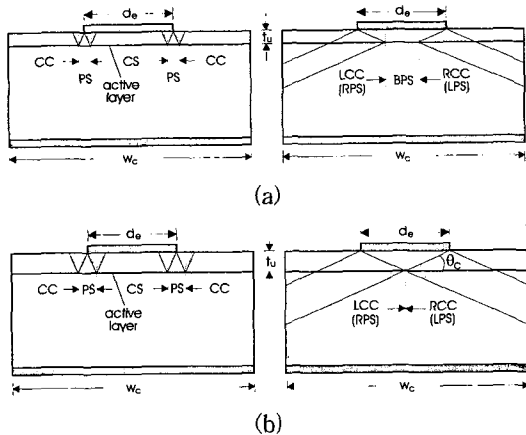


그림 5. Escape cone에 대한 상부전극의 차폐효과  
Fig. 5. Shielding of escape cones by top electrode.

그림 5는 상부 집속층의 두께 변화에 따른 상부전극에 의한 escape cone의 차폐 정도의 변화를 보여주고 있다. 왼쪽 그림들은 칩의 윗면을 향한 상향 escape cone에 대한 전극의 차폐 현상을 나타내며, 오른쪽 그림들은 칩의 측면을 향한 측면 escape cone에 대한 차폐 현상을 나타낸다. 먼저 그림 5의 왼쪽 그림들을 살펴보면, 상부 집속층의 두께  $t_e$ 가 비교적 작은 경우 활성층의 중앙부에 위치한 상향 cone들은 전극에 의해 완전히 차폐되지만(completely shielded, CS), 활성층의 외곽 영역에 위치한 상향 cone들은 전극에 의한 차폐로부터 완전히 벗어나게 된다(completely cleared, CC). 두께  $t_e$ 가 커지게 되면 CS와 CC 영역은 점점 줄어드는 반면 상향 cone이 상부전극에 의해 부분적으로 가려지는 영역(partially shielded, PS)이 점차 증가한다. 이와 같은 상관 관계를 종합적으로 고려하면 상부 집속층의 두께 변화에 따라 상부전극이 상향 cone들을 차폐하는 정도의 변화에는 거의 차이가 없는 것으로 파악된다. 극단적으로 상부 집속층의 두께가 무한대인 경우, 상향 cone을 통하여 칩 윗면을 향해 진행하는 광자들은 칩의 측면 벽으로부터의 전반사 현상으로 인하여 칩의 윗면 전영역에 걸쳐 골고루 분포하여 입사하게 된다. 이때 상향 cone 내로 진행하는 광자들에 대한 대강의 출력결합효율  $\eta_{cu}$ 는

$$\eta_{cu} = 1 - \frac{\pi d_e^2}{4 w_c^2} \quad (7)$$

와 같이 칩의 윗면에서 전극에 의해 차폐되지 않은 영

역 면적의 윗면 전체 면적에 대한 비로써 나타낼 수 있다. 위 식에서  $w_c$ 와  $d_e$ 는 각각 정방형 칩 사이즈와 원형 상부 전극의 직경을 나타낸다. 상부 집속층의 두께가 영인 경우  $\eta_{cu}$ 는 상향 cone에 대한 출력결합효율의 활성층 전영역에 걸친 공간 평균을 나타내는 것이라 할 수 있다. 식 (7)이 전제하고 있는 중요한 가정의 하나는 상부전극에 의해 차단되는 광자들은 전극 주변 영역에서 모두 흡수되는 것으로 간주되었다는 점이다. 하향 escape cone에 대한 하부전극의 차폐효과도 비슷한 방법으로 고려할 수 있다. 그림 2(a)와 같이 하부전극이 패터닝 된 경우, 하향 cone을 통하여 진행하는 광자들 중 전극이 제거된 영역으로 입사하는 광자들은 보통 metal lead frame에서 반사되어 위쪽을 향하게 된다. 이와 같이 상향 cone 내로 재진입한 광자들에 대한 출력결합효율 역시 식 (7)에 의해 지배를 받는 것으로 간주할 수 있다. 따라서 하향 cone 내로 진행하는 광자들에 대한 출력결합효율의 전체 평균  $\eta_{cd}$ 는

$$\eta_{cd} = \frac{A_o}{w_c^2} \eta_{cu} = \frac{A_o}{w_c^2} \left( 1 - \frac{\pi d_e^2}{4 w_c^2} \right) \quad (8)$$

와 같이 칩의 밑면에서 전극이 제거된 영역 면적의 전 영역 면적에 대한 비와  $\eta_{cu}$ 의 곱으로 표현할 수 있다. 위 식에서  $A_o$ 는 칩 밑면에서 하부전극이 제거된 영역의 면적을 나타낸다. 식 (7)과 (8)로부터  $\eta_{cu}$ 와  $\eta_{cd}$ 는 상부 집속층의 두께  $t_u$ 의 함수가 아님을 알 수 있는데, 이것은 수직 방향으로 향하는 escape cone에 대한 전극의 차폐효과가 집속층의 두께와 무관함을 의미하는 것이다.

칩의 측면을 향한 측면 escape cone에 대한 전극의 차폐 특성은 앞서 설명한 상향 cone에 대한 경우와는 매우 다른 양상을 나타낸다. 그림 5의 오른쪽 그림들을 살펴보면, 상부 집속층의 두께  $t_u$ 가 증가함에 따라 칩의 좌측과 우측면을 향한 측면 cone들이 상부 전극의 차폐로부터 완전히 벗어나게 되는 영역(both completely cleared, BCC)이 활성층의 중앙부를 중심으로 점점 넓게 나타나게 된다.  $t_u$ 값이 점점 커져서 활성층 전영역에 걸쳐 BCC조건을 만족시키게 되는 최소  $t_u$ 값을 그림 5(d)에 근거하여 구하면

$$t_u = \frac{w_c + d_e}{2} \tan \theta_c = \frac{w_c + d_e}{2} \frac{n_e}{\sqrt{n_s^2 - n_e^2}} \quad (9)$$

와 같이 주어진다. 두께  $t_u$ 가 식 (9)로 주어지는 값이

상으로 증가했을 경우 출력결합효율의 개선은 크게 기대되지 않으며, 오히려 칩 자체의 저항값을 증가시키며 광자의 내부 흡수 손실을 증가시키는 부작용을 초래한다. 전형적인  $w_c$ 와  $d_e$ 값은 각각  $250\mu\text{m}$ 와  $100\mu\text{m}$  정도인데, 이 경우 식 (9)에 의해 계산된  $t_u$ 값은 약  $85\mu\text{m}$  정도로서 실제 LED에서 구현하기에는 커다란 어려움이 따를 것으로 판단된다. 식 (9)는 칩의 중앙을 지나는 meridional cross-section에 근거하여 얻어낸 것으로서 상부전극의 형태가 원형인 경우, 대부분의 광자들이 진행하게 되는 입사면은 상부전극의 중심축으로부터 벗어나 있기 때문에 진행 광자의 입사면에 관련되는 상부 전극의 실효 직경은 실제 전극의 직경  $d_e$ 보다 작은 것으로 간주할 수 있다. 따라서  $t_u$ 에 대해 어느 정도 절충을 가할 수 있는 여지가 있는 것으로 볼 수 있는데, 한가지 방법은 그림 5(c)의 경우에 근거하여  $t_u$ 값을 결정하는 것이다. 이 경우  $t_u$ 는

$$t_u = d_e \tan \theta_c = d_e \frac{n_e}{\sqrt{n_s^2 - n_e^2}} \quad (10)$$

와 같이 주어진다. 식 (10)으로 계산된  $t_u$ 값은 약  $50\mu\text{m}$  정도인데 이 값은 실제 LED에서 좀 더 손쉽게 구현될 수 있는 두께이다. 실제의 경우 최적의  $t_u$ 값은 식 (9)와 (10)에서 결정된 값들 사이에 있는 값으로 주어질 것으로 판단된다. Bare 칩 모델의 경우 위의 식 (9)와 (10)에서  $n_e$ 값은 공기의 굴절률  $n_e = 1$ 로 대체되어야 하는데, 이 때 식 (9)와 (10)에 의해 계산된  $t_u$ 값은 각각  $55\mu\text{m}$ 와  $30\mu\text{m}$ 이다. K. Huang 등에 따르면 InGaAlP LED에서 상부 집속층의 두께  $t_u$ 의 최적값이 lamp-package 및 bare 칩 LED에서 각각  $63\mu\text{m}$ 와  $45\mu\text{m}$ 로 나타났다<sup>[8]</sup>. 이들 값을 위의 계산값과 비교해 보면 최적의  $t_u$ 값이 식 (9)와 (10)에 의한 값들 사이에 주어진다는 것을 확인할 수 있다.

하부 집속층의 두께  $t_l$ 도 측면 cone들에 대한 하부 전극의 차폐효과를 고려함으로써 결정할 수 있다. 대개 하부 전극은 칩의 밑면 전영역을 덮게 되므로 식 (9)에서 전극의 직경  $d_e$ 를 정방형 칩 사이즈  $w_c$ 로 대체해야 한다. 이 경우 최적의 값은

$$t_l = w_c \tan \theta_c = w_c \frac{n_e}{\sqrt{n_s^2 - n_e^2}} \quad (11)$$

와 같이 주어진다. 식 (11)에 의해 주어지는 전형적인  $t_l$ 값은 약  $120\mu\text{m}$  정도로서 앞에서 구한  $t_u$ 값에 비해

훨씬 크다. 이와 같은 하부 집속층의 두께  $t_1$ 에 대한 과중한 요구 조건은 하부전극을 상부전극과 같이 island 형태로 설계함으로써 완화될 수 있을 것으로 판단된다.

상부와 하부 집속층의 두께가 식 (9)와 (11)을 만족한다면 네 개의 측면 cone들은 상부 및 하부전극의 차폐로부터 완전히 벗어나게 되며, 이 때 출력결합효율의 공간평균  $\eta_{cavg}$ 는

$$\eta_{cavg} = \frac{4\Omega_c(n_s, n_o) + \eta_{ca}\Omega_c(n_s, n_o) + \eta_{co}\Omega_c(n_s, n_o)}{4\pi} \left(1 - \frac{(n_o - 1)^2}{(n_o + 1)^2}\right) \\ = \frac{1}{2} \left[4 + (1 + A_o/w_c^2) \left(1 - \frac{\pi d_s^2}{4w_c^2}\right) \left(1 - \sqrt{1 - (n_o/n_s)^2}\right) \right] \left(1 - \frac{(n_o - 1)^2}{(n_o + 1)^2}\right) \quad (12)$$

와 같이 표현된다. 전형적인 경우  $w_c = 216\mu\text{m}$ ,  $d_s = 100\mu\text{m}$ ,  $A_o = w_c^2/2$ ,  $n_s = 3.50$ ,  $n_o = 1.50$ 로서, 이 때  $\eta_{cavg}$  값은 약 24% 정도로 계산된다.  $\eta_{cavg}$  값을 알게 되면 식 (2)의 관계를 이용해 내부양자효율을 추정해 낼 수 있다. Kish 등에 의한 WL와 TS구조를 채용한 InGaAlP LED에서의 외부양자효율이 파장 629 nm와 636 nm에서 각각 17.6%와 23.8%로 측정되었는데<sup>[11,12]</sup>, 식 (2)를 이용하여 계산된 내부양자효율은 각각 약 72%와 98% 정도로 실제의 값보다 약간 크게 계산된 것으로 추정된다. 이는 식 (12)에 의한  $\eta_{cavg}$ 가 실제의 경우보다 작게 계산되었음을 의미하는 것으로, 실제로 Kish 등에 의해 추정된 평균출력결합효율 값은 약 30% 정도로서 식 (12)에 의해 계산된 값보다 높게 나타났다는 점도 이와 같은 사실을 뒷받침하는 것이라 할 수 있을 것이다. 식 (12)에서는 실제 LED의 경우 chip dicing을 위한 sawing에 기인된 칩 벽면에서의 광자의 난반사 효과<sup>[9,10]</sup>를 무시하였으며 동시에 전극으로 입사하는 광자들 모두가 전극 주변 영역에서 완전히 흡수되는 것으로 가정했지만 실제로는 광자들이 전극 주변 영역에서 완전히 흡수되지 않는다. 만일 전극을 향해 입사된 광자들이 전극에서 흡수됨이 없이 완전히 반사된다고 가정하면 식 (12)의  $\eta_{cavg}$  값은 식 (6)에 의해 주어지는  $\eta_{copt}$  값 28%에 거의 근접하게 될 것이다.

## V. InGaN LED의 구조 해석

그림 2(c)의 InGaN LED는 구조 설계 관점에서

기존의 LED와는 판이하게 다르다는 것을 알 수 있다. 즉 상부 집속층의 두께가  $1\mu\text{m}$ 이하로 상대적으로 얇을 뿐만 아니라 매우 얇은 상부전극이 칩의 윗면 전영역을 덮고 있다. 이 경우 앞에서 유도된 설계 이론에 비추어 볼 때, 상부전극에 의한 차폐효과가 심각하게 나타날 것은 자명하다. 뿐만 아니라 InGaN LED에서 내부양자효율도 매우 낮은 것으로 알려져 있기 때문에 최종적으로 예상되는 외부양자효율은 형편없이 낮은 값을 갖게 될 것으로 판단된다. 그럼에도 불구하고 InGaN LED에서 약 9%의 높은 외부양자효율이 얻어진다는 것은 매우 이례적인 사실로서<sup>[1-5]</sup>, 앞에서 설명한 전극의 차폐효과에 관련된 설계 이론이 그대로 적용될 수 없음을 나타내는 것이라 할 수 있다. 이러한 의미에서 InGaN LED에 적용시킬 수 있는 새로운 해석 이론의 정립은 매우 중요한 의미를 갖는 것으로 판단된다.

본 논문에서 제안하는 InGaN LED에 대한 새로운 해석 이론은 다음과 같은 가정으로부터 출발한다. 즉 GaN과 같은 wide-band gap 반도체<sup>[18]</sup> 상의 ohmic contact는 광자 흡수 관점에서 AlGaAs나 InGaAlP LED 등에서의 ohmic contact와 비교해 볼 때 판이하게 다를 수 있다는 점이다. 예를 들어 ohmic contact 근처의 GaN 결정은 비결정질이 아닌 정규 결정 상태를 그대로 유지하는 것으로 여겨지며, 그 결과로 전극 주변에서의 광자 흡수가 상대적으로 매우 작을 것이라는 가정이다. 이러한 가설은 다음과 같은 사실, 즉 InGaN LED에서는 상당량의 광자들이 매우 얇은 상부전극을 통해 빠져 나오는 것을 쉽게 관찰할 수 있다는<sup>[5]</sup> 점과 매우 얇은 ohmic 전극에서는 일반적인 alloyed ohmic 전극에서 볼 수 있는 뚜렷한 얼룩패턴이 전혀 없이 매우 깨끗한 조직을 가지고 있다<sup>[18]</sup>는 사실로서 뒷받침될 수 있을 것으로 판단된다. 이러한 가설을 받아들인다면 칩 윗면 전영역에 장착된 매우 얇은 Au/Ni ohmic 전극은 진행 광자를 거의 흡수하지 않고, 입사각에 따라 그대로 반사 또는 투과 (transparent)시킨다고 가정할 수 있다.

그림 6은 InGaN LED 구조의 출력결합효율을 계산하기 위한 escape cone 모델을 보여주고 있다. 이 모델에서는 매우 얇은 상부전극을 진행 광자에 대해 완전 투과 또는 반사체로 가정하고<sup>[5]</sup>, 그 위의 한편에 위치하는 두꺼운 bonding pad metal은 진행 광자들에 대해 그 입사각의 크기에 상관없이 모두 반사 시



키는 완전 반사체로 가정한다. 이와 같은 가정하에 각각의 escape cone 내로 방출된 광자들의 출력결합효율을 살펴보면 다음과 같다. 먼저 측면 cone 내로 방출된 광자들에 대해서는 LED 칩은 반도체층(굴절률  $n_s = 2.48$ ), epoxy층( $n_e = 1.50$ ), 사파이어 기판층( $n_i = 1.78$ )<sup>[19]</sup>으로 이루어진 slab 도파관으로 간주될 수 있다.

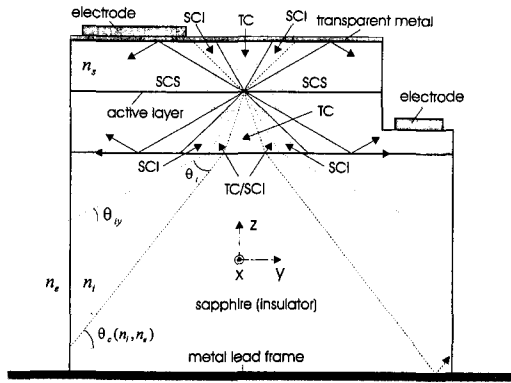


그림 6. InGaN LED 구조 해석을 위한 모델  
Fig. 6. InGaN LED structure model used for structure analysis.

이 경우 측면 cone 내로 방출된 광자들은 이 도파관을 따라 반도체층의 측면 벽을 통해 칩 밖으로 빠져나올 수 있게 된다. 이러한 측면 cone 영역은 그림 6에서 SCS(side coupled semiconductor)로 표시되었다. 그림에서 TC(top coupled)로 표시된 상향 escape cone 내로 방출된 광자들의 경우에는, 두꺼운 bonding pad metal 바로 아래에서 그 입사면이 bonding pad metal에 정확히 수직인 극히 일부의 광자들을 제외하고는, 거의 모두 매우 얇은 투명한 상부 전극을 거쳐 칩 밖으로 빠져 나오게 된다. 칩의 아래쪽을 향한 하향 escape cone 내로 방출된 광자들에 대해서는 그림과 같이 세 가지로 나누어서 생각할 수 있다. 첫째, TC로 표시된 영역 내로 방출된 광자들은 칩 아래의 metal lead frame에서 반사되어 상향 cone 내로 재진입한 후 투명한 상부전극을 거쳐 빠져 나온다. 둘째, 기판과 반도체층 경계면에 대한 광자의 입사각  $\theta_i$ 가

$$\theta_c(n_s, n_e) < \theta_i < \theta_c(n_s, n_i) \quad (13)$$

와 같은 범위에 속하는 SCI(side coupled insulator)

로 표시된 영역 내로 방출된 광자는 직접 또는 칩 윗면에서의 반사를 거친 후 기판 내로 진입하게 된다. 이러한 광자들은 최종적으로 기판의 측면 벽을 향해 입사하게 되는데, 기판 측면 벽에 대한 광자의 입사각  $\theta_{ii}$ 를 기판 측면 벽에서의 임계각  $\theta_c(n_i, n_e)$ 와 비교함으로써 광자의 투과 및 반사 여부를 판단할 수 있다. 실제의 경우 입사각  $\theta_{ii}$ 는 x, y, z 축에 나란한 평면에 대한 각각의 입사각  $\theta_{iix}, \theta_{iiy}, \theta_{iiz}$ 로 나누어서 생각할 수 있는데,  $\theta_{iix}$ 와  $\theta_{iiy}$  중 어느 하나라도 임계각  $\theta_c(n_i, n_e)$ 보다 작다면 그 광자는 기판 측면을 통해 칩 밖으로 빠져 나올 기회를 얻게 된다. 여기서  $\theta_{iiz}$ 의 크기는 문제가 되지 않는데, 이는 칩의 하부로 방출된 광자들은 그 입사각에 상관없이 모두 metal lead frame에서 반사되어 칩 내부로 되돌아가기 때문이다. 사파이어 기판 측면으로 입사하는 광자들에 대해 다음과 같은 방향 코사인  $m_x, m_y, m_z$

$$m_x = \cos \theta_{iix}, \quad m_y = \cos \theta_{iiy}, \quad m_z = -\cos \theta_{iiz} \quad (14)$$

$$m_x^2 + m_y^2 + m_z^2 = 1 \quad (15)$$

를 정의할 수 있는데, 이들을 이용해  $\theta_{iix}, \theta_{iiy}, \theta_{iiz}$ 를 계산해 낼 수 있다. 기판 벽면에 대한 입사각  $\theta_{ii}$ 의 최대값은 식 (13)에서 최소의 입사각  $\theta_i = \theta_c(n_s, n_e)$ 를 갖는 광자들에 의해서 주어지기 때문에 이들 광자들만을 고려하는 것으로 충분하게 된다. 입사각  $\theta_i = \theta_c(n_s, n_e)$ 를 갖는 광자의 기판으로의 투과각  $\theta_t$ 는 Snell의 법칙<sup>[16]</sup>

$$n_i \sin \theta_t = n_s \sin(\theta_c(n_s, n_e)) = n_e \quad (16)$$

을 이용하여 계산하면 약  $57.4^\circ$ 의 값을 갖는다. 투과각  $\theta_t$ 의 값을 갖고 사파이어 기판 내로 투과한 광자들의 경우

$$m_z = -\cos \theta_t = -\sqrt{1 - (n_e/n_i)^2} \quad (17)$$

$$\sqrt{m_x^2 + m_y^2} = \sin \theta_t = n_e/n_i \quad (18)$$

이 만족하게 되는데,  $m_x$ 와  $m_y$ 는 광자의 azimuth 방향이 주어지면 결정된다고 할 수 있다. 기판 측면으로 입사하는 광자의 두 입사각 성분  $\theta_{iix}$ 와  $\theta_{iiy}$  중 작은 것의 최대값은

$$m_x^2 = m_y^2 \quad (19)$$

의 조건, 즉 광자의 진행 방향이 x-축 또는 y-축으로부터 45° 방향일 때 얻어진다. 식 (14)~(19)를 이용하여  $\theta_{iix}$ 와  $\theta_{iiv}$  중 작은 것의 최대값을 계산해보면 약 53.4° 의 값이 얻어지는데, 이 값은 기판 측면 벽에서의 임계각  $\theta_c(n_i, n_e) = 57.4^\circ$  보다 작다. 이와 같은 사실은 그림 6의 하향 cone 및 상향 cone에서 SCI로 표시된 영역으로 입사된 광자는 궁극적으로 칩 밖으로 탈출할 수 있음을 의미한다. 여기서 중요한 사실의 하나는 상향 cone의 실효 입체각이 하향 cone의 입체각과 동일하다는 점이다. 마지막으로 그림 6에서 TC/ SCI로 표시된 영역 내로 진행되는 광자들은 광자의 azimuth 방향에 따라 기판의 측면 혹은 칩 윗면의 투명 전극을 통해 밖으로 빠져 나오게 된다.

위와 같은 결과를 바탕으로 광자의 평균출력결합효율  $\eta_{cavg}$  을 추산해 보면

$$\eta_{cavg} = \frac{4\Omega_c(n_s, n_e)\alpha_i + 2\Omega_c(n_s, n_i)\alpha_v}{4\pi} \left(1 - \frac{(n_e - 1)^2}{(n_e + 1)^2}\right) \quad (20)$$

와 같이 표현할 수 있다. 여기서  $\alpha_i$ 과  $\alpha_v$ 는 각각 측면 cone과 상향 또는 하향 cone에 대한 전극 영역에서의 흡수손실효과를 고려한 계수라고 할 수 있다. 흡수손실이 없는 투명한 상부전극을 가정한 모델의 경우에는  $\alpha_i = \alpha_v = 1$ 이 되며, 이 때 식 (20)으로 계산된  $\eta_{cavg}$  값은 약 68% 정도로서 AlGaAs 또는 InGaAIP LED 구조에서 계산된 값에 비해 월등히 높다. 실제 칩 내부에서의 여러 가지 흡수손실과 칩 벽면에서의 난반사 효과를 감안한다면 실제  $\eta_{cavg}$  값은 약간 차이가 날 수 있는 것으로 판단된다. InGaN LED에서  $\eta_{cavg}$ 가 크게 향상된 주된 요인으로는 전극 주변영역에서의 흡수손실이 매우 적다는 가정과 함께 epoxy에 대한 칩의 굴절률 정합이 향상되어 escape cone의 입체각이 현격하게 넓어졌다는 점을 들 수 있다. 구체적으로 InGaN LED에서 전체 escape cone의 입체각은 약 8.93 steradians로서 WL와 TS를 사용한 AlGaAs 또는 InGaAIP LED에서의 값 약 3.21 steradians보다 훨씬 더 넓다. 식 (20)을 이용하여 계산된  $\eta_{cavg}$  값, 68%는 너무 높게 계산된 것으로 여겨지지만 이 값과 식 (2)를 이용하여 내부양자효율  $\eta_i$ 를 계산해보면 다음과 같다. 즉 InGaN LED에서 측정된 외부양자효율  $\eta_{ext}$  은 파장 405 nm, 450 nm, 520 nm, 590 nm에서 각각 9.2 %, 9.1 %, 6.3 %, 1.2 %로 나타났는데, 이 때 대응되는  $\eta_i$  값은 각각의 파장에서 13.5 %, 13.3 %, 9.2 %, 1.8 %로 계산되었다. 일반적으로 LED에서 내부양자효율을 측정하는 것은 매우 어려운 것으로 알려지고 있을 뿐만 아니라, 실제에 있어서 양자효율에 관한 실험적인 data들의 없는 형편이기 때문에 여기서 계산된 평균출력결합효율  $\eta_{cavg}$  및 내부양자효율  $\eta_i$ 에 대한 정확성을 평가할 수 없다는 것이 큰 문제점으로 지적된다. 여기서 강조할 수 있는 사항의 하나는 향후 실험적인 data들이 확보될 경우, 식 (20)의  $\eta_{cavg}$ 에 포함되어 있는 조절 가능한 변수  $\alpha_i$  및  $\alpha_v$ 의 값을 현실적으로 결정할 수 있으며, 그 결과 얻어진 관계식은 평균출력결합효율  $\eta_{cavg}$  및 내부양자효율  $\eta_i$ 을 좀 더 정확하게 예측하는데 활용될 수 있을 것으로 기대된다.

VI. 검토 및 결론

그림 7은 이제까지 개발된 중요한 고휘도 LED들로부터 얻어진 외부양자효율을 보여주고 있다<sup>[1-13,20]</sup>. 우선적으로 알 수 있는 사실은 AS구조보다는 WB(wafer bonding)구조를 포함하는 TS구조<sup>[11,12]</sup>에서 외부양자효율이 현격하게 개선된다는 점이다. 또 하나의 주목할만한

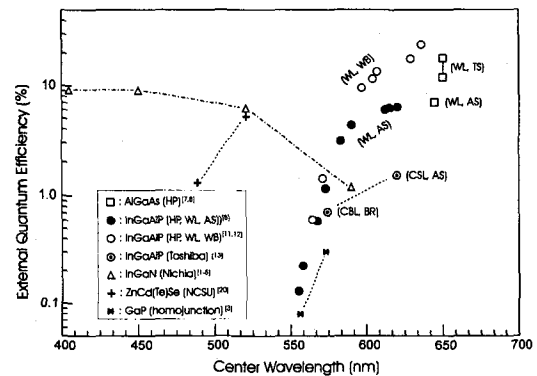


그림 7. 최근까지 개발된 고휘도 LED들의 외부양자효율

Fig. 7. External quantum efficiencies in high-brightness LEDs developed thus far.

사실은 InGaAIP LED의 경우, 그림 2(b)의 CBL와 BR를 이용한 구조에서의 효율이 그림 2(a)의 WL와 TS를 사용한 구조에 비해 다소 떨어진다는 점이다. 이에 대한 한가지 이유로서, 전류를 활성층의 외곽

영역으로 확산시키기 위한 CBL은 상부전극의 차폐효과 관점에서 WL와 비교해 볼 때 커다란 이점이 없다는 점을 들 수 있을 것이다. 즉 상향 escape cone에 대한 차폐효과는 활성층의 외곽 영역에서 작아지는 것이 분명하지만 측면 escape cone에 대한 경우, 상부전극에 의한 차폐효과는 그림 5에서 알 수 있는 바와 같이 활성층의 외곽영역에서 더욱 심각하기 때문에 CBL을 사용하더라도 상부전극에 의한 차폐효과는 여전히 크게 나타나게 된다. 실제로 상부 집속층이 WL 구조에서와 같이 비교적 두꺼울 경우, 측면 cone들은 활성층의 중앙부에서 전극에 의한 차폐효과를 덜 받는다<sup>[14]</sup>. 예를 들어 상부 집속층의 두께가

$$\frac{d_e}{2} \sqrt{\frac{n_e}{n_s^2 - n_e^2}} < t_u < d_e \sqrt{\frac{n_e}{n_s^2 - n_e^2}} \quad (21)$$

의 조건을 만족한다면, 그림 5(c)로부터 알 수 있는 바와 같이 네 개의 측면 cone들에 대해 BCC 조건을 만족시키는 영역이 활성층의 중앙부에 나타나게 된다. 그림 2(b) 구조의 경우 BR의 효과에도 상당한 의문점이 있는 것으로 여겨진다. BR는 LD에서와 같이 coherent한 광자에 대해서는 매우 효과적임이 입증되었으나 LED에서와 같이 랜덤한 방향과 위상을 갖는 incoherent한 광자에 대해서는 그 효과가 의문시된다. BR의 효과를 개선하기 위한 방안의 하나는 하향 cone 내로 방출되는 광자들은 물론 측면 cone 내로 방출된 광자들에 대해서도 큰 반사도가 얻어질 수 있도록 광대역 특성의 BR를 설계하는 것이라고 할 수 있다. 이에 대한 명백한 이유는 네 개의 측면 cone 내로 방출되는 광자의 수가 하나의 하향 cone 내로 방출되는 광자의 수보다 월등히 많기 때문이다. 그림 2(b)구조에서 지적되는 또하나의 문제점은 칩 사이즈가 약  $400\mu\text{m}$  정도로서<sup>[13]</sup>, 그림 2(a)구조에서의 칩 사이즈, 약  $220\mu\text{m}$ <sup>[11,12]</sup>보다 훨씬 크다는 점을 들 수 있다. 일반적으로 칩의 크기가 커지면 칩 밖으로 빠져나오는 과정에서의 광자의 평균진행경로의 길이도 길어지기 때문에 그만큼 칩 내부에서의 광자흡수손실이 증가하게 된다. 이러한 관점에서 볼 때 칩 사이즈를 크게 하여 광출력이나 휘도를 높이려는 방법은 효과적이지 못할 것으로 분석된다. 특히 칩 사이즈를 크게 하면 오히려 집속층의 최적 두께도 함께 비례해서 증가하기 때문에 LED를 구현하는 데 커다란 문제점이 나타난다는 사실도 주목해야 할 점이라고 판단된다.

InGaN LED는 구조 설계 관점에서 매우 이례적이라 할 수 있다. 즉 매우 얇은 상부전극이 칩 윗면 전 영역을 덮고 있고 상부 집속층의 두께도  $1\mu\text{m}$  이하로 매우 얇기 때문에 전극의 차폐효과가 심각할 것으로 예상된다. 또한 높은 결정 결함 밀도로 인해 내부양자 효율도 매우 낮을 것으로 판단되어 외부양자효율이 매우 낮을 것으로 예상되지만 그림 7에 보인 바와 같이 약 9% 정도의 높은 외부양자효율이 얻어진다는 사실은 앞에서 언급한 전극의 차폐효과와 관련된 설계 이론을 InGaN LED에서는 적용시킬 수 없음을 의미하는 것이다. 본 논문에서는 GaN와 같은 wide band-gap 반도체의 경우 ohmic 영역에서의 광자 흡수 손실이 미미하다는 가정으로부터 출발하여 InGaN LED에 적용시킬 수 있는 새로운 설계 이론을 정립하였다. 그 기본은 전극을 완전 투과 또는 반사체로 모델링하는 것으로서 이러한 모델에 근거하여 해석한 결과 얻어지는 출력결합효율은 다른 LED에 비해 월등히 높게 나타나게 된다. 구체적으로는 InGaN 반도체층과 사파이어 절연기판의 굴절률은 각각 2.48과 1.78로서 다른 LED에서의 칩 굴절률 3.50보다 훨씬 작기 때문에 epoxy와의 굴절률 정합이 향상되어 전체 escape cone 입체각이 훨씬 넓어지게 되었고 또한 사파이어 절연기판은 흡수손실이 없는 투명기판(TS)이기 때문에 출력결합효율이 현격하게 개선되는 것으로 분석된다.

#### 감사의 글

본 연구를 위해 다양한 종류의 고휘도 LED와 여러 유익한 정보를 제공해 주신 AP 전자의 전영수이사님께 감사드립니다.

#### 참고 문헌

- [1] S. Nakamura, T. Mukai, and M. Senoh, Candela-class high-brightness InGaN/AlGaIn double-heterostructure blue-light-emitting diodes, *Appl. Phys. Lett.*, vol. **64**, no. 13, pp. 1687-1689, Mar. 1994.
- [2] S. Nakamura, M. Senoh, N. Iwasa, and S. Nagahama, High power InGaIn single-quantum-well-structure blue and violet

- light-emitting diodes, *Appl. Phys. Lett.*, vol. **67**, no. 13, pp. 1868-1870, Sep. 1995.
- [ 3 ] S. Nakamura, M. Senoh, N. Iwasa, and S. Nagahama, T. Yamada, and T. Mukai, Superbright green InGa<sub>N</sub> single-quantum-well-structure light-emitting diodes, *Japan. J. Appl. Phys. Lett.*, vol. **34**, no. 10B, pp. L1332-L1335, Oct. 1995.
- [ 4 ] S. Nakamura, M. Senoh, N. Iwasa, and S. Nagahama, High-Brightness InGa<sub>N</sub> Blue, Green and Yellow Light-Emitting Diodes with Quantum Well Structures, *Japan. J. Appl. Phys. Lett.*, vol. **34**, no. 7A, pp. L797-L799, July. 1995.
- [ 5 ] S. Nakamura and G. Fasol, *The blue laser diode - GaN based light emitters and lasers*, Springer, Berlin, 1997.
- [ 6 ] G. Stringfellow and M. Craford, *High Brightness Light Emitting Diodes*, Academic press, Semiconductors and semi-metals, vol. 48, 1997.
- [ 7 ] R. Fletcher, C. Kuo, T. Osentowski, J. Yu, and V. Robbins, High-Efficiency Aluminum Indium Gallium Phosphide Light-Emitting Diodes, *Hewlett-Packard J.*, pp. 6-14, Aug. 1993.
- [ 8 ] K. Huang, J. Yu, C. Kuo, R. Fletcher, T. Osentowski, L. Stinson, M. Craford, Twofold efficiency improvement in high performance AlGaInP light-emitting diodes in the 555-620nm spectral region using a thick GaP window layer, *Appl. Phys. Lett.*, vol. **61**, no. 9, pp. 1045-1047, Aug. 1992.
- [ 9 ] I. Schnitzer, E. Yablonovitch, C. Caneau and T. Gmitter, Ultrahigh spontaneous emission quantum efficiency, 99.7% internally and 72% externally, from AlGaAs/GaAs/AlGaAs double heterostructures, *Appl. Phys. Lett.*, vol. **62**, no. 2, pp. 131-133, Jan. 1993.
- [ 10 ] I. Schnitzer, E. Yablonovitch, C. Caneau, T. Gmitter, and A. Scherer, 30% external quantum efficiency from surface textured, thin-film light-emitting diodes, *Appl. Phys. Lett.*, vol. **63**, no. 16, pp. 2174-2176, Oct. 1993.
- [ 11 ] F. Kish, F. Steranka, D. DeFevere, D. Vanderwater, K. Park, C. Kuo, T. Osentowski, M. Peanasky, J. Fletcher, D. Steigerwald, and M. Craford, Very high-efficiency semiconductor wafer-bonded transparent-substrate (Al<sub>x</sub>Ga<sub>1-x</sub>)<sub>0.5</sub>In<sub>0.5</sub>P/GaP light-emitting diodes, *Appl. Phys. Lett.*, vol. **64**, no. 21, pp. 2839-2841, May. 1994.
- [ 12 ] F. Kish, D. Vanderwater, D. DeFevere, D. Steigerwald, G. Hofler, K. Park, and F. Steranka, Highly reliable and efficient semiconductor wafer-bonded AlGaInP/GaP light-emitting diodes, *Electron. Lett.*, vol. **32**, no. 2, pp. 132-134, Jan. 1996.
- [ 13 ] H. Sugawara, K. Itaya, H. Nozaki, and G. Hatakoshi, High-brightness InGaAlP green light-emitting diodes, *Appl. Phys. Lett.*, vol. **61**, no. 15, pp. 1775-1777, Oct. 1992.
- [ 14 ] S. Lee, Design considerations for high-brightness light-emitting diodes in red to green spectral regime, *Japan. J. Appl. Phys.*, vol. **37**, in printing, 1997.
- [ 15 ] S. Lee, submitted to *Electron. Lett.*, 1997.
- [ 16 ] M. Born and E. Wolf, *Principles of optics*, Pergamon, Oxford, 1975.
- [ 17 ] R. Williams, *Gallium arsenide processing techniques*, Artech House, Dedham, 1984.
- [ 18 ] H. Morkoc, S. Strite, G. Gao, M. Lin, B. Sverdlov, and M. Burns, Large-band-gap, SiC, III-V nitride, and II-IV ZnSe-based semiconductor device technologies, *J. Appl. Phys.*, vol. **76**, no. 3, pp. 1363-1398, Aug. 1994.
- [ 19 ] M. Weber, *Handbook of Laser Science and Technology*, CRC Press, Boca Raton, 1987.
- [ 20 ] D. Eason, Z. Yu, W. Hughes, W. Roland, C. Boney, J. Cook, J. Schetzina, G. Cantwell, and W. Harsch, High-brightness blue and green light-emitting diodes, *Appl. Phys. Lett.*, vol. **66**, no. 2, pp. 115-117, Jan. 1995.

— 저 자 소 개 —



李 成 宰(正會員)

1956년 6월 14일생. 1980년 서울대학교 전자공학과 졸업(공학사). 1982년 한국과학기술원 전기 및 전자공학과 졸업(공학석사). 1990년 University of Florida, Electrical Engineering Dept. 졸업(공학박사).

현재 충남대학교 전자공학과 조교수. 주관심분야는 광소자설계분야



宋 錫 垣(正會員)

1971년 8월 28일생. 1997년 충남대학교 전자공학과 졸업(공학사). 현재 충남대학교 대학원 전자공학과 석사과정(마이크로파 및 광파전공)