

위성통신용 HPA 기술 (Solid-State Power Amplifier)

나 극 환

광운대학교 전자공학과

I. 서 론

위성통신의 주파수대역은 C-밴드와 X-밴드, 그리고 Ku-밴드를 거쳐 이제는 K-밴드까지도 이용되고 있으나 인공위성 중계기의 출력증폭기는 C-밴드를 제외하고는 모두 진행파관(Traveling-Wave Tube Amplifier)이 아직까지 사용되고 있으며, 선진국에서도 최근에는 Ku-밴드에 SSPA(Solid State Power Amplifier)를 사용하고자 하는 시도가 진행되고 있다.

C-밴드의 위성중계기에 SSPA를 사용하는 것은 이제 보편화되어 있는 상태이고, Ku-밴드 SSPA도 G.E.Astro 등의 여러 회사에서 수년전부터 위성체용으로 개발을 완료하였기 때문에 현재는 부분적으로 사용되기 시작한 것으로 보이며, 특히 저궤도 위성에는 L-밴드 및 S-밴드 SSPA가 사용될 계획이다.

마이크로파 SSPA(Solid-State Power Amplifier)의 설계기술은 1970년대 중반이후 수 GHz까지 사용될 수 있는 바이폴라 실리콘 트랜지스터나 MOSFET 및 그 보다 훨씬 더 높은 주파수대역에서 동작할 수 있는 GaAs FET의 개발과 함께 급격하게 성장하여 왔으며, 그와 같은 발전추세는 앞으로도 전력레벨, 주파수대역 및 신뢰도면에 있어 계속될 것이다. 특히 최근에는 High Power MMIC이 미국을 중심으로 대단위 연구비를 투자하여 많은 결과를 거두고 있어 SSPA의 소형 경량화는 더욱 가속될 전망이다.

우리나라가 이동통신에 있어 세계에서 최초로 CDMA를 채택하고부터 문제시되어온 HPA(High Power Amplifier)는 당초에 임박한 셀룰러 CDMA의 개통을 앞두고 Feed-forward로 해결해 보려는 노력이 삼성을 비롯한 여러 업체에서 시도되어 왔고, MILCOM 으로부터의 기술도입과 함께 자체적인 Feed-forward 기술의 확보를 위해 노력해왔으며, 기술개발도 성공리에 이루어진 것으로 알려져 있다. 그러나 국내에서 개발된 Feed-forward의 기술은 대량생산이 가능할 정도로 신뢰도 높은 소프트웨어의 미비로 생산단가가

MILCOM 의 2 배 이상 높아서, 초기 IMD가 55 dBc 이던 Feed-forward Amplifier 를 지속적으로 전량 수입해 올 수 밖에 없었고, 결국 그동안 1,000억원 정도의 외화를 MILCOM 에 쏟아 부은 꼴이 되었으며, 그 덕에 1992 년에 불과 사원이 9 명이던 MILCOM 은 현재 350 명의 규모로 급성장하였다.

PCS에서는 아직까지 가격대 성능비가 높은 Feed-forward Amplifier 의 차선택으로 HPA를 동작 정격의 10배 이상 Back-off 설계하여 사용하는 방안이 국제적으로 대두되었는데, 이는 신호와 IMD 의 기술기가 3배 차이가 나므로 신호가 10 dB 만큼 감소하면 IMD 는 30 dB 감소하여 20 dB 의 IMD 개선효과를 볼 수 있는 현상을 이용한 것이다.

따라서 16 Watts 출력을 위하여 300 Watts 이 내의 HPA를 미국의 Spectrian 등에서 전량 수입하여 기지국마다 4 Set 씩(예비 별도) 설치하여 운용되고 있는 것으로 알려져 있고, 앞으로도 약 2,000여개 이상의 기지국 증설을 위하여 많은 경비가 지출되어야 할 것으로 보인다. 또한 그러한 기지국의 운용에는 예를 들어 HPA 의 Power Efficiency 가 20 %인 경우에 1.2 kWatts 의 5 배인 공급전력 6 kWatts 가 소모될 것이기 때문에, 시설운용이나 매월 100 여만원 이상의 전기세가 고려대상이 되어야 할 것이며, 셀룰러의 경우에는 이러한 문제점 때문에 비교적 불리한 입장이라고 할 수 있다.

PCS 는 셀룰러에 비하여 Cell 크기가 작고 기지국의 출력이 비교적 낮으며, 증계기의 출력도 불과 2 Watts(2 FA 기준) 이내로서 50 Watts HPA 를 사용하면 충분하므로 비교적 문제점이 적지만, PCS 의 출력증폭기도 지속적인 기술개발과 생산단가의 하락에 따라 결국은 Feed-forward Amplifier 로 갈 것임을 예측할 수 있다.

미국의 MPD 나 MILCOM 등은 이미 Feed-forward 를 포함한 소위 LPA(Linear Power Amplifier ;국제적 용어가 아님)를 다양하게 개발해놓고 있고, 설계 소프트웨어 또한 정확하여 한대를 Tuning 하는 시간이 처음에 40 시간 이상

이던 것을 불과 30 분 이내로 끌어 내렸기 때문에, 아직까지는 가격경쟁에서 국내업체가 도전할 수 있는 가능성이 별로 없다.

HPA의 특성개선을 위한 방법으로 Predistorter (또는 Linearizer)가 종종 이용되고 있으나 통상적으로 IMD 가 5~6dB 밖에 개선되지 못할 뿐 아니라 Linearizer 한 대당 가격이 양산시에 약 150 \$ 정도하기 때문에, 이 또한 선택에 신중을 기해야 한다.

위성통신용 HPA 는 이동통신용과는 개념상 다소 차이가 있는데, 그 것은 바로 이동통신에서의 기지국에 해당하는 위성체의 수량이 적은 점과 소모전력이 유일한 전원인 Solar Pannel 에 전적으로 의존하고 있어 공급전력이 제한이 되는 점에 있다.

위성체 전체의 가격에 비하여 출력증폭기의 가격은 별로 큰 비중을 차지하지 못하고 수량도 많지 않기 때문에 성능만 우수하면 가격에 상관없이 사용될 수 있다고 할 수 있으나, Feed-forward Amplifier 는 Error Amp. 를 위하여 3dB 를 분기시켜야 하기 때문에 전력소모가 2 배로 늘어나게 되며, 그러한 전력이면 증계기를 하나 더 달아도 된다는 계산이 나온다. 물론 Back-off 시켜 동작되는 Amplifier 는 전력소모가 과도하게 되는 고로 이에 관심 대상에서 제외되는 것이 당연하다.

따라서 위성통신에서는 일반적인 HPA를 사용할 수 밖에 없으며, 굳이 IMD 를 다소 개선시키고자 한다면 Linearizer 를 사용함이 좋을 것이고, 실제로 오랫동안 대부분의 위성체에서 TWTA 를 위하여 Linearizer 가 사용되어져 왔다.

그러나 만일 앞으로 위성통신의 수요가 급증하여 주파수대역이 모두 포화되어 버리는 상황이 발생한다고 가정하면, 기존의 채널들의 효율을 현재의 이동통신주파수대역처럼 극대화시켜야 할 것이고, 그에 따라 각 채널들의 간섭이 심해져서 높은 IMD 값을 요구하게 되겠지만, 실제적으로는 위성통신의 사용 주파수대역이 점차 높아져서 K-밴드는 물론 Ka-밴드까지도 운용되고 있고 그에 따른 기술들도 빠른 속도로 발전하고 있기 때문에, 아직도 무궁무진한 주파수자원이 남아있다고 할 수 있

으며, 따라서 위성통신에 Feed-forward 기술이 응용될 소지는 그렇게 크지 않은 것으로 보아야 할 것 같다. 지상국의 출력증폭기는 위성체와 동급의 것이 사용됨이 효율적이므로, 이 역시 전력레벨이 높은 것 이외에는 위성체용과 같다고 할 수 있다.

다만 S-밴드 이하의 주파수대역을 사용하게 될 현재 추진중인 Iridium, Global Star 등의 여러가지 LEO 위성들에 의한 통신수요가 급격히 증가하는 경우에는 설계정책이 위성체의 가격과 HPA의 가격대 성능비에 따라 다르게 결정될 것이기 때문에, HPA 기술이 어느 방향으로 갈지 가늠하기가 쉽지 않다.

II. 위성통신용 SSPA의 설계 개념

SSPA의 설계에 있어 주요 고려사항은 고출력에서의 Intermodulation, FM-FDM 을 위한 Phase Distortion, Reliability, Power Efficiency 그리고, 소정의 출력을 얻기 위한 설계비용 등이라고 할 수 있으며, 그 특징은 채널당 한 개의 TWTA에 비해 저전압, 고전류로 동작되는 여러 개의 GaAs FETs을 사용하기 때문에 그들이 모두 한꺼번에 고장나지 않는 한 증폭기의 신뢰도는 더 높다고 할 수 있다.

제한된 트랜지스터의 정격내에서 큰 출력의 HPA를 설계하고자 하는 경우에 통상적으로 이용되는 구조가 CSA(Corporate Structure Amplifier)이며 이는 입력신호를 Power Divider에 의해 나누어 점차적으로 증폭한 후에 Power Combiner로 출력을 합할 수 있도록 한 구조로서, Imaging Radar나 Phased Array Antenna 등에도 유용하게 사용될 수 있다. 입력의 Power Divider는 삽입손실과 전력수준이 별로 문제시되지 않는 점외에는 Power Combiner와 똑같은 조건으로 설계된다.

2-Port Device를 이용한 마이크로파 증폭기의 설계는 입출력단의 무손실 임피던스 정합회로의 설계로 귀착되어지는데, 저주파의 경우에는 케환

을 통하여 트랜지스터 자체의 S-파라미터를 바꾸어 줄 수 있지만, 마이크로파의 경우에는 위상조정이 용이하지 못하여 기술적으로 실현시키기가 매우 어려워 In-Package Tuning이나 On-Chip Matching 등의 기술이 많이 사용된다.

일반적으로 BJT 또는 GaAs FET는 Unilateral 하지 않으므로 입출력 정합회로는 서로 독립적이지 못하고 그 경우에 대한 정확한 설계문제는 아직도 해결되어 있지 않은 상태이므로, 근사적으로 Unilateral 모델을 가정하여 설계하고 있으며 이는 저전력의 경우, 특히 GaAs FET의 경우에는 매우 훌륭한 결과를 얻을 수 있다.

Linear한 저전력의 경우에는 S-파라미터를 통하여 설계된 증폭기를 해석하고, 또 컴퓨터를 이용한 반복적인 최적화과정에 의하여 수정설계가 가능하지만, Non-linear한 경우인 고전력의 경우에는 Linear한 저전력의 경우와 같이 제작회사가 공급하는 S-파라미터의 사용이 불가능하고 임피던스 부정합과 Power Compression 등의 효과때문에 직접 Source Impedance와 Load Impedance를 구하여 설계함이 필수적이다.

S-파라미터들 중에 S_{11} , S_{12} 는 S_{21} , S_{22} 에 비하여 높은 전력수준에서도 별로 영향을 받지 않는데, 이는 고출력 특성이 소신호의 경우에서 부하선을 변화시킴으로써 얻어질 수 있는 것이기 때문이다. 입력특성 중 S_{12} 는 부하의 미세한 변동에 의해서도 "0"이 될 수 없는데 이것은 출력 임피던스의 변화가 입력쪽에 케환되어 나타나는 것에 기인하는 것이 대부분이므로, 소신호증폭기에 대하여 결정된 입력 임피던스를 1차 근사에 의해 대신호증폭기에 사용할 수 있다.

Nonlinear한 고출력 조건하에서의 출력 임피던스의 결정방법으로는 여러가지가 사용되는데 그중에서 가장 선호되는 방법이 Load Pull Method이며, 각각의 주파수에 대하여 아주 좁은 대역폭으로 개별적으로 모두 측정을 하여야 하고 또한 측정에 있어 어떠한 Parasitics 조차도 허용이 없으므로 매우 지리한 방법이라 할 수 있지만, 그럼에도 불구하고 이 방법에 의하여 매우 신뢰할 수 있는 결과를 얻을 수 있다.

그와 같이 입출력 임피던스를 측정한 후에 그들을 모두 등가회로로 변환시켜야 하는데 그 등가회로는 4개 이하의 소자로 구성되는 간단한 것이 적합하며, 해당 동작주파수 대역에 대하여 그 파라미터들의 값을 결정하기 위해서는 컴퓨터의 최적화 프로그램을 이용하는 것이 좋다.

그 결과를 가지고 임피던스 정합회로를 설계하기 전에 S-파라미터를 사용하여, 동작주파수 범위에서의 안정도를 조사하고 또한 바이어스회로를 통한 저주파발진을 방지하기 위해 저주파 안정도를 계산하여야 한다.

최근에는 회로이론에 대해 문외한인 사람들조차도 이용할 수 있는 상용 소프트웨어가 많이 개발되어 있어, 만일 대신호에 대한 입출력 임피던스를 등가회로로 적절히 나타내기만 하면 누구나 HPA의 임피던스 정합회로를 설계할 수 있다.

1 Octave 이상의 동작주파수대역을 갖는 광대역 증폭기의 경우, 입출력 정합조건과 Gain Flatness가 동시에 만족될 수가 없으며, 그를 실현시키기 위하여서는 정합회로에 저항을 사용하던가 아니면 증폭기를 Balanced Structure로 구성하여야 한다.

Balanced Amplifier는 가장 보편적으로 사용되는 구조로서 Single-Ended Amplifier에 비해 가용출력이 3dB 정도 크며 안정도가 높고 각 Stage간에 상호영향이 적은 장점이 있으나, 대역폭이 90° Hybrid에 의하여 제한되며 Coupler 손실이 약 0.3 dB 정도 추가되는 등의 단점도 있다. Balanced Amplifier에 사용되는 90° Hybrid로는 Lange Coupler와 Branchline 등이 있으며, 입출력 임피던스 정합과 광대역특성이 동시에 요구되는 경우에는 In-phase Type Wilkinson Power Divider/Combiner가 주로 사용된다. 고급회로에서는 임피던스 부정합을 전반적으로 개선시키기 위하여 Isolators가 주로 사용되고 있다.

물론, 정확한 임피던스 정합회로의 설계가 증폭기 설계의 전부는 아니고 전반적인 Spurious Output Signals 및 Junction Temperature와 그 분포의 측정, 그리고 온도상승에 따른 방열처리 문제 등을 신중하게 고려해야 하는데 그럼으로써 증폭기의 신뢰도를 정확하게 해석할 수 있다.

일반적으로 임의의 대역을 갖는 신호내에는 무수히 많은 주파수성분이 포함되어 있고, 그러한 신호가 선형성(Linearity)이 좋지않은 증폭기에 입력되는 경우에 입력신호에 포함된 많은 주파수성분들 사이의 합(合) 또는 차(差) 주파수가 발생된다. 고주파 또는 마이크로파의 경우에는 대역내의 모든 주파수가 거의 비슷한 값이므로 그들로부터 발생되는 2차 고조파(2nd Order Harmonics)는 모두 아주 낮은 주파수이든지, 아니면 신호주파수의 2배 주파수가 되므로 필터에 의하여 쉽게 차단이 가능하다.

그러나, 2차 고조파와 원래의 주파수신호에 의해 발생되는 3차 고조파(3rd Order Harmonics)에는 동작주파수 대역내에 들어오는 성분이 존재하게 되는데, 만약 이들 3차 고조파 성분을 차단하지 않게되면 증폭된 원 신호에 대한 왜곡(Distortion)의 원인이 된다. SSPA의 경우 대체로 1-dB Gain Compression Point 근처에서 동작시키는 것이 일반적이므로 증폭기의 비선형성(Nonlinearity)이 증가하게 된다. 따라서 SSPA의 설계에 있어 3차 고조파에 의한 왜곡을 최소화시키는 방안이 강구되어야 할 필요가 있다.

그와 같은 3차 고조파 성분을 정량적으로 해석하기 위한 방법으로 주로 Two Tone Test를 이용하는데, 이는 신호대역내에 존재하는 두 개의 서로 다른 정현파신호를 증폭기에 인가한 다음, 출력에 나타나는 In-Band 고조파를 측정하는 방법으로서 이 고조파들을 Intermodulation Product 또는 Intermod, 또는 간단히 IMD라 한다.

Carrier 신호의 크기에 대한 IMD의 상대적인 크기는 증폭기의 비선형성을 나타내며, 그를 정량화한 특성 중에 하나로 종종 3rd Order Intercept Point를 사용한다. 이것은 입출력곡선이 포화되기 전의 선형적인 부분을 가상적으로 연결한 직선과 신호출력에 비해 3배의 기울기로 증가하는 3rd Order Intermodulation Product를 나타내는 직선이 만나는 점을 말하는 것으로서, 통상 1-dB Gain Compression Point 보다 약 10dB 위에 위치하게 된다.

증폭기 설계에서의 Spurious Oscillation은 공통

적인 문제이며 입출력 회로사이의 상호작용에 의하여 발생하는 것으로 원인 규명과 대책이 매우 어려운 것이 보통이다. 이러한 Spurious Oscillation을 감소시키기 위해서는 Common Gate 나 Common Source에 있어 Gate와 Source의 Lead Inductance를 줄여야 하는데, 이는 그것이 입출력 신호에 공통의 Ground Path가 되기 때문이다.

증폭기의 불안정(Instability) 형태 중에 가장 공통적인 것이 저주파 발진이며 이는 Spectrum Analyzer를 통하여 확인할 수 있고 Carrier 주파수의 측면에 한 Set의 스펙트럼 선으로 나타난다.

모든 RF 소자의 저주파 이득은 매우 높기 때문에 그 주파수대역에서의 케환경로나 공진회로가 구성됨을 피해야 하므로 바이패스(bypass)가 반드시 필요하다. 보통 드레인 전원단자에 RF 초우크와 100pF~10F 정도의 바이패스 캐패시터를 사용하며, Lossy Ferrite Bead가 사용되기도 한다. 또 다른 방법으로 입력회로의 Q를 감소시키고 출력회로의 Q를 높게 하는 방법을 생각할 수 있다.

아울러 능동소자의 고장이 온도상승으로부터 기인되는 경우가 많기 때문에 소자내에서의 온도를 낮게 유지시키는 것과 온도를 증폭기 전체에 골고루 분포시키는 것이 매우 중요하다. 여기서 접합온도를 측정하여 증폭기의 유효 열저항을 계산하는 방법 세 가지를 설명하면 다음과 같다.

첫 번째 방법은 가장 보편적으로 사용되는 방법으로 광학 현미경과 연결된 적외선 검출기를 이용하는 Infrared Scanning Technique이다. 소자 표면으로부터 나오는 적외선을 검출기를 통하여 전압으로 변환하고 이 검출된 전압을 기준 곡선과 비교하여 Peak Transient Temperature를 측정하는 방법이다. 이 방법을 이용하여 Hot-Spot Junction Temperature가 여러가지 동작조건하에서 어떻게 변하는지를 결정함으로써 최악의 상황을 피할 수 있다.

두 번째 방법은 Liquid Crystal Measurement Technique으로서 바이어스된 상태의 FET상에 나타나는 Hot-Spot의 온도를 측정할 수 있는 좋은 방법이다. 이 방법은 Liquid Crystal내의 모든 분

자가 Melting Point와 Isotropic Temperature 사이에서 같은 방향으로 정렬되고 Isotropic Temperature 이상에서는 Random한 방향성을 갖는 현상을 이용한 것이다.

세 번째로는 소자의 온도변화에 따른 전류전압 특성을 측정하여 접합온도를 계산하는 방법으로서, GaAs FET의 드레인과 전원사이에 MOS 스위치를 넣고 짧은 시간동안에 드레인이 차단되도록 하면서 게이트-소오스 접합을 순바이어스시켜 V-I 특성곡선에 의해 온도를 측정하는 방법이다. 그러나 이 방법으로는 Multi-Cell Device에 많이 존재하는 Hot-Spot을 찾아 낼 수가 없고 접합온도의 평균치만을 알 수 있다.

일반적으로 GaAs FET의 접합은 칩 표면에서 1 μm 이내에 위치하고 그 밑으로 상당히 큰 열용량을 갖고 있으며, 그 때의 Thermal Resistance θT 대응하는 Thermal Time Constant를 갖게 된다. 같은 재료를 사용하는 경우라면 Die의 두께가 두꺼울수록 Thermal Time Constant와 θT 는 증가한다.

일반적으로 GaAs FET 증폭기의 제반 파라메타는 Aging 또는 온도변화에 따라 많은 영향을 받을 수 있으며 그 외부적으로 나타나는 영향들은 시스템내의 각 부분들에 의한 기여분들이 합해진 결과로서 증폭기의 동작에 치명적인 영향을 줄 수도 있다.

따라서 설계된 증폭기가 인공위성 탑재용으로 사용되어 요구되는 수명동안 정상적인 임무를 수행하도록 신뢰도를 향상시키기 위해서는 파라메타에 영향을 주는 제반 요인들에 관한 정량적인 해석인 Worst-case Analysis가 이루어지지 않으면 안된다.

GaAs FET 증폭기에 있어 고려하여야 할 중요한 파라메타로는 전력이득(Power Gain)과 드레인 전류 그리고 잡음지수 등이 있으며, 여러가지 측정을 통하여 그들의 Aging과 온도변화에 의한 영향을 연구 조사해야 한다.

위성체용 SSPA의 Testing은 Space Qualification Test Procedure에 따라 이루어지며, 이 과정은 일반적으로 MIL Spec.에 의한 Test

Procedure와는 다른 점이 많다. Space Qualification Test는 모든 데이터를 기록하고 분석하는 Acceptance Test(Bench Test), Vibration Test 그리고 Thermal Vacuum Test 등으로 구분되는데, 특히 Acceptance Test는 SSPA를 구성하는 각 모듈들을 개별 Test Procedure에 따라 Tuning 및 Test를 한 후, 각 모듈별 Test에서 만족된 모듈들만을 Assembly 한 뒤에 전체 System Tuning 및 Test를 하여 측정된 Test Data를 Data Sheet에 기록하는 과정을 거친다.

III. Flight Model 정격을 위한 제반 해석

위성체 탑재를 위한 Flight Model의 정격을 해석하기 위해서는 다음과 같은 사항들이 고려되어야 한다.

- (1) Weight Analysis
- (2) Thermal Analysis
- (3) Worst Case Analysis
 - a) Stability and Reliability Analysis
 - b) End of Life-Gain Drop Analysis
 - c) Temperature Variation Effect

1. Weight Analysis

일반적으로 SSPA의 무게는 Housing에 의한 것이 가장 큰 부분을 차지하며, 그 외에는 특수합금인 Kovar로 이루어진 Carrier와 Alumina Substrate로서 Carrier로 사용되는 Kovar는 비교적 무거운 물질이지만 부피가 작아서 큰 비중을 차지하지 않는다. 또한 SSPA 회로내에 사용되는 Isolator의 무게 역시 무시할수 있을 정도로 작은 비중을 차지한다.

Flight Model의 Housing의 재질로서 Aluminium 6061은 다소 무거운 편이고, 만일 Aluminium 대신 보다 가벼운 Magnesium을 사용할 경우에는 Housing의 무게를 63%까지 감소시킬 수가 있지만 기계적으로 견고성이 떨어지는 단점을 가지고 있다. 다시말해, Magnesium은 기계적인 강도가 약하여 Screw Thread를 만들어 사용하는 경우 Steel Screw를 10회 이상 사용하면 Thread가 파괴되므로, Magnesium을 사용할 경우에는 반드시 Helicoil이 사용된다.

그러나, 위성체용 SSPA의 경우에는 무게를 줄이기 위해 2-26(직경 0.07")의 작은 크기의 Screw를 사용하는 것이 일반적이고 또한, 2-56만한 크기의 Screw를 위한 Helicoil은 아예 생산조차도 되지않기 때문에 대개 위성체용 SSPA에는

〈표 1〉 SSPA의 총 Weight Analysis

Items	Material	Weight(Kg)
SSPA Housing	Aluminium 6061	0.225
SSPA Cover	Aluminium 6061	0.056
NE13783 Two Stage Amp. With Alumina Matching Circuit	Kovar & Alumina	0.020
MGF-X30M Single Stage Amp. with FET	Kovar & Alumina	0.014
FLM1112-1 & TIM1112-4 Two Stage Amp.	Kovar, Alumina & Power FET	0.013
Final Stage Duroid Matching Circuit & Power FET	Duroid & MGF-X38V	0.016
Isolator (5 Units)	Ferrite	0.009
SSPA DC Bias Circuits (Sensistor, 저항, Feedthrough Cap etc.)	Discrete Component	0.027
SMA Connector (3 Units)	Kovar	0.018
Epoxy		0.009
Screw	Steel	0.006
Total		0.413 Kg

Helicoil을 사용하지 않는다.

SSPA의 Bias Network Components 무게는 주로 각종 Resistor와 Capacitor들에 의한 것으로서 Discrete Components이므로 전체적인 무게의 비중이 작다.

일예로 EPC를 제외하고 설계, 제작된 Ku-Band 10 Watts SSPA의 총 Weight는 약 0.5kg 이내로서 아래와 같은 산출근거에 의해 Weight를 해석한다.

2. Thermal Analysis

일반적으로 Low Power GaAs FETs에 의한 열방출은 거의 무시할 수 있기 때문에 SSPA의 Thermal Analysis는 High Power GaAs FETs만에 의해서 결정된다.

따라서, 상기의 위성체용 SSPA에서는 2개의 GaAs FETs MGF-X38V-1722로 이루어진 10 Watts Final Stage가 가장 많은 열을 방출하며, 그 다음으로 Final Stage 전단의 TIM1112-4가 4 Watts Device로서 약 10 Watts 정도의 열방출량을 갖는다.

이들의 열방출은 두께가 0.500"인 Housing의 Base Plate를 통하여 직접 Mount Rack에 전달됨으로써 이루어지며, Housing의 재질을 열전도가 양호한 Solid Aluminium을 사용함으로써 효과적인 열을 방출할 수 있다.

또한, Final Stage Amplifier에 포함된 2개의 GaAs FETs은 Heat Dissipation을 개선하기 위해서 직접 Base Plate에 Indium으로 접합시키며, 그 외의 GaAs FETs는 전부 Kovar Carrier를 통하여 Heat Dissipation이 Base Plate에 전달되도록 한다.

상기의 위성체용 SSPA의 Thermal 설계에서 Aluminium 6061로 이루어진 Base Plate의 두께를 0.500 로 하고 Base Plate의 Heat 방출면적을 4.2 Square Inches로 하여 4개의 High Power FET로 부터 발생하는 열을 충분히 방출시키고 있다.

1) SSPA의 Thermal Design 조건

(1) SSPA의 Base Plate Panel Temperature

는 평균온도 +65 °C를 넘지 않아야 한다

- (2) GaAs FET Device Junction Temperature는 110°C를 넘지 않아야 한다.
- (3) 신호가 입력에 가해지지 않을때 Heat Dissipation이 가장 심하므로 이때의 온도가 입력이 있을 때보다 +10°C 이상 증가하지 않도록 한다.
- (4) SSPA의 Total Heat Dissipation을 30 Watts 이내, 즉 Power Efficiency가 25 % 이상이 되도록 설계한다.
- (5) SSPA의 열을 복사시키기 위해서 Black Finish를 사용한다.

2) SSPA의 Worst Hot Case 온도

<표 2> SSPA의 Worst Hot Case 온도 Analysis

Component	온도 Limit (J-T)	Hot Case 온도
Q ₁ NE13783	+110°C	+ 87°C
Q ₂ NE13783	+110°C	+ 87°C
Q ₃ NE13783	+110°C	+ 87°C
Q ₄ NE900175	+110°C	+ 92°C
Q ₅ MGF X-30M	+110°C	+ 85°C
Q ₆ FLM1112-1	+110°C	+102°C
Q ₇ TIM1112-4	+110°C	+103°C
Q ₈ MGF-X38V1722	+110°C	+105°C
Q ₉ MGF-X38V1722	+110°C	+105°C
ATI Attenuator	+ 65°C	+ 70°C
Bias Resistors	+ 65°C	+ 75°C
Base Plate Average	+ 62°C	+ 62°C
Isolator	+ 65°C	+ 70°C

3. Worst-Case Analysis

GaAs FET 증폭기의 제반 파라메타들은 Aging 또는 온도변화에 따라 많은 영향을 받을 수 있으며, 그로인해 시스템내의 각 부분들에 의한 기여분이 합해져 증폭기의 동작에 치명적인 영향을 줄 수 있다. GaAs FET 증폭기에 있어 고려하여야 할 중요한 파라메타로는 전력이득(Power Gain)과 드레인 전류 그리고, 잡음지수(Noise Figure :NF) 등이 있다.

1) Aging 및 온도변화에 따른 전력이득의 변화
 Aging 및 온도변화에 따른 전체 전력이득의 변화는 다음과 같이 나타내어 진다.

$$\Delta G = f(\Delta G_{in}, \Delta G_{device}, \Delta G_{comp}, \Delta G_{out}, \Delta G_{volt}) \quad (1)$$

여기서, ΔG_{in} 과 ΔG_{out} 은 각각 입출력 정합회로의 특성변화에 따른 이득의 변화를 나타내고, ΔG_{device} 는 능동소자의 Aging과 온도변화에 따른 이득변화를 나타내는 것으로 대체로 무시될 수 있거나 보상될 수 있다. 또한 ΔG_{comp} 와 ΔG_{volt} 는 바이어스 회로의 부품특성변화와 전원전압변동에 따른 영향을 나타낸다.

2) Aging 및 온도변화에 따른 드레인전류의 변화

Aging 및 온도변화에 따른 드레인전류의 변화는 다음과 같다.

$$\Delta I_d = f(\Delta I_{device}, \Delta I_{comp}, \Delta I_{volt}) \quad (2)$$

일반적으로 능동소자의 Aging 효과는 매우 작고 드레인 전류의 온도변화에 따른 영향은 바이어스 회로해석의 한 부분으로 간주 될 수 있으므로 ΔI_{device} 는 무시할 수 있다. ΔI_{comp} 는 바이어스 회로의 영향에 의한 전류변화량을 나타내고, ΔI_{volt} 는 드레인 전압변화에 따른 영향을 의미한다. 대개의 경우 위성체 전원은 Worst-Case Variation 을 3.3 % 이내로 규정하고 있다.

이와 같이 모든 항목들에 대한 영향분석은 각 요인들의 EOL(End-Of-Life) Factor에 따라 Worst-Case Variation을 평가함으로써 이루어진다.

IV. Performance Test

1. Test Procedure

위성체용 SSPA의 생산을 위한 성능 Test 및

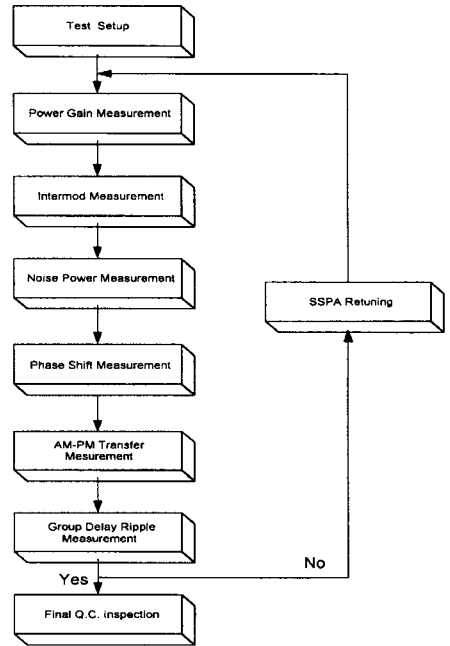
Qualification Test에 관한 세부적인 Test Procedure는 다음과 같다.

1) Acceptance Test

SSPA의 Test 결과는 소정의 규격에 만족하는 Performance 를 나타낼 경우에만 인정을 받게 된다.

2) Test Flow Chart

위성체용 SSPA의 Test는 다음 그림 1과 같은 Test Flow Chart에 따라 진행된다.



<그림 1> Electrical Test Flow Chart

2. Test 조건 및 주의사항

1) 품질보증

SSPA Test에 따른 부적합 판정이나 사후처리의 결과는 내부 절차에 따라서 Q.C. 보고서에 기록되어야 하고, 모든 Test Set-up이나 측정결과 그리고 장비이동 등에 대해서는 Q.C. 승인을 받아야 하며, Test 방법과 절차는 위성체의 Test 규정에 따라야 한다.

(1) Testing

모든 Test는 Quality Assurance의 통제하에 시

행되어야 한다. 즉, 모든 Test Data Sheet는 Q.A의 승인을 받아야 하고, Test하는 동안 임의의 측정결과가 Specification을 만족하지 못할 경우 Q.A.에서는 Discrepancy Report를 작성하여야 한다.

(2) Discrepancy Reporting과 Disposition

Discrepancy Report와 사후처리는 반드시 Q.A.의 승인을 받아야 하고, Test시 문제가 발생할 경우 Test Engineer에게 보고하여 보고서를 작성해야 한다. 또한 SSPA의 Test 결과가 규격에 미치지 못할 경우 Q.A. 지시에 따라 다시 Tuning을 하거나 Modification을 해야 한다.

2) Power Divider/Combiner Test 과정

(1) 반사손실(Return Loss) 측정

Power Combiner의 각 Port에서의 반사손실은 모든 Ports에 대해 VSWR이 1.02 이하의 값을 갖는 정합된 부하(matched load)를 연결한 다음 측정해야 한다.

(2) 삽입손실(Insertion Loss) 측정

(3) 분리도(Isolation) 측정

(4) Power Gain 측정

3. Performance Specification 파라미터

일반적으로, 제작된 위성체용 SSPA는 이상에서 서술한 방법에 의해 측정이 이루어지며 이때, 측정을 위한 Performance Specification 파라미터들은 다음과 같다.

- | | |
|-----------------------------|-------------------------|
| 1) 주파수 대역 | 14) AM-PM Transfer |
| 2) Bandwidth | 15) Group Delay Ripple |
| 3) RF Output Power | 16) Noise |
| 4) Power Gain | 17) DC Power (Watts) |
| 5) Gain Set Attenuator | 18) Weight |
| 6) Overdrive Survivability | 19) 동작 온도 |
| 7) In-Band Gain Slope | 20) Storage Temperature |
| 8) Gain Flatness | 21) Pressure |
| 9) Gain Stability | 22) Vibration |
| 10) Return Loss | 23) Humidity |
| 11) C/I Ratio | 24) Radiation |
| 12) NPR (Noise Power Ratio) | 25) Material |
| 13) Phase Shift | 26) External Finish |

V. 결 론

서론에서 밝힌 바와 같이 날로 증가하여 가는 위성통신 또는 이동통신의 수요에 따라 해당 대역 별 및 종류별 SSPA의 상품화 및 산업화가 절실히 요망되는 시점에 이른 것으로 사료되나, 그간 국책 연구소나 대학연구소뿐만 아니라 업계에서도 많은 개발비를 투입하여 개발해놓고도 막상 사업화는 여전히 잘 안되고 있다. 이동통신용 SSPA로는 일반 HPA와 Predistorter를 사용한 LPA가 이미 생산되고 있고, 또한 최근에 강력한 의지와 기술을 확보하고 Predistorter를 사용한 LPA의 사업화를 추진하는 업체도 생겨나고 있으나, Feed-forward Amplifier에 대해서는 아직도 충분한 연구개발과 사업화 계획이 불투명한 상태이다.

그나마 이동통신용은 꾸준히 국내수요가 많고 국제적인 시장도 지속적으로 커질 것이기 때문에 희망적이라고 할 수 있지만, 위성통신용 SSPA는 단가가 매우 높은 반면, 세계적인 수요수량이 제한적일 뿐만 아니라 제품에 대한 국제적 신뢰도 문제까지 있어서 쉽게 사업화에 뛰어들기가 어려울 수 밖에 없다.

위성통신 지상국용 SSPA나 지상 마이크로파통신시스템에 사용되는 SSPA는 이미 국내에 어느 정도 기술축적도 되어 있고, 신뢰도면에서도 별 문제가 없는데도 불구하고 관련 업체에서는 이 분야에 대한 사업의지가 거의 없는데, 이는 SSPA의 생산이 지나치게 기술집약형으로서 시장의 특성상 자동화된 양산체제를 갖추기 어려울 정도로 주로 소량 주문생산을 해야 하기 때문에 3D 업종으로 평가된 것으로 보인다.

이는 국내의 관련업체들이 정부 시책의 보호 아래 비교적 용이하게 성장해 왔고, 부품 및 모듈 보다는 시스템쪽이 사업성이 훨씬 크기 때문에 기술적으로 까다롭고 사업화에 골치 아픈 것을 피하기 위한 함인 것으로 볼 수 있으나, IMF 시대에 그리고 2,000 년대에 국제적인 경쟁력을 갖추기 위해서는 확실한 기술력을 갖춘 품목들을 확보해나가야 할 것이므로, 국내 SSPA 시장이 무방비 상태로 세계

시장에 노출되지 않도록 정책적으로 사업화를 지원해나가야 할 것이다.

저자 소개



羅 克 煥

1973年 2月 연세대학교 전자공학과(공학사)

1977年 2月 연세대학교 전자공학과 대학원(공학석사)

1981年 7月 불란서 ENSEEIHT 국립 종합 공과대학 전자공학과(공학박사)

1981年~현재 광운대학교 전자공학과 교수

주관심분야: 초고주파 회로설계, 레이더 및 위성통신