

# 분산 전원장치를 위한 중첩형 컨버터의 성능 비교

(Performances Comparison of Interleaved Converter for Distributed Power System)

문건우\* · 윤석호\*\* · 김 용\*\*\*

(Gun-Woo Moon · Suk-Ho Yoon · Yong Kim)

## 요 약

본 논문에서는 분산전원 장치에 사용되는 중첩형 액티브클램프 ZVS 포워드 컨버터와 ZVS 하프 브리지(Half bridge) 컨버터의 동작특성과 효율을 비교하였다. 또한 중첩형 액티브클램프 ZVS 포워드 컨버터의 전류모드 제어회로 설계 방법을 제시하였고, 게이트 구동회로를 간단히 하기 위해 N-P MOSFETs 로 조합된 액티브클램프 기법을 제안하여 50~100% 부하 범위에서 약 90%의 효율을 얻을 수 있었다.

## Abstract

This paper compared to the operation performance and efficiency of an interleaved active clamp ZVS forward converter and an interleaved ZVS half-bridge converter in distributed power system. The design for the current-mode control circuit of an interleaved active clamp ZVS forward converter is presented. To simplify the gate drive circuits, N-P MOSFETs coupled active clamp method is proposed. An efficiency about 90% for the 50~100% load range is achieved.

## 1. 서 론

전력변환장치에서 분산전원장치는 기존의 집중전원장치의 대응으로 최근 활발한 연구가 진행되고 있다[1]. 대용량 부하전력을 기존의 집중 전력 장치로 공급할 때 큰 버스 전류가 요구 된다. 이때 버스단의 전도손실 증가로 시스템의 효율 저하뿐 만 아니라 시스템의 크기와 무게도 상당히 증가한다. 이러한 문제를 해결하기 위해 모듈형태의 전원장치를 중첩형으로 구성(Modular Power Processor : MPP)하여

버스전류를 감소 시킴으로써 전도손실을 저감할 수 있다.

본 논문에서는 분산 전원장치의 모듈러 파워 프로세서로 이용되는 방식중 액티브클램프 ZVS 포워드 컨버터와 ZVS H/B 컨버터의 성능과 효율을 비교하여 우수한 특성을 지닌 방식을 적용함으로써 분산 전원장치의 전체 효율을 향상시키고자 한다. 제어 방식으로는 500kHz 일정 스위칭 주파수(입,출력 맥동주파수는 1MHz)를 갖는 PWM 구동방식과 영전압 스위칭 방식을 사용하였다. 각각의 중첩형 컨버터 방식에 대해 시뮬레이션 한 결과 중첩형 액티브클램프 ZVS포워드 컨버터가 효율면에서 우수함을 알 수 있었다.

또한 200W급(전력밀도는 2.5W/cm<sup>2</sup>) 중첩형 액티브클램프 ZVS 포워드 컨버터를 설계 및 제작하였고

\*정회원 : 한전 전력연구원 선임연구원

\*\*정회원 : 한전 전력연구원 연구원

\*\*\*정회원 : 동국대학교 전기공학과 교수

접수일자 : 1998. 2. 6.

분산 전원장치를 위한 중첩형 컨버터의 성능 비교

실험을 통하여 MPP의 가능성과 성능을 입증한다.

2. 분산전원 장치

그림1은 분산전원 장치의 구성도를 나타낸다. 그림에서 보듯이 분산전원 장치는 입력단에 역률개선을 위해 PFC를 이용하였고 DC/DC컨버터를 사용하여 48V 버스전압을 MPP에 공급한다. MPP는 입력 48VDC에 출력은 5VDC 또는 3.3VDC를 가지며 전원 시스템의 분산화 추세에 따라 용량을 조합하여 사용하기도 한다. 그러나 이러한 사양을 만족시키는 데 있어서 기술적으로 가장 어려운 부분은 효율향상 및 부피의 감소이다. 전력밀도 3W/cm<sup>2</sup>를 갖는 200W(5V, 40A)급 컨버터의 효율은 대략 82%~85% 정도이며 이러한 효율을 제한하는 주 요인은 2차측 쇼트키 정류기(Schottky Rectifier)의 전압강하에 의한 전력손실이다. 이러한 문제를 해결하기 위하여 전력 MOSFETs를 사용하여 동기정류기로 대체할 수 있으나 제어의 복잡성과 구동손실이 문제가 된다[25]. 이 문제는 액티브클램프 포워드 컨버터에서 자기구동 동기정류를 사용함으로써 해결할 수 있다[6]. 컨버터 전력단의 병렬회로(중첩형) 구성방식은 작은 크기의 변압기와 인덕터로 높은 출력을 요구하는 대전력 응용분야에 널리 사용될 수 있다. 병렬회로 구성은 인덕터에서 전력손실을 분산할뿐만 아니라 반도체 소자의 전력손실과 온도 스트레스도 분산할 수 있다. 그 결과 병렬회로 구성은 전력의 분산뿐만 아니라 입,출력단 전류 맥동 성분도 감소시킨다[7].

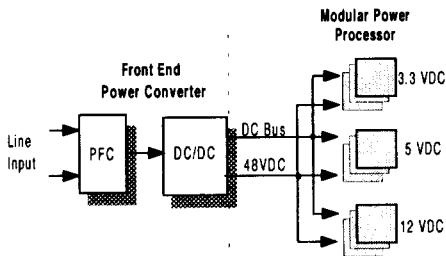


그림 1. 분산전원 장치 구성도  
Fig. 1. Distributed power system architecture

180°의 위상차를 갖는 병렬 전력단을 중첩 구성하는 방식을 사용함으로써 단일 전력단 스위칭 주파수에 대해 두배의 스위칭 효과가 입/출력 단에서 나

타나며 그 결과 소용량 스위칭 소자의 사용이 가능하다. 결과적으로 컨버터의 중첩구성은 구동회로가 증가하고 소자수가 증가되지만 변압기 및 필터의 크기를 감소시킬 수 있어 전체적으로는 MPP의 소형화를 실현할 수 있다.

2.1 중첩형 ZVS H/B컨버터

그림 2와 3은 중첩형 ZVS H/B 컨버터(Interleaved ZVS half-bridge converter:HBC) 회로와 컨버터의 주요 동작파형을 보인다.

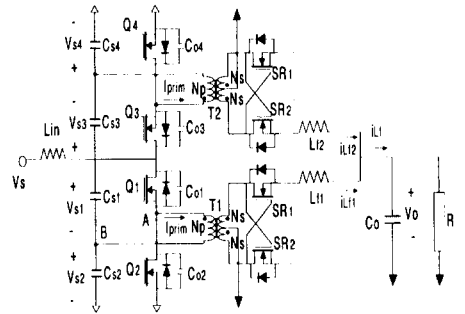


그림 2. 동기정류기를 갖는 중첩형 HBC 회로도  
Fig. 2. Circuit diagram of an interleaved HBC with synchronous rectifier

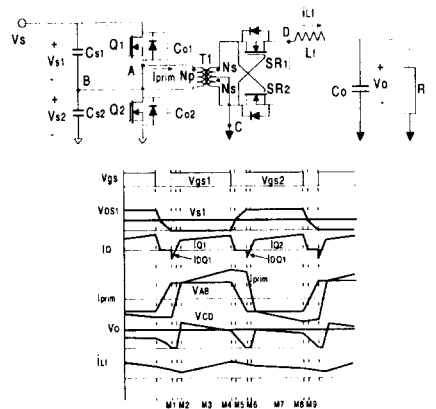


그림 3. HBC 컨버터 회로도 및 동작파형  
Fig. 3. Circuit diagram and waveforms of HBC

두 전력단은 180°위상차를 갖는 두 개의 구동신호에 의해 동작된다.

또한 상보적 제어(Complementary control)를 적용

하여 위쪽의 스위치 Q1이 시비율 D로 동작될 때 아래쪽 스위치 Q2는 1-D로 동작된다. 시비율이 0.5를 벗어날 때 H/B의 입력단 전압분류기 C<sub>S1</sub>, C<sub>S2</sub>의 전압은 한 주기 동안 변압기에 인가되는 전압의 Volt-Sec 평형조건에 의하여 아래와 같이 결정된다.

$$V_{S1} = V_S(1-D) \quad (1)$$

$$V_{S2} = V_S D \quad (2)$$

2차측 변압기의 출력전압은 식(3)으로 표현된다.

$$V_0 = 2V_S \frac{D(1-D)}{(N_S/N_P)} \quad (3)$$

HBC 회로에 있어서 상보적 제어방식은 기존의 PWM 방식에 비하여 출력전류의 맥동성분이 저감되는 장점을 지닌다. 따라서 필터의 크기를 줄일 수 있으며 결국 전체 컨버터 크기를 감소시킬 뿐만 아니라 동적특성이 개선된다. 시비율 50%로 동작될 경우 변압기의 자화전류 평균값에는 DC 옴셋이 발생되지 않는다. 그러나 시비율이 변화할때 자화전류의 평균값은 다음과 같다.

$$I_M = \frac{i_{Lf} (2D-1)}{(N_S/N_P)} \quad (4)$$

여기서  $i_{Lf}/(N_S/N_P)$ 는 출력전류에 대한 1차측 전류이다. 온 상태에서 1차측 스위치에 흐르는 전류의 평균값은 다음과 같다.

$$I_{S1} = \frac{2i_{Lf}(1-D)}{(N_S/N_P)} \quad (5)$$

$$I_{S2} = \frac{2i_{Lf}D}{(N_S/N_P)} \quad (6)$$

영전압 스위칭(ZVS)은 1차측 누설인덕터에 저장된 에너지와 스위치의 출력 캐패시턴스와의 공진현상에 의하여 이루어진다. 식(5), (6)과 같이 1차측 누설인덕터에 흐르는 전류의 크기( $I_{Q1}$ ,  $I_{Q2}$ )는 시비율에 따라 그값이 다르다. 따라서 ZVS를 위한 공진시에 1차측 누설인덕터에 저장된 에너지가 다르기 때문에 스위치 Q1 과 Q2 의 ZVS 과정이 달라진다. 이 때문에 입력전압과 부하 변화시 두 스위치에서는 영전압 스위칭이 항상 이루어지지 않는다. 그러므로 두 스위치의 영전압 스위칭을 위해서 보다 큰 누설 인덕턴스가 필요하며 그로 인하여 많은 순환 에너지와 전도손실이 발생한다. 이러한 전도 손실로 H/B 컨버터는 90%이상의 효율을 얻기가 곤란하게 된다.

## 2.2 중첩형 액티브클램프 ZVS포워드 컨버터

본 연구에서는 비교적 높은 효율을 갖는 액티브클램프 방식으로 전력변압기의 리셋을 하며 또한 스위칭 소자의 ZVS 동작을 위해 MOSFETs의 기생캐패시턴스와 공진이 이루어지도록 자화인덕턴스를 사용하였다.

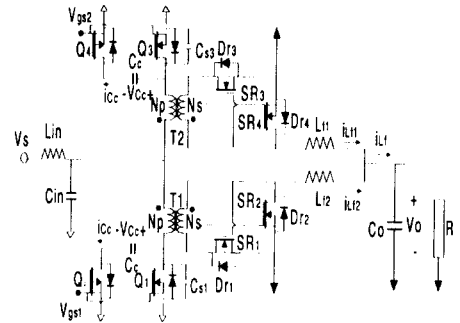


그림 4. 동기정류기를 갖는 중첩형 AFC 회로도  
Fig. 4. Circuit diagram of an interleaved AFC with synchronous rectifier

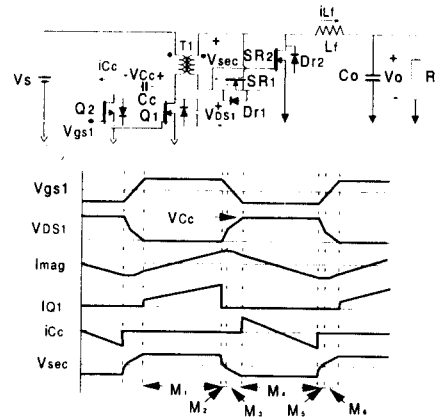


그림 5. AFC 회로도 및 동작파형  
Fig. 5. Circuit diagram and waveform of AFC

그림 4와5는 중첩형 액티브클램프 ZVS 포워드 컨버터(Interleaved active clamp ZVS forward converter:AFC) 회로와 주요 동작파형을 나타낸다. 전류 모드 제어를 가지는 중첩형 액티브클램프 포워드 컨버터는 주스위치에 낮은 전압 스트레스를 가지며,

분산 전원장치를 위한 중첩형 컨버터의 성능 비교

일정 주파수 동작과 전류용량을 분산할 수 있다. 또한 액티브클램프 포워드 컨버터의 변압기 2차권선선압은 다른 방식의 회로에 비하여 자기구동 동기정류기의 구동에 가장 적합하고 설계방식도 간단하다[4]. 설계방식 또한 다른 PWM 컨버터보다 간단하다. 중첩형 구성방법으로 각각의 전력단 출력전류가 중첩되도록 조정할 수 있다.

출력 필터  $L_n$ 에 흐르는 전류의 맥동 성분은  $L_n$ 에 흐르는 전류의 맥동성분과 크기는 같고 위상은 반대이다. 이런 경우 최종 출력전류 ( $i_{L1} + i_{L2}$ )는 맥동 성분 없이 DC 성분만 존재한다. 그러나 시비율이 50%를 벗어날 경우 2배의 스위칭 주파수를 갖는 맥동 성분이 발생한다. 이러한 맥동성분은 필터의 소형화를 이룰 수 있다. 높은 스위칭 주파수에서 출력 정류기단의 다이오드를 전력 MOSFETs으로 대체함으로써 다이오드에서의 전압강하는 거의 MOSFETs의 ON-저항에 의한 전압강하 형태로 된다. 결과적으로 자기구동형 동기정류기를 사용함으로써 더욱 향상된 효율을 얻을 수 있다. 일반적으로 액티브클램프 컨버터는 주 스위치와 클램프 스위치의 접지 문제 때문에 스위치 구동을 위하여 펄스변압기와 IC 구동칩이 필요하다. 이것은 회로를 복잡하게 할뿐 만 아니라 전력손실도 발생시킨다. 또한 펄스변압기의 누설인덕턴스와 MOSFETs의 게이트-소스간의 입력 캐패시턴스 사이에 공진이 발생하여 게이트 구동신호에 심각한 왜곡현상을 일으킨다. 특히 낮은 시비율의 경우에는 스위치 구동이 불가능해진다.

본 논문에서는 이런 현상 방지를 위하여 액티브클램프 스위치로 P채널 MOSFETs를 사용하였다. P채널 MOSFETs를 사용한 PWM 칩으로부터 펄스변압기 없이 스위칭 신호가 직접 구동되므로 기생요소에 의한 공진 현상이 없고 구동회로도 간단하게 된다.

### 3. 시뮬레이션 및 특성 비교

그림 6과 7은 공칭전압과 전부하에서 중첩형 H/B ZVS 컨버터와 액티브 클램프 ZVS 포워드 컨버터에 대해 Spice를 이용한 시뮬레이션 결과를 나타낸다.

이 그림은 H/B ZVS 포워드컨버터와 액티브클램프 ZVS 포워드컨버터 모두 주 스위치와 보조 스위치에서 성공적으로 영전압 스위칭을 수행함을 보인다.

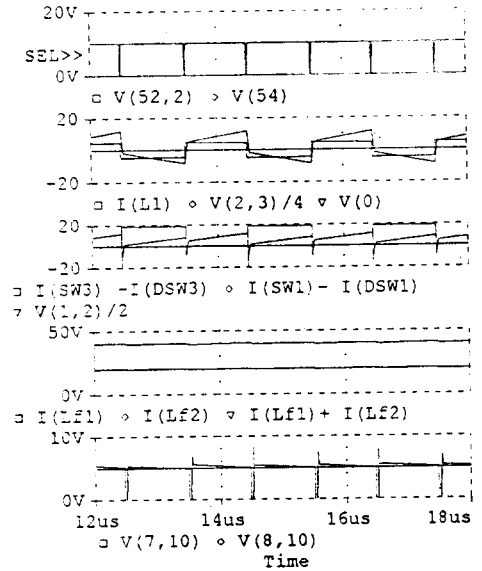


그림 6. 공칭전압과 전부하에서 중첩형 HBC 시뮬레이션 결과

Fig. 6. Simulation results of an interleaved HBC at nominal source voltage and full load

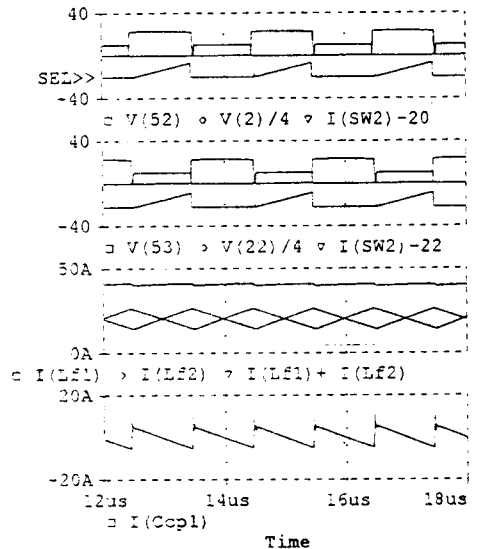


그림 7. 공칭전압과 전부하에서 중첩형 AFC 시뮬레이션 결과

Fig. 7. Simulation results of an interleaved AFC at nominal source voltage and full load

다.

그림 8은 ZVS H/B 컨버터와 액티브클램프 ZVS 포워드 컨버터의 주 스위치의 전압 스트레스를 보인다. 그림에서 보듯이 ZVS H/B 컨버터의 주 스위치에 인가되는 전압스트레스는 액티브클램프 ZVS 포워드 컨버터에 비해 작기 때문에 스위치 선정시 매우 유리하다.

그림 9는 ZVS H/B 컨버터의 전원 캐패시터 전압  $V_{s1}$ 과  $V_{s2}$  및 액티브 클램프 ZVS 포워드 컨버터의 클램프 캐패시터 전압을 나타낸다.

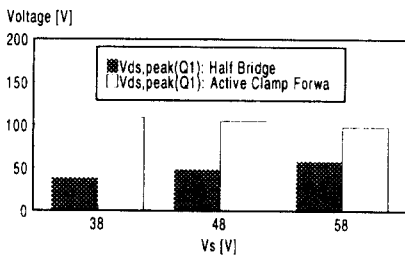


그림 8. 공칭전압과 전부하에서 HBC와 AFC 주스위치 피크전압  
Fig. 8. Peak voltage across main switch of AFC and HBC at nominal source voltage and full load

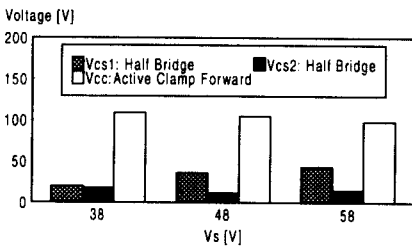


그림 9. 공칭전압과 전부하에서 HBC와 AFC의 캐패시터 전압  
Fig. 9. Capacitor voltage of HBC and AFC at nominal source voltage and full load

그림 10은 ZVS H/B 컨버터와 액티브 클램프 ZVS 포워드 컨버터의 주 스위치에 흐르는 전류를 나타낸다. 그림에서 보듯이 ZVS H/B 컨버터가 약간 작은 전류가 흐르고 있음을 알 수 있다.

따라서 그림 8과 10으로부터 주 스위치의 스위칭 손실 및 전도손실은 ZVS H/B 컨버터가 작을 것으로 기대된다. 그러나 ZVS H/B 컨버터의 보조 스위치

Q2에도 Q1에 흐르는 전류와 거의 같은 크기의 전류가 흐르므로 보조 스위치의 도통손실은 ZVS H/B 컨버터가 매우 크다.

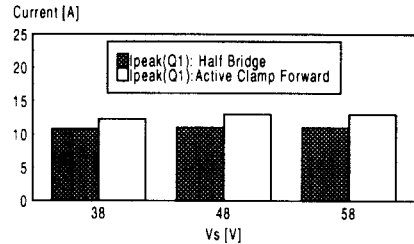


그림 10. 공칭전압과 전부하에서 AFC와 HBC의 주스위치 피크전류  
Fig. 10. Peak current in main switch of AFC and HBC at nominal source voltage and full load

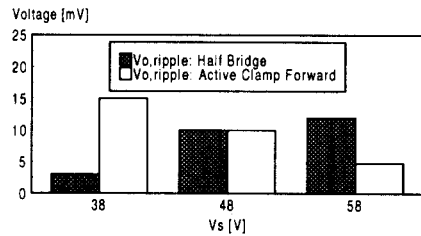


그림 11. 공칭전압과 전부하에서 AFC와 HBC의 정상 상태 출력전압 리플  
Fig. 11. Steady-state output voltage ripples of AFC and HBC at nominal source voltage and full load

그림 11은 정상상태에서 출력전압에 포함된 맥동의 크기를 보인다.

ZVS H/B 컨버터의 경우 스위치 Q1과 Q2 도통시 모두 2차측에 전압을 인가하게 되므로 출력전압 맥동의 크기가 액티브 클램프 ZVS 포워드 컨버터보다 작게 나타난다. 따라서 ZVS H/B 컨버터는 출력 필터뿐만 아니라 입력 필터의 크기도 감소시킬 수 있다.

그림 12는 전원전압의 변화에 따른 효율을 보인 것으로 ZVS H/B 컨버터의 경우 효율이 다소 낮음을 보인다. 이는 스위치 Q2 도통시 1차측에 큰 전류가 계속 흐름으로 발생하는 전도 손실의 증가에 기인한다.

분산 전원장치를 위한 중점형 컨버터의 성능 비교

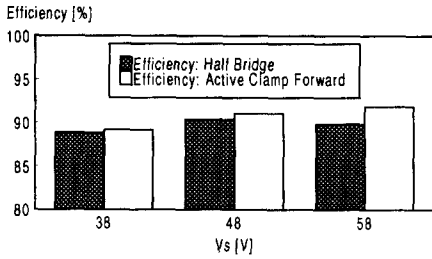


그림 12. 공칭전압과 전부하에서 AFC와 HBC의 효율

Fig. 12 Efficiency of AFC and HBC at nominal source voltage and full load

#### 4. 중점형 액티브클램프 ZVS 포워드 컨버터 설계 및 실험

제안된 액티브클램프 포워드 컨버터를 제작하기 위한 설계조건은 다음과 같다.

입력전압 범위 : 38-58VDC, 출력전압 : 5VDC, 최대출력 전류 : 40A (200W), 효율 : 약 90%, 전력 밀도 : 2.5W/cm<sup>2</sup>

200W급 전원장치에서 400-500kHz의 스위칭 주파수가 크기와 효율면에서 가장 적합하므로 fs=500kHz의 스위칭 주파수를 선정하였다.

주 스위치의 계산된 피크 전압 스트레스는 약 120V이므로 MOSFETs Q1, Q3로는 IRFP640(BV<sub>DSS</sub> =200V, R<sub>DS(on)</sub>= 0.18Ω, I<sub>Dmax</sub>=18A)을 사용하였다. 클램프 스위치로 P채널 MOSFETs를 사용함에 따라 게이트 구동회로를 단순화할 수 있으며 또한 클램프 스위치에 단지 작은 자화전류만이 흐르기 때문에 본 논문에서 클램프스위치 Q2, Q4는 IRF9640(BV<sub>DSS</sub> =-200V, R<sub>DS(on)</sub>= 0.5Ω, I<sub>Dmax</sub>= -11A)을 사용하였다.

컨버터의 효율을 개선하기 위하여 쇼트키 다이오드에 동기정류기를 병렬로 추가하였다. 동기정류기로 SMP60N03( R<sub>DS(on)</sub>= 10mΩ)을 사용하였고 동기정류기의 사용으로 약 4%의 효율 증가를 얻을 수 있었다.

그림13은 제어회로를 나타낸다. 제어회로는 Unitrode사의 UC3823의 고속 PWM 제어칩을 기본으로 한다[8].

그림 14에 지연회로의 동작원리를 나타내었다. 주

스위치와 클램프 스위치의 제어펄스 사이의 지연시간은 직렬 게이트 전류제한 저항과 N-P로 조합된 MOSFETs 입력 캐패시턴스로 구성된 지연회로로 조정한다. 게이트-소스간에 인가되는 전압의 크기는 그들의 임계 턴온 전압보다 작으므로 Δt1과 Δt2동안 주 스위치와 클램프 스위치가 턴오프된다. 그러므로 적절한 ZVS동작을 보장하기 위한 지연시간은 게이트 전류 제한 저항을 조정하여 얻을 수 있다.

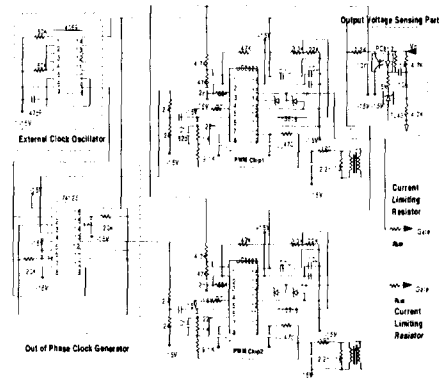


그림 13. 제어기 구성  
Fig. 13. Controller schematic

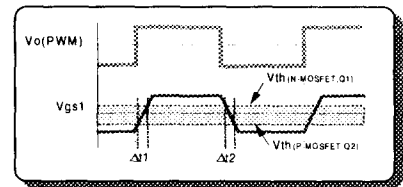


그림 14. 지연회로 동작  
Fig. 14. Operation of delay circuit

그림 15는 중점형 액티브클램프 ZVS포워드 컨버터의 제작사진을 보인다.

그림16은 주스위치(MOSFETs)의 구동파형(Vgs1), 1차측 주스위치 양단전압(V<sub>DS</sub>), 변압기 2차측 전압(V<sub>SEC</sub>), 주스위치 전류(I<sub>Q</sub>), 클램프캐패시터 전류(I<sub>CC</sub>), 부하측 출력전류(I<sub>OUT</sub>)를 나타낸다. 주스위치 구동파형은 높은 동작주파수로 기울기가 존재하는데 이 기울기로 인하여 데드타임이 자동적으로 발생하여 영전압 스위칭을 가능하게 한다.

그림 17은 출력전압이 5V인 경우 입력전압

(38V, 48V, 58V)에 따른 효율의 변화를 보인다.  
 최대효율이 입력전압58V, 출력전류 30A에서 얻어지며 이때 효율은 약 90.6%를 보였다.

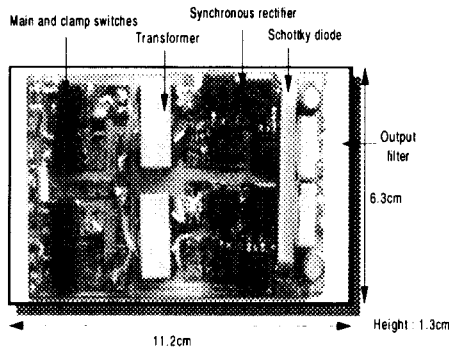


그림 15. MPP 제작사진  
 Fig. 15. Photograph of the MPP

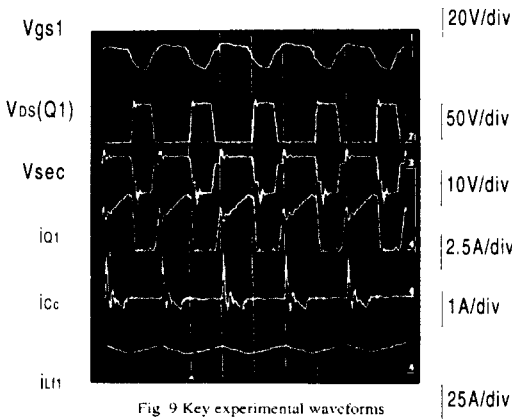


그림 16. 실험파형  
 Fig. 16. Experimental waveform

### 5. 결론

본 논문에서는 분산전원 장치에서 MPP (Modular Power Processor)를 위한 증첩형 액티브 클램프 ZVS 포워드컨버터와 증첩형 ZVS H/B 컨버터의 동작특성 및 효율을 비교한 결과 다음의 결과를 얻었다.

- ZVS H/B 컨버터는 액티브클램프 컨버터에 비

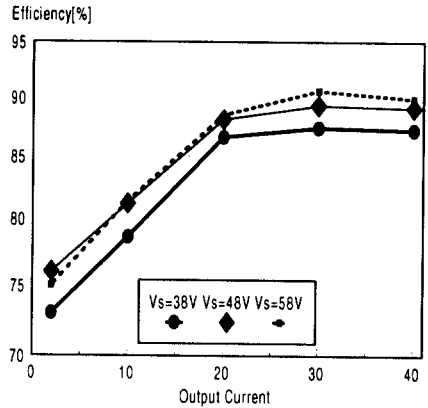


그림 17. 측정효율  
 Fig. 17. Measured efficiency

하여 1차측 환류전류에 의한 전도손실 증가로 효율저하(약 0.5~1%)

- 영전압스위칭과 출력단 MOSFETs 동기정류기 사용으로 효율향상(기존대비 약 3~5% 향상)
- N-P 으로 조합된 MOSFETs 사용으로 새로운 구동회로 기법 제시
- 전력단을 2단 병렬조합 시킴으로 입,출력단에 스위칭주파수의 2배의 맥동성분이 얻어지므로 출력필터 크기 감소

### 참 고 문 헌

- [1] W.A.Tabisz, M.M.Jovanovic, and F.C.Lee, "Present and future of distributed power systems," Proceedings of the Applied Power Electronics Conference, pp.11-18, 1992
- [2] D.S. Lo, C.O. Henze, J.H. Mulkern, "A compact dc-to-dc power converter for distributed power processing," IEEE Applied Power Electronics Conference Proc., pp.33-42, 1990
- [3] W.A. Tabisz, F.C. Lee, D.Y. Chen, "A MOSFET resonant synchronous rectifier for high frequency DC/DC converter," IEEE Power Electronics Specialist Conference Proc., pp.769-77-, 1990.
- [4] J.A. Cobos, O. Garcia, J. Sebastian, J. Uceda, F.Aldana, "Optimized synchronous rectification stage for low output voltage(3.3V) DC/DC converter," IEEE Power Electronics Specialist Conference Proc., pp.286-291, 1995
- [5] O.Garcia, J.A.Cobos, J.Uceda, J. Sebastian, "Zero voltage switching in the PWM half bridge topology with complementary control and synchronous rectification," IEEE Power Electronics Specialist Conference Proc., pp.286-291, 1995.
- [6] C.S. Leu, G. Hua, F.C. Lee, "Comparison of forward topologies with reset schemes," VPEC Power Electronics Seminar, Proc., pp.101-109, 1991.

분산 전원장치를 위한 중첩형 컨버터의 성능 비교

- [7] L. Huber, D. Sable, G. Hua, F.C. Lee, and N. Laprade, "Design of high-efficiency power converter for a satellite solid-state power amplifier," Conf.Proc., IEEE APEC, pp.645-651, 1994
- [8] Unitrode, Product & application handbook, 1993-1994.

◇ 著者紹介 ◇



문 건 우(文建又)

1966년 10월 3일생. 1990년 2월 한양대학교 공과대학 전자공학과 졸업. 1992년 2월 KAIST 전기및전자공학과(석사). 1996년 2월 KAIST 전기및전자공학과(박사). 현재 한전 전력연구원 선임연구원.



윤 석 호(尹錫好)

1961년 7월 13일생. 1984년 2월 광주대학교 공과대학 전기공학과 졸업. 1986년 2월 동국대 대학원 전기공학과 (석사). 1996년~현재 동국대 대학원 전기공학과 박사과정. 현재 한전 전력연구원 연구원.



김 용(金龍)

1957년 3월 20일생. 1981년 2월 동국대학교 공과대학 전기공학과 졸업. 1983년 2월 동국대 대학원 전기공학과 (석사). 1994년 2월 동국대 대학원 전기공학과 (박사). 현재 동국대 전기공학과 조교수.