

멀티 프로세서 구조를 이용한 지능형 교통신호 제어시스템 설계

(Design of Intelligent Traffic Control System using Multiprocessor Architecture)

한경호* · 정길도**

(Kyong-ho Han · Kil-To Chong)

요 약

본 논문에서는 여러 개의 마이크로 프로세서를 다중 접속 통신으로 연결하여 지능형 교통 신호 제어기를 설계를 다루었다. 제안된 제어기는 신호등, 입력장치, 교통량 측정장치 및 보조 신호등 등의 교통 신호 제어기의 여러 장치를 단일 프로세서에 의하여 제어하는 기존의 제어기와 달리 각각의 장치를 전용 마이크로 프로세서에 의하여 제어하도록 하고 각 프로세서들을 주 프로세서와 다중 접속에 의하여 연결하는 다중 프로세서 시스템에 의하여 제어하도록 하는 분산형 제어 시스템으로 설계하였다. 설계된 제어 시스템은 교통량 및 소통 속도의 실시간 측정, 신호등의 제어, 연동 장치 및 보조 교통 신호등을 각각의 전용 프로세서에 의하여 제어하도록 하여 교통 신호 제어 프로그램의 부담을 여러 개의 프로세서로 분산하였다. 이러한 분산형 제어 시스템은 단일 프로세서 제어 시스템에 비하여 프로세서의 프로그램 수행 부담이 줄어들어 연동제 신호 제어 및 관제형 신호 제어 등의 지능형 교통신호 제어 부가 기능을 실시간으로 처리할 수 있으며 장치의 추가 등, 확장성이 우수하다. 본 논문에서 제안한 방법은 실제 시스템을 제작하여 주 제어 프로세서와 각 프로세서 간의 다중 접속 통신에 의한 연결 및 신호등 구동 및 제반 입출력 처리 기능을 실험하였다.

Abstract

In this paper, we proposed the design of the intelligent traffic control system by using multiprocessor architecture. The inter-processor communication of the architecture is implemented by sharing the serial communication channel. In comparing the conventional traffic control system using single processor architecture, the proposed system uses multiple processors controlling the sub systems such as the signal lights, traffic measurement unit, auxiliary signal lights and peripherals. The main processor controls the communication among the processors and the communication protocol link to the central control center at remote

*정희원 : 단국대학교 전기공학과 조교수

접수일자 : 1998. 1. 19

**정희원 : 전북대학교 제어계측공학과 조교수

site. The proposed architecture reduces the load and simplifies the program of each processor and enables the real time processing of the add-on features of intelligent traffic control systems. The architecture is implemented and the common channel inter-processor communications and the real time operation is experimented.

1. 서 론

지능형 교통 신호 제어기는 교통 제어 신호 데이터와 신호 주기에 의하여 교차로 등에서 차량 및 보행자의 소통을 제어하는 기본 기능에 교통량 측정장치에서 얻어진 교통량 및 소통 속도에 따라 각 방향의 신호등의 신호 주기를 제어한다. 또한 인접 교통 신호 제어기와 유선 또는 무선에 의하여 서로 연동하여 차량의 진행 속도에 따라 신호등의 점등 시간을 조정하여 차량의 흐름을 원활하게 한다. 또한 우리나라의 도로 여건상 각 도로에 지선이 많아 주 신호등 외에 보조 신호등이 필요하여 제어 장치가 증가한다. 또한 지역 교통신호 제어기는 해당 지역의 교통량에 따라 신호등의 주기 및 신호등 점멸을 제어하는 지능형 제어 시스템을 적용하여 교통량의 흐름에 따라 각 방향의 신호등 및 신호등의 점등 주기를 가변 제어하여 차량의 흐름을 원활하게 하도록 한다. 도심지와 같이 교차로가 많고 교통량이 많으며 교통량의 변화가 큰 곳에는 거시적인 교통 정보를 파악할 수 없어 오히려 차량의 원활한 흐름을 방해하는 경우가 많다. 따라서 각 지역의 교통 신호 제어기를 통신 선로에 의하여 중앙 관제 시스템에 연결하여 지역 제어기에서 수집된 교통 정보에 따라 거시적으로 교통량을 파악하고 각 교차로의 제어 신호를 결정하고 이를 해당 제어기에 전송하여 도심지 등의 거시적 교통 흐름을 원활하게 할 수 있다. 이러한 관제형 교통 제어 시스템은 서울을 비롯하여 일부 대도시에 도입되어 시범 운영 중이다. 이러한 관제형 교통 신호 제어 시스템은 원거리에 있는 중앙 관제 시스템과 모뎀을 이용하여 교통량 정보 및 교통 제어 정보를 송수신하는 기능을 가진다. 기존의 교통 신호 제어기는 단일 프로세서에 의하여 지능형 교통량 처리 알고리즘을 수행하고 교통량 측정

및 신호등 구동 그리고 중앙 관제 센터와 데이터 전송 및 처리 등의 여러 가지 부가 기능을 수행하는 중앙 제어 방식으로 구성되어 있다. 이 경우 제어 프로세서의 데이터 처리 및 출력 제어 등의 실시간 처리에 부하가 크며 입, 출력의 용량이 제한되므로 보조 교통 제어 장치 및 데이터 수집 장치를 확장하기 위하여 프로세서를 변경하고 시스템을 변경하여 설계하여야 한다. 따라서 지능형 관제식 교통 신호 제어기의 여러 가지 기능을 여러 개의 프로세서에 분담하여 기능의 확장성 및 제어 기능의 실시간 성능을 향상할 수 있다.

따라서 본 논문에서는 다중 접속 통신과 다중 프로세서 구조 시스템으로 지능형 교통 신호 제어 시스템을 설계, 구현하여 프로세서의 실시간 기능 처리 부하를 분산하고 교통량 및 제어 용량의 증가 및 다양한 교통 제어 장치를 추가하기 용이하도록 하여 지능형 교통량 처리 및 관제형 제어 시스템의 실시간 처리 기능을 향상하고 시스템의 확장성을 향상할 수 있음을 보인다.

2. 멀티 프로세서 교통 신호 시스템

멀티 프로세서 구조를 갖는 교통 신호 제어기는 주 제어 장치, 신호 제어 장치, 교통량 측정 장치, 모순 감시 장치, 그리고 보조 신호등 제어 장치로 이루어진다. 각각의 장치는 독립된 프로세서 및 프로그램에 의하여 제어 되며 프로세서간의 데이터 전송은 공통 선로에 의한 다중 접속 통신에 의하여 이루어진다. 멀티 프로세서 구조의 교통 제어 시스템을 그림 1에서 보인다.

2.1 주 제어 장치

주 제어 장치는 286급 마이크로 프로세서, 신호등

멀티 프로세서 구조를 이용한 지능형 교통신호 제어시스템 설계

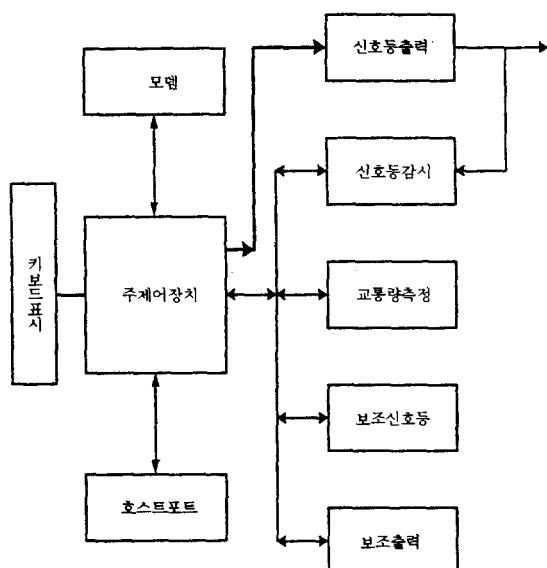


그림 1. 지능형 교통 제어 시스템 구조
Fig. 1. Intelligent Traffic Control System

제어 정보, 신호 주기의 정보를 저장하는 512[K] 바이트 이상의 메모리, 실시간 회로, 전송속도 56 [Kbps] 이상의 직렬 통신 포트 그리고 키보드 및 표시부로 구성된다. 주요 기능은 실시간에 따라 메모리에 저장된 제어 정보에 의하여 신호등의 점멸을 제어하며 인근 제어 장치와 연동 작동을 위한 연동 알고리즘을 수행한다. 시스템의 작동 상태를 LCD 표시 창에 보이며 키보드 입력을 받아 시간 및 데이터를 변경한다. 중앙 관제 시스템과 모뎀을 통하여 교통량 측정 장치에서 얻은 교통량 및 소통 속도 등의 정보를 관제 시스템으로 전송하여 관제 시스템이 거시적 교통 제어 정보를 결정하도록 한다. 관제 시스템으로부터 지역 교통 제어 정보를 수신하여 신호등의 출력 및 신호 주기를 제어한다. 호스트 포트는 RS-232-C 직렬 통신에 의하여 PC와 교통 제어 데이터 및 제어 프로그램을 전송받고 시스템의 신호 및 교통 정보를 PC에 표시하는 기능을 갖는다. 주제어 장치는 신호등 출력부와 병렬 버스에 의하여 연결되며 신호등을 점등하기 위한 교류 전원을 제어한다. 주제어 장치는 지능형 교통 제어 시스템과 외부 시스템과의 데이터 전송, 데이터의 저장 및 변경, 지능형 연동 동작을 위한 알고리즘의 연산 기능을

수행하며 그 외의 교통 제어 기능은 주제어 장치와 공통 통신 선로에 의하여 연결된 주변 장치에 의하여 수행된다. 교통 제어 시스템의 부가 기능은 독립된 프로세서에 의하여 제어되는 각종 주변 장치에 의하여 수행되어 주제어 프로세서의 수행 부담을 분산 처리하므로 교통 제어 시스템의 실시간 수행 처리 능력을 향상하고 분산 처리에 따른 확장성의 향상으로 보다 우수하고 다양한 현지 여건에 유연하게 구성할 수 있는 지능형 교통 제어 시스템을 구축 할 수 있다.

2.2 주변 장치

주변 장치는 교통 신호 제어 시스템의 여러 가지 세부 기능을 수행하며 각각의 프로세서와 프로그램에 의하여 신호등의 출력 감시, 교통량의 측정 및 소통 속도 측정, 보조 신호등 제어, 보조 입, 출력 제어 등의 지능형 교통 제어 방식을 위한 세부 기능을 수행한다. 주변 장치들과 주제어 장치는 공통 직렬 통신 채널에 의하여 서로 연결되며 주변 장치들은 서로 다른 고유 번호를 갖는다. 제어 장치와 각 주변 장치는 패킷 데이터에 의하여 명령을 전송하고 응답을 전송한다. 패킷 형태의 데이터 전송방식은 동일한 통신 선로에 여러 개의 장치가 연결되어 데이터를 전송할 때 데이터에 발신 및 수신 장치의 고유 번호를 추가한 패킷의 형태로 데이터를 전송한다. 수신 장치는 전송된 데이터 패킷의 수신 고유 번호를 검사하여 자신의 고유 번호와 일치하는 데이터 패킷을 수신함으로써 여러 개의 주변 장치가 통신 선로를 공유할 수 있다. 통신 선로를 공유 함으로 주변 장치가 추가될 경우 통신 선로를 추가할 필요가 없어 시스템의 확장성을 높일 수 있다. 공통 선로에 의한 데이터 전송은 주제어 장치가 주변장치에 명령어 패킷을 전송함으로 시작되고 명령어를 받은 주변장치가 응답 패킷을 주제어 장치로 전송함으로 종료된다.

본 연구에서 지능형 교통 제어 시스템의 기본적인 주변장치로 신호등 감시 장치, 교통량 측정 장치 및 보조 신호등 및 출력 장치를 제작하여 시스템을 구성하였다. 각 주변 장치들은 각각 독립된 프로세서

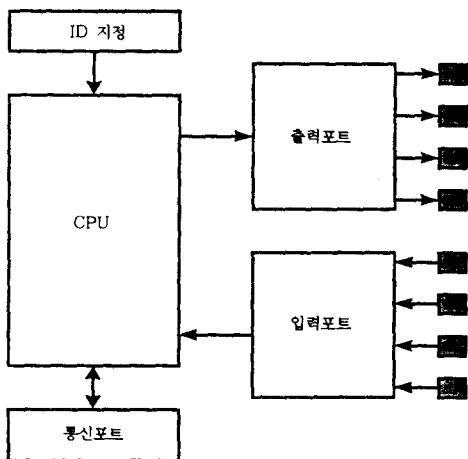


그림 2. 주변장치용 소형 PLC구조
Fig. 2. Architecture of PLC for peripherals

와 제어 프로그램을 가지고 있으며 주 제어 장치와 공통 통신 선로를 통하여 정보 및 명령어를 전송한다.

신호등 감시 장치는 현재 점등 되어 있는 신호등의 상태를 감시하여 신호 데이터의 오류 또는 신호등의 파괴로 인한 신호등의 점등 상태의 오류를 감시하는 기능을 갖는다. 또한 주 제어기에서 신호등 제어 출력 정보를 전송 받아 현재 신호등의 점등 상태를 감시하는데 이용한다. 주 제어 장치로부터 신호등 출력 정보를 받지 않아 신호등의 모든 허용 출력 조합 데이터와 비교하는 기준의 모순 검지기에 비하여 신호등 출력 정보와 실지 출력을 비교하므로 신호등의 오류 감지가 훨씬 간단하며 검지 시간도 단축된다.

교통량 측정기는 루프식 차량 검지기를 이용하여 프로그램에 의하여 교통량 및 소통 속도의 정보를 생성하고 주 제어기의 명령에 의하여 주 제어기로 교통량 정보를 전송한다.

보조 신호등 및 출력장치는 마이크로 컨트롤러를 사용하여 소형 PLC를 설계하였으며 그림 2에서 개발된 소형 PLC구조를 보인다. PLC는 4개의 디지털 입력과 4개의 디지털 출력을 가지며 입력 정보 저장, 출력 구동, 출력 전원 제어, 출력 점멸 구동,

입력 선로의 시험 등의 기능을 수행하도록 프로그램을 내장하였다.[1, 3] 주 제어 장치는 명령 패킷을 소형 PLC에 전송하여 PLC의 여러 가지 기능 가운데 원하는 기능을 선택하여 보조 신호등, 보조 출력을 구동할 수 있고 보조 입력 신호를 읽어 들일 수 있다. 주변 장치와 다중 접속을 위하여 고유 번호를 ID로 지정할 수 있다. 소형 PLC는 시스템의 입, 출력 용량의 요구 조건에 따라 추가로 연결할 수 있어 시스템의 확장성이 매우 좋다.

3. 다중 접속 통신

주 제어 장치 및 주변 장치들은 직렬 통신에 의하여 데이터를 전송하며 선로의 수를 줄이기 위하여 공통 통신 선로를 이용한다. 여러 장치가 공통 선로를 이용할 경우 장치간에 데이터의 구분을 위하여 각 장치는 7비트의 고유 번호를 사용한다. 주 제어 장치와 각 주변 장치들은 가변 길이의 데이터 패킷을 가지며 그림 3에서 데이터 패킷의 형태를 보인다.

수신 ID는 데이터 패킷의 수신 장치의 고유 번호이며 송신 ID는 데이터 패킷을 만들어 보내는 장치의 고유 번호이다. 주 제어 장치는 고유 번호를 1로 지정하였으며 기타 주변 장치는 2부터 126사이의 번호를 지정한다.

데이터 패킷의 길이는 데이터 바이트의 수를 지정하며 최대 127 바이트의 데이터를 전송할 수 있다.

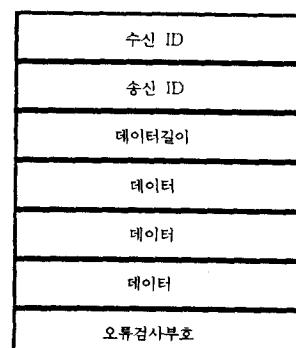


그림 3. 전송 데이터 패킷 형태
Fig. 3. Transmission Packet

멀티 프로세서 구조를 이용한 지능형 교통신호 제어시스템 설계

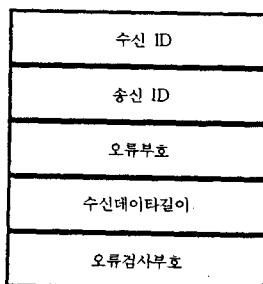


그림 4. 응답 패킷 형태
Fig. 4. Response Packet

전송된 데이터 전송의 오류를 검사하기 위하여 오류 검사 부호가 마지막으로 전송된다. 사용되는 검사 부호 방식은 수신 ID부터 마지막 데이터까지 모두 더하여 이를 checksum으로 하는 오류 검사 부호를 사용한다. 수신 장치는 데이터 패킷을 수신한 후 수신 데이터로 checksum을 계산하고 이를 수신된 checksum과 비교하여 패킷 데이터의 오류를 검사한다. 데이터 전송의 오류를 줄이기 위하여 수신 장치는 데이터 패킷을 수신하여 오류를 검사한 다음 응답 패킷을 송신 장치에 전송한다. 그림 4에서 응답 패킷의 형태를 보인다.

응답 패킷은 고정된 길이를 가지며 오류 부호에 의하여 오류의 유무와 종류를 나타내고 오류가 없을 경우 수신한 데이터 바이트 수를 수신 데이터 길이 바이트에 나타낸다. 응답 패킷도 전송 데이터 패킷의 경우와 마찬가지로 수신 ID부터 수신 데이터 길이 바이트를 합하여 오류 검사 부호로 지정하여 응답 패킷의 전송 오류를 검사하도록 한다.

4. 프로그램

지능형 교통 제어 수신기를 구현하기 위한 프로그램은 각 장치의 프로세서에서 수행되는 독립된 프로그램들로 구성된다[6]. 주 제어 장치의 프로그램은 관제식 교통 제어를 위한 관제 시스템과의 데이터 전송, 주변 장치들과 데이터 전송의 통신기능과 교통량에 따른 가변 제어방식 및 연동 알고리즘의 지능형 제어 기능을 수행하며 키보드 입력 처리 및 주

신호등 출력 제어 기능을 담당한다. 주 제어 장치의 프로그램은 C로 작성되어 프로그램의 유지, 보수성을 향상하였으며 PC등의 호스트 컴퓨터에서 통신에 의하여 실행 프로그램을 다운로드 받아 실행할 수 있다. 각 주변장치의 프로그램은 해당 주변장치의 기능을 구현하며 교통량 측정, 신호등 상태 감시 등의 단순 반복 기능을 담당하여 주 프로세서의 부담을 경감하였다. 그럼 5에서 주 제어 프로그램의 흐름도를 보인다. 주 제어기의 교통 신호등 제어 정보는 통신에 의하여 관제 시스템에서 받는다. 그러나 통신 장애로 인하여 관제 시스템으로부터 데이터를 받을 수 없을 경우에는 자체 내장 데이터에 의한 TOD(Time Of Day)방식에 의하여 신호등을 제어한다.

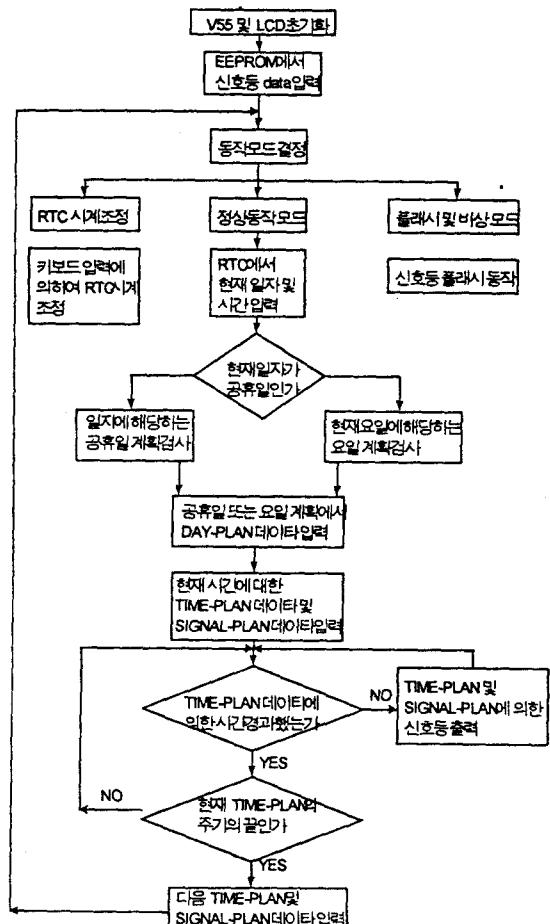


그림 5. 주 제어 프로그램의 흐름도
Fig. 5. The flowchart of main control program

5. 실험 및 결과

본 논문에서 제안한 지능형 교통 제어 시스템은 주 제어 장치 및 신호등 출력과 감시 장치를 위하여 V55 마이크로 프로세서를 사용하여 설계, 제작하였으며 기타 주변장치는 8051 마이크로 프로세서를 사용하여 설계, 제작하였다[2]. 제안된 시스템은 PCB를 제작하고 프로그램을 작성하여 그 기능을 구현하고 확인하였으며 그림 6과 그림 7에서 주 제어 장치, 신호등 출력 및 감시 장치 그리고 주변장치의 제어를 담당하는 소형 PLC장치를 보인다. 주 제어 장치와 신호등 출력 및 감시 장치는 하드웨어 구성이 동일하며 주 제어 장치에는 신호등 출력 및 감시 장치에 비하여 보다 많은 통신 채널을 가지고 있다.

제작된 시스템은 모의 신호등과 연결되어 실시간 제어 시간차 연동 동작, 통신에 의한 데이터 전송, PC로부터 데이터 및 프로그램 전송, 신호등 출력 오류 감지 등의 기능을 실험으로 확인 하였다.

시뮬레이션은 시제품을 모의 신호등에 연결하여 수행하였으며 8거리의 차량용 신호등 32개와 보행

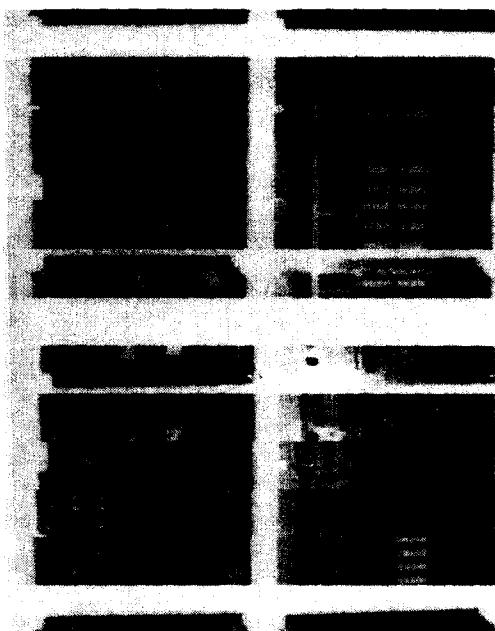


그림 6. 주 제어 장치 및 신호등 감시 장치
Fig. 6. The Circuit of main controller and signal monitor

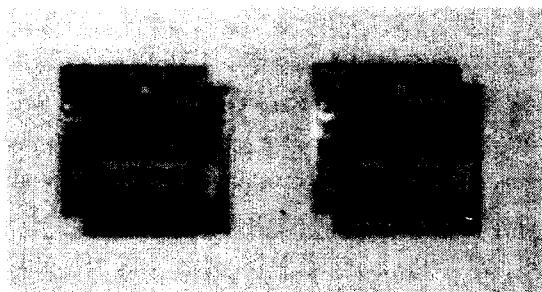


그림 7. 소형 PLC 장치
Fig. 7. PLC equipment

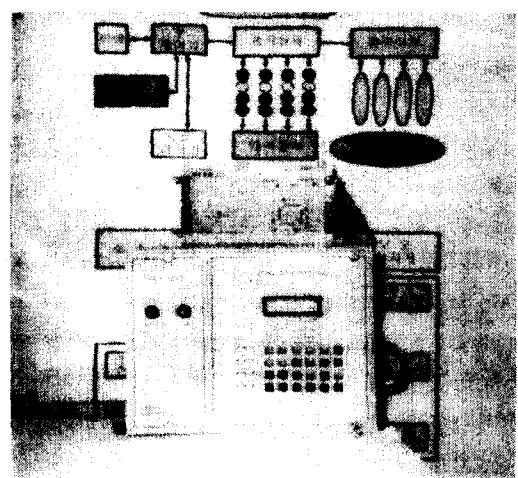


그림 8. 지능형 교통신호 제어기 시제품
Fig. 8. The prototype of intelligent traffic control system

차용 신호등 16개를 연결하고 보순 검지기, 그리고 1개의 보조 프로세서 장치들과 공통 선로에 의하여 연결하고 시간 계획 제어 기능을 수행하였다. 이때 7일간 연속 동작 시, 주 프로세서가 전체 프로그램을 제어하는데 소요되는 시간은 평균 25[msec]이었다. 보조 프로세서 장치를 16개로 증설하여 공통 선로에 연결하고 7일간 주 프로세서가 전체 프로그램을 제어하는데 소요되는 시간은 평균 31[msec]이었으며 보조 프로세서를 36개로 증설한 경우에도 주 프로세서의 제어 소요 시간은 평균 37[msec]이었다. 이는 보조 프로세서가 증가하여도 보조 장치의 기능은 주 프로세서와 독립적으로 보조 프로세서에

서 병렬 처리되며, 주 프로세서의 처리기능에는 보조 프로세서와의 통신 및 데이터 처리만 추가되며 프로세서간의 통신에 소요되는 시간이 주 프로세서의 제어 소요시간에 추가된다. 프로세서간의 통신 속도는 58[Kbps]을 기준으로 1개의 보조 프로세서 추가 시 약 0.3[msec]의 제어 시간이 추가된다. 따라서 최대 80개의 장치가 추가될 경우 주 프로세서의 예측 제어 소요 시간은 24[msec]이며 이는 교통 제어 시스템의 최대 제어 소요시간 허용 오차인 100 [msec]에 영향을 주지 않는 것으로 실험에서도 확인되었다.

6. 결 론

이상과 같이 본 논문에서는 멀티 프로세서 구조에 의한 지능형 교통 제어 시스템의 설계를 제시하고 시스템을 제작하여 실험하여 시스템의 기능을 확인하였다. 시스템의 연동 동작을 확인하기 위하여 세 곳의 장소에 시험 설치하고 거리차에 따른 연동 시간 차를 설정하고 순차적 신호등 제어를 실험으로 확인 하였다. 본 시스템은 현재 현장 실험을 거쳐 상용화 과정 중에 있다.

본 연구는 통상 산업부 공업 기반 기술 사업에서 연구비를 지원 받아 수행되었습니다.

참 고 문 헌

- [1] 안재봉, "PLC 활용 기술", 기술 도서출판, 1991.
- [2] 이제현, "V55 구조와 응용", Ohm사, 1996.
- [3] 김상진, "프로그래머블 컨트롤러", 세화 도서출판, 1989.
- [4] Intel "Microcontroller", Intel, 1996
- [5] M.Schwartz, "Telecommunication Networks, Protocol, Modeling and Analysis" Addison-Wesley, 1987
- [6] J.L.Kim, J.S.Liu and P.I.Swarm "The Areawide Real-Time Traffic Control System: A New Traffic Control Concept", IEEE Trans. Vehicular Technology, IEEE, Vol. 42, 1993
- [7] G.F.Luger and W.A.Stubblefield "Artificial Intelligent and the Design of Expert Systems", Benjamin Cumming, 1989.
- [8] D.A.Peterson and J.H.Hennessy "Computer Organization & Design The hardware/ Software Interface"

Morgan Kaufman, 1994

- [9] Green "Data Communication", Longman Scientific & Technical, 1995.

◇著者紹介◇



정길도(丁吉道)

1960년 7월 24일생. 1984년 미국 오레곤 주립대 학사. 1987년 미국 조지아공대(석사). 1993년 미국 텍사스 A&M대학(박사). 1993년~1995년 영남대학교 기계공학과 전임강사. 1995년~현재 전북대학교 제어계측공학과 조교수. 주요 관심분야는 비선형 시스템 제어, 시스템 규명, 신경회로망 이론, 마이크로 프로세서 응용 등.



한경호(韓敬浩)

1959년 5월 25일생. 1978년~1982년 서울대 공대 전자공학과 졸업. 1982년~1984년 서울대 대학원 전자공학과 졸업(석사). 1984년~1985년 삼성휴렛팩커드 연구원. 1984년~1985년 육군 제3사관학교 예비역 소위. 1985년~1987년 한국전기통신공사 품질보증단 전임연구원. 1987년~1992년 미국 Texas A & M University, Department of Electrical Engineering, Ph.D(computer engineering 전공). 1989년~1992년 미국 Texas A & M University, Unix and Network system Administrator. 1992년~1993년 한국전자통신연구소 이동통신연구단 선임연구원. 1993년~1995년 단국대 공대 전기공학과 전임강사. 1995년~현재 단국대 공대 전기공학과 조교수.