

구동 신호 Phasor 제어형 SIT 고주파 공진 인버터

(Drive Signal Phasor Control-Based High Frequency Resonant Inverter Using Power-SIT)

김동희* · 노채균** · 김종해*** · 정원영****

(Dong-Hee Kim · Chae-Gyun Ro · Jong-Hae Kim · Won-Yeung Jung)

요 약

본 논문은 구동신호 위상제어 기능을 갖는 SIT고주파공진 인버터를 제안하였다. SIT를 이용한 위상제어형인 버터는 낮은 스위칭 손실로서 높은 스위칭 주파수의 전력변환을 실현시킬 수 있다. 특히 2단위 인버터의 출력전압을 직렬로 연결하여 높은 출력을 얻을 수 있다. 과전류에 대해서 보호회로를 이용한 시스템의 안정성과 그리고 PLL에 의해 부하변화에 따른 자동추종제어를 실현하였다. 특히 제안된 인버터는 고주파에서도 거의 정현파에 가까우며, 스위칭 주파수 범위는 180~220[kHz]이고, 2[kW]의 유도가열에 응용하였다. 본 인버터의 동작 특성에 대해서 이론과 실험결과를 비교 검토하였다.

Abstract

This paper proposed a novel SIT high frequency resonant inverter having drive signal phase shift control function. Phasor control type inverters using SIT can realize a power conversion on the high switching frequency with low switching loss.

Especially, the high output power can be abstained by connecting the output voltage of two unit inverters in series.

The stability of system using protection circuit for over current and the automatic follow-up control with load variation by PLL is presented. This inverter produce approximately sinusoidal waveform at a high frequency, switching frequency ranging from 180[kHz] to 220[kHz], and is applied to the 2[kW] induction heating.

The operating characteristics of this inverter circuit are discussed from a theoretical point of view and compared with experimental results.

*정회원 : 영남대 공대 전기·전자공학부 부교수
**정회원 : 영남대 공대 전기·전자공학부 교수
***정회원 : 영남대 대학원 전기공학과 박사과정

****정회원:경일대학교 전기공학과 강사
접수일자 : 1997. 9. 19

1. 서 론

산업의 발달로 전기에너지가 다양한 형태로 이용되고 있으며, 여기에 옹할 수 있는 전력변환기술, 제어기술 및 전력용 스위칭 반도체소자의 개발과 응용 기술 등이 요구된다.

전력변환장치에 사용되는 스위칭 반도체소자로는 GTO, MOSFET, 그리고 SIT, SIThy, IGBT 등이 있다. 이들은 수십 [kHz]에서 수백 [kHz]대에 이르기까지 고속 동작이 가능해 전력변환 장치의 응용 기술을 급속히 발전시키고 있다고 해도 과언이 아니다[1~2].

상기의 전력용 스위칭 반도체소자 중에서도 SIT (Static Induction Transistor)는 MOSFET에 비해 스위칭 속도는 다소 떨어지나 소자 1개당 출력이 크고, on 저항도 적으며 구동동작도 비교적 쉬운 스위칭 소자로 알려져 있다[3~4].

그러나, SIT는 일반적으로 Normally on 특성을 가지므로 기동시 구동신호를 항상 차단해야 하는 단점이 있다[4].

본 논문은 스위칭소자로 SIT를 사용하여, 인버터 내부에 가변전압 가변주파수 기능을 부여한 새로운 인버터 회로 방식[5]을 유도가열용 고주파 전원 시스템에 적용하는데 목적이 있다.

고주파 출력 제어방법은 각 단위 인버터의 구동신호에 위상차각(ϕ)을 부여하여 인버터 내부에서 고주파 출력을 연속적으로 제어하는 방법을 취하고 있다.

시작회로는 출력주파수 180~220[kHz], 출력 2 [kW]로서 유도가열 부하를 대상으로 하여 인버터의 안정운전에 대한 보호회로 및 PLL 전자 응용기술을 이용한 공진 주파수 추종제어에 대해 기술하고 있다.

2. 회로구성과 동작원리

그림 1은 구동신호 Phasor 제어형 SIT 고주파공진 인버터의 주회로 및 전체 구성도를 나타내고 있다. 고주파 출력을 얻기 위한 주회로 구성은 2단위

의 고주파인버터(전압형 콘덴서 분할 하프브릿지 고주파 공진 인버터)를 직류전원에 대하여 병렬로 접속하고, 각 단위 인버터에 있는 공진용 콘덴서(C_1, C_2)의 순시공진전압(v_{c1}, v_{c2})를 합성하여, 이 합성전압을 출력측 부하에 공급하는 회로로 구성되어 있다.

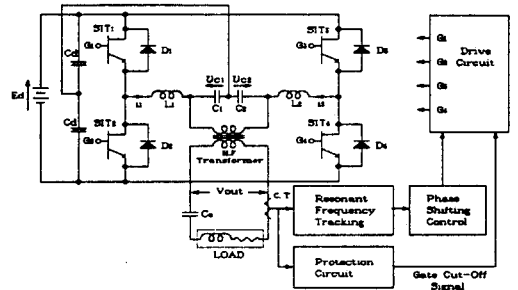


그림 1. 구동신호 Phasor 제어형 SIT 고주파 인버터 시스템
Fig. 1. Drive Signal Phasor Control-Based SIT H.F. Inverter System

표 1은 그림1의 인버터 회로에 사용한 회로 정수표를 보여주고 있다.

표 1. 회로 정수

Table 1. Circuit Parameters

Parameters	Values	Parameters	Values
E_d	200[V]	C_d	1000[μF]
Output frequency	180~220[kHz]	Workcoil	9[μH]
$L(L_1=L_2)$	11[μH]	SIT	2SK183H (1200[V]/60[A])
$C(C_1=C_2)$	70[nF]	Turn-on	250[ns]
C_c	80[nF]	Turn-off	300[ns]

제한한 고주파 인버터는 다음과 같은 특징을 가진다. 즉

i) 부하단락시는 회로동작이 유도성에 가깝기 때문에, 스위칭전류의 급격한 변화가 없다. 부하개방시는 직렬공진상태로된다. 따라서 부하단락과 부하개방 동작시에도 안정하다.

ii) 출력전압제어 과정에 있어서도, 출력전압은 정현파상으로 나타난다.

iii) 인버터 내부에 순시출력전압제어기능을 가지고 있으므로, 속응성이 높은 전압제어 루프와 주파수

제어 루프를 독립으로 할 수 있다.

iv) 단위 인버터가 병렬접속된 회로 구성으로 되어 있으므로, 고출력화가 가능하다.

또한, 스위칭주파수(f_{sw})와 회로의 공진 주파수(f_r)와의 대소관계에 의해, 회로동작상태를 저항성 및 용량성 동작 또는 유도성 동작의 어느 것이나 조정 가능하다.

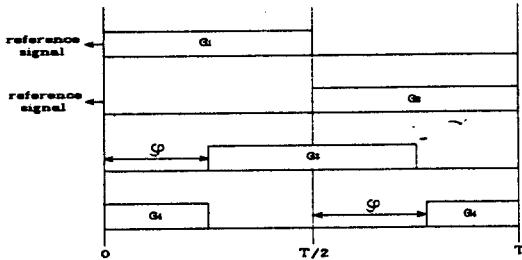


그림 2. 스위치의 구동신호 패턴
Fig. 2. Drive Signal Pattern of Switches

그림 2는 그림 1의 스위칭 소자(SIT₁, SIT₂), (SIT₃, SIT₄)의 구동신호 (G_1, G_2), (G_3, G_4) 패턴을 나타내고 있다. 출력전압 제어는 구동신호 (G_1, G_2)와 (G_3, G_4)를 동기한 상태에서 상대적 $G_1(G_2)$ 에 대해서 $G_3(G_4)$ 의 위상차각(φ)을 $0 \sim T/2$ 까지 연속적으로 시프트시켜 출력전압제어를 실현하고 있다.

따라서, 출력전압 제어는 구동 펄스신호에 위상차각(φ)을 부여함으로써 고주파 출력을 연속제어 할 수 있다.

3. 외로 해석

그림 1의 인버터의 회로동작양식은 회로 공진주파수와 스위칭주파수(출력주파수)가 같게 되는 동조스위칭동작을 중심으로하여 전류지상동작($f_{sw} > f_n$, 동작양식(I))과 전류진상동작($f_{sw} < f_n$, 동작양식(II))으로 분류된다.

자기 소호형 소자를 이용하는 고주파 인버터에서는 상기의 동작양식 중 임의로 선택하여 운전시키는 것이 가능하다. 그 중에서도 동작양식(I)을 선택하면 역병렬 다이오드의 역회복시간 특성에 따른 운전상의 문제가 없게 된다.

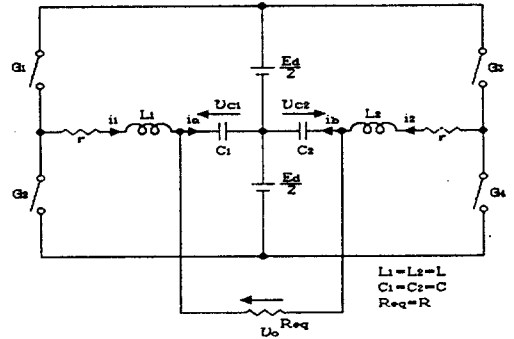


그림 3. 등가회로
Fig. 3. Equivalent circuit of figure

제한회로는 유도가열계를 부하대상으로 상정하고 있으므로, 역을보상용 콘덴서를 삽입한 직렬공진형의 탱크부하로 구성되고, 특히 동조상태에서는 유도 가열부하계를 등가적으로 저항성(Req)부하로 볼 수 있다.

회로해석과 특성평가에 있어서 범용성을 부여하기 위해서 표 2와 같은 기준제량을 정규화한 회로 파라메타 및 제어변수를 도입하였다[5].

그림 1의 고주파 인버터를 등가회로로 나타내면 그림 3과 같다. 동작모드분류는 스위치(SIT₁~SIT₄)의 온·오프상태에 의해 4개의 동작 모드로 분류된다.

각 모드별 회로 상태방정식을 표 2에서 나타낸 정규화 제어변수를 도입하여 표현하면 다음과 같다.

표 2. 정규화 변수와 파라메타

Table 2. Normalized variables and circuit Parameters

	Reference Values	Normalized Values
Voltage	E_d	$v^*(z) = v(t)/E_d$
Current	$I = E_d/Z_s$	$i^*(z) = i(t)/I$
Time	$T_s = 1/f_{sw}$	$z = t/T_s$
Frequency	$f_r = 1/2\pi\sqrt{L_s C_s}$	$\mu = f_{sw}/f_r$
Impedance	$Z_s = \sqrt{L_s/C_s}$	$\lambda = R/Z_s, \lambda' = R_o/Z_s$
Power	$P_s = E_d^2/Z_s$	$P^*(z) = P(t)/P_s$
<Remarks> f_{sw} : Operating Frequency of Inverter T_s : Operating Period of Inverter		

각 모드에 대한 상태변수는 i_1, i_2 , 및 vc_1, vc_2 이다.

$$\frac{dX^*}{dt^*} = A \cdot X^* + B \cdot U^*$$

$$Y = C \cdot X \quad (1)$$

여기서 $X = [i_1^*, i_2^*, v_{c1}^*, v_{c2}^*]^T$, $U^* = [1 \ 1 \ 1 \ 1]$ 이고 A, B, C는 다음과 같다.

Mode ① (S_1, S_4 : 온)

$$A = \begin{bmatrix} -\frac{2\pi\lambda}{\mu} & 0 & \frac{2\pi\lambda}{\mu} & 0 \\ 0 & -\frac{2\pi\lambda}{\mu} & 0 & -\frac{2\pi\lambda}{\mu} \\ \frac{2\pi\lambda}{\mu} & 0 & -\frac{2\pi\lambda}{\mu} & \frac{2\pi\lambda}{\mu} \\ 0 & \frac{2\pi\lambda}{\mu} & 0 & -\frac{2\pi\lambda}{\mu} \end{bmatrix}$$

$$B = \begin{bmatrix} \frac{\pi}{\mu} & -\frac{\pi}{\mu} & 0 & 0 \end{bmatrix}$$

$$C = \begin{bmatrix} 1 & 1 & 0 & 0 \end{bmatrix} \quad (2)$$

Mode (S_1, S_3 : 온)

$$A = [\text{Mode ①의 A와 동일}]$$

$$B = \begin{bmatrix} \frac{\pi}{\mu} & \frac{\pi}{\mu} & 0 & 0 \end{bmatrix}^T$$

$$C = \begin{bmatrix} 1 & 1 & 0 & 0 \end{bmatrix} \quad (3)$$

Mode(S_2, S_3 : 온)

$$A = [\text{Mode ①의 A와 동일}]$$

$$B = \begin{bmatrix} -\frac{\pi}{\mu} & \frac{\pi}{\mu} & 0 & 0 \end{bmatrix}^T$$

$$C = \begin{bmatrix} 1 & 1 & 0 & 0 \end{bmatrix} \quad (4)$$

Mode(S_2, S_4 : 온)

$$A = [\text{Mode ①의 A와 동일}]$$

$$B = \begin{bmatrix} -\frac{\pi}{\mu} & -\frac{\pi}{\mu} & 0 & 0 \end{bmatrix}^T$$

$$C = \begin{bmatrix} 1 & 1 & 0 & 0 \end{bmatrix} \quad (5)$$

4. 시스템 평가

4.1 공진 주파수 자동추종 제어

고주파 인버터를 유도가열용 전원으로 사용하는 경우, 피가열체의 가열 진행에 따라 그 부하 파라메타가 변동한다. 그러므로 탱크 부하회로의 공진 주

파수(f)와 출력주파수(스위칭주파수 : f_{sw})를 동일하게 되도록 자동추종 시킴으로서 고효율을 얻을 수 있다.

본 시스템의 자동추종 제어는 PLL(Phase Locked Loop) 전자용용 기술을 이용하였고[6~8], 잡음에 강한 EX-OR인 90° Lock 방식을 채택하였다.

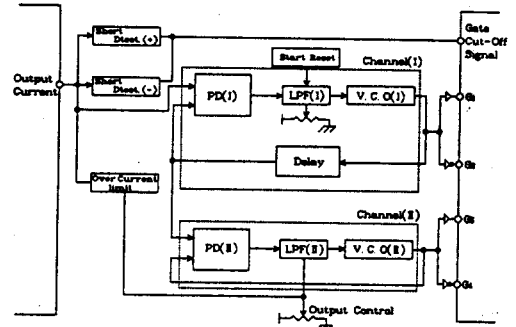


그림 4. 제어회로 및 보호회로 블록도
Fig. 4. Block Diagram of Control Circuit and Protection Circuit

그림 4는 제안시스템의 출력조정제어회로 및 보호회로의 Block도를 보여 주고 있다. 그림에서 Channel I는 본 인버터의 공진 주파수 추종제어회로이며 Channel II는 출력조정 제어회로이다. 그림 5는 Channel I에 있어서의 공진주파수 추종 제어동작을 실행시켰을 경우 PLL 응답특성을 나타내고 있다.

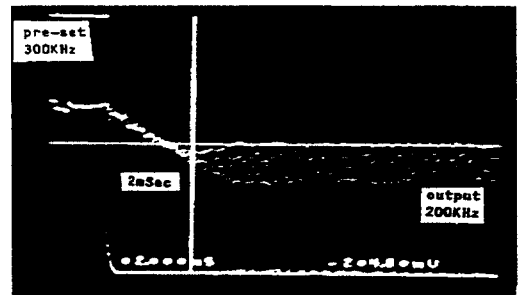


그림 5. PLL 응답 특성
Fig. 5. Response Characteristics of PLL

pre-set 주파수 300[kHz]으로 운전중을 개시하여 출력주파수 200[kHz]로 도달할 때까지의 VCO(1)의 입력전압 변화는 2(m sec)이내 이고, 오버-슈트전압도 발생되지 않으므로 안정된 제어가 실현되고 있다. 그림 6은 PD(1)에 있어서 90° Lock상태

에서의 입력신호와 출력신호를 실측한 파형을 나타내고 있다.

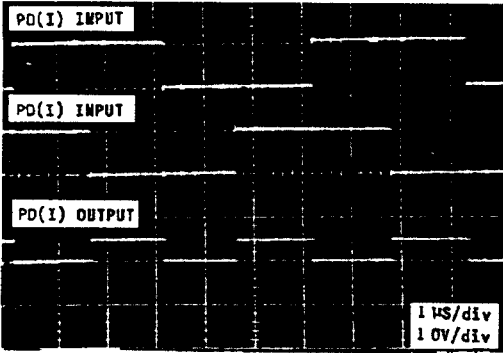


그림 6. 입력신호 파형
Fig. 6. Input Signal Waveforms

4.2 출력조정외로 및 보호외로

그림 7은 드라이브신호 위상차(ϕ)를 변화시켜 출력전압 제어를 행하는 드라이브 신호 제어회로도 나타내고 있다. 드라이브신호 제어는 공진 주파수 추종제어에 의해 발생한 기준신호에 대해서 PLL 0° Lock방식을 이용하여 LPF(II)에 직류전압을 인가함으로써 드라이브신호 위상차를 ϕ 만큼 변위된 제어신호를 발생시키고 있다.

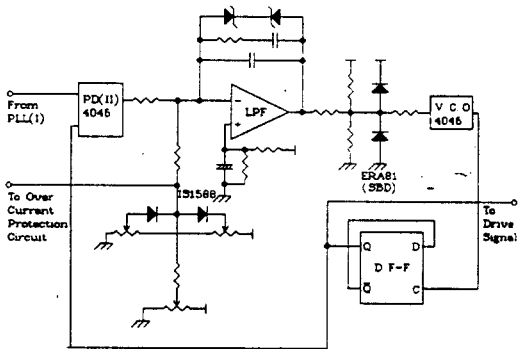


그림 7. 구동신호 제어회로
Fig. 7. Drive Signal Control Circuit

인버터가 동작중에 과전류가 흐르거나 부하가 단락 되는 경우에 유도과열 시스템을 보호하기 위한 과전류 제한회로를 그림 8에 나타내고 있다.

이 회로의 동작은 스위칭전류가 전류 설정치 보다 크게 될 때 D_1 이 도통하므로 C_2 가 충전하게 된다. 이때 c점의 전위가 낮아서 D_2 가 도통하여 출력조정 회로로 부터 전류(i_o)가 유입되어 SIT가 보호되도록

설계되어져 있다.

또한 부하전류가 전류설정치 보다 큰 경우, 출력전류 검출회로에서 단락전류가 검출되면 스위칭소자에 차단신호를 발생시켜 Drive회로에 전송하여 시스템을 정지시킴으로써 스위칭소자를 보호하도록 하였다.

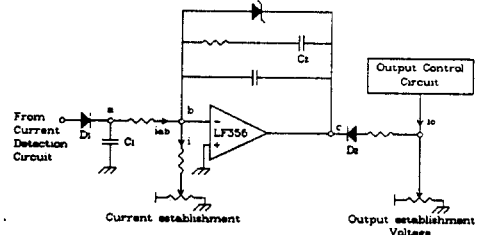


그림 8. 과전류 제한 회로
Fig. 8. Over Current Limit Circuit

그림 9는 전류설정치를 150[A]로 설정하여두고, 부하를 단락 시킨 경우의 실측파형을 보여주고 있다. 실측파형에서 알 수 있듯이, 약 500[ns]에서 단락전류를 차단하고 있어, 부하단락으로 부터 SIT를 보호하고 있음을 알 수 있다.

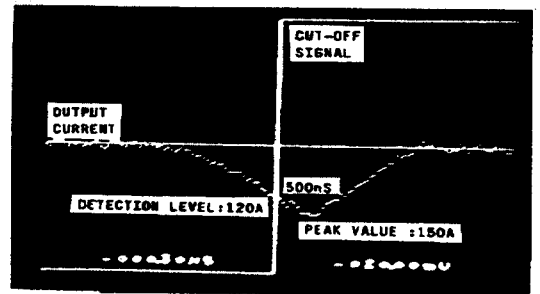
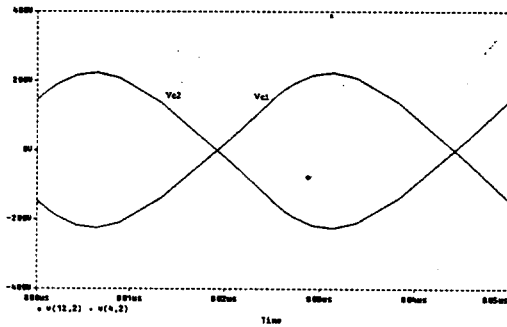


그림 9. 부하 단락시 실험 파형
Fig. 9. Experimental Waveform at Short Circuit of the Load

그림 10(a), (b)는 전원전압을 200[V]로 하고, 위상차를 180°로 하였을 경우, 공진용 콘덴서전압 v_{c1} , v_{c2} 의 이론파형 (v_{c1} 의 Peak치 238[V],(Pspice Tool을 사용))과 실측파형 (v_{c1} 의 Peak치 235[V])을 나타내고 있다.

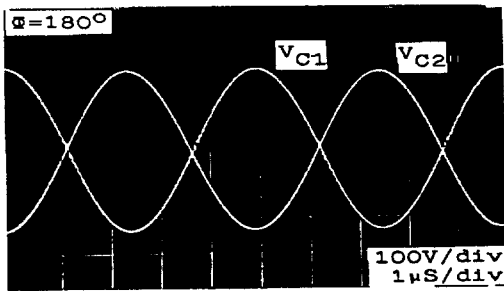
그림에서 알 수 있듯이 실측치와 이론치가 거의 동일한 값을 나타내고 있음을 알 수 있다.

그림 11은 스위칭 주파수를 200[kHz]로 하였을 경우 출력전압의 이론치와 실측치를 나타낸다. 이론



(a) 이론 파형

(a) Theoretical operating waveform



(b) 실측 파형

(a) Experimental waveform

그림 10. 공진용 콘덴서 전압의 이론 및 실험파형
Fig. 10. Theoretical and Experimental Waveforms of the Resonant Condenser Voltage

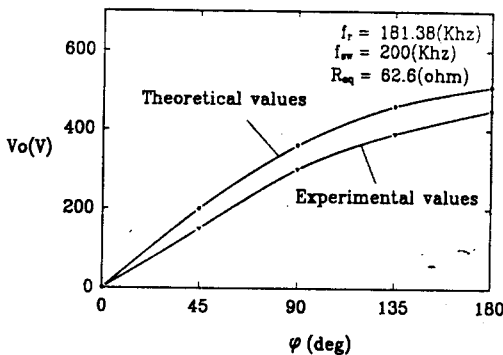
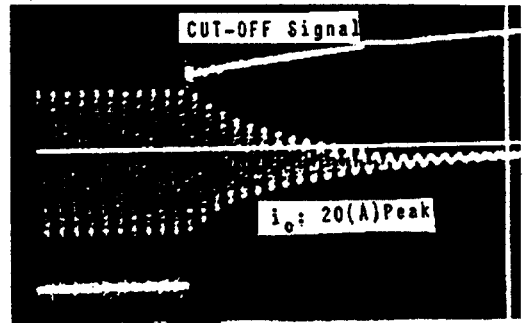


그림 11. 출력전압의 이론 및 실험치
Fig. 11. Theoretical and Experimental Value of the Output Voltage

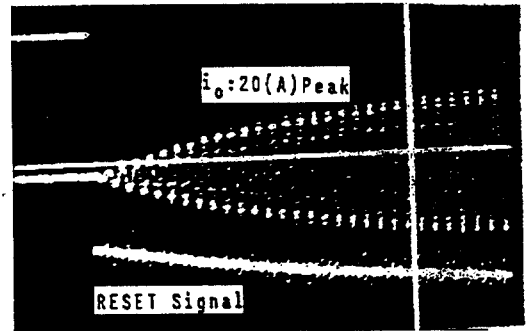
치와 실측치의 오차는 스위칭소자의 손실 및 배선손실 등에 의한 것이라 사료되며, 위상차각(ϕ) 변화에 따른 출력전압제어특성의 경향은 거의 일치되고 있음을 알 수 있다.

그림 12(a)는 gate에 차단신호가 전송되었을 경

우, 출력전류는 즉시 감소하여, 운전정지 상태로 되고 있음을 나타내고, (b)는 시스템 복귀 즉, 기동시의 기동특성을 보여주고 있다. 기동개시 신호가 입력되고, 10사이클(50(μ S)) 이후에 정상운전 상태로 동작이 됨을 확인 할 수 있었다.



(a)



(b)

그림 12. 게이트 차단, 복귀시의 출력전류 실험파형
Fig. 12. Experimental Waveform of the Output Current on Gate Cut-off and Reset

5. 결론

본 논문은 고주파 인버터 내부에 출력전압(출력전력)과 출력주파수를 독립적으로 제어할 수 있는 한 방식으로서 구동신호에 위상차각(ϕ)을 부여하여 순시 공진 전압을 합성한 고주파 공진 인버터를 H/W 적인 측면에서 검토하였다.

우선 기본적인 정상동작파형(시뮬레이션 틀인 Pspice)과 실측파형을 비교하여 주회로의 동작기본 원리를 확인하였다.

또한 유도가열 진행과정에 따라 시시각각 변화하는 출력주파수를 PLL을 이용하여 공진 주파수 추종

또한 유도가열 진행과정에 따라 시시각각 변화하는 출력주파수를 PLL을 이용하여 공진 주파수 추종 제어에 의해 동기운전을 시킨 결과 제어회로가 2 [ms]이내로 응답되어 안정된 추종제어를 실현하였다.

더욱이 SIT gate를 차단하는 보호 시스템을 도입한 결과 500(ns)이내로 스위칭전류를 차단할 수 있었고, 과전류 제한 회로에 의해 전류 설정치 이상의 전류가 흐르지 않게 함으로서 SIT를 보호할 수 있었다.

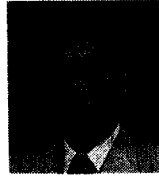
이상의 결과로부터 구동신호 Phasor 제어방식에 의한 VVVF기능을 가진 제안한 고주파 공진 인버터가 유도가열 용 전원 시스템으로 이용이 가능함을 확인하였다.

향후, 인버터 링크형 DC/DC 콘버터 등에도 실용화가 가능하다고 사료된다.

참 고 문 헌

- [1] B. K. Bose : "Evaluation of Modern Power Semiconductor Devices and Future Trends of Converters", IEEE Trans. Vol. 28, No. 2, pp. 403~413, March/April 1992.
- [2] 正田英介 : "最新 パワーデバイス 活用讀本", オーム社, 1990.
- [3] Tokin, "SIT Hand Book." Vo1.06, 1987.
- [4] 김종해, 이봉섭, 김동희, 노채균, "SIT 고주파 공진 인버터", '97 대한전기학회 춘계전력전자 연구회 논문집, pp. 83~88, 1997.
- [5] Dong-hee Kim, "Instaneous Voltage Resultant Phasor Control-Based High-Frequency Resonance Inverter Using Self-Quenching Power Device", IEE, Japan, Vol. 107-D, No. 2, pp. 247~254, 1987.
- [6] 김동희, 배진호, "전력용 반도체 소자의 Drive 기술", 대한 전자 공학회, Vol.14, No.6, PP. 1~15, 1987.
- [7] 柳澤健 : "PLL(位相同期ループ)應用回路", 総合電子出版社, 1987.
- [8] MOTOROLA : "CMOS INTEGRATED CIRCUITS", pp. 154~158, 1990.

◇ 著 者 紹 介 ◇



김 동 희(金東熙)

1950년 11월 20일생. 1973년 영남대 공대 전기공학과 졸업. 1975년 동 대학원 전기공학과 졸업(석사). 1987년 Kobe대학 졸업(박사). 1987년~1989년 한국전기연구소 전력전자 연구부장. 1989년~현재 영남대 공대 전기전자 공학부 부교수.



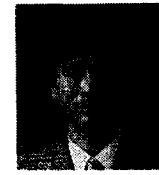
노 채 균(盧采均)

1938년 10월 7일생. 1961년 서울대 공대 전기공학과 졸업. 1975년 영남대 공대 전기공학과 졸업(석사). 1978년 동 대학원 전기공학과 졸업(박사). 1982년~1983년 미국 켄터키 주립대학 교환교수. 1968년~현재 영남대 공대 전기전자 공학부 교수.



김 종 해(金鍾海)

1968년 3월 11일생. 1994년 경일대학교 전기공학과 졸업. 1996년 영남대 공대 전기공학과 졸업(석사). 1996년~현재 영남대 전기공학과 박사과정, 경일대, 안동공업전문대학 강사.



정 원 영(丁元榮)

1953년 5월 24일생. 1979년 영남대 공대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1995년 동 대학원 전기공학과 졸업(박사). 현재 경일대학교 전기공학과 강사.