

자화된 유도결합형 C_4F_8 플라즈마를 이용한 SiO_2 건식 식각시 실리콘 표면에 발생하는 손상 및 오염에 관한 연구

남옥준 · 김현수 · 윤종구* · 염근영

성균관대학교 재료공학과

*국립기술품질원

A Study of Damage and Contamination on Silicon by Magnetized Inductively Coupled C_4F_8 Plasma Etching of SiO_2

W. J. Nam, H. S. Kim, J. K. Yoon* and G. Y. Yeom

Department of Materials Engineering, Sung Kyun Kwan University, Suwon 440-746

*National Institute of Technology and Quality

(1998년 2월 2일 받음, 1998년 7월 13일 최종수정본 받음)

초록 자화된 유도결합형 C_4F_8 플라즈마로 SiO_2 를 건식식각시 실리콘 표면에 발생하는 손상과 오염에 대하여 연구하였다. 오염의 분석을 위해서 XPS, SIMS, TEM을 사용하였으며, 손상정도를 측정하기 위해서 HRTEM과 Schottky-diode구성을 통한 I-V특성 측정을 사용하였다. 유도 결합형 C_4F_8 플라즈마에 0에서 18Gauss까지의 자장이 가해짐에 따라서 실리콘 표면에 생기는 전류막의 두께가 SiO_2 식각속도와 선택비의 증가와 함께 증가하였으며, XPS를 통하여 그 조성이 fluorine-rich에서 carbon-rich한 상태로 변화함을 알 수 있었다. 자장을 가하지 않은 상태에서는 표면에서 40Å 부근까지 고밀도의 손상층이 관찰되었으나, 자장을 가함에 따라서 노출된 손상층의 깊이는 짚어지거나 그 밀도는 줄어들음을 HRTEM을 통하여 관찰할 수 있었다. Schottky-diode를 통한 I-V특성곡선의 분석으로 자장이 증가함에 따라서 전기적인 손상이 감소함을 알 수 있었다.

Abstract Damage and contamination on the silicon surfaces exposed during the SiO_2 etching by weakly magnetized inductively coupled C_4F_8 plasmas were investigated. XPS (X-ray photoelectron spectroscopy), SIMS (secondary ion mass spectrometry), spectroscopic ellipsometry, and TEM (transmission electron microscopy) were used to characterize contamination, and HRTEM (high resolution transmission electron microscopy) and I-V characteristics of Schottky diodes fabricated on the etched and/or annealed silicon surface were used to evaluate radiation damage. As the magnetic field applied to the inductively coupled plasmas increased from 0 to 18 Gauss, the thickness of the residual layer formed on the silicon surface increased with the increase of SiO_2 etch rate and selectivity. XPS analysis showed that the composition of the residual layer changed from fluorine rich to carbon rich by changing the carbon bonding state from C-CFx to C-C. Dense defects distributed about 40Å deep from the etched silicon surface were found for the 0 Gauss condition and thicker but less dense defects were observed for the higher magnetic conditions. The electrical damage estimated from the I-V characteristics of Schottky diodes was reduced with increasing applied magnetic field strength.

1. 서 론

실리콘 집적회로 제조시 sub-micron의 contact 형성을 위해서는 플라즈마에 노출된 실리콘 웨이퍼 표면에 생성되는 전류막과 손상이 적고, 이의 제거가 용이하며, 높은 식각속도와 선택비를 갖고 이방성이 큰 식각공정이 필수적이다.^{1,2)} 최근 single wafer processing에의 적용을 위해 요구되는 높은 식각율과 선택비 그리고 이방성이 큰 식각공정을 위하여 ECR (electron cyclotron resonator),^{3~6)} Helicon,^{1,8)} ICP (inductively coupled plasma)^{9~11)} 등과 같은 고밀도 플라즈마원과 더불어 높은 C/F비율을 갖는 C_4F_8 , C_2F_6 등의 가스를 이용한 연구가 진행되고 있다.^{11~13)} 특히 고밀도 플라즈마원 중 평판형 유도결합형 플라즈마원은 다른 고밀도 플라즈마원에 비하여 쉽게 대면적의 플라즈마를 균

일하게 얻을 수 있다는 점에서 반도체 집적회로 제조공정에 매우 유망한 것으로 알려져 있어 이에 대한 많은 연구가 진행되고 있다. 또한 식각율을 향상시키기 위해서는 이온과 반응종의 밀도를 높히기 위해 다양하게 자기장을 배열시켜서, 전자가 나선운동을 하게 하고 또한 chamber 벽쪽으로 이들 전자의 이동을 제한시키는 방법이 연구되고 있다.¹⁴⁾ 높은 C/F 비율의 조성을 갖는 가스를 식각가스로 사용하는 경우 산화물 식각선택도를 증가시키는 장점이 있으나 플라즈마에 노출된 실리콘 웨이퍼의 표면에 두꺼운 전류막을 형성시키는 단점을 지닌다. 또한 산화물을 식각하기 위하여는 산화물의 원자결합을 깨기 위하여 수십 eV이상의 이온 에너지가 필요하게 되므로,¹⁵⁾ 산화물 식각시 이온충돌로 인해 노출된 실리콘의 표면에 손상을 주게 된다. 최근 다른 ECR, Helicon등과 같은 고밀도 플

라즈마원에 의해 형성된 실리콘 표면의 손상 및 오염에 관한 연구는 일부 보고된 바 있으나,^{9,10,16~18)} 자화된 평판형유도결합형 플라즈마원으로 인한 손상과 오염에 대한 연구는 아직 보고된 바 없다.

따라서, 본 실험에서는 자화된 평판형유도결합형 플라즈마원을 이용하여 contact oxide를 식각시 자장의 세기와 따른 실리콘 표면에 발생하는 오염 및 손상에 대한 연구를 하였으며, 손상과 오염의 평가를 위하여 플라즈마에 노출된 실리콘의 전기적, 물리적 특성과 더불어 생성된 잔류막의 화학조성을 분석하였다. 또한 손상과 오염의 제거를 위하여 여러가지 방법의 열처리와 세정방법을 시도하였다.

2. 실험 방법

본 실험에서는 그림 1에 보인 바와 같이 평판형유도결합형 플라즈마 반응로의 위와 아래에 전자석을 Helmholtz식으로 배열한 장치를 사용하였다. 반응로의 초기 진공도는 1×10^{-6} Torr를 유지하였으며, 20 sccm의 가스유량과 1.5 mTorr의 C_4F_8 가스 분위기하에서 식각을 진행하였다. 13.56MHz, 1.1kW의 rf power를 가하여 유도결합형 플라즈마를 생성시켰고 역시 13.56MHz rf power를 기관에 가하여 용량성결합이 형성되도록 하므로써 -80 V의 직류 자기 바이어스전압이 시편에 형성되도록 하였다. 축방향의 자기장의 세기는 0에서 18 Gauss까지 변화시켰다.

기판으로는 $10\sim20\Omega\text{-cm}$ 의 비저항을 갖는 (100)방향의 n-type 실리콘 웨이퍼를 사용하였으며, $1.0\mu\text{m}$ 의 PSG(phosphosilicate glass)를 증착시킨 실리콘 웨이퍼를 산화물 식각속도의 측정에 사용하였다. Contact 산화물을 식각시 실리콘 표면에 발생되는 손상 및 오염 정도를 연구하기 위하여 $1.0\mu\text{m}$ 두께의 산화막을 100% 과식각하는 조건으로 실리콘웨이퍼를 플라즈마에 노출시켰다. 플라즈마에 노출 시킨 실리콘은 Piranha용액($\text{H}_2\text{SO}_4 : \text{H}_2\text{O}_2 = 4:1$, 90°C)에 10분동안 담그거나, 1 kW, 40~50°C, 200mTorr의 조건에서 상업용 산소플라즈마 ashing장비인 Drytek사의 Megastripper를 이용하여 세정하였다. 또한 400°C로(furnace) 열처리를 통하여 잔류막의 열분해 효과도 일부 조사하였다. 식각된 실리콘 표면의 손상을 제거하기 위하여 400~800°C에서 30분 동안 질소분위기 하에서로 열처리하거나, 같은 분위기 하에서 금속열처리(RTA)를 이용하여 1분동안 900°C의 온도로 열처리를 하였다.

여러 자장조건 하에서 식각된 실리콘 표면에 남아있는 잔류막의 분석은 XPS(X-ray Photoelectron Spectro-

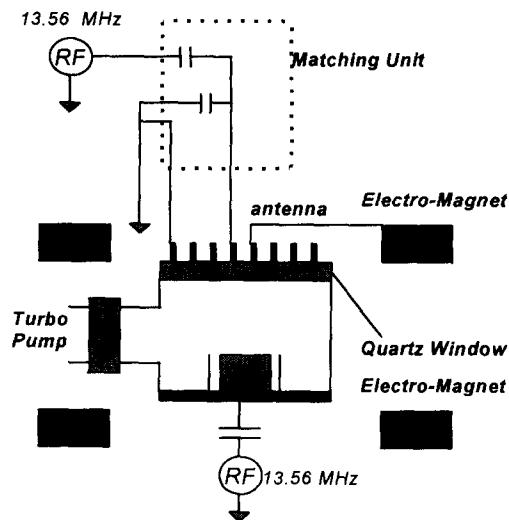


Fig. 1. Schematic diagram of Magnetized Inductively Coupled Plasma Etcher.

copy), SIMS(Secondary Ion Mass Spectrometry)와 XTEM(Cross-Sectional Transmission Electron Microscopy)을 사용하여 분석하였다. 식각된 실리콘 표면에 생성된 물리적인 손상은 HRTEM(High Resolution Transmission Electron Microscopy)을 사용하여 관찰하였으며, 전기적인 손상은 Fonash 등에 의하여 제안된 Schottky diode구성을 통한 I-V 특성곡선을 HP4145B semiconductor parameter analyzer를 이용하여 측정하였다. Schottky-diode는 식각된 실리콘 웨이퍼의 표면 위에 1mm직경의 Au dot로 shadow mask를 이용하여 전자빔 evaporator로 형성하고, 뒷면은 10:1로 회석된 HF 용액에 1분간 담근 후 알루미늄을 증착시켜서 ohmic 접촉을 형성시켜 구성하였다.

3. 결과 및 고찰

3.1 산화막 식각특성 및 시편제작

표 1에 1.1kW의 유도 전력과 -80 V의 직류 바이어스 전압, 1.5mTorr 공정 압력 하에서 C_4F_8 가스를 이용하여 자기장의 세기를 변수로 식각시 실리콘과 실리콘 산화물을 식각속도를 나타내었다. 또한 $1\mu\text{m}$ 의 실리콘 산화물을 식각하는데 요구되는 시간과 -80V의 바이어스전압을 동일하게 인가하기 위한 각 식각조건의 바이어스 전력을 표시하였다. 표 1에서 보듯이 자장의 세기가 증가함에 따라서 12Gauss 근처 까지는 실리콘 산화물의 식각속도가 증

Table 1. Etch Characteristics in MICP Etch Processes.

Magnetic field strength(Gauss)	0	6	9	12	18
SiO_2 etch rate(Å/min)	2061	5032	5612	8307	7784
Si etch rate(Å/min)	441	460	420	250	264
Selectivity(SiO_2/Si)	4.67	10.92	13.36	33.23	29.49
Exposure time(min.sec)	4.50	1.59	1.46	1.12	1.20
Bias power(W)	50	130	175	220	380

가함을 보이나, 그 이상의 자장의 세기에서는 대체적으로 실리콘 산화물의 식각속도가 감소함을 알 수 있다. 식각선택도는 12Gauss의 조건에서 거의 30에 가까웠으며, 따라서 20Gauss 이하의 축방향으로의 약한 자장의 인가는 식각속도와 선택비를 향상시킬 수 있었고, 식각 특성에 대한 자세한 설명은 다른 문헌에 이미 보고하였다.¹⁹⁾

3.2 잔류막 두께 및 성분 분석

$1\mu m$ PSG 산화물의 100% 과식각 조건에 노출시킨 실리콘 표면에 잔류하는 잔류막을 XPS로 관찰후 deconvolution한 결과를 그림 2에 나타내었다. 그림에서 보듯이 탄소와 불소가 잔류막의 주 성분임을 알 수 있었으며 자장의 세기가 증가함에 따라서 탄소와 불소의 양이 증가하는 반면에 산소와 실리콘의 양은 감소함을 관찰할 수 있었는데, 이로써 자장의 세기가 증가함에 따라서 잔류막의 두께가 두꺼워짐을 간접적으로 알 수 있었다. 이와 같은 결과는 자장을 가한 시편과 가하지 않은 시편에 대하여 SIMS를 이용하여 깊이분석을 하므로써 확인할 수 있었으며, 이를 그림 3에 나타내었다. 시편의 측정으로는 자장을 가지 않은 조건과 9Gauss의 자장의 조건을 사용하였으며, 기준시편으로는 플라즈마에 노출시키지 않은 실리콘웨이퍼를 사용하였다. SIMS depth profile의 결과 자장을 가지 않은 경우 보다 9Gauss의 시편의 경우에 탄소의 양과 불소의 양이 더욱 많이 관찰되었으며, 비록 SIMS의 결과가 잔류막의 정량적인 분석에는 무리가 따르지만 XPS결과와 비교해 볼때 자장의 세기가 증가함에 따라서 잔류막의 두께가 증가함을 알 수 있었다. 잔류막의 정확한 두께는 XTEM을 이용하여 관찰할 수 있었는데, 그림 4에 의하면 0Gauss시편의 경우 그 잔류막의 두께가 약 $65 \pm 10\text{ }\text{\AA}$ 정도임을 알 수가 있었다.

XPS를 이용하여 275에서 305 eV 사이의 결합에너지를 narrow scan하여 자장의 변화에 따라 실리콘 표면에 잔류하는 잔류막 탄소의 결합 상태를 분석한 결과를 그림 5에 나타내었다. 탄소의 1s peak를 deconvolution한 결과 $C-F_1$, $C-F_2$, $C-F_3$, $C-CF_x$ 그리고 $C-C$ 결합을 하고 있음이 관찰되었다. 자장의 세기가 12G이하로 가해진 경우 $C-CF_x$ 의 결합이 가장 많았으며 $C-C$, $C-F_3$, $C-F_2$ 의

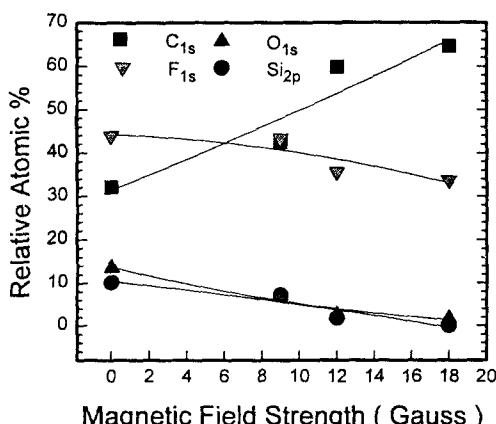


Fig. 2. XPS wide scan data for the 0 gauss, 9 Gauss, and 18 Gauss.

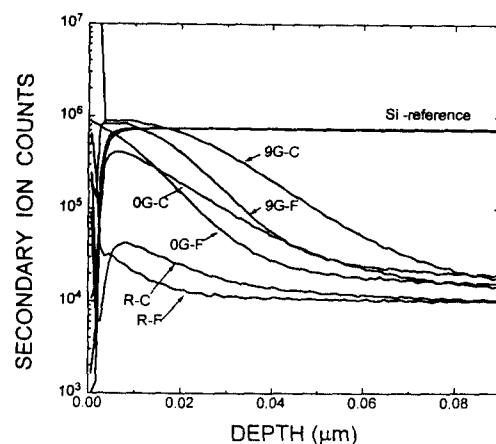


Fig. 3. SIMS depth profile data of carbon and fluorine impurities on the etched silicon for the 0Gauss and 9Gauss conditions (9-C: 9Gauss, carbon; 9-F: 9Gauss, fluorine; 0-C: 0Gauss, carbon; 0-F: 0Gauss, fluorine). As a reference, SIMS data for the non-etched silicon sample was included(R-C: reference, carbon; R-F: reference, fluorine).

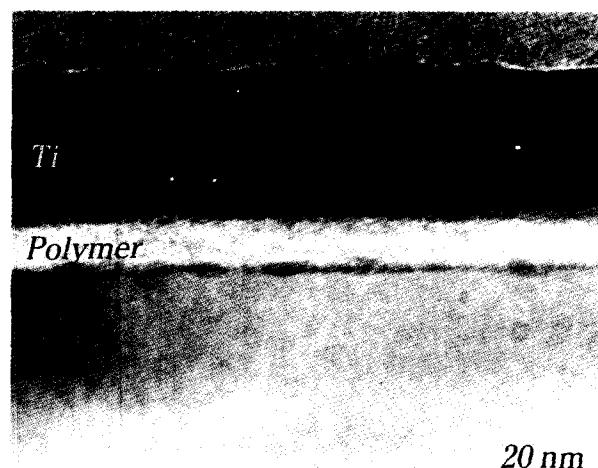


Fig. 4. Cross-sectional TEM micrograph of the silicon surface overetched 100% with the 0Gauss condition and it shows $65 \pm 10\text{ }\text{\AA}$ thick residue. $250\text{ }\text{\AA}$ of Ti was evaporated on the etched silicon to observe the thickness of the residue layer

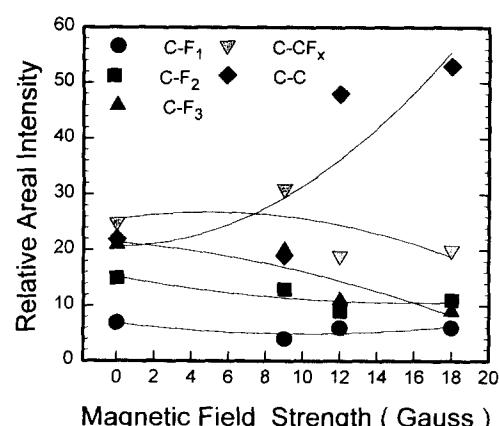


Fig. 5. Relative intensity of each bonds of carbon in the residue as a function of magnetic field. The data was obtained by the deconvolution of narrow scan XPS data of carbon-1s peak.

결합의 순으로 감소하였다. 그러나 12G 이상의 자장이 가해진 경우에는 잔류막 내에서 C-C 결합이 증가하였으며, 그 이외의 결합은 상대적으로 줄어들었다.

3.3 손상 관찰

과식각중에 발생한 물리적인 손상은 HRTEM을 사용하여 관찰하였으며 이를 그림 6에 나타내었다. 그림의 윗부분의 수평면은 실리콘의 (100) 표면이며, 수평면과 54.7°로 가로지른 면이 (111) 면이다. 그림 a)는 자장을 가지 않은 조건에서 식각한 시편의 HRTEM 사진이며 화살표에서 보이듯이 실리콘 표면으로부터 약 40Å 까지 심한 손상 층이 있음을 관찰할 수 있었으며 표면으로부터 약 100Å 까지 화살표로 표시된 점결함이나 적층결함(stacking faults)을 관찰할 수 있었다. 또한 그림 b)는 9Gauss 조

전에서 식각한 시편으로 식각된 실리콘 표면 부근에는 자장을 가지 않은 시편에 비하여 적은 손상을 갖고 있음을 관찰할 수 있었으나 표면으로부터 약 600Å 깊이까지 결합층이 존재하는 것으로 관찰할 수 있었다.

앞서 HRTEM에 의한 손상 관찰은 측정 범위의 한계를 지니므로 본 연구에서는 전기적인 손상측정방법으로 이미 보고된 바 있는 Schottky diode의 전류-전압 특성분석을 손상 측정방법으로 이용하였다.^{20~23)} 식각된 실리콘 표면에 Au Schottky diode를 제조하여 이의 I-V 특성곡선을 분석하므로써, 전기적인 특성을 분석하였다. 전기적인 손상의 정도는 식각한 시편으로부터 얻어진 역포화 전류의 정도를 식각을 하지 않은 control 시편의 역포화 전류와 비교하므로써 정성적으로 평가할 수 있다.²¹⁾ 즉, 식각된 실리콘 표면에 형성된 손상층은 Schottky contact의 장벽높이(barrier height)를 변화시켜 역포화 전류값을 control에 비해 증가(n-Si)시키거나 감소(p-Si)시키게 된다. 그림 7에 이의 결과를 나타내었는데 그래프의 가장 위의 곡선은 다양한 조건으로 과식각한 실리콘으로 제조한 Schottky diode의 후처리전 역포화전류 값을 나타내고 있다. 그림의 좌측 아래에는 control 시편으로부터 얻어진 역포화 전류를 표시하였는데 이에 비해 과식각한 실리콘으로 제조한 diode의 역포화 전류는 그 크기가 큼을 알 수 있으며 식각시 손상층의 형성을 확인할 수 있었다. 또한 Schottky diode의 역포화 전류는 자장이 9Gauss까지 증가함에 따라서 감소하나 그 이상의 자장에서는 역포화전류의 감소가 없이 거의 일정하게 유지됨을 알 수 있다.

자장의 세기가 증가함에 따라서 역포화 전류가 감소함은 플라즈마에 노출된 시간과 잔류막의 두께, 그리고 실리콘 식각속도와 관계있는 것으로 사료된다. 즉, 자장이 증가함에 따른 실리콘 산화막의 식각속도의 증가는 실리콘 표면의 플라즈마에 노출되는 시간을 감소시키고, 식각중 형성된 잔류막의 증가는 에너지를 가진 이온으로부터 실리콘 표면을 보호하여 실리콘의 손상을 줄여주는 역할을

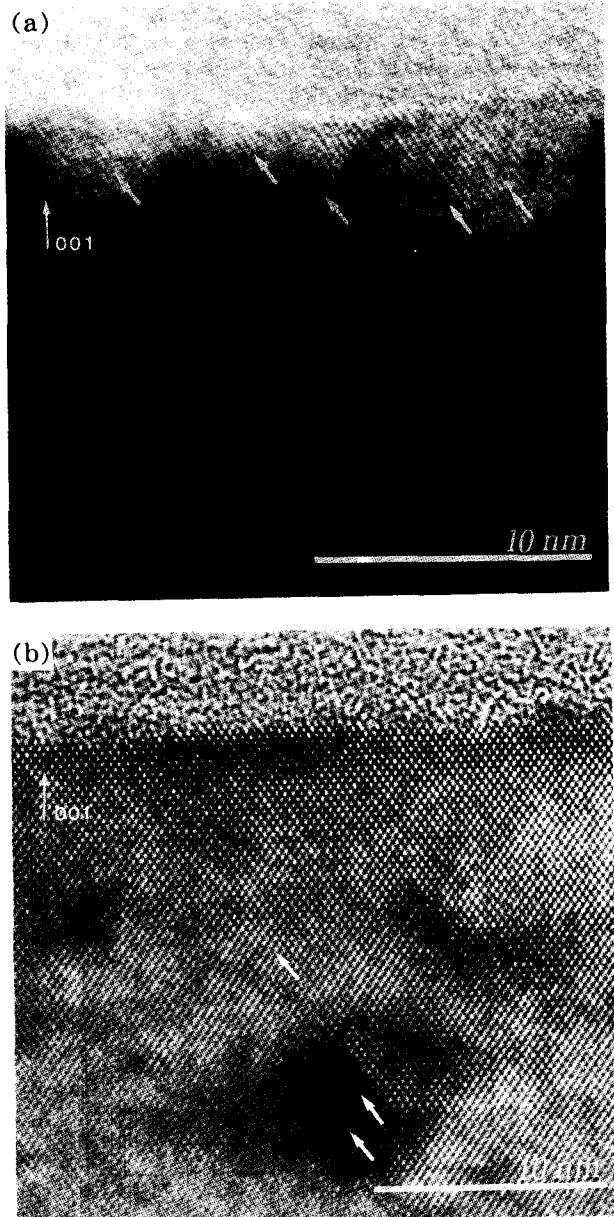


Fig. 6. High resolution TEM micrographs of silicon surface etched with a) the 0 Gauss condition and b) the 9 Gauss condition.

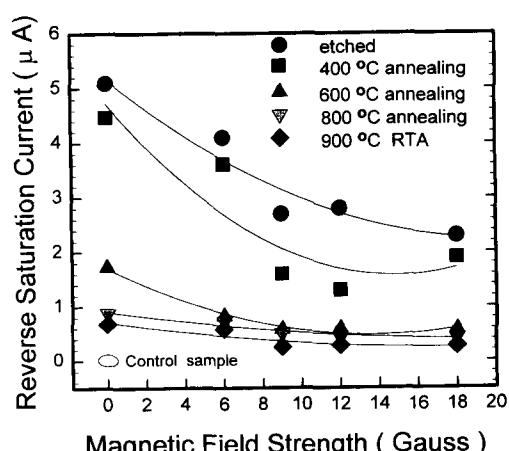


Fig. 7. Reverse saturation currents of 1mm diameter Au-Schottky diodes made with variously etched and annealed silicon samples. The reverse saturation current of the control sample is also included.

할 수 있다. 반면 자장의 증가에 따른 선택도의 증가는 실리콘 손상층의 제거정도를 줄임으로 인하여 실리콘 표면의 손상을 증가 시킬 수도 있다. 물리적 손상에 기여하는 이들 각각의 요소들은 쉽게 구분지을 수는 없으나, 그림 6에서 보여주는 TEM 단면사진은 결과적으로 얻어진 실리콘 표면의 손상을 나타낸다. OG 조건의 경우 얇은 잔류막이 형성되며 9G의 경우와 비교하여 표면층에 보다 밀도 높은 손상층이 형성되었는데, 밀도가 높은 결함군(defect cluster)은 얇은 잔류막 때문에 보호막 역할이 부족 했음에 기인하며, 얇은 손상층은 손상된 실리콘층의 빠른 제거속도에 기인 하는 것으로 사료된다. 그림 7에서 보여진 전기적 손상의 결과에 의하면 두껍고 분산된 손상층보다 얕으나 표면의 손상층의 밀도가 높은 경우 더 높은 전기적인 손상을 나타내고 있음을 알 수 있다.

3.4 잔류막과 손상의 제거

잔류막의 제거를 위해서 실험방법에서 설명한 바와 같이 Piranha cleaning, O_2 플라즈마 cleaning, 그리고 400 °C furnace 열처리를 통한 잔류막의 열분해 효과를 조사하였다. 잔류막의 주 성분은 탄소와 불소로 이루어져 있으며 잔류막이 제거되는 경향을 보기 위하여 XPS의 C_{1s} narrow scan을 이용하여 각각의 세정조건에 따른 결과를 그림 8에 나타내었다. 그림 8은 9G 조건에서 식각한 시편에 대해 분석한 결과로써 식각직후 $C-C$, $C-CFx$, $C-F_1$, $C-F_2$, $C-F_3$ 의 다양한 결합을 갖고 있음을 알 수 있다. 이 식각된 시편을 Piranha cleaning한 경우 식각직후와 유사한 상태의 잔류막이 관찰되었으며, 따라서 큰 clean-

ing 효과는 얻을 수 없었다. 식각한 시편을 400 °C furnace 열처리한 경우에 있어서는 $C-C$ 결합을 가지고 있는 성분은 거의 제거되지 않았으나, $C-F_x$ ($X = 1, 2, 3$) 결합을 하고 있는 성분이 많이 제거됨을 알 수 있었다. 반면 O_2 플라즈마 cleaning을 한 경우에는 $C-C$, $C-F_x$ ($X = 1, 2, 3$) 결합을 갖는 성분들이 거의 제거 되었음을 관찰 할 수 있었으나, 본 실험 조건 하에서 잔류막을 완전히 제거 할 수는 없었다. 손상의 제거는 앞서 그림 7에 나타내었는데 손상의 제거를 위하여 다른 자장 조건 하에서 식각후 여러 온도에서 열처리한 시편에 대한 Schottky-diode의 역포화전류 특성을 나타내었다. 열처리를 하기전에 식각된 실리콘 시편은 앞에서 설명한 O_2 플라즈마 cleaning에 의한 세정 및 10:1 HF로 30초간 dipping 한 후 열처리를 하였다. 노 열처리 온도를 400 °C에서 800 °C로 증가시킴에 따라서 역포화전류의 값이 감소하나, control시편보다는 높은 값을 갖고 있음을 알 수 있다. 반면, 900 °C에서 1분간 급속 열처리한 시편의 경우에는 control시편에 거의 접근하는 값을 나타내었다 그러나 이상의 후처리 방법만으로는 식각시 형성된 잔류막과 손상층의 제거는 불가능하였으며 이는 SF_6/O_2 등을 이용한 soft cleaning에 의해 제거될 수 있었으며 이러한 내용은 별도로 발표되었다.²⁴⁾

4. 결 론

C_4F_8 가스로 자장의 세기를 변수로 자화된 유도결합형 플라즈마를 이용하여 실리콘 산화막을 식각시 과식각동안 노출되는 실리콘 표면에 발생하는 손상과 잔류막에 대한

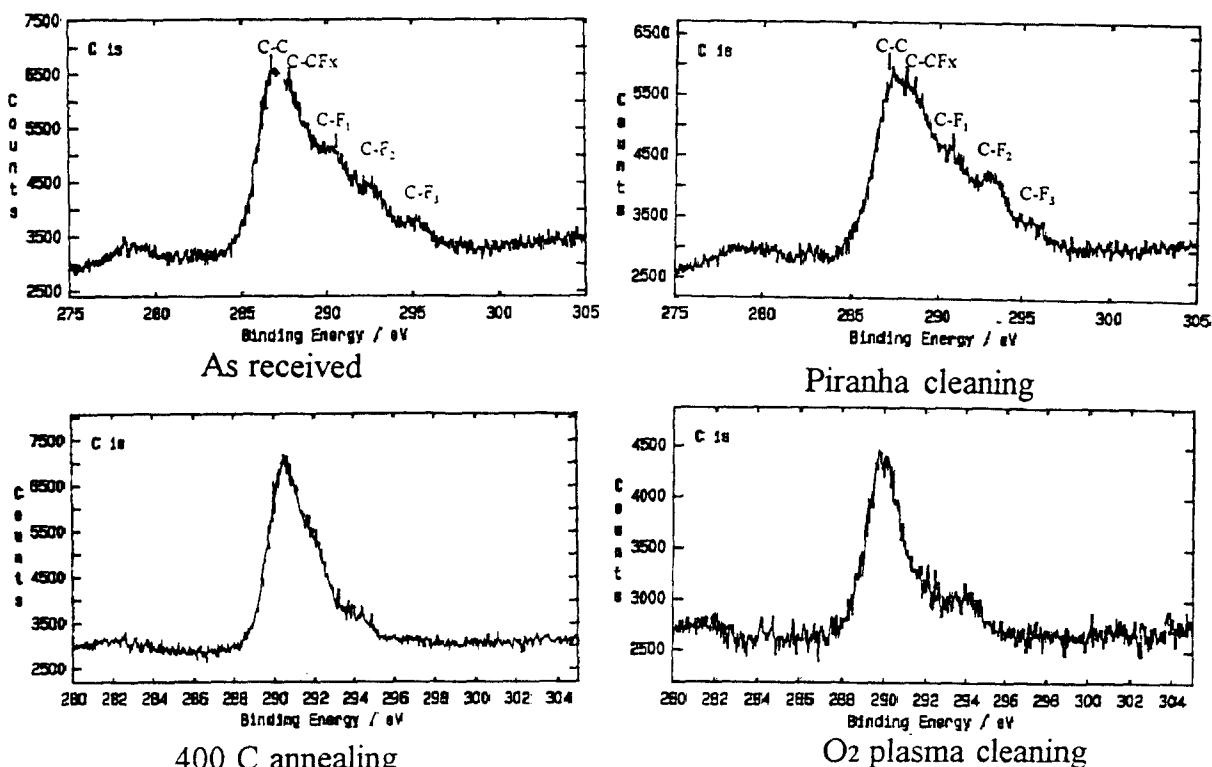


Fig 8. XPS narrow scan data Relative intensity of carbon 1s of the residue on the silicon etched at 9Gauss as a function of cleaning methods.

연구를 하였다. ICP power, 공정압력, 바이어스 전압을 각각 1.1 kW, 1.5mTorr, -80V로 고정시킨 후 다양한 장 조건에서 1.0/ μ m PSG 산화막을 100% 파식각하는 조건으로 실리콘 웨이퍼를 노출 시켰고, 오염 분석을 위하여 XPS, SIMS 그리고 TEM을 사용하였으며, 손상의 분석을 위하여 HRTEM과 열처리 전후 시편으로 제조한 Schottky diode의 역포화전류를 사용하였다.

가한 자장의 세기가 증가함에 따라서 파식각된 실리콘 표면에 생성된 잔류막의 두께는 증가하였으며, 잔류막의 조성은 fluorine rich에서 carbon rich로 변화하였다. 또한 탄소의 결합상태는 C-CF_x에서 C-C상태로 변화하였다. 0G 조건의 시편의 경우 식각된 실리콘 표면으로부터 약 100Å 정도 깊이까지 결합이 관찰되었으며, 특히 표면 부분의 손상밀도가 높았다. 또한 9G 시편의 경우 0G 조건의 시편에 비하여 표면부근의 손상은 적었으나 약 600Å 까지 결합이 관찰되었다. 즉, 자장의 세기가 증가함에 따라서 손상층의 두께는 증가하였으나 그 손상의 밀도는 감소하였고, 전기적 손상의 경우는 자장의 세기가 증가함에 따라서 감소하였는데 이는 높은 자장조건에서의 빠른 산화물 식각속도에 기인하리라 사료된다. 자장이 증가함에 따라서 손상의 감소를 보이고 있으며 전기적인 손상의 경우에 열처리공정을 거친후에도 그 손상을 어느정도 제거 할 수 있었다.

감사의 글

본 연구는 한국전자통신연구소의 차세대 반도체 선행기초기술연구사업의 지원에 의하여 수행되었으며 식각실험에 도움을 주신 서울대학교 전기공학부 황기웅교수님과 이호준, 김정훈씨, 그리고 XPS분석에 조언을 주신 연세대학교 박형호 교수님께 감사드립니다.

참고문헌

1. G.S. Oehrlein, Material Science and Engineering, **B4**, 444 (1989).
2. O. Joubert, G.S. Oehrlein, Y. Zhang, J. Vac. Sci. Technol., **A12**, 658, (1994)
3. H. Kimura, K. Shiozawa, K. Kawai, H. Miyatake, and M. Yoneda, Jpn. J. Appl. Phys., **34**, 2114 (1995).
4. S. Samukawa, Jpn. J. Appl. Phys., **32**, 6080 (1993).
5. Z. Wan, J. Liu, and H.H. Lamb, J. Vac. Sci. Technol., **A13**, 2035 (1995).
6. O. Joubert, G.S. Oehrlein, M. Surendra, J. Vac. Sci. Technol., **A12**, 665, (1994)
7. A.J. Perry, D. Vender, and R.W. Boswell, J. Vac. Sci. Technol., **B9**, 310 (1991).
8. H. Kitagawa, A. Tsunoda, H. Shindo, and Y. Horiike, Plasma Source Sci. Technol. **2**, 11 (1993).
9. K. Kubota, H. Matsumoto, H. Shindo, S. Shingu-barai, and Y. Horiike, Jpn. J. Appl. Phys., **34**, 2199 (1995).
10. F.H. Bell, O. Joubert, G. S. Oehrlein, Y. Zhang, and D. Vender, J. Vac. Sci. Technol., **A12**, 3095 (1994).
11. T. Fukasawa, A. Nakamura, H. Shindo, and Y. Horiike, Jpn. J. Appl. Phys., **33**, 2119 (1994).
12. G.S. Oehrlein, Y. Zhang, and D. Vender, M. Ha-verlag, J. Vac. Sci. Technol., **A12**, 323 (1994).
13. G.S. Oehrlein, Y. Zhang, and D. Vender, O. Jou-bert, J. Vac. Sci. Technol., **A12**, 333 (1994).
14. N. Jiwari, T. Fukasawa, A. Nakamura, K. Ku-bota, H. Shindo, and Y. Horiike, Proceedings of 2nd International Conference on Reactive Plasmas and 11th Symposium on Plasma Proceeding, **VIIIc-7**, p463, January, Yokohama, Japan, (1994).
15. J.W. Coburn, Plasma Etching and Reactive Ion Etching, AVS monograph series, **M-4**, p51 (1982).
16. A.S. Yapsir, G. Fortuno-wiltshire, J.P. Gambino, R.H. Kastl, C.C. Parks, J. Vac. Sci. Technol., **A8**, 2939 (1990).
17. T.J. Cotler, J. Foster, M. Barnes, and W. Kocon, J. Electrochem. Soc., **141**, 3218 (1994).
18. 김현수, 이원정, 백종태, 염근영, 한국표면공학회지, **31**, 117 (1998).
19. H.J. Lee, J.H. Kim, K.W. Whang and J.H. Joo, J. Vac. Sci. Technol., **A14**, 1007 (1996).
20. S.J. Fonash, J. Electrochem. Soc., **137**, 3885 (1990).
21. P. Spirito, C.M. Ransom and G.S. Oehrlein, Solid State Electronics. **29**, 607 (1986).
22. W. Wu and P.K. McLarty, J. Vac. Sci. Technol., **A13**, 67 (1995).
23. O.S. Nakgawa, S. Ashok, J.K. Kruger, J. Appl. Phys. **69**, 2057 (1991).
24. W.J. Nam, G.Y. Yeom, J.H. Kim, K.W. Whang, and J. K. Yoon, J. Vac. Sci. Technol., **A15**, 590, (1997)