

CdTe박막의 근접승화 제조조건에 따른 CdS/CdTe태양전지의 광전압 특성

한병욱 · 안진형 · 안병태
한국과학기술원 재료공학과

Effect of CdTe Deposition Conditions by Close Spaced Sublimation on Photovoltaic Properties of CdS/CdTe Solar Cells

Byung Wook Han, Jin Hyung Ahn and Byung Tae Ahn
Department of Materials Science and Engineering, Korea Advanced Institute of
Science and Technology, 373-1 Koosung-dong, Yusung-gu, Taejeon 305-701

(1997년 11월 29일 받음, 1998년 3월 30일 최종수정본 받음)

초 록 인쇄 및 소결법으로 제조한 Te-rich CdTe소스를 근접 승화시켜 CdTe막을 CdS기판 위에 증착하였다. 기판온도, 태양전지의 유효면적, 그리고 CdTe막과 ITO막의 두께를 변화시켜 CdTe박막을 제조한 후 CdS/CdTe태양전지의 광전압 특성을 연구하였다. 최적의 기판온도와 CdTe 두께는 각각 600°C와 5-6 μ m이다. 근접승화 동안 기판온도를 변화시키는 경우는 CdS와 접합부에 CdTe의 입자크기를 증가시키기 위하여 CdTe 증착 초기에 기판온도를 620°C로 유지한 후, 이로 인해 발생될 수 있는 편향을 줄이기 위하여 540°C로 낮게 기판의 온도를 떨어뜨린 후 기존의 막질을 유지하기 위하여 추가적으로 620°C에서 어닐링 시키는 "two-wave" 온도 곡선을 사용하였을 때 단락전류밀도가 증가하였다. CdTe막의 두께가 6 μ m보다 커지면 CdTe의 벌크 저항이 커져 태양전지의 파라미터를 감소시켰다. 이때 CdTe막의 비저항은 $3 \times 10^4 \Omega \cdot \text{cm}$ 이었다. 태양전지의 유효면적이 증가함에 따라, 개방 전압은 일정하나 ITO 면저항의 증가에 의해 단락전류밀도와 충실도가 감소하였다. 본 연구에서 ITO의 최적 두께는 300-450nm이었다. 유효면적 0.5cm²에서 9.4%의 효율을 얻을 수 있었으며 충실도와 효율 증가를 위해서는 직렬저항의 감소가 필수적임을 알았다.

Abstract CdTe films were deposited by close spaced sublimation with various substrate temperatures, cell areas, and thicknesses of CdTe and ITO layers and their effects on the CdS/CdTe solar cells were investigated. The resistivity of CdTe layers employed in this study was $3 \times 10^4 \Omega \cdot \text{cm}$. For constant substrate temperature the optimum substrate temperature for CdTe deposition was 600°C. To obtain larger grain size and more compact microstructure, CdTe film was initially deposited at 620°C, and then deposited at 540°C. The CdTe film was annealed at 620°C and 600°C sequentially to maintain the CdTe film quality. The photovoltaic cell efficiency improved by the "two-wave" process. For constant substrate temperature, the optimum thickness for CdTe was 5-6 μ m. Above 6 μ m CdTe thickness, the bulk resistance of CdTe film degraded the cell performance. As the cell area increased the V_{oc} remained almost constant, while J_{sc} and FF strongly decreased because of the increase of lateral resistance of the ITO layer. The optimum thickness of the ITO layer in this study was 300-450nm. In this experiment we obtained the efficiency of 9.4% in the 0.5cm² cells. The series resistance of the cell should be further reduced to increase the fill factor and improve the efficiency.

1. 서 론

CdTe는 직접천이형 반도체로서 큰 광흡수계수($\sim 10^4/\text{cm}$)를 가지고 있어서 박막형 태양전지의 광흡수층으로 많이 사용되고 있다. CdTe계 태양전지를 제조하는 방법 중 근접승화법은 제조방법이 간단하고 증착속도가 높아서 대면적 태양전지 제조에 적합하다. 근접승화법으로 증착한 CdTe막을 이용하여 약 15%의 효율을 갖는 SnO₂/CdS/CdTe박막형 태양전지가 개발되었다.¹⁾ 최근 일본의 Matsushita Battery Industrial그룹에서 MOCVD법으로 CdS막을 근접승화법으로 CdTe막을 증착하여 효율이 16%인 태양전지를 개발하였다.²⁾

기존의 근접승화법에서 문제점은 소스(source) 준비에

있었는데, 여러 연구팀에서 다양한 방법으로 소스를 제조하여 왔다. 대부분 CdTe 또는 Cd와 Te분말을 프레스(pressing)하여 펠릿(pellet)을 얻은 후 이것을 10^{-6} Torr, 1000°C 이상에서 소결하거나, CdTe단결정을 사용하여 소스를 제조하였다. CdTe펠릿을 사용하는 방법은 소스를 한 번 사용한 후 재사용시 조성의 재현성이 문제가 되고, 단결정 CdTe를 사용하는 것은 단결정 제조의 어려움과 경제성이 문제가 되고 있다.

본 연구에서는 새로운 소스 제조 방법으로 인쇄 및 소결법을 도입하였는데, 제조방법이 간단하고 일회 증착에 소스를 모두 사용함으로 소스 조성의 재현성 문제도 해결된다. 인쇄 및 소결법에 의하면 CdTe분말 대신에 Cd와 Te분말로부터 소스가 쉽게 준비가 된다.^{3,4)} 인쇄 및 소결법에 의한

CdTe막의 전기적인 특성⁵⁾과 근접승화시 기판온도가 CdTe 태양전지에 미치는 영향은 기존에 보고된 바가 있다.^{6,7)}

본 논문에서는 인쇄 및 소결법으로 제조한 CdTe를 소스로 하여 근접승화법으로 CdTe박막을 증착할 때의 기판온도, 태양전지의 유효면적, CdTe막과 ITO막의 두께 변화에 따라 CdS/CdTe태양전지의 광전압 특성에 미치는 영향을 연구하였다.

2. 실험 방법

제조된 태양전지의 구조는 기존에 보고된바 있는 Glass/ITO/CdS/CdTe/Carbon electrode으로 구성되어 있다.⁸⁾ CdTe 소스막은 Cd와 Te혼합 분말을 Kim 등이 보고한 인쇄 및 소결법을 이용하여 제조하였다.³⁾ Cd와 Te혼합 분말을 CdCl₂와 함께 혼합하여 유리판 (corning 1757)에 인쇄하고 120°C, 질소 분위기에서 2시간 건조시켰다. 그리고 질소 분위기에서 분당 15°C의 속도로 500°C까지 가열한 후 냉각시켜 소스 막으로 사용하였다. 사용한 Cd와 Te의 혼합비는 Cd/Te비율이 0.6으로 근접승화 후 증착된 CdTe막에서 Cd의 양은 48%이고 비저항값은 Jung이 보고한 바에 따르면 $3 \times 10^{-4} \Omega \cdot \text{cm}$ 이다.⁹⁾

근접승화 CdTe는 10Torr He분위기에서 CdS/ITO/glass에 인쇄 및 소결법으로 제조한 소스를 근접승화시켜 제조하였다. 근접승화시 소스의 온도는 650°C로 고정시키고 기판온도는 560°C에서 630°C의 범위까지 변화시켰다. 전면전극으로 사용된 indium-tin-oxide (ITO)의 비저항은 $1.7 \times 10^{-4} \Omega \cdot \text{cm}$ 이고 두께는 150nm에서 600nm로 변화시켰다. 광투과층인 CdS막은 용액성장법 (chemical bath deposition : CBD)으로 ITO/glass에 증착하였다. CBD CdS막의 두께는 약 250nm이고 입자 크기는 10nm이다. CdTe의 배면 전극으로는 카본 페이스트(carbon paste)를 사용하였다.

CdTe막의 미세구조는 scanning electron microscope (SEM)로, 전지의 암상태 J-V 특성을 측정하여 다이오드 상수와 역포화전류밀도(J_0)를 구하였다. 태양전지의 광상태 J-V 측정은 텅스텐 램프의 조사강도 100mW/cm² 하에서 행하였다.

3. 결과 및 고찰

기판온도에 따른 효과

그림 1은 근접승화시 기판과 소스의 온도 곡선을 나타낸다. 소스의 온도는 650°C로 고정하고 기판의 온도를 일정하게 유지하는 경우 I와 기판온도에 변화를 주는 경우 II를 각각 나타낸다. 경우 II에서 T_n은 nucleation temperature, T_p는 plugging temperature, T_a는 annealing temperature를 나타내고 "two-wave" 온도 곡선이라 명칭한다. "two-wave" profile은 근접승화시 기판온도가 증가할수록 입자가 커지는 효과를 얻을 수는 있으나, 입자가 과도하게 성장하면 오히려 핀홀(pinholes)이 발생할 수 있으므로⁷⁾ 이를 방지하고자 도입한 곡선이다. 그림 2는 근접승화시 CdS/ITO/glass 기판위에 기판온도에 따라 증착된

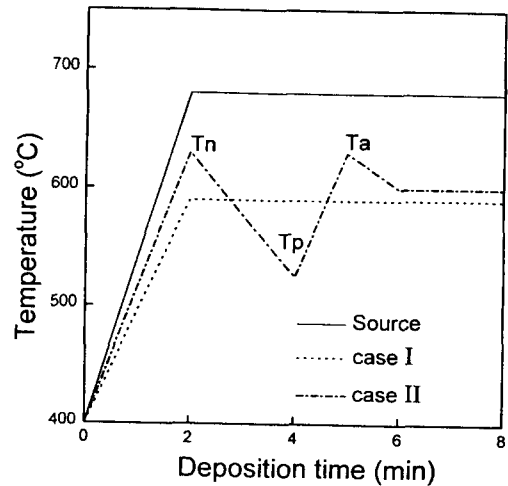


Fig. 1. The temperature profile used for close spaced sublimation deposition, where T_n is "nucleation" temperature, T_p is "plugging" temperature and T_a is "annealing" temperature.

CdTe막의 SEM 사진을 나타내고 있다. (a), (b), (c)는 경우 I의 온도 곡선에 의해 증착된 막으로 기판온도가 증가할수록 입자크기가 증가하고 표면이 각지면서 발달되는 것을 볼 수 있는데 이는 온도증가에 따른 기판에서 Cd와 Te흡착원자 들의 이동도가 증가하는데서 기인한다고 판단된다. 고온에서 증착된 막일수록 입계가 더 선명하고 깊은 홈이 패어져 있다. (d)는 "two-wave" 온도 곡선에 의해 증착된 막으로 T_n=620°C, T_p=540°C, T_a=620°C이다.

그림 3은 경우 I의 기판온도에 따라 증착된 CdTe막을 이용한 태양전지의 파라미터를 나타내고 있다. 유효면적은 $W \times L = 1 \times 0.5 \text{ cm}^2$ 이다. CdTe와 ITO의 두께는 각각 10 μm 와 150nm이다. 기판온도가 600°C까지는 단락전류밀도(J_{sc})와 충실도(FF)가 점진적으로 상승하고 있으나 개방 전압(V_{oc})에는 거의 변화가 없다. 610°C 이상의 온도에서는 V_{oc} 의 감소가 급격하다. 이는 기판온도가 600°C까지는 CdS/CdTe접합부와 CdTe 내의 공간전하 영역에서 결합 농도가 감소함을 나타내고 결과적으로 효율(η)도 증가하게 된다. 한편 기판온도가 610°C 이상에서 태양전지의 파라미터가 감소하는데 J_{sc} 와 V_{oc} 의 감소가 특히 현저하다. 기판온도 610°C 이상에서 η 가 감소하는 것도 이 때문인데 V_{oc} 를 수식으로 표현하면,

$$V_{oc} = \left(\frac{AkT}{q} \right) \ln \left[\left(\frac{J_{sc}}{J_0} \right) + 1 \right] \quad (1)$$

A와 J_0 는 다이오드 상수와 역포화전류밀도이다. 이 식(1)에 의하면 J_0 는 V_{oc} 를 결정하는 요소에 해당한다.

그림 4는 경우 I의 기판온도에 따른 태양전지들의 암상태 J-V 특성 곡선이다. 기판온도가 600°C인 태양전지의 다이오드 상수는 약 1.7로 공간 전하 재결합이 주된 현상임을 알 수 있다. 그러나 기판온도가 620°C에서 J_0 가 600°C에서의 J_0 보다는 5차수가 높다. 따라서 620°C 이상의 기판온도에서 V_{oc} 의 감소는 J_0 의 증가에 의한 것이고, 이는 각

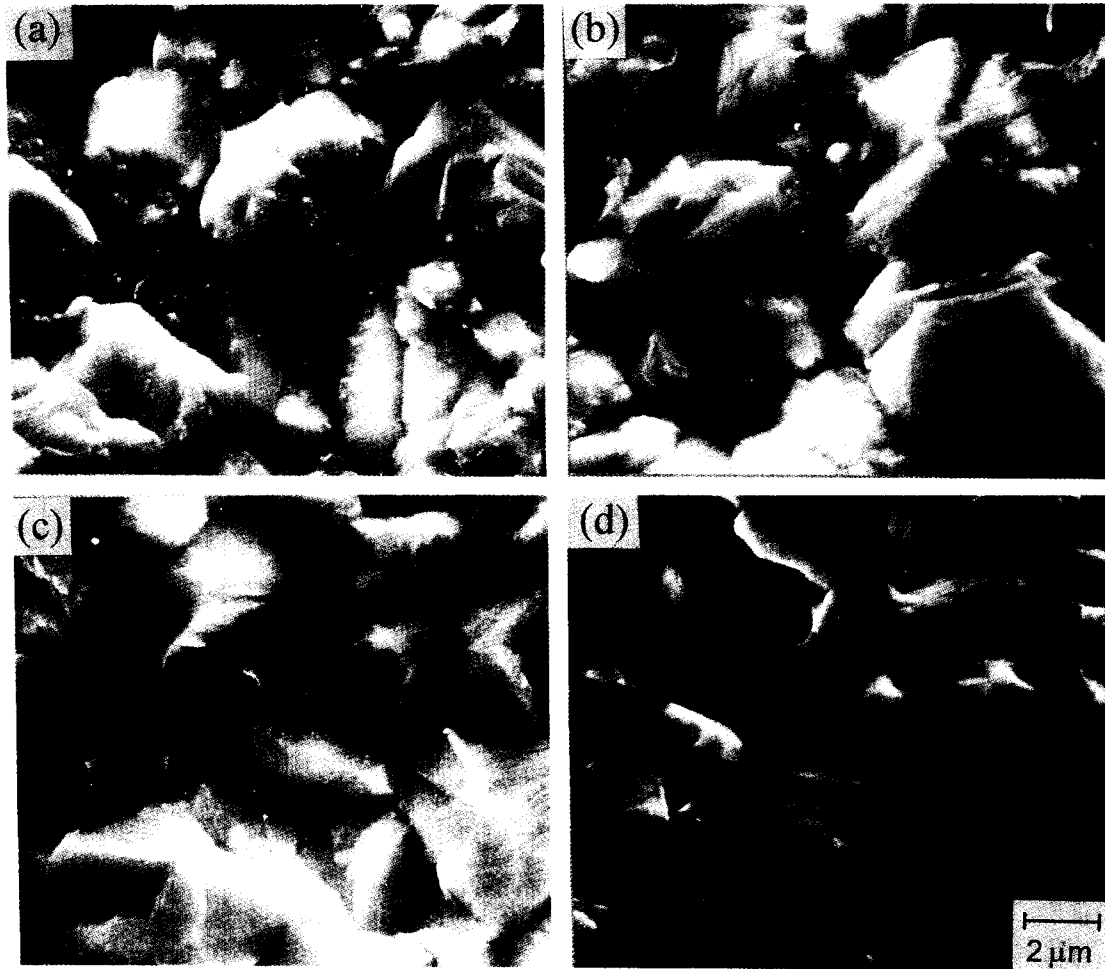


Fig. 2. SEM micrographs of close spaced sublimation CdTe layers deposited at substrate temperature of (a) 580°C (b) 600°C (c) 620°C (d) "two-wave".

지게 성장된 CdTe 입자들 가운데 더 깊게 패인 입계로 카본 전극 물질의 침투에 기인되거나,⁴⁾ 근접승화 도중 기판온도가 높아서 CdS막이 증발하고 이에 따른 CdS막의 손실로 ITO의 전극과 CdTe전극의 shunt현상에 기인할 것으로 사려된다.

지금까지의 근접승화는 CdTe의 증착 초기단계에서부터 증착이 완료될 때까지 기판의 온도가 일정하였다. 이 경우에 기판온도가 증가할수록 입자가 커지는 효과를 얻을 수는 있으나 기판온도가 610°C 이상에서는 오히려 개방 전압이 감소하므로, 증착 초기에만 기판온도를 높게 유지하여 CdTe의 핵생성을 돕고자 증착초기에 고온의 "nucleation" segment (Tn)을 도입하는 것이다. 한편 Tn 도입에 따른 기판온도의 상승으로 기판에 증착된 Cd와 Te의 증기압도 함께 증가하여 기판에서 오히려 Cd와 Te이 역증발하게 되면 CdTe막에 핀홀이나 보이드(void)가 발생할 수 있게 된다. 이러한 핀홀 문제를 해결하고 고온에서 핵생성에 따른 이점을 유지하기 위하여 Tn후 기판의 온도를 낮추는 "plugging" segment (Tp)를 도입하여 크기가 작은 입자의 밀도를 증가시키고자 하였다. "plugging" segment 후에는 CdTe막의 막질을 유지하기 위해서 "annealing" segment (Ta)를 추가한 "two-wave" 온도 곡선(그림 1의 경우 II)

을 근접승화에 사용하였다. "two-wave" 온도 곡선을 도입하여 증착한 CdTe막의 미세구조에서 보면 Tp도입으로 크기가 작은 입자가 형성되어 핀홀이 감소하고 Ta에 의해 CdTe의 막질은 향상됨을 예측할 수 있다.

"two-wave" 온도 곡선에 의해 증착된 CdTe와 기판온도를 600°C로 일정하게 유지한 온도 곡선에 의해 증착된 CdTe막을 각각 이용하여 유효면적 0.5cm²의 CdS/CdTe태양전지를 제조하였다. "two-wave" 온도 곡선에 의한 태양전지의 경우 $J_{sc}=23.34\text{mA/cm}^2$, $V_{oc}=0.63\text{V}$, $FF=0.49$, $\eta=7.2\%$ 이고, 온도를 600°C로 유지한 태양전지의 경우는 $J_{sc}=18.9\text{mA/cm}^2$, $V_{oc}=0.64\text{V}$, $FF=0.51$, $\eta=6.1\%$ 의 결과를 얻었다. "two-wave" 온도 곡선에 의해 증착된 CdTe막을 이용하여 제조한 CdS/CdTe태양전지의 경우 단락전류밀도의 증가로 1.1%의 효율 증가를 가져왔다. 이는 Tn에 의한 CdTe입자크기의 증가로 CdS/CdTe접합에서 결함을 줄일 수 있었고, 기판온도 증가에 따른 기판에서의 역증발을 Tp로 억제하여 핀홀을 방지하고, Ta에 의해 CdTe벌크의 막질을 유지할 수 있었기 때문이라 판단된다.

CdTe두께의 효과

그림 5는 기판온도 600°C에서 증착된 CdTe막의 두께에 따른 태양전지의 파라미터를 나타낸다. 유효면적은 $W \times L$

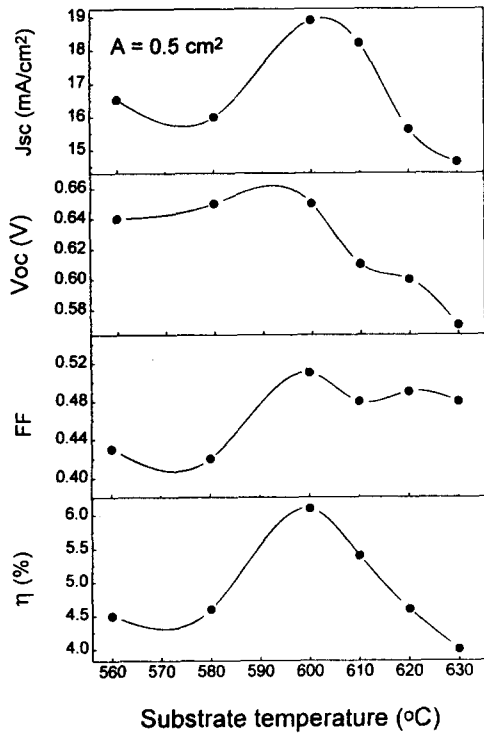


Fig. 3. Cell parameters as a function of substrate temperature.

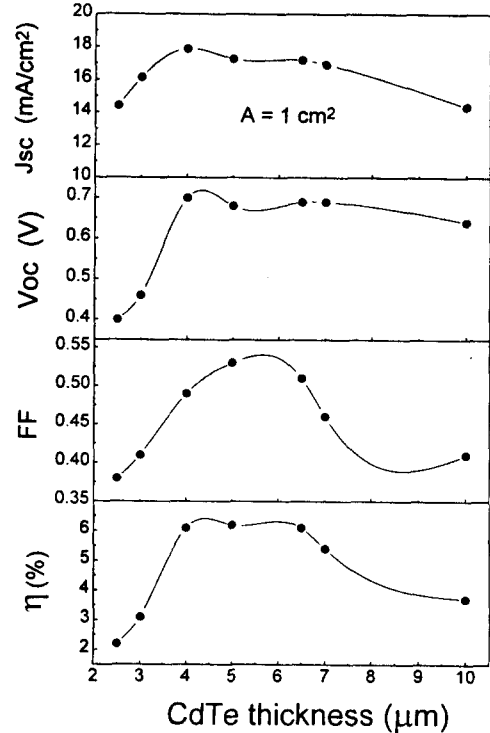


Fig. 5. Cell parameters as a function of CdTe thickness.

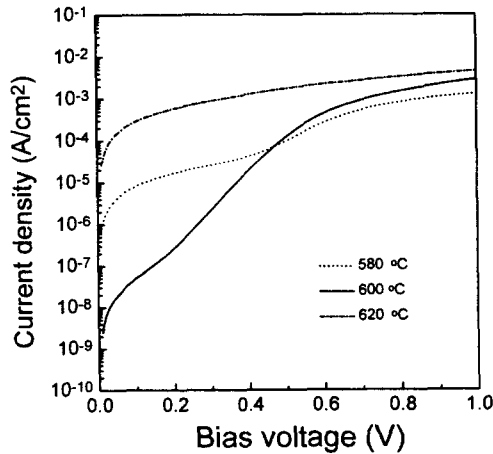


Fig. 4. Dark J-V characteristics of the cells with various substrate temperature.

= 1 × 1 cm²이고 ITO의 두께는 150nm이다. CdTe막의 두께는 근접승화시 증착 시간을 변화시켜 조절하였다. CdTe의 두께가 6μm까지는 FF와 η는 증가하였고 그 이상의 두께에서는 감소하였다. CdTe film의 두께가 4μm 이하인 경우 V_{oc}가 600mV 이하의 값을 나타내고, 4μm 이상에서는 거의 변화가 없다. 식 (1)에 의하면 V_{oc}는 J₀에 의존하기 때문에, 그림 6에 측정된 J₀를 제시하였다. CdTe film의 두께가 4μm 이하인 경우의 J₀는 4μm 이상의 경우보다 4차수 정도 높아서 낮은 V_{oc}를 나타내게 된다. 이러한 높은 J₀는 CdS/CdTe접합으로 배면전극 물질인 카본의 침입에 의한 것이라 판단된다.⁴⁾

그림 5에 의하면 V_{oc}와 더불어 FF도 CdTe막의 두께에 따라 변화한다. FF는 다음과 같이 표현된다.

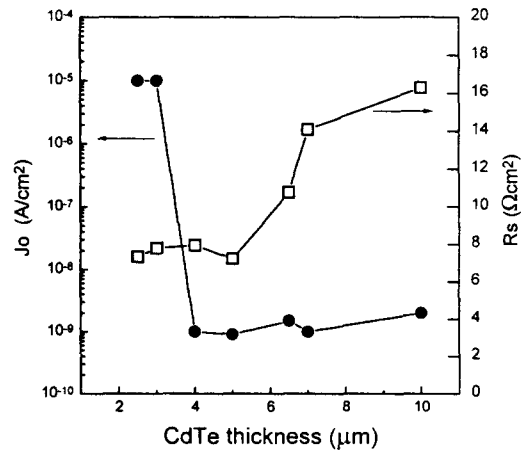


Fig. 6. Measured J₀ and R_s as a function of CdTe thickness.

$$FF = \left(1 - \frac{J_{sc}R_s}{V_{oc}}\right) \left(\frac{V_{oc} - \ln(V_{oc} + 0.72)}{V_{oc} + 1}\right) \quad (2)$$

식 (2)에 의하면 FF는 V_{oc}와 R_s(직렬저항)에 영향을 받는다. 4 μm 이하에서 FF의 감소는 V_{oc}의 감소에 의한 것인데 이는 전 문단에서 논의된 바이다. 그림 6에서 측정된 R_s는 CdTe의 두께가 6μm 이상에서 증가하고 있음을 나타낸다. 그러므로 두께가 6μm 이상에서 FF의 감소는 CdTe막에 의한 R_s의 증가에 기인한다. 본 실험에서 최적 CdTe의 두께는 5μm 근처이다.

유효면적 효과

그림 7은 태양전지의 유효면적에 따른 파라미터를 나타낸다. 태양전지의 폭(W)은 1cm로 고정하고 길이(L)를 변화시켰다. CdTe는 “two-wave” 온도 곡선에 의해 증착된

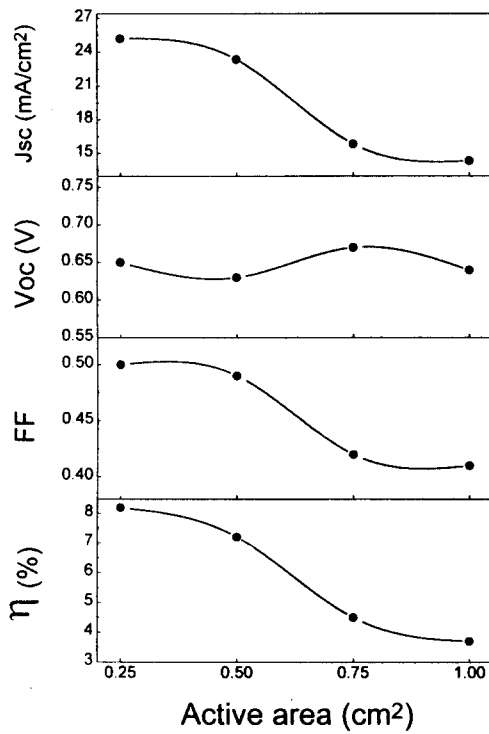


Fig. 7. Cell parameters as a function of active area.

막으로 $T_n=620^\circ\text{C}$, $T_p=540^\circ\text{C}$, $T_a=620^\circ\text{C}$ 이다. CdTe와 ITO의 두께는 각각 $10\mu\text{m}$ 와 150nm 이다. 태양전지의 유효면적이 0.25 에서 1cm^2 으로 증가함에 따라 J_{sc} 와 FF는 감소하나 V_{oc} 는 거의 변화가 없다. V_{oc} 가 면적이 증가함에도 감소하지 않는 것은 J_0 와 같은 접합 물성이 면적 증가에 의해 감소하지 않았기 때문이라 판단된다. 그림 8에 의하면 J_{sc} 와 FF의 감소는 R_s 의 증가에 기인한다. 이러한 변화의 주원인은 비저항과 판저항이 각각 $1.7 \times 10^{-4}\Omega\cdot\text{cm}$ 와 $11\Omega/\square$ 인 ITO의 면저항에 기인된다. 고효율 태양전지를 위해 J_{sc} 와 FF를 향상시키기 위해서는 R_s 의 감소가 필요하다. ITO비저항의 감소는 어려우나 두께 증가에 의한 판저항의 감소는 예측할 수 있다.

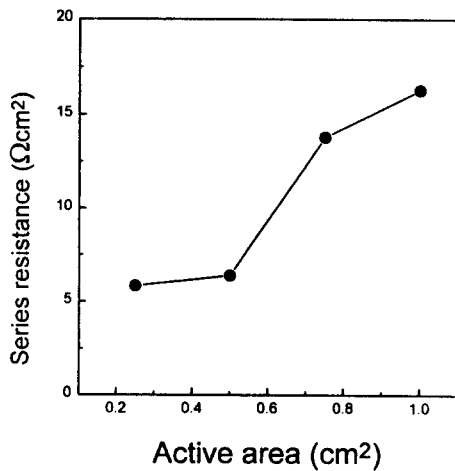


Fig. 8. Series resistance as a function of active area.

ITO두께의 효과

ITO막에 의한 판저항의 영향을 분석하고자 ITO의 두께를 변화시키면서 태양전지의 파라미터를 구하여 보았다. $150, 300, 450, 600\text{nm}$ 의 두께를 가지는 ITO의 판저항은 각각 $11, 6, 4, 3\Omega/\square$ 이다. 그림 9는 ITO두께에 대한 태양전지 ($W \times L = 1 \times 0.5\text{cm}^2$)의 파라미터를 나타낸다. ITO두께가 증가하자 J_{sc} 는 조금 증가하다가 두께가 500nm 보다 커지면 J_{sc} 는 감소한다. FF는 ITO가 150nm 에서 300nm 로 증가하자 상당히 증가하였다. 이때 측정된 R_s 는 $8.4\Omega\cdot\text{cm}^2$ 에서 $2.3\Omega\cdot\text{cm}^2$ 으로 감소하였다. 판저항의 감소로 R_s 가 감소하여 FF가 증가하므로 판저항이 FF를 증가시키는데 중요한 역할을 함을 알 수 있다. 최대 효율은 $300\text{--}450\text{nm}$ 범위에서 나타난다. 그러나 최적의 ITO두께에서조차도 R_s 는 여전히 크므로 개선되어야 할 부분이다.

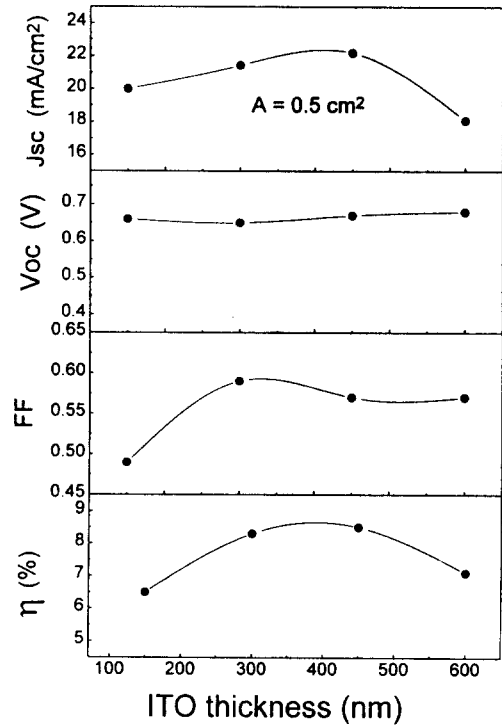


Fig. 9. Cell parameters as a function of ITO thickness.

그림 10은 기판온도 600°C 에서 증착한 CdTe로 제작한 CdS/CdTe태양전지 ($W \times L = 1 \times 0.5\text{cm}^2$)의 광상태 J-V 특성을 나타낸다. CdTe와 ITO의 두께는 각각 $6\mu\text{m}$ 와 450nm 이다. CdCl₂후처리를 한 태양전지와 처리하지 않은 태양전지의 효율은 각각 9.4% 와 8.5% 이다. CdCl₂후처리를 한 태양전지의 경우 $J_{sc}=24.28\text{mA}/\text{cm}^2$, $V_{oc}=0.73\text{V}$, $\text{FF}=0.53$, $\eta=9.4\%$, $R_s=2.1\Omega\cdot\text{cm}^2$ 이다. FF가 0.53인 것은 기존에 보고된 고효율 태양전지²⁾에 비해 낮은 값을 나타내고 있는데, 이는 R_s 가 $2.1\Omega\cdot\text{cm}^2$ 으로 고효율 태양전지를 얻기 위한 R_s 의 값에 비해 크기 때문이다. 고효율의 태양전지를 만들기 위하여 R_s 를 감소시켜 FF를 증가시키기 위해서는 금속 그리드를 전면 전극에 사용하는 연구와 카본 페이스트에 Cu를 첨가하여 배면전극 접촉저항 감소를 위한 연구⁹⁾가 필요함을 알 수 있다.

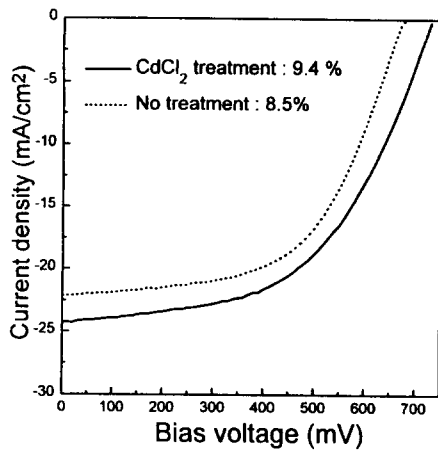


Fig. 10. Illuminated J-V characteristics of CdTe cells.

4. 결 론

CdTe박막을 근접승화시켜 증착한 CdS/CdTe의 효율은 근접승화동안 기판온도를 일정하게 유지한 경우 기판온도가 600°C에서 가장 높았고 600°C 보다 낮은 온도에서는 J_{sc} 와 FF가 낮고 600°C 보다 높은 온도에서는 V_{oc} 가 낮아진다. 또한 근접승화동안 기판온도에 변화를 주어 근접승화 초기에는 CdS기판을 620°C로 유지하여 CdS/CdTe접합부에 증착되는 CdTe의 입자크기를 크게 유지하고, 기판온도 증가에 따른 기판에 증착된 Cd과 Te의 역증발을 억제하기 위하여 기판온도를 540°C로 낮춘 후, CdTe벌크의 막질을 좋게 유지하기 위하여 다시 기판온도를 620°C로 높인 결과 단락전류밀도가 증가하였다.

CdTe의 두께가 7 μ m 이상에서는 CdTe벌크 저항의 증가로 효율이 감소하였다. 반면 CdTe의 두께가 4 μ m 이하에서는 CdS/CdTe의 접합에서 병렬저항의 감소에 의해 V_{oc} 가 감소하였다. 태양전지의 유효면적이 증가함에 따라 150nm

두께의 ITO면저항 성분에 의해 R_s 가 증가하였다. ITO의 두께를 150nm에서 300nm로 증가함에 따라 FF가 증가하였다.

위 실험결과를 토대로 제작된 태양전지($W \times L = 1 \times 0.5$ cm²)의 효율은 9.4%이었다. 그러나 고효율의 태양전지를 위해서는 R_s 의 감소를 통한 FF를 증가시켜야 할 것이다.

참 고 문 헌

1. T.L. Chu, S.S. Chu, C. Ferekides, C.Q. Wu, J. Britt, and C. Wang, *J. Appl. Phys.* **70** (1991) 7608.
2. H. Ohyama, T. Aramoto, S. Kumazawa, and H. Higuchi, *Proc. of 26th IEEE PVSEC, Anaheim, CA, October* (1997) 343-346.
3. D.S. Kim, S.Y. Kim, B.T. Ahn and H.B. Im, *J. Materials Sci. : Materials in Electronics*, **5**, (1994) 17.
4. H.D. Kim, D.S. Kim, K. Cho, B.T. Ahn, and H.B. Im, *J. Electrochem. Soc.* **141** (1994) 3572.
5. G.Y. Chung, S.C. Park, K. Cho and B.T. Ahn, *J. Appl. Phys.*, **78** (1995) 5493.
6. X. Li, D. Albin, S. Asher, H. Moutinho, B. Keyes, R. Matson, F. Hasoon, and P. Sheldon, *Proc. of 13th NREL Photovoltaics Program Review Meeting*, (1996) 376.
7. X. Li, P. Sheldon, H. Moutinho, and R. Matson, *MRs. Proceeding*, (1996) 71.
8. 정길용, 박성찬, 안병태, "Screen-printed CdTe 소스를 근접승화시켜 제조한 CdTe태양전지의 광전압 특성", *응용물리*, **9** (3), (1996) 397.
9. J.W. Park, B.T. Ahn, H.B. Im and C.S. Kim, *J. Electrochem. Soc.* **139**, (1992) 3351.