

## Ti-실리사이드를 이용한 새로운 고내구성 전계방출소자의 제작

장지근 · 백동기 · 윤진모 · 임성규 · 장호정

단국대학교 전자공학과

### Fabrication of New Ti-silicide Field Emitter Array with Long Term Durability

Gee Keun Chang, Dong Gi Paik, Jin Mo Yoon, Sung Kyo Lim and Ho Jung Chang

Dept. of Electronic Engineering Semiconductor Lab., Dankook University, Cheonan 330-714

(1997년 8월 25일 받음, 1997년 11월 6일 최종수정본 받음.)

**초 록** Si FEA로부터 tip의 표면을 Ti 금속으로 silicidation한 새로운 2극형 Ti-실리사이드 FEA를 제작하고 이의 전계방출 특성을 Si FEA의 경우와 비교하였다. 양극과 음극간의 거리를 10 $\mu$ m로 유지하고 10<sup>-6</sup>Torr의 고진공 상태에서 측정된 Ti-실리사이드 FEA의 turn-on 전압은 약 40V로, 전계방출전류와 정상상태 전류 변동율은 150V의 바이어스 아래에서 약 3 $\times$ 10<sup>-2</sup> $\mu$ A/tip와 0.1%/min로 나타났다. Ti-실리사이드 FEA는 Si FEA에 비해 낮은 turn-on 전압, 높은 전계방출전류 및 고내구특성을 나타내었다.

**Abstract** A new diode type Ti-silicide FEA(field emitter array) was realized by Ti-silicidation of Ti coated Si FEA and its field emission properties were compared with those of Si FEA. At the distance of 10 $\mu$ m between anode and cathode under high vacuum condition of about 10<sup>-6</sup>Torr, Ti-silicide FEA exhibited turn-on voltage of about 40V. Field emission current and steady state current degradation rate of Ti-silicide FEA were about 3 $\times$ 10<sup>-2</sup> $\mu$ A/tip and 0.1%/min under the bias of 150V. Ti-silicide FEA showed low turn-on voltage, high field emission current and long term durability compared to Si FEA.

## 1. 서 론

FED(field emission display)는 "vacuum microelectronics"를 이용한 차세대 flat panel display로 컬러브라운관 및 액정 디스플레이(LCD)의 장점을 모두 갖추고 있어 향후 세계 디스플레이 시장의 주된 종목으로 떠오를 전망이다<sup>1)</sup>.

FED의 핵심 기술로는 고내구성/저전압용 emitter의 개발과 어레이 제작, 저 에너지형의 R/G/B 형광체 개발, 패널의 구동 시스템<sup>2~4)</sup> 및 고진공 패키징 기술<sup>5)</sup> 등을 들 수 있다.

이중에도 고내구성 저전압용 field emitter의 개발은 FED기술에 가장 중요한 관심사라 할 수 있으며 열화학적 안정성이 높고 전자방출효율이 좋은 재료로 field emitter array를 제작하고 이를 대면적으로 실현하는 것이 차세대 FED개발의 궁극적 목표이다.

Field emitter 재료로는 높은 전자 방출량에 견딜 수 있는 고 용융점, 낮은 일함수 그리고 진공상태에서의 낮은 증기압 등을 갖는 물질이 고려된다<sup>6)</sup>. 내열성 금속(W, Mo, etc)은 높은 용융점과 낮은 증기압을 갖고 있으나 공정이 까다롭고, 실리콘은 공정이 쉽고, 반도체 공정에 의해 최소의 tip 반경을 갖는 물질로 평가되고 있으나<sup>7,8)</sup> 순수 Si를 tip 재료로 사용하면 표면상태 결과와 높은 일함수로 인해 전자방출효과가 작게 나타나고 장시간 사용할 때 산화 및 열화에 의한 신뢰성 문제가 제기된다. 또한 최근에는 낮은

일함수를 갖는 재료로 DLC(diamond like carbon)와 같은 새로운 물질이 연구되고 있으나<sup>9)</sup>, 이는 제조단가의 상승과 함께 재현성 및 장시간 사용에서 신뢰성 문제등으로 인해 제품의 상품화가 어려울 것으로 예상된다. 본 실험에서는 Si 기술의 장점을 살리면서 Si tip을 Ti 금속으로 silicidation하여 tip 표면의 열화학적 내구성을 증가시키고 장시간 구동시 안정성과 전계방출 전류밀도를 금속 tip에 가깝게 끌어올릴 수 있는 새로운 Ti-실리사이드 field emitter array 구조를 제작하였다.

## 2. 실험방법

Si 웨이퍼(n-type(100),  $\rho=1\sim10\Omega\cdot\text{cm}$ )에 열 산화법으로 약 7000 $\text{\AA}$  두께의 SiO<sub>2</sub>를 성장시키고 photolithography를 통해 600 $\times$ 600 $\mu\text{m}$  pixel 영역에 5 $\mu\text{m}$ (dia) 크기의 17 $\times$ 17dot array를 형성시킨 후 RIE(SF<sub>6</sub>+O<sub>2</sub>(10%), 120W, 100mTorr)에칭을 실시하여 약 3.5 $\mu\text{m}$  깊이의 tip을 형성하였다. 이후 re-oxidation 방식으로 Si tip을 sharpening 하고 oxide pad를 제거한 후 n<sup>-</sup> diffusion(source : TP-470, Rs : 3 $\Omega/\square$ )을 실시하고 E-beam evaporation방식으로 약 300 $\text{\AA}$  두께의 Ti 금속을 증착시켰다.

Si tip에 증착된 Ti 금속을 silicidation하기 위해 RTA(rapid thermal annealing) 장비(N<sub>2</sub>-ambient : 10<sup>-1</sup>atm)에서 2단계 열처리(first annealing : 600 $^{\circ}\text{C}/30\text{sec}$ , second annealing : 800 $^{\circ}\text{C}/20\text{sec}$ )를 실시하였으며 silici-

Table 1. RTA process data.

Process		Temp. (°C)	Time(sec)		Process		Ambient
			increasing	steady state	basic (Torr)	pressure (atm)	
Two Step Annealing	1st	600	~10	30	$2.5 \times 10^{-2}$	$\sim 10^{-1}$	N <sub>2</sub>
	2nd	800	~90	20	$2.5 \times 10^{-2}$	$\sim 10^{-1}$	N <sub>2</sub>

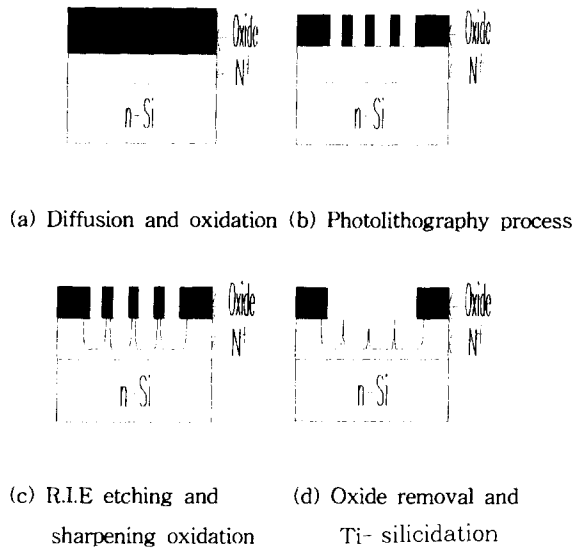


Fig.1. Cross-sectional views on the process of Ti-silicide FEA.

oxidation 과정에서 반응되지 않은 Ti 금속을  $\langle \text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 1 : 5 \rangle$  용액으로 선택 제거하였다.  $\text{TiSi}_2$ 를 형성하기 위한 RTA 열처리 공정을 표 1에 요약하였다.

그림 1에서는 Ti-silicide FEA의 공정순서별 단면 구조를 나타내었다.

### 3. 결과 및 고찰

본 실험에서는 Si FEA와 Si tip 표면에 Ti-coating 및 Ti-silicidation을 실시한 3가지 종류의 FEA를 제작하였으며 silicidation 후 실리사이드 영역의 면저항을 측정된 결과  $1.8 \Omega/\square$ 로 나타났으며 XRD 분석을 통해 형성된 박막의 결정상이  $\text{TiSi}_2$ (C54)임을 확인하였다. 그림 2는 Ti 실리사이드가 형성된 영역의 XRD 분석을 보여주고 있다.

그림 3은 oxidation sharpening 전과 Ti-silicidation 과정을 거친 후의 SEM 사진을 보여주고 있다. SEM 사진에서 보는 바와 같이 Ti-silicide 이미터는 매우 첨예하게 형성되고 표면형상도 비교적 매끈하게 나타나는 것을 관찰할 수 있다.

제작된 시료들의 전기적 특성을 알아보기 위해  $10^{-6}$ Torr의 진공도를 갖는 high vacuum chamber에서 cathode와 anode 사이의 거리를  $10 \mu\text{m}$ 로 유지하여 전계방출전류 특성을 측정하였다. 그림 4에서는 제작된 소자들의 인가전압에 따른 전류 특성곡선을 보여주고 있다. Si FEA에서는 약 85V에서 field emission이 일어났으며, 방출 전류는 cathode 전압이 150V일 때 약  $2.3 \mu\text{A}$ 였다.

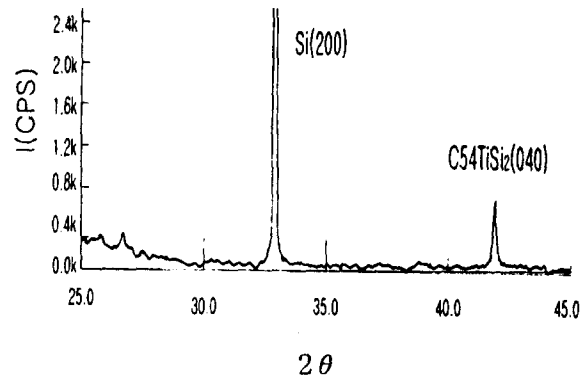


Fig.2. XRD diffraction pattern of Ti-silicided region.

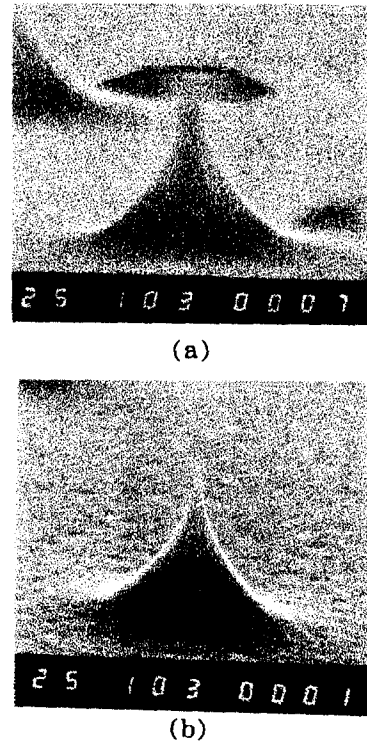


Fig.3. SEM micrographs of emitter tips. (a) RIE etched tip before oxidation sharpening. (b) Sharpened Ti-silicided tip.

또한 Ti-coated 및 Ti-silicide FEA에서는 약 40V에서 emission이 일어났으며 cathode 전압이 150V일 때 최대 방출전류는 Ti-coated FEA의 경우 약  $7.1 \mu\text{A}$ 였고 Ti-silicide FEA의 경우에는 약  $8.5 \mu\text{A}$  ( $\sim 3 \times 10^{-2} \mu\text{A}/\text{tip}$ )로 나타났다. Si FEA에 비해 Ti-coated 및 Ti-silicide FEA의 방출전류 증가 및 낮은 turn-on 전압은 tip 표면재료의 낮은 일함수에 기인하는 것으로 판단된다. 그림 5는

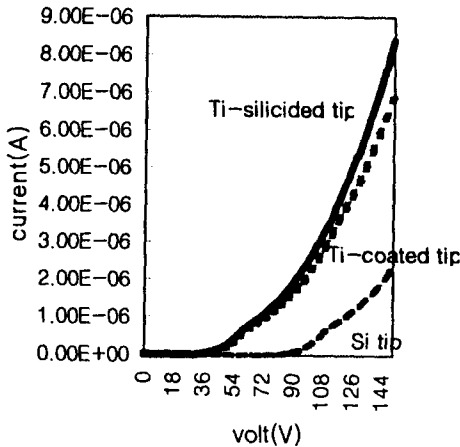


Fig.4. I-V characteristics of Si, Ti-coated, and Ti-silicide FEA.

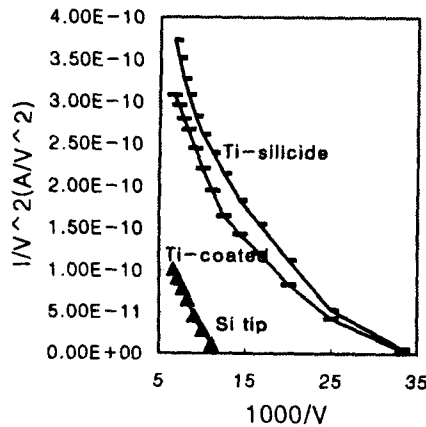


Fig.5. Fowler-Nordheim plots of Si, Ti-coated, and Ti-silicide FEA.

그림 4의 전류-전압특성을 Fowler-Nordheim 구성으로 나타내어 제작된 소자들의 전계방출 전류특성을 확인한 것이다.

그림 6은 전계방출소자들의 장시간 동작에서 tip의 내구성과 안정성을 알아보기 위해 인가전압을 150V로 하여 40분 동안 emission current를 측정한 결과이다.

이 그림에서 볼수 있듯이 초기 상태를 제외하면 Ti-silicide FEA가 40분간의 동작시간을 통해 약 5%의 감소 (~0.1%/min)로 가장 안정한 내구성을 보였고, Ti coated FEA는 약 16%로 다소 떨어지는 특성을 보였으며 Si FEA는 약 1000초의 시간경과 후 breakdown현상이 일어나는 불안정한 특성을 나타내었다.

Ti-silicide FEA는 tip의 표면에 형성된 실리사이드 박막의 높은 열화학적 안정성 및 낮은 일함수로 인해 Si FEA 보다 우수한 전계방출특성(높은 방출전류, 낮은 turn-on 전압 및 고 내구성)을 나타내었으며 소자제작 과정에서 Si 공정기술을 활용함으로써 고밀도 tip array를 실현할 수 있어 고성능 field emitter 개발에 새로운 구조로 활용이 기대 된다.

#### 4. 결 론

본 실험에서는 Si FEA로부터 tip의 표면을 silicidation하여 전계방출소자의 열화학적 내구성을 증가시키고 방출 전류밀도를 금속 tip에 가깝게 끌어올릴 수 있는 새로운 2

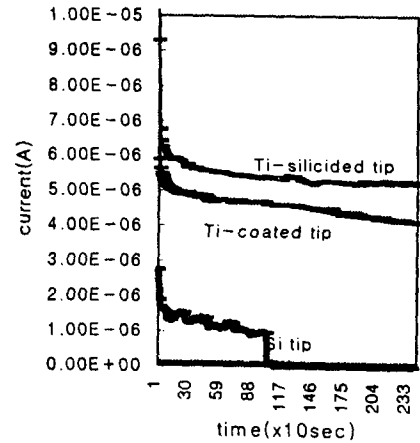


Fig.6. Current fluctuations of Si, Ti-coated, and Ti-silicide FEA.

극형 Ti-실리사이드 FEA를 제작하였다. 양극과 음극간의 거리를 10 $\mu$ m로 유지하고 10<sup>-7</sup>Torr의 고진공 상태에서 측정된 Ti-실리사이드 FEA의 turn-on 전압은 약 40V로, 전계방출전류와 정상상태 전류 변동율은 150V의 바이어스 아래에서 약 3 $\times$ 10<sup>-2</sup> $\mu$ A/tip 와 0.1%/min로 나타났다.

Ti-실리사이드 FEA는 Si FEA에 비해 낮은 turn-on 전압, 높은 전계방출전류 및 고 내구성을 나타내었으며 Ti-실리사이드 FEA의 이러한 전계방출 특성 개선은 Si tip 표면에 형성된 실리사이드 박막의 높은 열화학적 안정성 및 낮은 일함수에 기인하는 것으로 판단된다.

#### 감사의 글

본 연구는 서울대학교 반도체 공동연구소의 교육부 반도체분야 학술연구조성비(과제번호 : ISRC 96-E-1414)에 의해 수행되었습니다.

#### 참고 문헌

1. 이종덕, 권상직, FED (Field Emission Display) 기술과 전망, 전자공학회지, 22 (3), pp. 52-60, (1995).
2. B. C. Djubua and N. N. Chubun, IEEE Trans. Electron Devices, 38 (10), pp.2314-2316, (1991).
3. Chun Gyoo Lee, Digest of Technical Papers, SNU-SMDL, (1996).
4. A. I. Akinqnade, P. E. Bauhahn, H. F Gray, T. R. Ohnstein, and J. O. Holmem, Int. Electron Devices Meeting, Tech. Dig., pp.367-370, (1992).
5. H. F. Gray, SID '93, Vol. 9, No.3, p.9, (1993).
6. C. A. Spindt, I. Brodie, L. Humphrey, and E. R. Westerberg, J. Appl. Physics, 47 (12), p. 5248, (1976).
7. I. Brodie, et al., Proc. IEEE, Vol. 82, No.7, p.1006 (1994).
8. T. Utsumi, IEEE Trans. Electron Devices, 38(10), p.2276, (1991).
9. E. G. Zaidman, IEEE Trans. Electron Devices, 40 (5), pp.1009-1016, (1993).