

# PCS 주파수 대역 단일 게이트 MESFET 혼합기의 제작

## Manufacture of a Single Gate MESFET Mixer at PCS Frequency Band

이성용\* · 임인성\*\* · 한상철\*\*\* · 류정기\*\*\*\* · 오승엽\*\*\*\*

Sung-Yong Lee\* · In-Sung Yim\*\* · Sang-Chul Han\*\*\* · Jeong-Ki Ryoo\*\*\*\* · Seung-Hyub Oh\*\*\*\*

### 요 약

본 논문은 PCS(개인 휴대 통신) 주파수대역에서의 단일게이트 MESFET 혼합기의 설계 및 제작에 대해 기술하였다. 주파수 대역이 1965~2025 MHz이고 IF가 140 MHz인 PCS용 혼합기를 제작하기 위해 초고주파용 시뮬레이터 EESOF LIBRA를 이용하여 설계하였다. 정합회로로 사각 맨돌이 인덕터, 평판형 캐패시터, 개방스터브를 이용하였고 마이크로펜과 소자용접기를 사용하여 제작하였다. 실험한 결과 LO전력이 10 dBm일 때 혼합기의 최대 변환이득은  $6.69 \pm 0.65$  dB, 반사계수는  $-14.9 \pm 3.5$  dB였고 LO/IF 분리도는 주파수가 1855 MHz인 경우 57.83 dB였다. 이 혼합기를 PCS 단말기의 수신단에 사용하는 경우, 다이오드 믹서 사용시의 변환손실을 보상하기 위한 중간증폭기를 사용하지 않아도 되는 장점이 있다.

### Abstract

In this paper, we describe a single-gate MESFET mixer at PCS(Personal Communication Service) frequency band. The PCS frequency band is 1965~2025 MHz in RF and 140 MHz in IF irrespectly. The design of the mixer was executed by microwave simulator, EEsof Libra. The matching network is consisted of rectangular inductor, MIM capacitor and open stub. The manufacture work was accomplished by the micro-pen and wedge-bonder.

The mixer showed  $6.69 \pm 0.65$  dB of conversion gain,  $-14.9 \pm 3.5$  dB of RF reflection coefficient and 57.83 dB of LO/IF isolation at 10 dBm of LO power when LO frequency is 1855 MHz.

When this mixer is used at PCS terminal, IF-amplifier which compensates the conversion loss of diode mixer may be omitted.

### I. 서 론

혼합기는 소자의 비선형성을 이용하여 두 입력 신호의 합과 차 주파수 성분으로 이루어진 출력 스펙트럼을 얻는데 사용되는 것으로, 일반적으로 수

\* 국방과학연구소(Agency for Defence Development)

\*\* 한국표준과학연구원 부설 천문대(Korea Astronomy Observatory)

\*\*\* 상지대병설 전문대 전산학과(Dept. of Computer Sci., Sang-Ji Junior College)

\*\*\*\* 충남대학교 전자공학과(Dept. of Electronics Eng., Chungnam National Univ.)

· 논문 번호 : 970723-047

· 수정완료일자 : 1997년 12월 19일

신기에서는 두 신호의 차 주파수 성분만을 이용한다<sup>[1]</sup>. 초창기 무선 통신에서 혼합기는 수신 신호를 직접 기저 대역으로 Down Convert하는 방식이 사용되었으나 일반적으로 국부 발진기의 안정도가 불안정하여 이와 같은 방법에 의한 혼합기의 동작 특성은 좋지 않았고 그 후 Edwin Armstrong에 의하여 수신 신호를 중간 주파수(IF) 신호로 이동시켜 좋은 수신 감도와 높은 이득 그리고 저잡음으로 증폭한 후 복조하는 진공관식 혼합기가 제작되어 통신 시스템에 큰 발전이 이루어졌으며 이 방식은 지금도 대부분의 통신 시스템에서 널리 사용되고 있다. 특히 초고주파용 혼합기는 2차 세계대전시 레이더 기술과 더불어 발전하여 왔으며 통신 시스템에 필수적인 구성 요소로 적용되고 있다<sup>[2]</sup>.

현재 혼합기 구현에 있어서 쇼트키 장벽 다이오드가 MESFET보다 널리 사용되고 있으나 FET 혼합기는 다이오드 혼합기에 비하여 왜곡 레벨, 대역폭, 안정도의 성능은 비슷하면서 이득은 훨씬 높은 장점을 가지고 있어, 지금도 다이오드 혼합기에서 요구되는 LO 전력 레벨보다 낮은 전력 레벨에서 4~5 dB의 SSB(Single Side Band)잡음지수, 6~10 dB의 변환 이득, 20 dBm의 THIP(THird-order Intermodulation Intercept Points)의 성능을 가지고 있는 FET 혼합기가 생산되고 있다<sup>[3]</sup>. 또한 FET에 적합한 기술로 제작된 Monolithic 다이오드는 비교적 성능이 나쁘기 때문에 MMICs에서는 FET 혼합기의 사용을 선호하고 있으며 MMICs 회로의 광범위한 사용은 FET 혼합기에 더 많은 관심을 기울이게 하고 있다. 그리고 쇼트키 장벽 다이오드가 성능의 한계적인 상황에 다다른 반면 HEMT와 같은 고성능 FET 변형의 발전은 혼합기에 있어 향상된 잡음 지수와 변환 이득을 약속하고 있어 앞으로 FET 혼합기의 사용은 늘어날 전망이다<sup>[4]</sup>.

본 논문에서는 단일게이트 혼합기를 이용하여 개인 휴대 통신(PCS) 단말기 주파수 대역의 MESFET 혼합기를 설계, 제작하였다.

본 논문의 혼합기는 비선형 회로 해석이 가능하

고 사용 FET인 ATF26884가 Library로 제공되는 초고주파용 시뮬레이터 EEsof Libra<sup>[5]</sup>를 사용하여 설계하였고 전자통신연구원의 마이크로 펜과 소자 용접기(wedge bonder)를 이용하여 제작하였다. 그리고 정합 회로 설계시 칩 인덕터 대신 사각 맴들이 인덕터를<sup>[6],[7]</sup> 사용하여 인덕터 값에 대한 선택의 폭을 넓혔다.

개인 휴대 통신에서 단말기를 기준으로 현재 연구되고 있는 주파수를 살펴보면 신호 주파수(RF)는 1965~2025 MHz, LO 주파수는 1825~1885 MHz이고 중간 주파수(IF)는 140 MHz이다. 본 논문의 구성은 제 II 장에서는 초고주파용 시뮬레이터인 EEsof Libra를 사용하여 PCS 주파수 대역 단일 게이트 MESFET 혼합기를 설계한 과정과 시뮬레이션 결과를 실었으며 제 III 장에서는 전자통신연구원의 마이크로 펜과 소자 용접기(wedge bonder)를 이용하여 제작·실험한 결과를 실었다. 끝으로 제 IV 장에서는 혼합기의 특성에 관하여 설계 값과 측정값을 비교 설명하고 앞으로의 과제에 관하여 논하였다.

## II. PCS 주파수 대역 단일 게이트 MESFET 혼합기의 설계

### 2-1 출력 정합 회로 및 드레인 바이어스 회로 설계

출력 정합 회로는 일반적으로 임피던스 변환과 여파 특성을 가져야 할뿐만 아니라 RF와 LO 기본 주파수 및 고조파 성분을 LO 주기 동안 FET가 포화 영역에 있도록 하여  $V_{ds}$ 의 변화를 최소화함으로써 트랜지스터의 기본 주파수 성분 크기를 최대화하여야 한다. 게이트가 단락되었다고 가정할 때 드레인단의 출력 임피던스는 그림 1과 같은 임피던스 변화를 가지며 이 결과로부터 출력 정합은  $n=4$ 차 저주파 여파기<sup>[10]</sup>의 형태를 이용하여 중간 주파수 140 MHz에 정합시켰다.

그림 2은 설계된 출력 정합 회로 및 드레인 바이

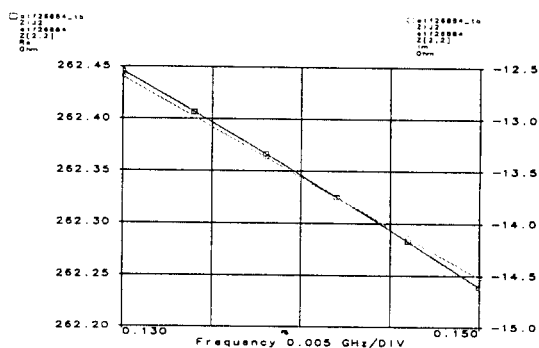


그림 1. 게이트가 단락 되었을 때의 출력 임피던스  
Fig. 1. The output impedance of shorted gate.

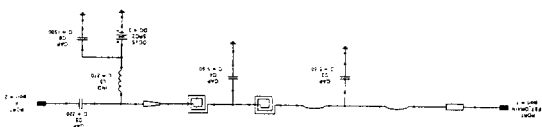


그림 2. 출력 정합 및 드레인 바이어스 회로  
Fig. 2. The output matching and Drain bias circuits.

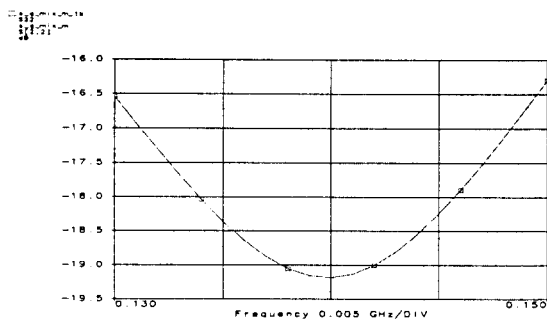


그림 3. 출력 정합 특성  
Fig. 3. The output matching characteristics.

어스 회로이며 그림 3은 출력 정합 특성을 나타낸다. 그림 2에서 칩형태의 인덕터를 사용할 경우 원하는 인덕턴스 값을 갖는 소자를 구하기가 어려워서 각각 맴돌이 인덕터를 사용하여 인덕터 값에 대한 선택의 폭을 넓혔고 제작시 납땜에 의한 오차를 줄이기 위하여 평판형 커패시터를 사용하므로 wire

영향을 설계에서 고려하였다. 그리고 드레인단의 첫 병렬 커패시터는 RF와 LO 기본주파수 및 고조파 성분을 단락시키기 위해서는 커패시턴스가 클수록 좋으나 커패시턴스가 클수록 입력단(게이트단)의 Q값이 높아져 입력 정합 회로 설계시 정합 특성이 나빠지므로 이 두 가지 사항을 고려하여 5.6 pF 커패시터를 사용하였다. 또한 드레인단에 DC 전력을 공급하는 바이어스 회로에 의하여 출력단에 DC 전력이 발생되므로 220 pF 커패시터를 직렬 연결하여 DC 성분을 제거하였다.

### 2-2 입력 정합 회로 및 게이트 바이어스 회로의 설계

입력 정합 회로는 RF와 LO 신호의 기본 주파수에 정합하여야 하며 중간 주파수에서는 단락 특성을 가져 스푸리어스 응답(게이트 바이어스로부터의 잡음)을 최소화하도록 설계하여야 한다.

그림 4는 입력 임피던스를 나타내고 있는데 Q값이 높아 RF와 LO 신호에 모두 정합하기 위해서는 다만  $\lambda/4$  변환기를 사용해야 하지만 이렇게 설계할 경우 RF와 LO 주파수가 낮기 때문에 파장의 길이가 길어서 전체적인 혼합기의 크기가 커지는 단점이 있다. 따라서 LO 부정합은 단순히 전력의 낭비이지만 RF 부정합은 곧바로 변환 이득에 영향을 미치므로 이를 고려하여 입력 정합 회로는 RF 신호에 정합하였다.

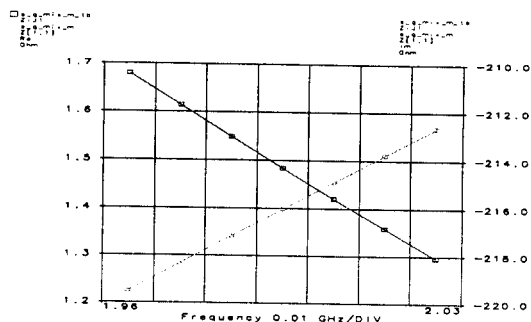


그림 4. MESFET의 입력 임피던스  
Fig. 4. The input impedance of MESFET.

그리고 일반적으로 정합 회로 설계시 FET의 게이트 전압을 문턱 전압으로 놓은 후 선형 해석을 통하여 정합 회로를 설계하나 혼합기의 경우 LO 전력 레벨에 따라 소신호(RF)에 대한 정합 특성이 약간씩 달라지고 특히 입력단 Q값이 높아 정확한 입력 정합 회로의 설계가 필요하여 혼합기의 정합 특성에 대해 선형 해석과 하모닉-밸런스 해석을 번갈아 수행하였다.

이 결과, 하모닉-밸런스 해석을 통한 RF 정합 특성은 LO 전력 레벨이 작은 경우, 게이트 전압을 문턱 전압으로 놓은 후 선형 해석한 RF 정합 특성과 비슷하나, LO 전력 레벨이 올라갈수록 선형 해석 시 동일한 RF 정합 특성을 얻기 위해서는 게이트 전압 또한 올라감을 알 수 있었다. 시뮬레이션 결과 하모닉-밸런스 해석에서 최대 변환 이득시의 RF 정합특성은 게이트전압이  $-1.1\text{ V}$ (문턱 전압 =  $-1.5\text{ V}$ )일 때의 선형 해석과 동일한 특성을 얻을 수 있었으므로 게이트 전압을  $-1.1\text{ V}$ 로 설정한 후형 해석을 통하여 입력 정합 회로를 설계하였다.

그림 5는 입력 정합 및 게이트 바이어스 회로이며, 그림 6은 입력 정합 특성을 나타낸다. 입력 정합 회로 설계는 사각 맴돌이 인덕터와 개방 스텐브를 사용하여 설계하였고 DC 전력 차단을 위하여  $5.6\text{ pF}$  커패시터를 게이트에 직렬 연결하였으며 바이어스 회로에서  $\lambda \frac{LO+RF}{2} / 4$  단락 스텐브와 인덕터를 사용하여 중간 주파수에서는 단락 특성을, RF와 LO 주파수에서는 개방 특성을 가지도록 설계하였다.

### 2-3 혼합기의 설계 결과

본 논문의 혼합기 설계는 비선형 해석 방법의 하나인 하모닉-밸런스 해석이 가능하고 사용 소자인 Avantek사의 FET인 ATF26884가 Library로 제공되는 EEs of Libra를 사용하여 시뮬레이션하였다. 그림 7은 설계된 혼합기의 전체 회로도도 포트 1과 포트 3은 RF와 LO 포트, 포트 2는 IF 포트

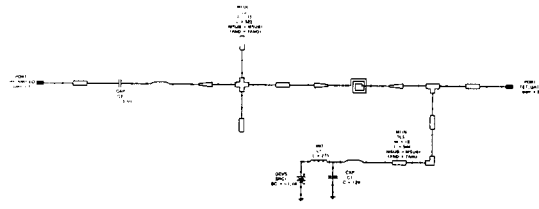


그림 5. 입력 정합 회로 및 게이트 바이어스 회로

Fig. 5. The input matching and gate bias circuits.

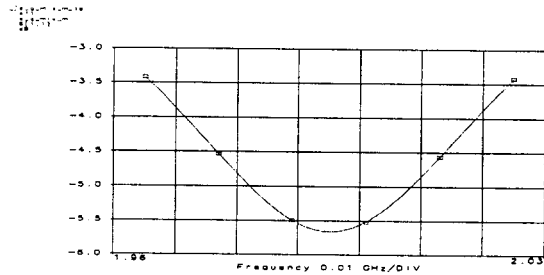


그림 6. 입력 정합 특성

Fig. 6. The input matching characteristic.

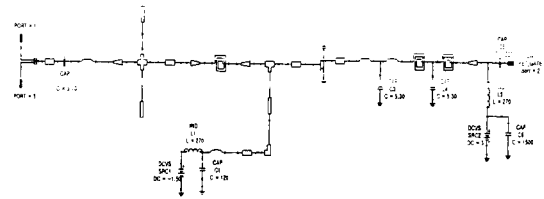


그림 7. 설계된 혼합기의 전체회로도

Fig. 7. The overall circuit of designed Mixer.

를 나타내며, SPLIT2는 3.7 dB의 삽입 손실을 갖는 전력 결합기를 나타낸다.

단일 게이트 FET 혼합기는 RF와 LO 전력 레벨에 따라 변환 이득, 잡음 지수, RF 반사 계수 등의 동작 특성이 달라지는데 RF 전력 레벨이 작은 경우 RF에 의한 영향은 거의 무시할만하므로 RF 전력 레벨을  $-10\text{ dBm}$ 으로 고정시킨 후, LO 전력 레벨을 변화시켜 가면서 혼합기의 특성을 시뮬레이션 하였다. 그림 9는 LO 전력 레벨을  $5\text{ dBm}$ 에서

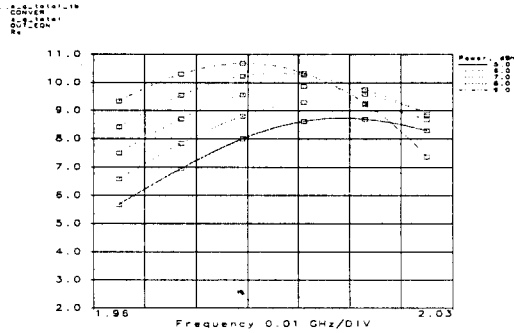


그림 8(a). LO 전력 레벨에 따른 혼합기의 변환이득  
 Fig. 8(a). The conversion gain of Mixer according to different LO power level.

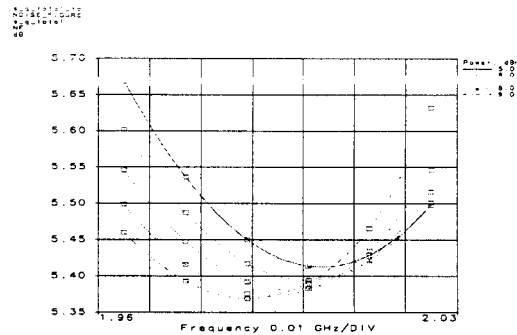


그림 8(b). LO 전력 레벨에 따른 혼합기의 잡음 지수  
 Fig. 8(b). The noise figure of Mixer according to different LO power level.

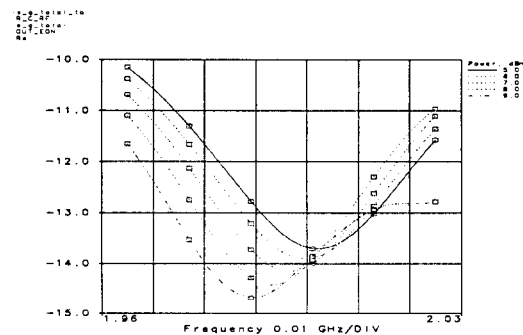


그림 8(c). LO 전력 레벨에 따른 혼합기의 RF 반사 계수  
 Fig. 8(c). RF reflection coefficients according to different LO power level.

9 dBm까지 1 dBm씩 변화시켜 가면서 혼합기의 변환 이득, 잡음 지수, RF 반사 계수를 각각 시뮬레이션한 결과로 LO 전력 레벨이 8 dBm일 때 변환 이득은  $9.4 \pm 1.0$  dB, 잡음지수는  $5.46 \pm 0.09$  dB, RF 반사 계수는  $-12.7 \pm 1.7$  dB이다

그리고 시뮬레이션 결과를 보면 입력 정합 회로가 RF 신호를 중심으로 설계되어 LO 주파수가 작은 경우보다는 큰 경우 LO 신호에 대한 정합 특성이 좋으므로 상대적으로 트랜스컨덕턴스 기본 주파수 성분이 커져 변환 이득 또한 RF 주파수가 높은 경우 더 커짐을 알 수 있고 드레인이 LO 신호에 대하여 완전 단락이 아니므로 마찬가지로 이유 인하여 RF 주파수가 높은 경우부터 FET가 triod 영역에 도달함을 알 수 있다<sup>[11]</sup>. 그림 9는 최대 변환 이득시(LO 전력 레벨이 8 dBm일 때) LO/IF 분리도와 신호 주파수가 1995 MHz일 때의 IF단 혼합 스펙트럼을 시뮬레이션한 결과로 LO/IF분리도는 50 dB이상이다.

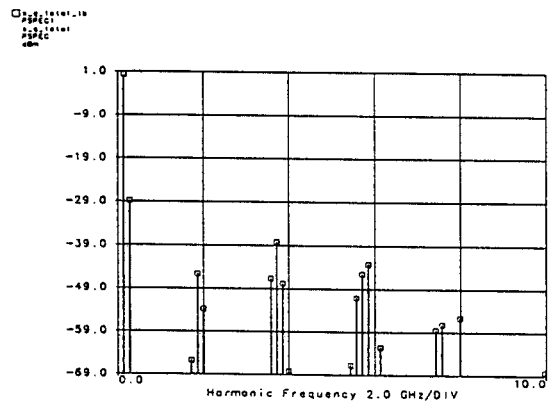


그림 9. 최대 변환 이득시의 IF단 혼합 스펙트럼 (RF : 1995 MHz)  
 Fig. 9. Mixed spectra of IF port at maximum conversion gain.

### Ⅲ. PCS 주파수 대역 단일 게이트 MESFET 혼합기의 특성 실험

#### 3-1 PCS 주파수 대역 단일 게이트 MESFET 혼합기의 특성 실험

PCS 주파수 대역 단일 게이트 MESFET 혼합기의 변환 이득과 LO/IF 분리도의 실험은 그림 12와 같이 측정 장비를 구성하고, RF 전력을 -10 dBm으로 고정시킨 후 LO 전력 레벨을 변화시키면서 스펙트럼으로 측정하였다. 이 때 RF와 LO 신호의 주파수는 5 MHz간격으로 변화시켰고, LO 전력 레벨은 7 dBm에서 12 dBm까지 1 dBm씩 변화시켰다. 그리고 RF 반사 계수 측정은 그림 10에서 LO 주파수를 1855 MHz로 고정시킨 후 RF 소스를 스위칭하면서 벡터 회로망분석기에서  $S_{11}$ 의 크기를 측정하였다.

그림 11은 LO 전력 레벨에 따른 변환 이득을 측정한 결과로 최대 변환 이득은 LO 전력 레벨이 10 dBm일 때  $6.69 \pm 0.65$  dB이고 그림 12는 최대 변환 이득시의 RF 반사 계수로 반사 계수의 크기는  $-14.9 \pm 3.5$  dB이다. 그림 13은 최대 변환 이득시의 IF 스펙트럼이고 그림 14는 RF 신호가 1995 MHz일 때의 IF단 혼합 스펙트럼으로 LO/IF 분리도는  $10 + 47.83 = 57.83$  dB이다.

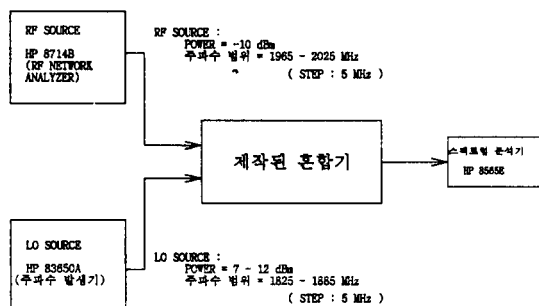


그림 10. 측정 장비 구성도

Fig. 10. The block diagram of measuring equipment.

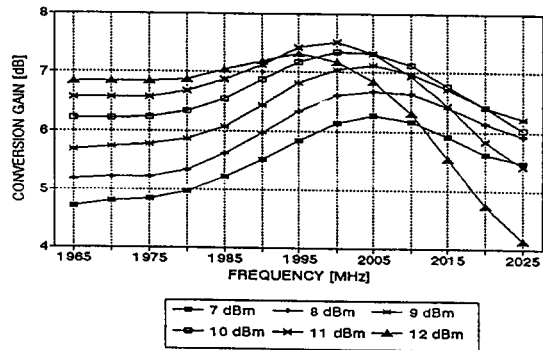


그림 11. LO 전력 레벨에 따른 변환 이득

Fig. 11. The conversion gain according to different LO power level.

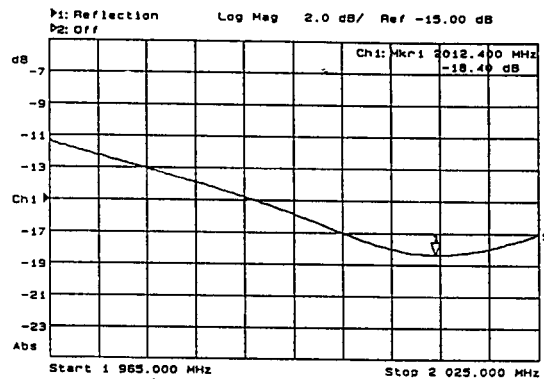


그림 12. 최대 변환 이득시(LO전력:10 dBm)의 RF 반사 계수

Fig. 12. RF reflection coefficient at maximum conversion gain.

### Ⅳ. 결론 및 앞으로의 과제

본 논문에서는 비선형 회로 해석 방법인 하모닉-밸런스 해석 방법과 대신호-소신호 해석 방법에 관하여 살펴보고 PCS 주파수 대역의 혼합기를 단일 게이트 MESFET형태로 구현하여 다이오드 혼합기가 갖는 변환 손실 특성 대신 변환 이득을 가지도

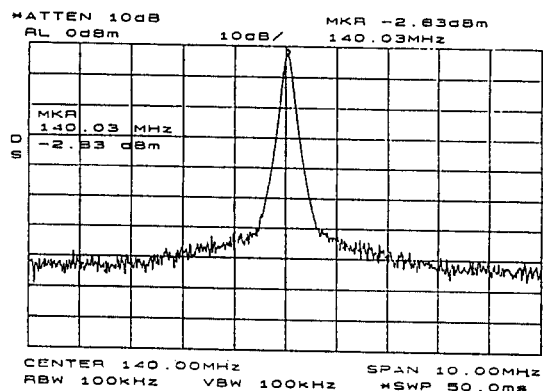


그림 13. 최대 변환 이득시의 IF 스펙트럼  
Fig. 13. IF spectrum at maximum conversion gain.

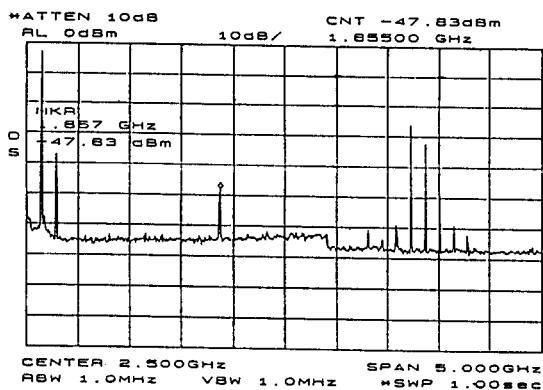


그림 14. 최대 변환 이득시의 IF단 혼합 스펙트럼  
(RF:1995 MHz)  
Fig. 14. IF mixed spectrum at maximum conversion gain.

록 혼합기를 설계, 제작하였다.

본 혼합기는 비선형 회로 해석이 가능하고 사용 MESFET인 Avantek사의 ATF26884가 Library로 제공되는 초고주파용 시뮬레이터인 EEs of Li-bra로 설계하였고 제작은 정합회로로 사각 맴돌이 인덕터, 평판형 커패시터, 개방 스테브를 사용하였으며 제작시 발생하는 오차를 줄이기 위해 전자통신연구원의 마이크로 펜과 소자 용접기를 이용하여

제작하였다. RF 전력을  $-10$  dBm으로 고정시킨 후 설계된 혼합기를 시뮬레이션한 결과 LO 전력이 8 dBm일 때 최대 변환 이득  $9.4 \pm 1.0$  dB, 잡음 지수  $5.46 \pm 0.09$  dB, RF 반사 계수  $-12.7 \pm 1.7$  dB, LO /IF 분리도  $53.5 \pm 2.3$  dB의 특성을 얻을 수 있었다. 제작된 PCS 주파수 대역 단일 게이트 MESFET 혼합기를 실험한 결과 LO 전력이 10 dBm일 때 최대 변환 이득은  $6.69 \pm 0.65$  dB, RF 반사 계수는  $-14.9 \pm 3.5$  dB, LO /IF 분리도는 LO 주파수가 1855 MHz인 경우 57.83 dB로 시뮬레이션 결과와 약간의 오차를 보였다. 우선 RF 반사 계수를 보면 중심 주파수가 17 MHz정도 올라가 있고 변환 이득은 3 dB정도 낮게 나타났는데 이는 소자 용접기를 이용한 wire bonding시의 길이적 오차, 기판에 FET를 부착하기 위하여 도가니에 3분 정도 가열할 때 발생하는 FET의 특성 변화, 사각 맴돌이 인덕터를 기판에 그릴 때의 오차 그리고 집중형 소자인 평판형 커패시터의 Q값이 떨어지면서 발생하는 오차인 것으로 고려된다. 그리고 IF단 혼합 스펙트럼을 보면 기본 주파수 성분에 대한 분리도 특성은 시뮬레이션 결과와 거의 비슷하지만 2차 고조파 성분의 크기가 시뮬레이션 결과보다 12 dB 정도 크게 나오는데 이는 출력 정합 회로에 사용된 사각 맴돌이 인덕터가 주파수가 올라가면서 시뮬레이터의 모델링이 부정확하여 발생하는 오차로 고려된다<sup>[7]</sup>. 그러나 제작된 PCS 주파수 대역 단일 게이트 MESFET 혼합기는 정합 회로로 사각 맴돌이 인덕터와 개방 스테브를 사용하여 lumped 소자 사용시 발생하는 시뮬레이션과 제작상의 오차를 줄일 수 있었고 전체적으로 설계 목표치를 만족하므로 이 혼합기를 PCS 단말기의 수신단에 사용한다면  $6.69 \pm 0.65$  dB의 변환 이득을 가지고 있어 다이오드 믹서 사용시 변환 손실을 보상하기 위한 별도의 중간 증폭기(IF Amplifier) 사용을 배제할 수 있으리라 고려된다.

앞으로의 과제는 wire-bonding시 wire길이에 대한 오차를 줄이고 사용주파수 대역에서 Q값이 높은 소자를 사용하여 제작하는 것과 사각 맴돌이 인덕

터에 대한 정확한 모델링을 사용하여 시뮬레이션하는 것이라 하겠다.

### 참 고 문 헌

- [1] David M. Pozar, *Microwave Engineering*, Addison Wesley, 1993.
- [2] George D. Vendelin, Anthony M. Pavio, Ulrich L. Rohde, *Microwave Circuit Design*, John Wiley & Sons, 1990.
- [3] Stephen A. Mass, *Nonlinear Microwave Circuit*, Artech House, 1988.
- [4] Stephen A. Mass, *Microwave Mixers*, Artech House, 1993.
- [5] EEsof Inc., Westlake Village, CA, *Libra User's Guide*.
- [6] Inder Bahl and Prakash Bhartia, *Microwave Solid State Circuit Design*, John Wiley & Sons, 1988.
- [7] 안동식, 장동필, 이혁재, 임성준, “직접회로 인쇄 기법에 의한 집중형 수동소자의 제작 기술”, 마이크로파 및 밀리미터파 Workshop, pp 37-54, 1994.
- [8] Stephen A. Maas, “Design and Performance of a 45-GHz HEMT Mixer”, *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-35, no. 7, July 1987.
- [9] Robert A. Pucel, Daniel Massé, Richard Bera, “Performance of GaAs MESFET Mixers at X Band”, *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-24, no. 6, June 1976.
- [10] George L. Matthaei, Leo Young, E.M.T. Jones, *Microwave filters, Impedance-Matching Networks, and Coupling Structures*, Artech House, 1980.
- [11] Carlos Camacho-Peñalosa and Colin S. Aitchison, “Analysis and Design of MESFET Gate Mixers”, *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-35, no. 7, July 1987.
- [12] Stephen A. Maas, “Theory and Analysis of GaAs MESFET Mixers.”, *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-32, no. 10, Oct. 1984.



이 성 용

1995년 2월 : 충남대학교 전자공학과 (공학사)  
1997년 2월 : 충남대학교 대학원 전자공학과 (공학석사)  
1997년 3월~현재 : 국방과학연구소 연구원

임 인 성



1979년 2월 : 충남대학교 공과대학 (공학사)  
1986년 2월 : 충남대학교 대학원 (공학석사)  
1996년 2월 : 충남대학교 대학원 전자공학과 박사과정 수료

1986년 12월~현재 : 한국표준과학연구원 부설 천문대 선임 연구원

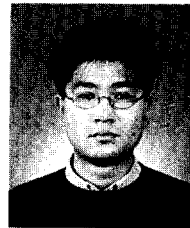
한 상 철



191년 2월 : 충남대학교 전자공학과 (공학사)  
1984년 2월 : 한양대학교 공업교육학과 (공학석사)  
1993년 3월~1996년 2월 : 충남대학교 대학원 박사과정수료

현재 : 상지대학교 병설 전문대 전산학과 교수  
[주 관심분야] 초고주파 회로 및 안테나 등

류 정 기



1997년 2월 : 충남대학교 전자공학과 (공학사)  
1997년 3월~현재 충남대학교 대학원 전과공학과 (석사과정)

오 승 업



1971년 2월 : 연세대학교 전기공학과 (공학사)  
1973년 2월 : 연세대학교 전기공학과 (공학석사)  
1982년 8월 : 연세대학교 대학원 (공학박사)

1980년 8월~1981년 8월 : 일본 동북대학 전기통신연구소 객원 연구원  
1985년 5월~1986년 5월 : 미국 펜실베이니아 주립대학 전기과 객원 연구원  
1975년 10월~현재 : 충남대학교 전자공학과 교수  
[주 관심분야] 초고주파 회로, 안테나 공학 및 위성통신 등