

## Sol-Gel법으로 제조한 $(\text{Ba}, \text{Sr})\text{TiO}_3$ 박막의 구조 및 유전특성

11-9-7

### Structural and Dielectric Properties of the $(\text{Ba}, \text{Sr})\text{TiO}_3$ Thin Films Prepared by Sol-Gel Method

이문기\*, 정장호\*\*, 이성갑\*\*\*, 이영희\*

(Moon-Kee Lee, Jang-Ho Chung, Sung-Gap Lee, Young-Hie Lee,)

#### Abstracts

BST(70/30) and BST(50/50) thin films were prepared by Sol-Gel method and studied about the microstructural and dielectric properties with Pt and ITO bottom electrodes. The stock solution was synthesized and spin coated on the Pt/Ti/SiO<sub>2</sub>/Si and Indium Tin Oxide(ITO)/glass substrate. The coated films were dried at 350°C for 10 minutes and annealed at 750°C for 1 hour for the crystallization. The thin films coated on ITO substrate were crystallized easily and the packing density and roughness of surface were better than those of films coated on Pt substrates. In the BST(50/50) composition, the structural properties were similar to the BST(70/30) composition and grain size were decreased with increasing the contents of Sr. The dielectric constant was higher in the BST(50/50) composition compared with the BST(70/30) composition. Using the ITO substrate, the dielectric constant was higher than the Pt substrate while the dielectric loss was showed a reverse trend. The dielectric constant with an increase of temperature was decreased slowly.

**Key Words(중요 용어)** :  $(\text{Ba}, \text{Sr})\text{TiO}_3$  thin films ( $(\text{Ba}, \text{Sr})\text{TiO}_3$  박막), Sol-Gel method (솔-겔법)  
Pt/Ti/SiO<sub>2</sub>/Si substrate (Pt/Ti/SiO<sub>2</sub>/Si 기판), Indium Tin Oxide(ITO)/  
glass substrate (ITO/glass 기판)

#### 1. 서 론

최근 반도체기술의 지속적인 개발로 DRAM 및 FeRAM 등 기억소자의 고집적화가 이루어지면서 작은 면적에 많은 양의 전하를 축적해야 하는 문제가 대두되어 페로브스카이트 구조의 고유전율 박막 캐퍼시터에 대한 연구가 절실히 요구되고 있다. 페로브스카이트 구조의 고유전율 박막 캐퍼시터로는  $\text{BaTiO}_3$ ,  $\text{PbTiO}_3$ ,  $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ [PZT] 등의 강유전성 재료,  $\text{SrTiO}_3$  등의 상유전성 재료 및  $(\text{Ba}_{x}\text{Sr}_{1-x})\text{TiO}_3$

$\text{TiO}_3$ [BST]와 같이 조성에 따라 강유전성과 상유전성의 조절이 가능한 재료등이 연구되고 있다.<sup>1)</sup>

BST재료는 200 이상의 높은 유전상수와 낮은 유전손실을 가지며, Sr의 조성비에 따라 DRAM의 동작온도범위 (70~80°C)에서 상유전체로 존재할 수 있으므로 잔류분극의 크기를 조절할 수 있고, 강유전체가 갖는 분극반전시의 페로트성을 개선할 수 있으며, 주파수 및 온도변화에 따른 유전특성 및 절연특성이 우수하여 낮은 누설전류특성을 요구하는 256M 및 Giga-bit급 차세대 DRAM용 캐퍼시터 재료로 기대를 모으고 있다.<sup>2)</sup>

본 연구에서는 강유전상과 상유전상의 경계인 BST(70/30) 조성과 유전특성이 우수한 BST(50/50) 조성의 박막을 제조하기 위하여 장치의 존성이 적고 정확한 화학적 조성조절이 가능하며 대면적의 박막을 제조할 수 있는 Sol-Gel법을 이용하여 용액을

\* : 광운대학교 전자재료공학과  
(서울시 노원구 월계동 447-1, Fax : 02-940-5164)

E-mail : yhlee@daisy.kwangwoon.ac.kr

\*\* : 광운대학교 신기술연구소

\*\*\* : 서남대학교 전기전자공학과

1998년 3월 21일 접수, 1998년 7월 16일 심사완료

제조하였다. 제조된 용액을 Pt/Ti/SiO<sub>2</sub>/Si 및 ITO/glass 기판위에 스판-코팅하여 박막을 형성한 후, 350°C에서 10분간 건조하고 750°C에서 1시간 열처리하여 박막을 제조하였다. 제조된 박막의 조성 및 기판에 따른 구조적 특성을 분석하였으며, 조성, 기판, 주파수 및 온도변화에 따른 유전특성을 측정하여 기억소자용 박막 캐퍼시터 재료로의 응용 가능성을 조사하였다.

## 2. 실 험

### 2-1. 박막의 제조

Sol-Gel 용액의 제조방법은 출발물질 및 용매선정에 따라 여러 가지가 있으나, 현재 표준화된 공정은 정립되어 있지 않고 다양한 방법이 시도되고 있다.<sup>3)</sup> 본 연구에서는 Budd<sup>4)</sup>등이 제시한 방법을 수정하여 BST(70/30) 조성과 BST(50/50) 조성의 박막을 제조하였다.

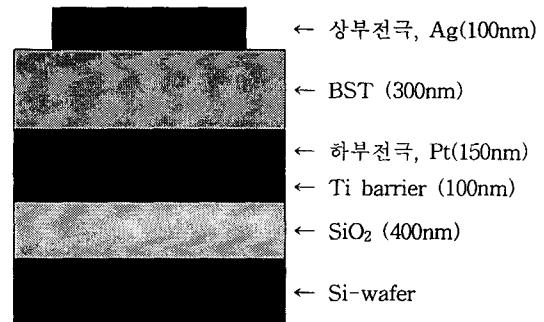
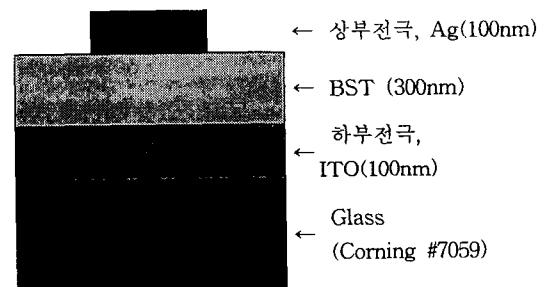
Ba-아세테이트 및 Sr-아세테이트는 수분을 함유한 용매에 용해되기 때문에 아세테이트계의 용매로 초산을, Ti-isopropoxide의 용매로는 에티렌 글리콜의 일종인 2-Methoxyethanol[2-MOE]를 선택하여 용액을 제조하였다.

먼저 Ba-아세테이트와 Sr-아세테이트를 초산을 용매로 하여 three neck flask에서 150°C로 1시간 용해시킨 후, 미리 준비한 2-MOE에 용해시킨 Ti-isopropoxide 용액과 혼합하여 60°C에서 40분간 교반하였다. 용액 제조시 유발되기 쉬운 침전현상을 피하고 안정한 칠레이트 반응을 위해 초산과 2-MOE의 비율을 1:3으로 고정한 후, 용액의 특성을 개선하기 위해 첨가제로 Acetic anhydride ( $(\text{CH}_3\text{CO})_2\text{O}$ )를 적정량 첨가하여 용액을 완성하였다. 제조된 용액을 밀폐된 시약병에 공기를 제거하여 보관한 후, 24시간 에이징하여 사용하였다.

하부전극 기판으로 Pt(150nm)/Ti/SiO<sub>2</sub>/Si와 ITO(100nm)/glass 기판을 사용하였으며, 트리클로르에틸렌, 아세톤, 메탄올 순서로 세척한 후, 80°C에서 1시간 건조하여 준비하였다. 용액은 직경 0.2 μm의 syringe filter가 장착된 주사기로 기판에 점적시킨 후, 4000 rpm, 30초 동안 회전하여 박막을 코팅하였다. 코팅된 시편은 350°C에서 10분간 건조하여 박막 상에 잔존한 용매 및 부산 유기물을 제거하였으며, 건조 후 코팅과정을 4회 반복하였다.

최종 코팅과정이 끝난 박막은 750°C에서 1시간 열처리하여 박막을 제조하였다. 제조된 박막의 유전특성을 고찰하기 위해 직경이 125 μm인 dot mask

를 이용하여 상부전극(Ag)을 진공증착하였으며, 그림 1에 이와같이 제작된 MFM(metal ferroelectric metal) 구조의 박막 캐퍼시터 단면도를 나타내었다.

(a) BST/Pt/Ti/SiO<sub>2</sub>/Si type

(b) BST/ITO/glass type

그림 1. BST 박막의 단면 구조

Fig. 1. Cross-sectional structure of the BST thin films.

### 2-2. 측정

BST 박막의 조성 및 기판에 따른 결정화 특성을 고찰하기 위해 XRD 분석을 수행하였으며, BST 박막의 표면미세구조 및 결정립 형성여부 등을 관찰하기 위해 주사탐침현미경(AFM)과 주사전자현미경(SEM) 측정을 하였으며, 과단면을 관찰하여 두께 및 박막의 성장성을 확인하였다.

유전특성은 LCR-meter(ANDO, AG-4311B)를 사용하여 조성, 기판, 인가 주파수 및 측정온도의 변화에 따른 정전용량 및 유전손실을 측정하였으며, 아래의 식 (1)과 (2)로부터 유전상수 K를 계산하였다.

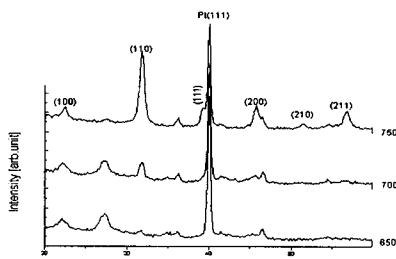
$$\epsilon = \frac{t}{A} \cdot C \text{ [F/m]} \quad (1)$$

$$K = \frac{\epsilon}{\epsilon_0} \quad (2)$$

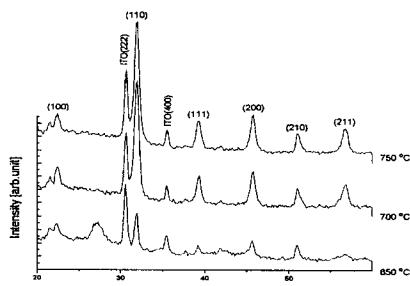
여기서, C는 정전용량[F], t는 시편의 두께[m],  $\epsilon_0$ 는 진공중의 유전율 ( $8.854 \times 10^{-12}$  [F/m]), A는 시편의 전극면적 [ $m^2$ ]이다.

### 3. 결과 및 고찰

그림 2와 3은 열처리 온도 및 기판에 따른 BST(70/30) 및 BST(50/50) 박막의 XRD 분석결과이다. 먼저 기판의 종류에 따른 구조적 특성의 경우, Pt 기판을 사용하였을 때, 750°C로 열처리한 회절패턴에서 이차상을 나타내는 미세한 피크가 적게 나타났으며, 정방정상을 나타내는 (110)피크의 배향성이



(a) on Pt substrate



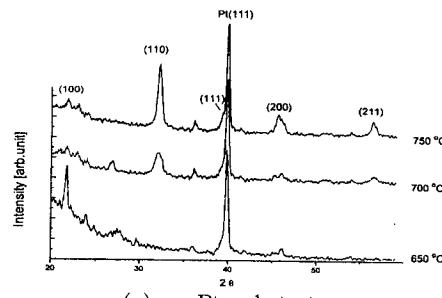
(b) on ITO substrate

그림 2. 기판 및 열처리 온도에 따른 BST(70/30) 박막의 X-선 회절 모양

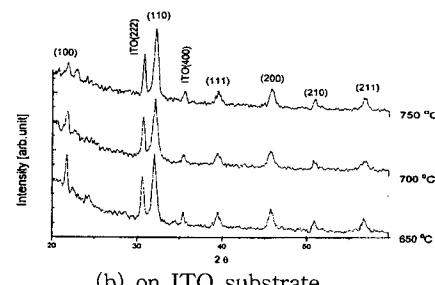
Fig. 2. X-Ray diffraction patterns of BST(70/30) thin films with substrates and annealing temperature.

우수한 결과를 나타내었다. ITO 전극을 이용한 경우 700°C에서 (110)피크를 비롯한 각각의 결정면들이 성장하여 결정화가 시작됨을 알 수 있었으며, 750°C에서 열처리한 경우 미세한 피크가 적고 각각의 결정면들이 최대의 회절강도를 나타내는 완전한 페로브스카이트 구조의 배향성을 확인할 수 있었다.

BST(70/30)의 조성을 나타낸 그림 2에서 Pt 기판을 사용한 (a)의 경우, 결정면 이외에서의 미세한 피크가 적은 안정된 배향을 이루고 있음을 알 수 있었고, ITO 기판상에 형성된 (b)의 경우 (110) 피크의 회절강도가 Pt에 비해 크게 나타났으며, 다른 결정면에서도 상대적으로 회절강도가 크게 관찰되어 배향성이 더욱 우수함을 알 수 있었다. 반면 미세한 피크들이 많이 분포하는 점으로 미루어 부분적으로 이차상이 증가됨을 알 수 있었으며, 따라서 안정성 있는 페로브스카이트 구조로 전이되는데 있



(a) on Pt substrate



(b) on ITO substrate

그림 3. 기판 및 열처리 온도에 따른 BST(50/50) 박막의 X-선 회절 모양

Fig. 3. X-Ray diffraction patterns of BST(50/50) thin films with substrates and annealing temperature.

어 다소 문제점이 있다고 사료된다. 또한 ITO 하

부의 glass 기판이 대략 500°C에서 열팽창이 유발되며 때문에 열처리온도가 증가함에 따라 ITO와 BST 박막 자체의 성장에 영향을 끼친 것으로 생각된다.

BST(50/50)의 조성을 나타낸 그림 3의 경우, BST(70/30) 조성의 그림 2와 유사한 패턴을 보이고 있으나 (110)을 비롯한 결정면의 회절강도가 보다 약하게 나타났으며, 회절각의 이동이 관찰되었다. Sr의 조성이 증가함에 따라 (110) 피크를 포함한 대다수의 결정면들이  $2\theta$  축에서 증가하였으며, 본 시편에서 관찰된 (110) 피크의  $2\theta$  값은 31.9°로서 멀크치와 거의 일치하였다. 또한 BST(50/50) 조성에서 (110) 피크의 FWHM이 BST(70/30) 조성에 비해 약 20% 정도 증가함을 통해 결정립의 크기가 감소함을 예측할 수 있었다. Pt 기판을 사용한 그림 2(a)의 경우 20°에서 25°사이에서 결정면 이외의 미세한 피크가 증가된 점으로 미루어 파이로클로르상의 빈도가 많음을 알 수 있었으며, 이는 Sr의 고용량이 증가됨에 따라 계면에서 하부기판인 Pt와의 반응으로 이차상을 유발하여 배향성이 저하된 것으

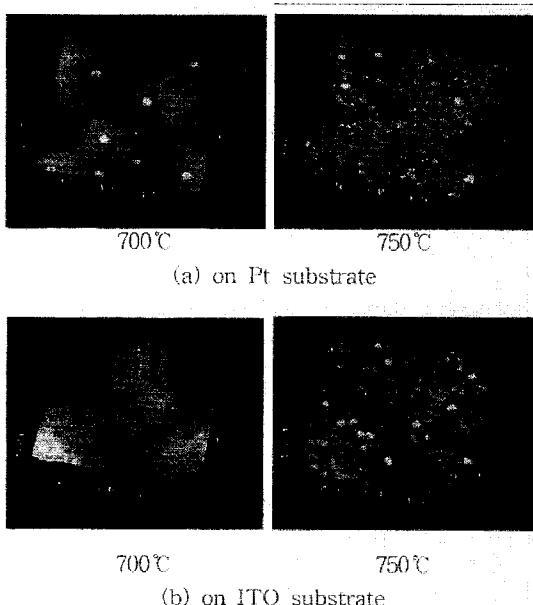


사진 1. 기판 및 열처리 온도에 따른 BST(70/30) 박막의 AFM 사진

**Photo. 1.** AFM images of BST(70/30) thin films with substrates and annealing temperature.

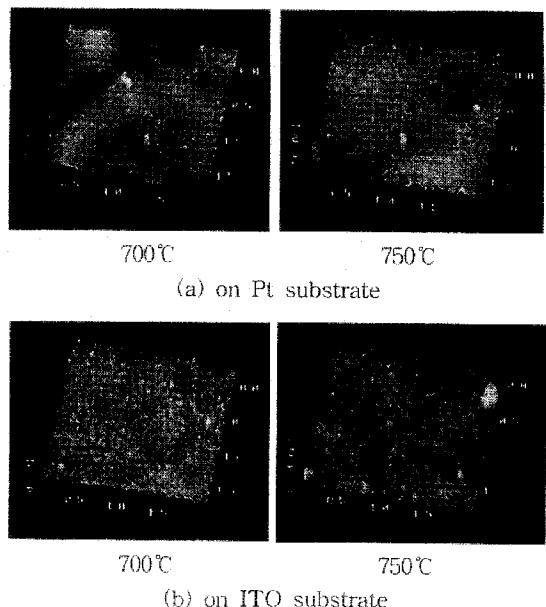


사진 2. 기판 및 열처리 온도에 따른 BST(50/50) 박막의 AFM 사진

**Photo. 2.** AFM images of BST(50/50) thin films with substrates and annealing temperature.

로 생각된다.<sup>5)</sup> 이상의 결과로부터 결정립의 생성이 시작되는 700°C와 750°C로 열처리한 경우를 미세구조 분석을 위하여 주사탐침현미경으로 관찰하였다.

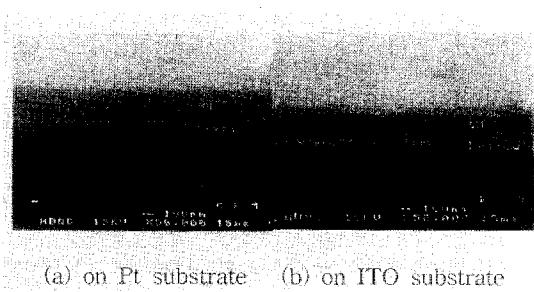
BST 박막의 표면형상 및 평활도를 주사탐침현미경으로 관찰하여 사진 1과 2에 나타내었다.

BST(70/30) 조성에서 Pt 기판에 형성한 시편의 경우 700°C에서는 결정립으로 추정되는 미세한 입자들의 형성이 관찰되어 이 온도 범위에서 결정화가 시작되는 것으로 생각되며, 750°C로 열처리한 시편의 경우 결정립의 형성이 뚜렷이 관찰되었으며, 크기가 수십 nm임을 알 수 있었다. 같은 조성으로 ITO 기판에 형성한 경우에도 700°C에서 결정립 형성이 시작되었으나 평활도가 다소 감소함을 알 수 있었으며, 결정립의 크기가 불균일한 특성을 나타내었다. 750°C에서 열처리한 경우 평활도가 개선되었으며 결정립의 크기가 Pt 기판상에서 성장한 경우보다 다소 증가됨을 관찰할 수 있었다.

BST(50/50)의 조성도 유사한 특징을 보이고 있으나 BST(70/30)의 조성보다 결정립의 크기는 다소 감소하였으며, Pt 기판상에 형성한 시편에서 표면형

상이 다소 불안정한 특성을 나타내었다. 이는 Sr의 증가로 인해 하부기판인 Pt와 Sr의 반응에 의한 이차상성이 증가함에 따라 계면부근에서 Sr의 결손으로 결정성장을 저해한 것으로 사료된다.<sup>5)</sup>

사진 3에 Pt 기판과 ITO 기판위에 제조한 BST 단면구조를 나타내었다. 사진 (a)에서 Pt/Ti/SiO<sub>2</sub>/Si 기판상에 형성한 BST 박막의 두께는 300 nm 이었으며 Pt 기판과 BST 박막사이에 계면층의 형성이 관찰되었다. 사진 (b)에서도 BST 박막과 ITO 사이에 계면층이 형성되었다. 이와같은 계면층은 열처리온도가 600°C 이상인 경우 Pt와 Sr이 반응하여 Pt<sub>3</sub>Sr<sub>7</sub> 등의 이차상이 형성되며, 이러한 반응으로 BST 박막에서 Sr의 결손으로 유발되는 것으로 생각되며 ITO의 경우 비교적 용점이 낮은 In( $T_m$  : 430 °K)이 열처리과정에서 BST로 확산하여 이차상을 유발하는 것으로 생각된다. Pt 기판의 경우 이러한 계면층의 두께는 최대 100nm 까지 형성되었고, 이러한 계면층의 두께는 초기 1회 코팅후 바로 열처리한 후, 다시 반복코팅하여 최종 열처리할 경우 60nm 정도로 감소되었다. 차후의 연구로서 Sr의 결손을 보상하기 위해 Sr이 과잉첨가된 용액을 제조할 경우 계면부에서의 BST 박막의 공공을 줄일수 있을 것으로 기대된다. 또한 ITO의 경우 In 등의 휘발을 보상하기 위해 In을 과잉첨가하여 ITO를 제조할 경우 전극재료로서의 성능을 개선할 수 있다고 사료된다. 이상의 구조적 특성으로부터 최적의 열처리 온도를 750°C로 고정하여 유전특성을 조사하였다.



(a) on Pt substrate (b) on ITO substrate

사진 3. BST 박막의 단면 SEM 사진

Photo. 3. Cross-sectional SEM images of BST thin films.

그림 4는 코팅횟수에 따른 BST 박막의 유전상수 변화를 나타낸 것이다. 전 조성에서 코팅횟수가 증가할수록 유전상수가 증가하였으며, BST(50/50)의 조성으로 ITO 기판상에 4회 코팅한 경우 370, 5회

코팅한 경우 460의 최대 유전상수가 측정되었다.

벌크의 경우 유전상수는 BST(70/30)의 조성에서 최대로 알려져 있으나 박막의 경우 BST(50/50)의 조성에서 가장 큰 유전상수를 나타내는 것으로 보고되고 있다.<sup>6)</sup> 본 실험에서도 이와 같은 결과가 관찰되었으며, 이는 구조적 특성에서 고찰한 바와 같이 BST(50/50)의 경우 작은 결정립을 갖고 있어 입계면적이 크다는 것을 예상할 수 있다. 따라서 결정립의 벌크적 특성보다는 BL형 캐페시터와 같은 입계절연형 캐페시터로 동작하는 것으로 사료되며, 이러한 입계의 면적이 증가함에 따라 입계에서의 전하축적능력이 증가하여 유전상수가 증가하는 것으로 생각된다.<sup>7)</sup> 또한 입계면적이 증가함에 따라 입계의 석출물이나 기공등에 의한 이차상과 기공의 증가에 기인하여 유전손실과 누설전류가 증가함을 예상할 수 있었다. 코팅횟수가 증가할수록 유전손실은 증가되었으며, 이는 박막의 두께가 증가함에 따라 계면층에서의 불균일성 및 응력이 증가되어 결정화 및 격자성장을 저해한 것으로 생각된다. 또한 구조적 특성에서 논의한 바와 같이 Pt기판을 사용한 경우 초기총 60 nm정도는 계면층의 영향으로 1회 및 2 회 코팅시 유전특성이 관찰되지 않았으며 3회 이상 코팅한 경우 비교적 안정적인 유전특성이 관찰되었다. 특히, 4회 코팅한 경우 양호한 유전상수와 안정된 유전손실이 관찰되었다.

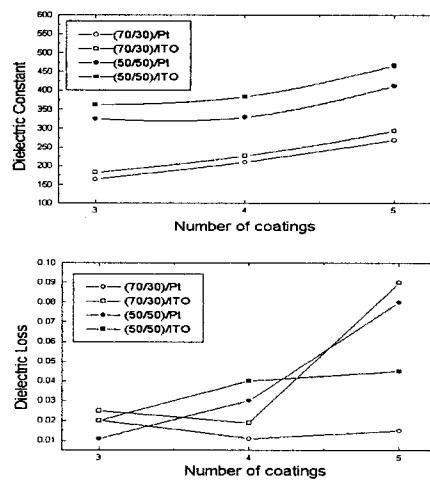
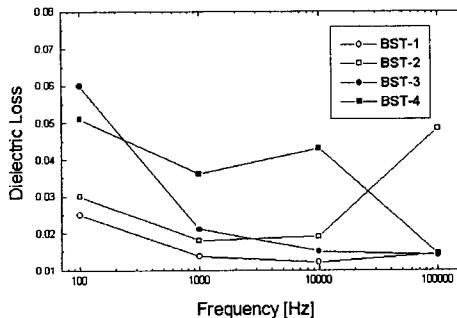
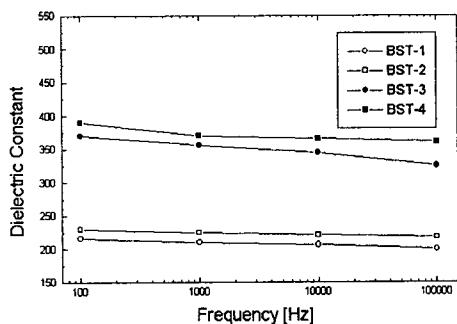


그림 4. 코팅횟수에 따른 BST 박막의 유전상수 및 유전손실

Fig. 4. Dielectric constant and loss of the BST thin films as a function of the number of coatings.

그림 5는 4회 코팅한 BST 박막의 주파수에 따른 유전상수 및 유전손실을 측정한 것이다. BST(70/30)의 경우, 주파수가 증가할수록 유전상수는 완만하게 감소하였으며, BST(50/50)/ITO 시편의 경우, 1kHz에서 370의 최대 유전상수를 나타내었다.

BST(70/30)/Pt 박막의 경우 약 210 정도의 유전상수를 나타내었으며, 유전손실은 1% 정도로 양호한 특성을 나타내어 유전상수의 변화가 적은 안정한 특성을 유지함을 알 수 있었다. BST(70/30)/ITO 박막의 경우, 유전상수는 250 정도로 Pt 기판의 경우보다는 양호하나 100 kHz 이상의 고주파에서 유전손실이 증가하는 특징을 보이고 있다.



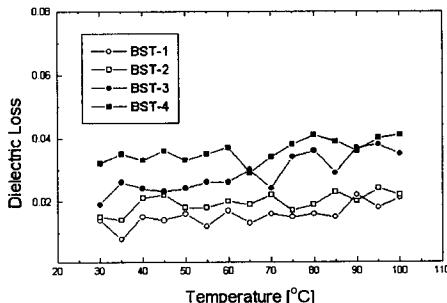
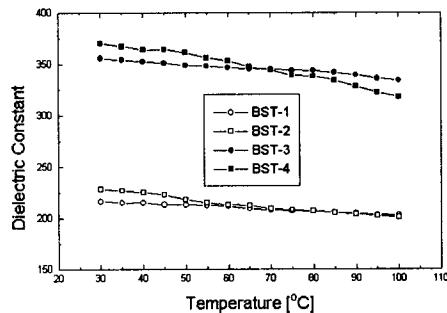
BST-1:BST(70/30)/Pt	BST-2:BST(70/30)/ITO
BST-3:BST(50/50)/Pt	BST-4:BST(50/50)/ITO

그림 5. 주파수에 따른 BST 박막의 유전상수 및 유전손실

Fig. 5. Dielectric constant and loss of the BST thin films as a function of frequency

BST(50/50)/Pt 박막의 경우는 주파수 1 kHz에서 유전상수는 360, 유전손실은 2%의 양호한 특성을 보이고 있으며, BST(50/50)/ITO의 경우 380의

높은 유전상수를 나타내고 있으나 주파수에 따른 유전손실의 변화가 다소 관찰되었다. 이는 고온 열처리중 ITO 기판의 전기적 특성변화가 유발되는 점과 하부층의 glass 기판의 열팽창에 따른 균열로 인해 박막의 불균일성이 증가되어 나타난 것으로 생각되며 AFM 사진에서 관찰된 바와 같이 결정립의 균일성에 차이가 있는점과 표면의 기공이 발생하는 등의 구조적 영향 및 ITO 기판과 Sr의 반응에 따른 이차상 형성에 따른 계면특성의 차이로 인해 유발된 현상으로 사료된다.



BST-1:BST(70/30)/Pt	BST-2:BST(70/30)/ITO
BST-3:BST(50/50)/Pt	BST-4:BST(50/50)/ITO

그림 6. 온도에 따른 BST 박막의 유전상수 및 유전손실

Fig. 6. Dielectric constant and loss of the BST thin films as a function of temperature.

그림 6은 온도에 따른 BST 박막의 유전특성을 나타낸 것이다. 온도가 30°C에서 100°C까지 증가함에 따라 전 시편에서 유전상수의 완만한 감소가 관

찰되었다. BST(70/30)/Pt 박막의 경우 온도에 따른 유전상수의 감소량은 약 30이하, 유전손실의 증가량은 1%이하 이었으며, BST(50/50)/Pt 박막의 경우 유전상수의 감소량은 50, 유전손실의 증가량은 2%로 변화폭이 다소 증가되었다. 이는 BST(70/30) 박막의 큐리점이 상온 부근이며, BST(50/50) 경우는 상온 이하로 이동되었음을 예상할 수 있다.<sup>7)</sup> ITO 기판을 사용한 경우 Pt보다 변화폭이 큰 특성을 나타내었으며, 이는 배향의 안정성의 부족으로 인해 온도에 따른 상변화를 완전히 충족시키지 못하는 것으로 여겨지며 ITO 기판의 온도에 따른 특성변화도 작용한 것으로 생각된다.<sup>8)</sup>

#### 4. 결 론

본 연구에서는 Sol-Gel법을 이용하여 BST 박막을 제조하였으며, 상유전상과 강유전상의 경계인 BST(70/30) 조성과 상유전상인 BST(50/50) 조성을 선택하여 Pt 및 ITO 기판에 박막을 형성한 후, 제조조건에 따른 구조 및 유전특성을 측정하여 기억소자로의 응용가능성을 고찰하였으며, 그 결과 다음과 같은 결론을 얻었다.

1. 최적의 박막 제조조건은 4회 코팅하고 750°C로 1시간 열처리한 경우로 확인되었으며, 이때 박막의 두께는 약 300nm 이었다.

2. 750°C로 1시간 열처리한 경우, 이차상이 적은 양호한 페로브스카이트 구조를 확인할 수 있었으며, 수십 nm 크기의 결정립을 관찰할 수 있었다.

3. BST(50/50)/Pt, BST(50/50)/ITO 박막의 경우, 1 kHz에서 측정한 유전상수는 각각 360, 370이었다.

4. ITO 기판을 사용한 BST 박막의 유전상수는 Pt 기판을 사용한 경우보다 크게 관찰되었다.

5. 전시편에서 주파수 및 온도변화에 따라 유전상수의 변화가 적은 안정한 특성이 관찰되었다.

이상의 결론으로부터, 4회 코팅하고 750°C로 1시간 열처리한 BST 박막은 우수한 배향성과 안정한

상구조를 가지며, 200이상의 높은 유전상수와 5%이하의 낮은 유전손실 값을 나타내었다. 또한 주파수 및 온도에 대한 안정성이 우수하여 DRAM 및 바이패스 캐퍼시터등에 응용될 수 있을것으로 생각된다. 그러나 이러한 응용을 위해서는 계면층에서의 보다 세밀한 분석 및 특성의 개선에 관한 연구가 이루어져야 할 것으로 생각된다.

#### 참 고 문 헌

1. M.Azuma, et al., "Electrical Characteristics of High Dielectric Constant Materials for Integrated Ferroelectrics.", Proc. 4th ISIF, pp.109-117, 1992
2. Yoichi Miyasaka, "High Dielectric (Ba,Sr)TiO<sub>3</sub> Thin Films for ULSI DRAM Application", Extended Abstracts of 1995 International Conference on Solid State Devices and Materials, Osaka, pp. 506-508, 1995,
3. Fan Wang, et al., "Preparation and Electrical Properties of Ba<sub>0.6</sub>Sr<sub>0.4</sub>TiO<sub>3</sub> Thin Films Deposited by the Sol-Gel Method." Physica Scripta. Vol. T69, 332-335, 1997
4. K.D. Budd, S.U. Dye and D.A. Payne, "Sol-Gel Processing of PbTiO<sub>3</sub>, PbZrO<sub>3</sub>, PZT, PLZT Thin Film", Brit. Ceram. Proc., Vol. 36, p 107, 1985
5. "強誘電体 薄膜 メモリ." Science Forum, pp.86-92, 1995
6. 김덕규 외, "(Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub> 박막의 온도변화에 따른 유전특성", 한국전기전자재료학회 춘계학술대회 논문집, pp.309, 1997
7. 中重治, "電子材料 セラミクス." オ-ム社, 1996
8. 남상우 외, "반응성 스퍼터링으로 형성된 ITO의 유전체 소성증 특성변화." 대한전기학회 하계학술대회 논문집, " pp. 1411-1413, 1997.