Journal of the Korean Institute of Electrical and Electronic Material Engineers. Vol.11, No.1, pp. 57-61, 1998

Sol-Gel법으로 제작된 광메모리영역 PLZT박막의 전기적 특성

논 문
11-1-9

A Study on the Electrical Characteristics of Optical Memory PLZT Thin Films

최형욱*, 장낙원**, 백동수**, 박정흠**, 박창엽**
(Hyung-Wook Choi, Nak-Won Jang, Dong-Soo Paik, Jeong-Heum Park, Chang-Yub Park)

Abstract

In this study, PLZT stock solutions were prepared by Sol-Gel processing after the compositions were selected in the memory region of PLZT bulk phase diagram. PLZT solutions were deposited on the ITO glass substrate by spin-coating method. The thin films were annealed by rapid thermal processing. The eielectric characteristics, hysteresis loop, C-V characteristics of thin films in the memory region were measured in order to investigate the electrical characteristics of PLZT thin films. In selected compositions, the decrease in Zr/Ti ratio led to an increase in dieletric constant, remanent polarization and coercieve field. The increase in La content led to an increase in dielectric constant and the decrease in remanent polarization and coercieve field which brought about slim hysteresis loop.

Key Words(중요용어) : PLZT Thin film(PLZT 박막), Optical memory(광메모리), Sol-gel(졸-겔법), Electrical characteristics(전기적 특성), Optical characteristics(광학 특성)

1. 서 론

Haertling과 Land는 PLZT 벌크 세라믹이 우수한 광학적인 선형성과 높은 광 투과율을 갖고 있으며, 조성 변화에 따라 1차, 2차 전기 광학 특성 및 광 메모리 특성을 나타낸다는 것을 발견하였고, 그 이후 hot pressing[1] 등의 제조 방법으로 PLZT 벌크 세라믹을 제조하여 광 셔터, 광 메모리 소자, 광 변조기, 광 표시 소자 등 여러 가지 광 디바이스 분야에 이를 응용하려는 연구가 진행되어 왔다[2].
그러나 PLZT 벌크 세라믹은 제조 및 응용 등의 여러 문제점이 제기되었고, 이를을 해결하기 위해 1980년대부터 PLZT를 박막화[3]하려는 연구가 활발히 진행되어 왔다. 이러한 박막화 공정은 낮은 구동 전압, 빠른 응답 속도, 쉬운 집적화, 디자인의 유연성, 경제적인 제작 등의 이점을 가져와 PLZT 박막의 응용의 폭을 더욱 넓혀 주었다. 특히 Sol-Gel 법에 의한 PLZT 박막의 제조는 고가의 장비가 필요하지 않으며, 화학적 조성의 제어가 용이하고, 균질한 박막을 제조할 수 있어 널리 이용되고 있다[4)5)].

본 연구에서는 PLZT 벌크 상도의 광 메모리 영역의 조성들을 선택하여, sol-gel 법으로 박막을 제조하고, 박막의 유전 특성, 이력 곡선, C-V 특성등의 전기적 특성을 분석하여 광 메모리 소자로서의 응용 가능성을 알아보고자 한다.

2. 실 험

Sol-Gel 법으로 제조된 0.5 Molar PLZT stock solution을 ITO glass 기판위에 5000 rpm, 30 초간 회전시켜 코팅하였다. 원하는 두께의 박막을 형성한 후 급속열처리법[6]으로 5 분간 열처리하였다. 소성된 박막은 전기적 특성을 측정하기 위하여 진공

* : 경원대학교 전기전자 공학부
연락처:경기도 성남시 수정구 복정동 산 65
** : 연세대학교 전기공학과
접수일자 : 1997년 6월 28일
심사완료 : 1997년 11월 3일

증착기를 사용하여 상부에 두께는 150 nm,직경이 250 μm인 원형 전극을 설치하였다.

각 조성들의 정전용량 및 유전 손실을 HP 4263A LCR meter를 사용하여 상온에서 1 kHz, 100 mV 에서 측정하였다. hot plate 위에서 박막의 온도를 올려 가며 유전 상수의 온도 의존성을 조사하여 강유전 상과 상유전 상의 상변이 온도인 큐리 온도를 측정하였다.

. Sawyer-Tower 회로를 이용하여 각 조성들의 이력 곡선을 측정한 후 항전계, 잔류 분극, 이력 곡선의 squareness를 계산하였다. 이때 표준 커패시터는 47nF 을 사용하였고 인가 교류 전계는 1kHz, 0 ~ ±25 V 의 정현파를 가하였다.

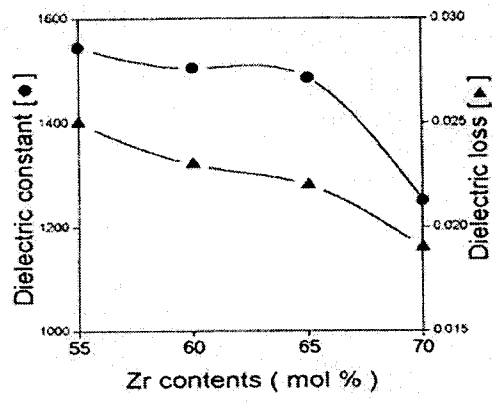
각 시편의 C-V 특성을 조사하여 인가 전계에 따른 정전용량 값의 변화를 조사하였다. C-V 특성 측정은 시편의 양단에 0 ~ ±25V 의 직류 바이어스를 가하면서 HP 4263A LCR meter를 사용하여 10 kHz, 1 V에서 측정하였다.

3. 결과 및 고찰

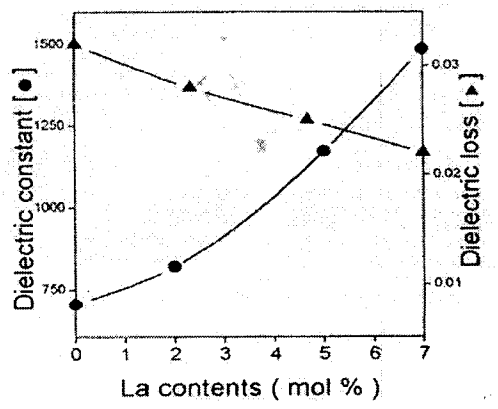
그림 1(a)는 La 치환량을 7몰로 고정하고 Zr/Ti 의 비에 따른 상대 유전율 및 유전 손실의 변화를 나타내었다. Zr/Ti 비가 감소함에 따라 상대 유전율은 증가하는 경향을 보이고 유전 손실은 상대 유전율의 증가와 함께 증가하는 경향을 보였다. Zr/Ti의 비가 감소함에 따라 결정 구조가 정방정정화되어 강유전성이 증가하여 유전율이 증가하면서 유전 손실도 함께 커지기 때문인 것으로 분석된다[7].

그림 1(b)는 Zr/Ti 조성비를 65/35로 고정하고 La치환량에 따른 상대 유전율 및 유전 손실의 변화를 나타낸다. La의 양이 증가함에 따라 높은 유전율이 측정되었으며 유전손실은 상대 유전율의 증가에 따라 감소하는 경향을 보였다. 이러한 유전 손실의 변화는 La의 양이 증가하면 결정 구조가 능면체정에서 유사 입방정으로 가까워져 비강유전체의 특성인 낮은 유전 손실을 갖게 되기 때문이다.

그림 2는 각 조성의 유전율의 온도 의존성과 상변이 온도를 나타내는 큐리 온도를 나타내었다. 그림 2 (a)에서 Zr/Ti의 비가 감소하면서 큐리 온도가 증가하는 경향을 보였는데 이것은 $PbZrO_3$ 박막의 큐리 온도(230℃)가 $PbTiO_3$(490℃) 박막의 큐리 온도 보다 낮기 때문인 것으로 여겨진다. (b)에서 La의 양이 증가하면서 큐리 온도는 252[℃]에서 180[℃]까지 낮아지는 경향이 관찰되었는데 이것은



(a) Zr/Ti 비에 따른 변화



(b) La의 양에 따른 변화

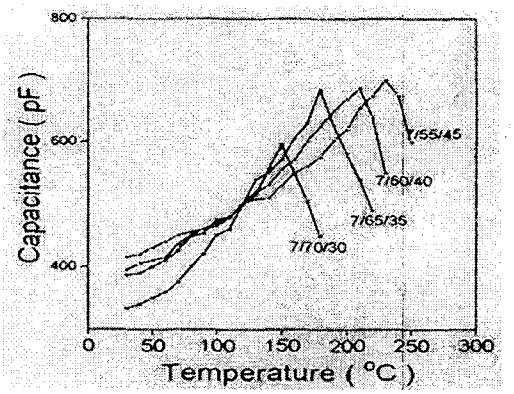
그림 1. 각 조성의 상대 유전율과 유전 손실의 변화
Fig. 1. Variation in dielectric constant and dielectric loss of compositions.

능면체의 결정 구조보다 유사 입방정의 결정 구조가 더 적은 열에너지에 의해서 상유전 상인 입방정의 결정 구조로 상 변이 할 수 있기 때문인 것으로 분석된다[8].

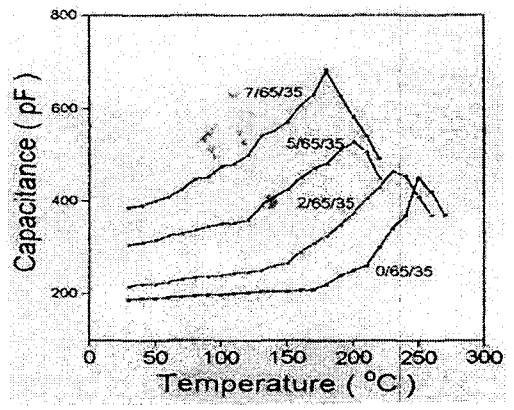
그림 3은 Sawyer-Tower 회로를 이용하여 이력 곡선을 관찰하여 측정한 잔류 분극과 항전계의 변화를 나타낸다. 광 메모리 소자로써 이용 가능하기 위해서는 포화 잔류 분극과 포화 분극이 비슷한 값을 갖고 있어야 메모리 효율이 좋으므로, 각 조성의 squareness (P_{SR}/P_S)를 계산[9]하여 그림 4에 나타내었다.

그림 3과 4에서, Zr/Ti의 비가 감소함에 따라 잔류 분극, 항전계는 모두 증가하여 각각 최대 19 [μC/cm2], 27[kV/cm] 을 나타내었다. 그러나 square-

ness 값은 낮은 값이 관찰되었다. 7/70/30 조성은 squareness 값은 크나 잔류 분극이 너무 작아,나머지는 squareness값이 낮아 광 메모리 소자로써 이용하기에 부적합한 것으로 분석되었다.



(a) Zr/Ti 비에 따른 변화



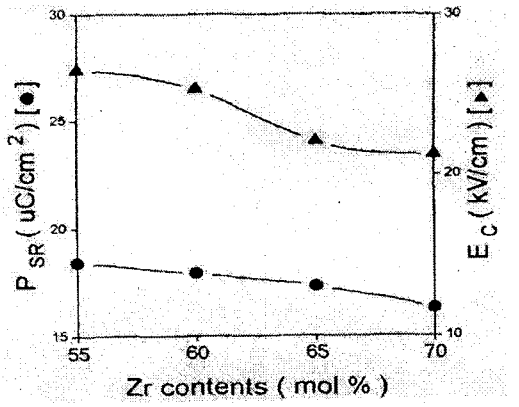
(b) La의 양에 따른 변화

그림 2. 각 조성의 유전 상수의 온도 의존성과 큐리 온도

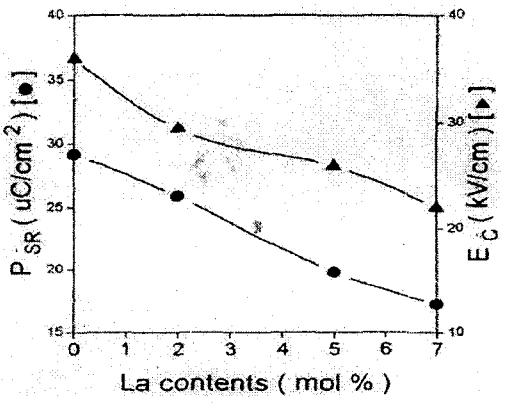
Fig. 2. Curie point and temperature dependence of dielectric constant of compositions

그러므로 PLZT 박막에서는 벌크와는 달리 7/65/35 조성 및 그 주변의 조성이 메모리 소자로 써는 부적합한 이력 특성을 갖는 것으로 여겨진다. 한편 La의 양의 변화에서는 La의 양이 적게 치환된 조성일수록 잔류 분극과 squareness 값이 큰 폭으로 증가함이 관찰되어 잔류 분극은 29 [μC/cm^2]에서 17[μC/cm^2]로,항전계는 36[kV/cm]에서 22[kV/cm]로 모두 감소하여 이력 곡선이 slim화 되는 경향을 보였다. 따라서 박막에서는 광 메모리 영역에서 La의 양이 적게 치환된 조성에서 광학적 특성의 큰 저하만 일어나지 않는다면 La의 양이 적게 치환된 조성들이 광 메모리 소자로써 더 우수한 특성을 나타낼 수 있을 것으로 분석된다.

그림 5과 6에 각 조성의 C-V 특성을 나타내었



(a) Zr/Ti 비에 따른 변화



(b) La의 양에 따른 변화

그림 3. 각 조성의 잔류 분극과 항전계의 변화

Fig. 3. Variation in P_{SR} and Ec of composition.

그림 5에서 Zr/Ti의 비가 변화함에 따라 C-V 특성 곡선 상의 큰 변화는 보이지 않았고, 그림 6의 La의 양에 따른 변화에서는, La의 양이 증가함에 따라 최대 정전용량 값에서의 정전용량 값의 변화가 완만해지고 이력이 줄어드는 것이 관찰되었다. 선택된 모든 조성에서, 자발 분극의 스위칭 전압을 의미하는 정전용량 값의 최대치에서의 인가 전계는 대체로 항전계와 일치하는 경향을 보이고 있으며, 박막과 전극의 계면에 형성된 공간 전하층의 분포로 인한 이력 곡선의 비대칭은 크게 관찰되지 않았다.

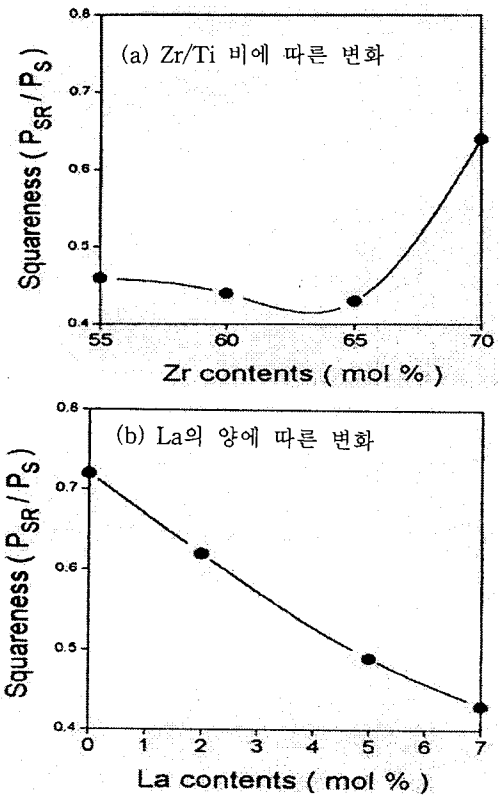
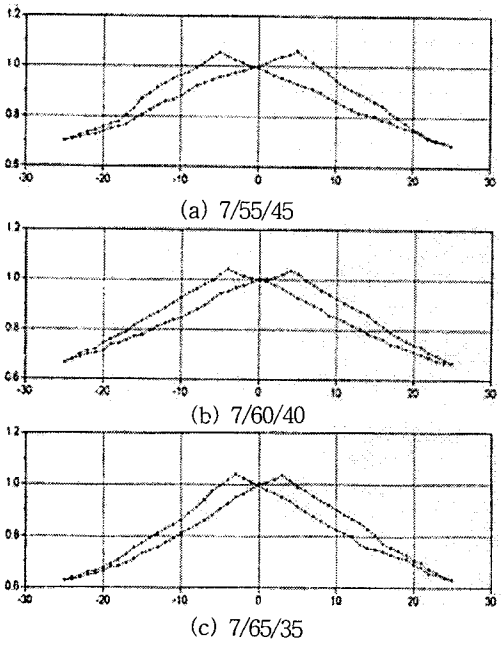
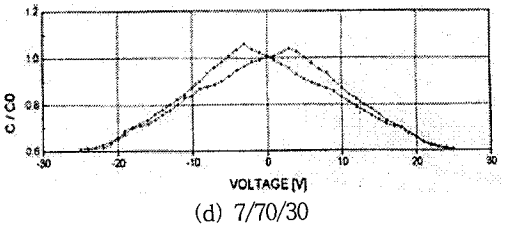


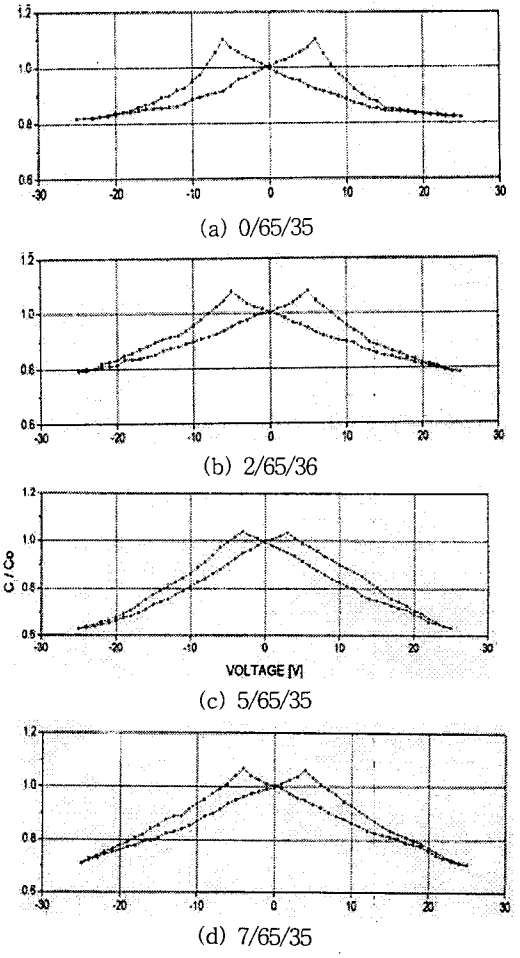
그림 4. 각 조성의 squareness의 변화
Fig. 4. Variation in squareness of compositions





(d) 7/70/30

그림 5. Zr/Ti 비에 따른 C-V 특성 곡선
Fig. 5. C-V characteristic curve with Zr/Ti ratios



(a) 0/65/35
(b) 2/65/36
(c) 5/65/35
(d) 7/65/35

그림 6. La의 양에 따른 C-V 특성 곡선
Fig. 6. C-V characteristic curve with La contents

그러나 0/65/35나 2/65/35의 경우 최대 정전용량 값 근처에서 피크의 급 경사가 일어나지 않은 점으로 미루어 보아, 계면층에서 전극과 박막 물질의 상호 확산으로 형성된 공간 전하층은 박막과 상부

및 하부 전극 두 계면 모두에 비슷하게 존재하는 것으로 보인다. 이 계면층 내에 형성된 공간 전하층은 C-V 이력의 비대칭을 크게 일으키지는 않았지만 이 층에 트랩 되어 있던 전하나 속박된 도메인은 인가 전계를 스크린 하는 작용을 하고 정전용량의 피크 값에서의 smoothing을 유발한 것으로 분석된다.

4. 결 론

본 연구에서는 광 메모리로 응용되는 PLZT 강유전 박막을 Sol-Gel 법으로 제조하고 급속 열처리법으로 결정화한 후 전기적 특성을 조사하여 다음과 같은 결론을 얻었다.

1. La를 7mol%로 치환한 PLZT박막에서 Zr/Ti의 비가 감소하면서 유전 상수는 증가하여 최대 1550을 나타내었고 유전 손실도 증가하였다. 큐리온도는 235[℃]까지 증가하였다. 또한 Zr/Ti의 비가 감소하면서 잔류 분극과 항전계가 증가하여 각각 최대 19[μC/cm2], 27[kV/cm] 을 나타내었다.
2. X/65/35 PLZT 박막의 경우 La의 양이 증가함에 따라 유전 상수는 1500까지 증가하나 유전 손실은 감소하였고 큐리 온도는 252[℃]에서 180[℃]까지 낮아졌다. 또한 잔류 분극은 29[μC/cm^2]에서 17[μC/cm^2]로,항전계는 36[kV/cm]에서 22[kV/cm]로 모두 감소하여 이력 곡선이 slim화 되는 경향을 보였다.
3. 박막과 전극 사이에 형성된 계면층 내의 공간 전하층은 C-V이력을 약간 비대칭시켰고, 자발 분극의 스위칭이 일어나는 곳에서의 정전용량 값의 피크의 변화율을 완만하게 유발하였다.

감사의 글

본 연구는 한국전력공사의 지원에 의해 수행됨.
과제관리번호 : 95-지-05

참 고 문 헌

1. G. H. Haertling and C. E. Land, Journal of the American Ceramic Society, Vol.54, pp.1-11, 1971
2. G. H. Haertling, Ferroelectrics, Vol.75, pp.25-55, 1987
3. M. Klee, R. Eusemann, R. Waser, and W. Brand, J.Appl.Phys.,Vol.72(4), pp.1566-1576,1992
4. N. J. Phillips and S. J. Milne, Journal of Non-Crystalline Solids, Vol.147, pp.285-290, 1992
5. Gene H. Haertling, Ferroelectrics, Vol.116, pp. 51-63, 1991
6. R. W. Vest and J. Xu, Ferroelectrics, Vol.93, pp.21-29, 1989
7. G. Teowee and J. M. Boulton, Integrated Ferroelectrics, Vol.4, pp.231-238, 1994
8. Woon-Haing Hur and Chang-Yub Park, The Fall Symposium of The Korean Institute of Electrical Engineers, pp.209-211, 1994
9. D. F. Ryder and N. K. Raman, Journal of Electronic Material, Vol.21[10],pp.917-975, 1992