

## Sputter Seeding을 이용한 CVD Cu 박막의 비선택적 증착 및 기판의 영향

박종만 · 김 석 · 최두진 · 고대홍  
연세대학교 세라믹공학과  
(1998년 1월 26일 접수)

### The Blanket Deposition and the Sputter Seeding Effects on Substrates of the Chemically Vapor Deposited Cu Films

Jong-Man Park, Seok Kim, Doo-Jin Choi and Dae-Hong Ko  
Dept. of Ceramic Engineering, Yonsei University, Seoul 120-749, Korea  
(Received January 26, 1998)

#### 요 약

CVD 공정을 통해 Cu 박막을 증착함에 있어서 PVD 공정과의 연계를 통하여 물성의 변화를 관찰하고자 sputter 장비를 이용하여 SiO<sub>2</sub>, TiN 기판 위에 40 Å, 160 Å의 Cu 배양층을 선행적으로 형성시키고, (hfac)Cu(VTMS)의 유기 금속 원료를 사용하여 증착 온도(130~230°C), 증착 압력 (0.5 Torr)의 CVD 공정을 수행하여 Cu 박막을 증착시켰다. 동일시간, 온도하에서 SiO<sub>2</sub>, TiN 두 종류의 기판 모두 40 Å 배양층을 갖는 경우에 증착 속도가 빨랐으며, 특히 SiO<sub>2</sub> 기판의 경우 Cu 배양층으로 인한 증착 초기의 incubation period의 감소로 as-received SiO<sub>2</sub>에 비해 현저한 증착 속도의 증가를 보여 기판에 관계없는 비선택적 증착이 가능하였다. 또한 SiO<sub>2</sub> 기판에서의 전기 비저항은 기판의 부도성으로 말미암은 기판과 Cu 배양층간의 핵생성·성장의 차이로 인하여 160 Å의 경우가 더 낮았다.

#### ABSTRACT

Blanket Copper films were chemically vapor deposited on six kinds of substrates for scrutinizing the change of characteristics induced by the difference of substrates and seeding layers. Both TiN/Si and SiO<sub>2</sub>/Si wafers were used as-received and with the Cu-seeding layers of 40 Å and 160 Å which were produced by sputtering. The CVD processes were executed at the deposition temperatures between 130°C and 260°C using (hfac)Cu(VTMS) as a precursor. The deposition rate of 40 Å Cu-seeded substrates was higher than that of other substrates and especially in seeded SiO<sub>2</sub>/Si substrate because of the incubation period reducing induced by seeding layer at the same deposition time and temperature. The resistivity of 160 Å Cu seeded substrate was lower than that of 40 Å because the nucleation and growth behavior in Cu-island is different from the behavior in SiO<sub>2</sub> substrate due to the dielectricity of SiO<sub>2</sub>.

**Key words :** CVD, Cu metallization, Seed layer, Sputtering

#### 1. 서 론

반도체 소자가 초고집적 소자(ULSI: Ultra Large Scale Integrated circuit)급으로 진행되며 집적회로의 구성 요소들의 크기가 감소함에 따라 금속 배선의 물성에 대한 제한이 점차 심화되어, 현재 실용화되어 있는 Al과 Al 합금의 새로운 합금 형식이나 다층 금속 적층의 개발에 의한 신뢰도 향상을 통해 이를 해결하려는 노력이 경주되고 있다.<sup>1)</sup> 그러나 보다 관심이 모아지는 연구는 Cu를 이용한 금속 공정 기술로서, 이는 Cu의 낮은 비

저항(1.7 μΩ·cm)과 높은 EM 저항성(electromigration resistance) 등에 기인한 것이다.<sup>2,7)</sup> 그러나, Cu는 상기한 장점 외에 Cu의 산화 성향, Cu의 SiO<sub>2</sub> 내부로의 확산 문제, 건식 식각의 어려움 등의 문제점을<sup>3,8,9)</sup> 지니고 있어 이러한 문제점을 해결하기 위한 공정 기술 및 후처리 과정의 연구가 집중되고 있다.

최근 연구가 이루어지고 있는 Cu 박막의 제조 방법으로는 reflow 공정을 동반한 PVD(physical vapor deposition), 수용액을 통한 ECD(electrochemical deposition), MOCVD(metallorganic chemical vapor de-

position) 등의 방법들이 연구되고 있는데,<sup>2)</sup> 특히 CVD 공정을 이용한 Cu 박막의 제조는 PVD 공정과는 달리 기판 표면으로의 흡착 및 원자 이동이 유발되므로 step coverage가 우수한 특성을 지니고 있어 차세대 초고집적 회로의 제조 방법의 대안으로 평가받고 있다.<sup>5,10,11)</sup>

이러한 연구들 중에서 Lecohier *et al.* 등에 의하여<sup>12-15)</sup> Cu CVD 이전에 Ag, Pt 등의 금속 배양층을 선행 증착 후 이 금속 배양층을 활성화층으로 이용하여 이후의 공정으로 최종의 Cu 배선을 제작하는 연구가 진행되었는데, 여기에서 금속 배양층은 일반적인 Cu CVD 공정에 있어서 초기의 핵생성을 위해 요구되는 incubation time을 감소시킬 수 있으며,<sup>12,16)</sup> 이로 인하여 동일시간 하에서 증착된 박막의 두께 증가를 얻을 수 있다고 보고했다.

본 연구에서는 기판에 대한 선택성이 없는 sputter 장비를 이용하여 두 가지 두께의 배양층을 선행적으로 형성시킨 후 CVD 공정을 통해 Cu 박막을 증착하여 as-received 기판의 그것과 비교함으로써 기판의 종류 (TiN/SiO<sub>2</sub>), 배양층의 두께, 미세구조의 변화에 따른 incubation time과 최종 Cu 박막의 물성을 비교 고찰하였다. 이때 배양층과 그 위에 증착되는 Cu층 사이의 물질적 heterogeneity를 배제하기 위하여 배양층은 Cu를 선택하였다.

Cu CVD 공정에 있어서 중요한 변수는 증착 속도, 선택적 증착과 기판과의 접착성, 불순물 농도, 결정학적 구조, 표면 거칠기, 전기 비저항 등의 물성인데, 이중에 대다수가 핵생성·성장 기구에 직접적으로 연관되어 있으며 배양층의 존재는 핵생성·성장 기구에 직접적으로 영향을 미치게 되므로 기판과 배양층의 두께를 변수로 하여 미세 구조의 변화를 관찰하였다. 특히 본 연구에서는 기판의 전도성의 차이로 인한 CVD 반응 초기 조건의 차이가 배양층의 형태에 따라 어떠한 영향을 미치게 되는가를 규명하고자 각각의 시편에 대하여 미세구조와 비저항의 관계를 중심으로 고찰하였다.

또한, 배양층에 의한 물성 향상에 부가적으로 더 낮은 비저항을 얻고자 열처리 공정을 실시하였고 열처리 후의 미세구조와 비저항의 변화를 관찰하였다.

## 2. 실험방법

본 실험에서 사용한 기판은 4° off to (100) p-type Si wafer에 sputtering 방법으로 TiN 층을 약 500 Å 증착시킨 wafer와 동 wafer에 TEOS(tetraethoxysilane)를 이용한 PECVD 방법으로 SiO<sub>2</sub> 층을 약 1500 Å 증착시킨 wafer이다. 이 각각의 wafer를 1.5×1.5 cm<sup>2</sup> 크기로 절단하여 sputter 공정 이전에 pre-cleaning 작업으

로 TCE(tetrachloroethylene), acetone, methanol과 DI water에서 각각 3분씩 세정하여 표면에 잔류하는 유기물을 제거시킨 후 N<sub>2</sub>로 건조시키고, sputtering chamber에 장착하여 배양층을 증착하였다.

선행 공정인 sputtering 공정 조건은 Table 1에 나타내었으며 가속 전압과 전류를 410 V, 80 mA로 하여 80 Å/min의 낮은 증착 속도를 얻음으로써 배양층의 두께 조절을 용이하도록 하였다. 여기에서 배양층의 두께 변화에 의한 최종 Cu 박막의 물성 변화를 관찰하기 위하여 30초, 2분을 선택하여 각각 40 Å, 160 Å 두께의 배양층을 갖는 시편을 제작하였다. 배양층을 형성한 각각의 시편들은 이후의 세정 작업 없이 바로 CVD 공정을 실시하였으며, 비교 물성을 관찰하기 위해 사용한 as-received TiN/Si, SiO<sub>2</sub>/Si 시편은 sputtering 공정 이전의 세정 작업과 동일한 세정 작업을 통하여 이후의 CVD 공정을 실시하였고, 배양층을 형성한 시편과 함께 동일 증착 조건하에서 최종으로 목적하는 Cu 박막을 제조하였다.

본 실험에서 사용한 CVD 장비에 대한 자세한 도면이나 실험 과정은 이미 보고된 바 있으며 기본적인 공정 조건은 Table 2에 나타내었다.<sup>17)</sup> 각 공정 조건에 대하여 증착의 발생 여부는 이미 보고되었던 바와 같이 bare 기판과의 광학현미경을 이용한 색 및 표면 반사도 비교로 결정하였으며 이로부터 apparent incubation time을 결정하였다.<sup>18)</sup>

열처리 공정은 450°C에서 90분 동안 행하여졌으며 1시간의 승온 공정과 5시간의 냉각 공정등 모든 공정은 Cu의 산화를 방지하기 위하여 10<sup>-5</sup> Torr 이하로 유지되

**Table 1.** The Sputter Seeding Condition

Processing condition	
Base pressure	1.0×10 <sup>-7</sup> Torr
Ar sputtering gas pressure	3.0×10 <sup>-3</sup> Torr
Sputtering power	410 V, 80 mA
Gun	DC magnetron gun
Target	99.9% Cu
Deposition rate	80 Å/min

**Table 2.** Cu-MOCVD Processing Condition

Processing condition	
Deposition temp.	130~230°C
Chamber pressure	0.5 Torr
Bubbler temp.	40°C
Bubbler pressure	50~60 Torr
Gas line temp.	60°C
Gas flow rate	H <sub>2</sub> , 100 sccm

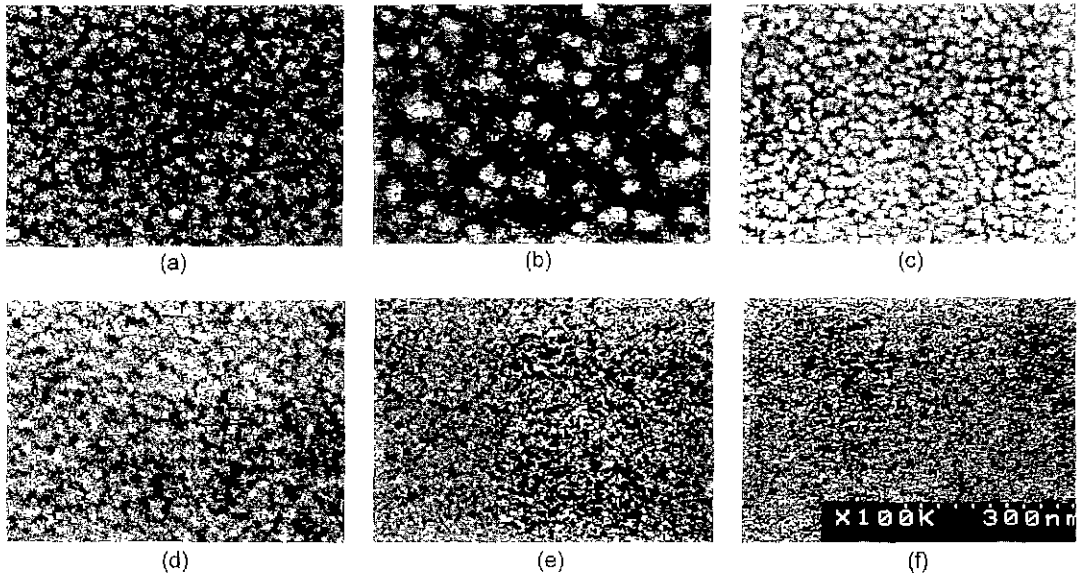


Fig. 1. SEM micrographs of (a) 160 Å Cu sputtered on TiN substrate, (b) 40 Å Cu sputtered on TiN substrate, (c) as-received TiN substrate, (d) 160 Å Cu sputtered on SiO<sub>2</sub> substrate, (e) 40 Å Cu sputtered on SiO<sub>2</sub> substrate and (f) as-received SiO<sub>2</sub> substrate.

는 진공조에서 진행되었다.

증착층의 특성 분석 방법으로는 surface profiler( $\alpha$ -step, Tencor Instrument Co.)와 4-point probe(KEITHELY, 224 Programmable Current Source & 197A Autoranging Microvolt DMM/ALES-SI, C4S 4-PT PROBE)를 이용하여 Cu 박막의 두께와 비저항을 측정하였고, 증착된 Cu 박막의 표면 및 단면 형상은 SEM(Scanning Electron Microscopy, HITACHI, S-2000, JAPAN)을 이용하여 관찰하였다. 증착된 Cu 박막의 구조 분석을 위해 XRD(X-ray diffraction, Rigaku)를 사용하였으며 이때 X-ray source는 Cu K $\alpha$ 선이었고,  $2\theta$ 는 30~60°의 범위에서 측정하였으며, scanning rate는 2°/min이었다.

### 3. 결과 및 고찰

Fig. 1은 sputtering 공정으로 증착한 Cu 배양층의 SEM 미세 구조이다. (a)와 (b)는 sputtering 공정으로 각각 2분, 30초(160 Å, 40 Å)씩 배양층을 형성한 TiN/Si 기판이며, (c)는 as-received TiN/Si 기판이고, (d)와 (e)는 sputtering 공정으로 각각 2분, 30초(160 Å, 40 Å)씩 배양층을 형성한 SiO<sub>2</sub>/Si 기판이며, (f)는 as-received SiO<sub>2</sub>/Si 기판이다. TiN, SiO<sub>2</sub> 두 종류의 기판 모두에서 2분 동안 배양층을 형성한 경우 continuous 한 형태의 (blanket) 배양층이 형성된 것을 확인할 수

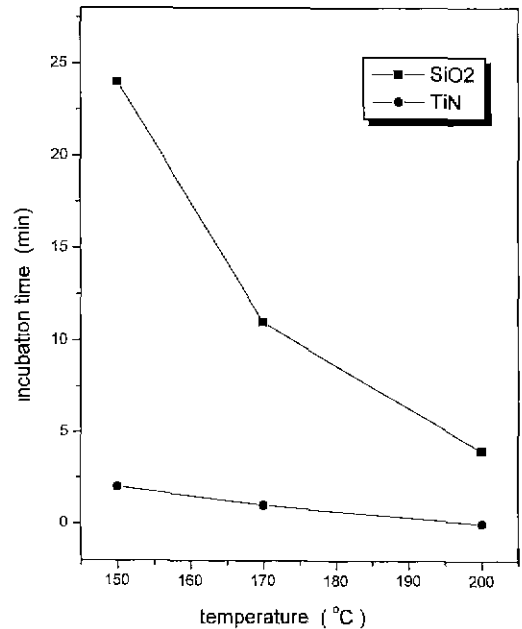


Fig. 2. The apparent incubation time of the Cu films as functions of the deposition temperature and the substrate.

있으며 30 sec 동안 배양층을 형성한 기판의 경우 island 형태의 (cluster) 배양층이 형성된 것을 확인할 수 있다.

Fig. 2는 배양층을 형성하지 않은 기판에 있어서 CVD 공정의 apparent incubation time을 기판별, 온도 별로 나타낸 것으로 기판이 부도성인  $\text{SiO}_2$  기판에서 전도성을 가지고 있는 TiN 기판보다 incubation time이 길게 나타나고 있다. 기판에 따른 incubation time의 차이는 +1가 원료의 CVD 반응 기구(disproportionation)에 의해 해석되어질 수 있다. 즉, disproportionation 반응은 중간 생성물인 (hfac)Cu<sup>+1</sup>간의 기판을 통한 상호 전자 교환에 의해 Cu<sup>0</sup>의 금속과 (hfac)<sub>2</sub>Cu<sup>+2</sup> 부산물을 각각 형성시키고 탈착시키는 반응인데,<sup>31,32</sup> 이때 기판의 전도도에 따라 상호 전자 교환이 영향을 받을 수 있으므로 전도성인 TiN 기판에 비해 부도성인  $\text{SiO}_2$  기판에서 incubation time이 길게 나타나게 된다. 증착 초기의 이러한 incubation time의 차이는 최종적인 증착 속도에도 영향을 미칠 수 있는 것으로 생각되며, 최종 박막의 결정립 크기에도 영향을 주는 것으로 보여진다. 또한 증착 온도가 증가함에 따라 모든 기판에 대하여 incubation time은 감소하고 있다. 즉, 고온일수록 원료의 분해가 보다 활성화되므로 기판 위에 흡착되고 핵 형성 및 성장을 일으킬 확률이 증가되어 incubation time이 감소하는 것으로 생각할 수 있다.

Fig. 3은 본 실험 조건하에서 sputtering 공정으로 각각 160 Å, 40 Å의 Cu 배양층을 갖는 Cu/TiN/Si, Cu/SiO<sub>2</sub>/Si 시편과 sputtering 공정을 수행치 않은 TiN/Si, SiO<sub>2</sub>/Si 시편 위에, CVD 공정으로 증착한 Cu 박막의 증착 온도에 따른 증착 속도의 관계를 나타낸 것이다. 일반적인 (hfac)Cu(VTMS)의 증착 속도와 증착 온도의 관계는 180°C 전후에서 물질 전달 지배 영역(mass-transfer controlled region)과 표면 반응 지배 영역(surface reaction controlled region)이 전이하는 것으로 보고되고 있으며,<sup>20)</sup> 본 실험에서 얻어진 결과 또한 문헌과 유사한 170°C 전후(단, 배양층을 형성하지 않은  $\text{SiO}_2$  기판의 경우는 200°C 전후)에서 증착 기구의 전이가 이루어지고 있다. 이 그래프에 의하면 동일 온도하에서 시편의 종류에 따른 Cu 박막의 증착 속도는  $\text{SiO}_2/\text{Si}$  시편의 경우를 제외하면 시편에 따라 비슷한 경향을 보이고 있으나  $\text{SiO}_2$  시편의 경우 Fig. 2의 incubation period로 인하여 다른 시편들보다 현저히 느린 증착 거동을 보였고, 물질 전달 지배 영역과 표면 반응 지배 영역의 전이 온도 또한 높아지는 양상을 보였다. 여기에서 sputtering 공정으로 배양층을 형성시킨  $\text{SiO}_2$  시편의 경우 증착 속도의 증가로 다른 금속성 표면을 가진 시편들과 비슷한 거동을 보임과 비교할 때 배양층 형성의 효과를 관찰할 수 있었다. 이는 sputtering 공정으로 형성시킨 Cu 핵들이 CVD 반응 초기에 있어서 핵생성에 요구되는 incubation time을 감소시킴으로써 배양층을 형성

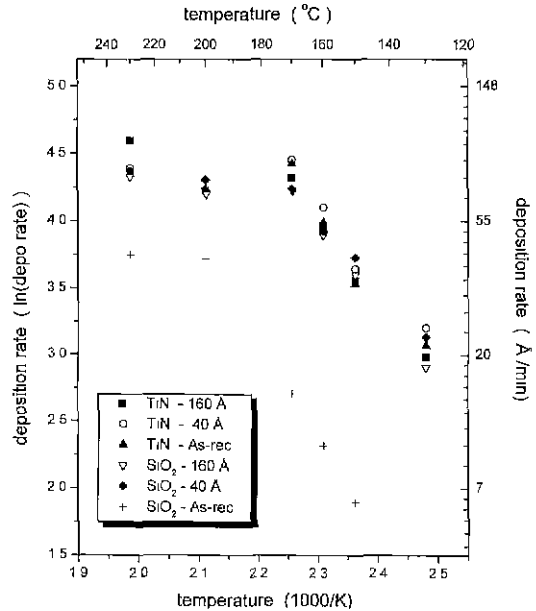


Fig. 3. The Arrhenius plot of Cu deposition rate on Cu 160 Å, 40 Å seeded and as-received TiN/SiO<sub>2</sub> substrate with 0.5 Torr chamber pressure and 30 min deposition time

시키지 않은 유전체 기판에 비해 증착 속도의 증가를 가져온 것으로 여겨진다.

문헌에 의하면 (hfac)Cu(VTMS)의 표면 반응 지배 영역에서의 활성화 에너지는 10.8 kcal/mol로 보고되고 있으며,<sup>21)</sup> 본 실험을 통하여 얻어진 표면 반응 지배 영역에서의 활성화 에너지는 그림에 나타난 바와 같이 as-received  $\text{SiO}_2$  기판의 경우를 제외하면 9.8~11.9 kcal/mol로서 문헌에 보고되는 값들과 유사한 값을 나타내었다. Lecochier에 의하면,<sup>13)</sup> 배양층의 두께가 얇아질수록 배양층에 많은 수의 핵들이 산재해 있기 때문에 배양층 내의 핵이 갖는 촉매 작용의 활성화 정도를 증가시켜 최종에 얻어지는 박막의 증착 속도를 증가시킬 수 있다고 한다. 그래서, 배양층이 continuous film 형태로 존재하는 두께 100 Å 이상의 경우 이러한 촉매적 특성이 감소하는 것으로 보고하고 있으며, 본 실험에서도 배양층이 island 형태로 존재하는 40 Å의 배양층 위에 증착하는 경우가 continuous film 형태로 존재하는 160 Å의 배양층 위로 증착하는 경우에 비해 높은 촉매 활성화 작용으로 인하여 증착 속도가 미세하게 증가함을 관찰할 수 있었다.

Fig. 4는 40 Å의 배양층을 갖는  $\text{SiO}_2$  기판에 증착 온도를 150°C, 170°C, 200°C, 230°C로 변화시켜 증착한 Cu 박막의 SEM 미세 구조이다. 여기에서 증착 온도의 증가에 따라 Cu 박막 결정립의 불연속성이 점차적으로

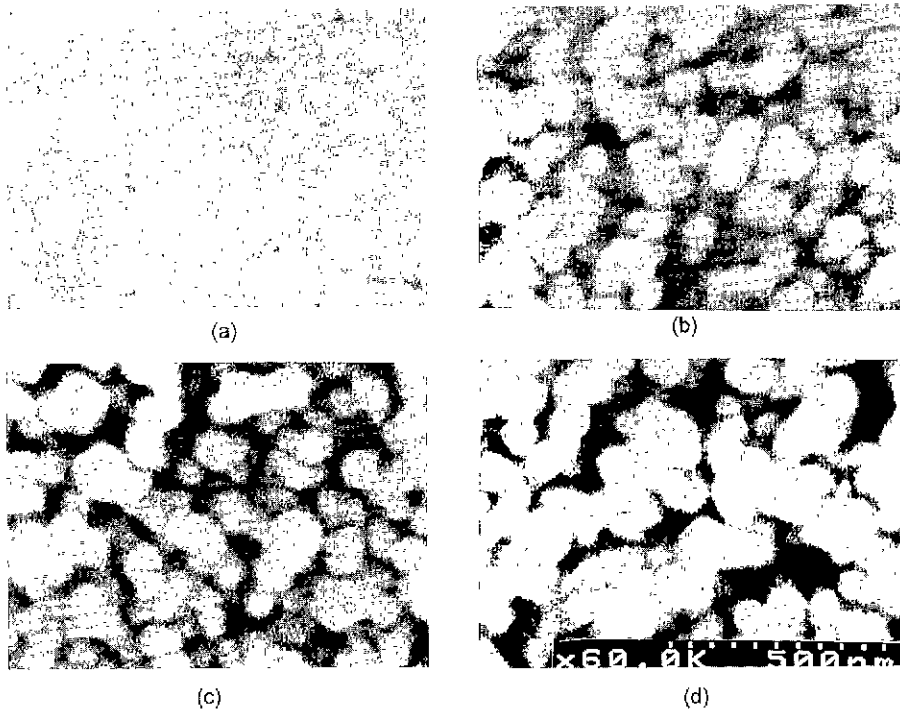


Fig. 4. SEM micrographs of Cu films deposited at (a) 150°C, (b) 170°C, (c) 200°C and (d) 230°C on Cu 40 Å seeded SiO<sub>2</sub>.

증가함을 알 수 있었으며, 특히 물질 전달 지배 영역에 해당하는 200°C, 230°C에서 증착한 Cu 박막 결정립의 불연속성이 현저히 높음을 확인할 수 있다. 이는 보고되어진 바와 같이<sup>18,22,23</sup> CVD 공정으로 증착한 Cu 박막의 경우 결정립의 성장이 온도가 증가함에 따라 수평 방향에 비해 수직 방향으로 빠르게 되어 결정립간의 연결을 불량하게 만들기 때문으로 생각된다. 즉, 온도의 증가는 증착 속도의 증가와 더불어 저온에서는 낮은 증착 속도에 따른 island growth 특성이 강하다가 고온으로 갈수록 direct impingement 특성으로 전환되는 핵형성 특성의 차이와, 저온에서의 표면 화학 증착 기구가 고온에서의 물질 전달 기구로 전이되는 성장 특성 변화 등에 의해 수평 성장 특성에서 수직 성장 특성으로의 변화가 가능하여 고온으로 갈수록 불연속성이 증가하는 것으로 생각된다.

Fig. 5는 증착 온도 130°C에서 60분간 각각의 기판 위에 증착한 Cu 박막들의 SEM 미세 구조이다. (a)와 (b)는 sputtering 공정으로 각각 160 Å, 40 Å씩 Cu 배양층을 형성시킨 TiN 기판 위에 증착된 Cu 박막이며, (c)는 as-received TiN 기판 위로 증착된 Cu 박막의 미세 구조를 나타낸 것이다. (d)와 (e)는 sputtering 공정으로 각각 160 Å, 40 Å씩 배양층을 형성시킨 SiO<sub>2</sub> 기판 위에 증착된 Cu 박막이며, as-received SiO<sub>2</sub> 기판 위에는 이

조건에서 Cu 박막이 증착되지 않았다.

Fig. 5에 의하면 40 Å의 배양층을 갖는 (b)의 경우가 배양층을 갖지 않는 (c)에 비해 작고 균일한 결정립을 가져 연결 상태가 좋음을 알 수 있다. 이것은 CVD 공정 이전에 sputtering 공정으로 형성시킨 Cu 핵들이 이후의 CVD 공정에서 nucleation site로 작용하여 CVD 증착 초기의 incubation time을 감소시킬 뿐 아니라 결정립의 연결 상태에도 영향을 미친 것이며, 문헌에 보고되고 있는 바<sup>24</sup>와 같이 PVD 증착법에 의해 배양층을 형성하여 CVD 증착한 박막의 경우 일반의 CVD 증착 방법만에 의해 증착된 경우에 비해 균일한 밀도의 nucleation site 형성에 의해 균일한 크기의 결정립을 갖는 박막을 얻을 수 있다는 특성에 기인하는 것으로 여겨진다.

또한, (a)와 (b)에 의하면 배양층을 island 형태(40 Å)에서 continuous film 형태(160 Å)로 증가시키는 경우, 결정립의 크기가 증가되는 반면 결정립 사이에 존재하는 discontinuous path가 증가하여 연결성이 불량해질 수 있었다. (d), (e)의 경우 위와 반대의 현상을 관찰할 수 있었는데, 이는 TiN 기판의 경우 배양층 유무에 관계없이 금속성 기판임에 반하여 SiO<sub>2</sub> 기판은 유전체 기판의 성질을 갖고 있어 배양된 Cu 결정핵 부분과 그

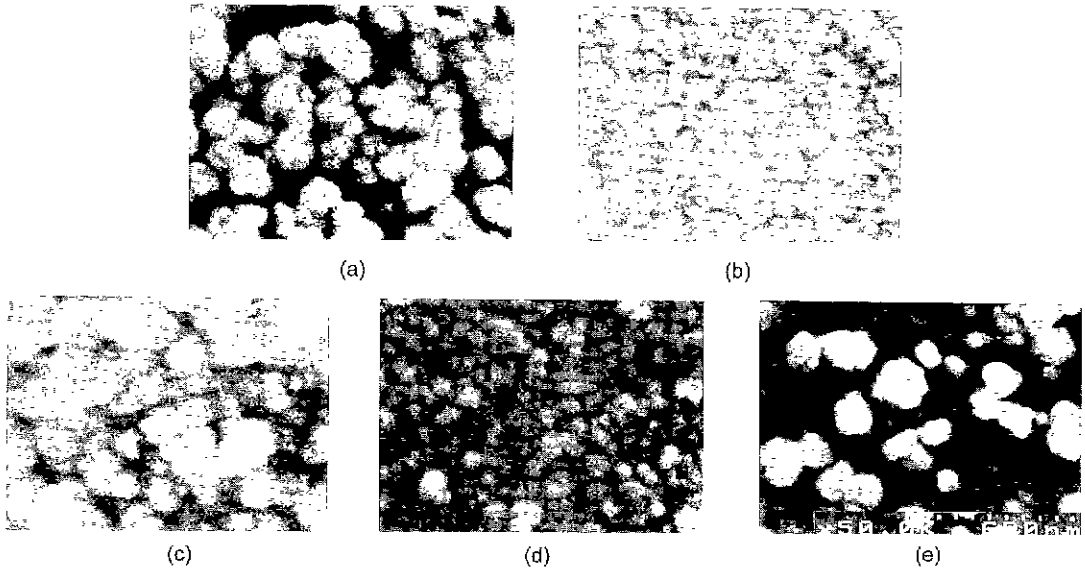


Fig. 5. SEM micrographs of Cu films deposited at the temperature of 130°C for 60 min on (a) Cu 160 Å seeded TiN, (b) Cu 40 Å seeded TiN, (c) as-received TiN, (d) Cu 160 Å seeded SiO<sub>2</sub> and (e) Cu 40 Å seeded SiO<sub>2</sub>.

주변 bare 기판 부분이 금속성과 유전성의 서로 다른 성질을 갖게 되어 핵생성, 성장 속도가 차이가 나게 되고 그로 인한 결정립 크기의 편차로 불연속성의 증가를 가져오게 되어 이러한 결과가 보여진 것으로 생각된다.

Fig. 6은 증착 온도의 변화에 따라 CVD 증착된 Cu 박막의 전기 비저항 값을 나타낸 것이다. 일반적으로 박막이 bulk 물질의 비저항에 비해 높은 값을 나타내는 것은 박막의 두께의 영향에 의한 표면 산란, bulk 물질에 비해 상대적으로 높은 불순물 함량비, 결정립간의 경계 영역(입계)에서의 산란 등의 영향에 기인한다.<sup>22)</sup> 본 실험에서는 6종류의 기판을 한 batch에서 실험하여 불순물 함량이 각 시편간에 동일하다고 할 수 있으므로 본 실험에서 증착한 최종 Cu 박막 비저항의 기판간 차이를 박막 내의 결정립 경계 영역에서의 산란 영향을 중심으로 고찰하였다.

Fig. 6에 의하면 증착 온도가 170°C로부터 230°C로 증가함에 따라 증착된 Cu 박막의 비저항이 커지는 경향을 보이고 있는데, 이것은 Fig. 4의 SEM 미세 구조에서 보여지는 바와 같이 증착 온도가 증가함에 따라 결정립간의 연결이 불량해져서 결정립 경계 영역에서 전자의 산란 영향이 커짐에 의한 것으로 생각된다. 또한 표면 반응 지배 영역인 증착 온도 170°C 이하에서, TiN 기판의 경우 Cu 박막들의 비저항은 40 Å의 배양층을 갖는 경우와 160 Å의 배양층을 갖는 경우에 큰 차이가 나타나지 않았으나, SiO<sub>2</sub> 기판의 경우에는 Cu 박막들의 비저항이 160 Å의 배양층을 갖는 경우가 40 Å의 배양층을 갖는

요입학회지

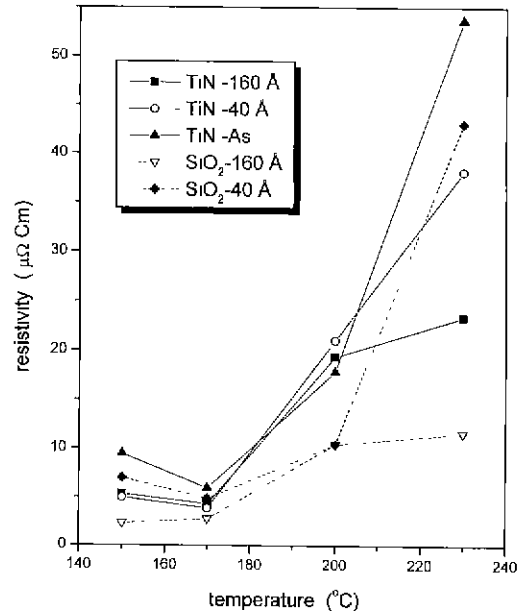


Fig. 6. Resistivity of Cu films as functions of the deposited temperature, the substrate and the seeding time.

경우보다 낮은 저항치를 나타냈다. 이것은 Fig. 5에서 논한 바와 같이, SiO<sub>2</sub> 기판의 경우 기판의 유전성으로 인하여 island 결정핵에서의 성장이 주변 유전성 표면에서의 핵생성, 성장보다 빠르기 때문에 continuous film 형

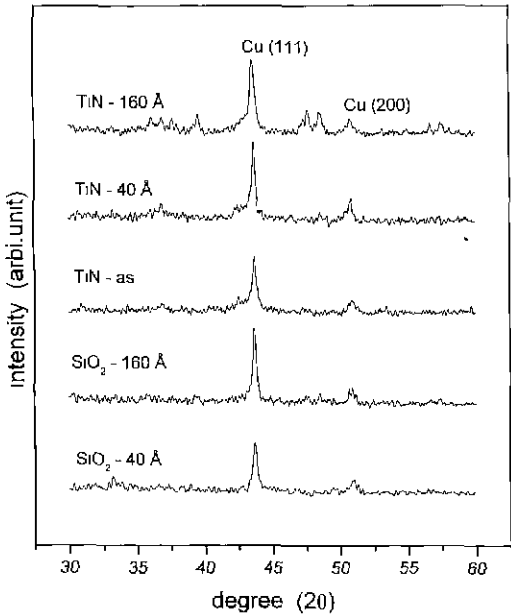


Fig. 7. XRD patterns of Cu films deposited at the temperature of 170°C for 20 min.

태의 배양층을 갖는 경우보다 결정립 크기의 균일성이 떨어지고, 결정립간의 불연속성을 증가시킴으로서 이러한 결과가 나타난 것으로 여겨진다.

Fig. 7은 170°C의 증착 조건하에서 각각의 기판 위에 20분간 CVD 증착한 약 1000 Å 두께의 Cu 박막의 XRD (X-ray diffraction) 결과이다. 문헌을 통하면 CVD 공정에 의해 증착된 Cu 박막의 우선 배향은 (111)과 (200)면으로 성장하는 것으로 보고되고 있으며,<sup>511)</sup> 본 실험에서 얻어진 결과 역시 문헌과 일치하는 (111)과 (200)의 우선배향성을 보이고 있다.

Fig. 8은 7의 조건하에서 증착한 Cu 박막의 열처리 (450°C, 90 min, 10<sup>-5</sup> Torr) 전후의 XRD 결과로부터 계산된 Cu(111) 면의 texture coefficient를 기판별로 나타낸 것이다. 배양층 위에 증착된 Cu 박막의 경우가 as-received 기판 위에 증착된 Cu 박막에 비해 (111) 배향성이 높은 값으로 나타났으며 continuous film 형태의 배양층의 경우가 island 형태의 배양층의 경우보다  $I_{(111)}/I_{(200)}$ 의 비가 향상됨을 관찰할 수 있었다. Yang *et al.*에 의하면<sup>25)</sup> PVD 공정으로 형성된 Cu layer의 존재가 이후에 성장시킨 Cu 박막의 XRD 패턴의 (111) 배향성을 촉진하게 되므로, 본 실험에서 160 Å 배양층 위에 증착한 CVD Cu 박막의  $I_{(111)}/I_{(200)}$  비가 40 Å 배양층을 갖는 기판이나 as-received 기판 위에 증착한 Cu 박막에 비해 증가한 것은 배양층이 연속적인 막을 형성하는 160 Å 배양층의 경우에 있어서 배양층의 배향성의 영향

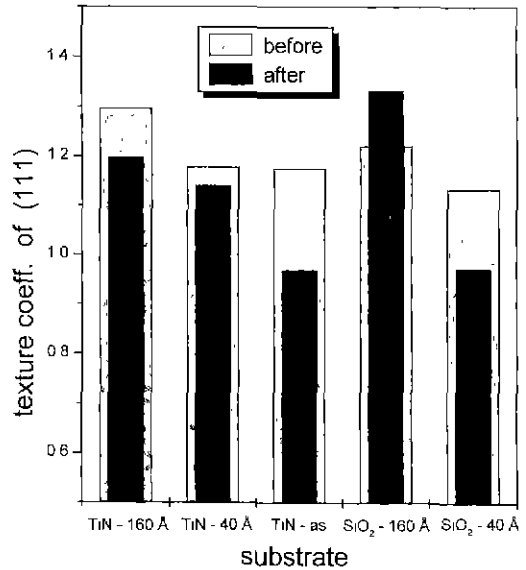


Fig. 8. The (111) texture coefficient of as-received CVD Cu films deposited on Cu 160 Å, 40 Å seeded and as-received TiN/SiO<sub>2</sub> substrate at the temperature of 170°C for 20 min and annealed CVD Cu films at 450°C for 90 min.

으로 인해 Cu의 (111) 배향성이 향상되었기 때문으로 보여진다. 또한, 열처리 공정 이후의 Cu 박막의 배향성

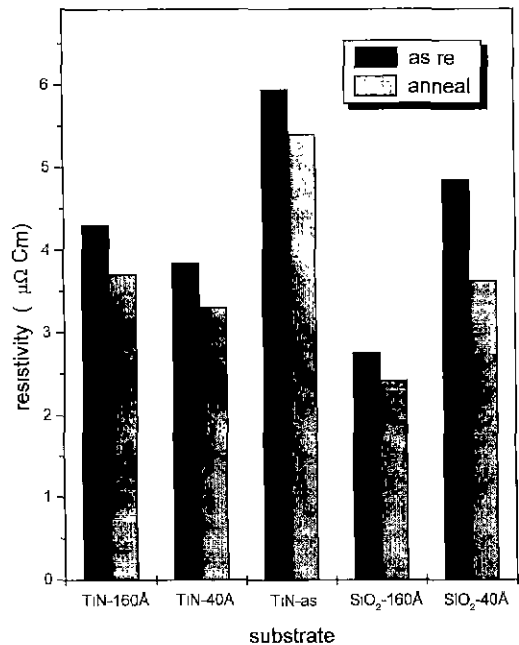


Fig. 9. Resistivity of as-received and annealed Cu films as functions of the substrate and the seeding time.

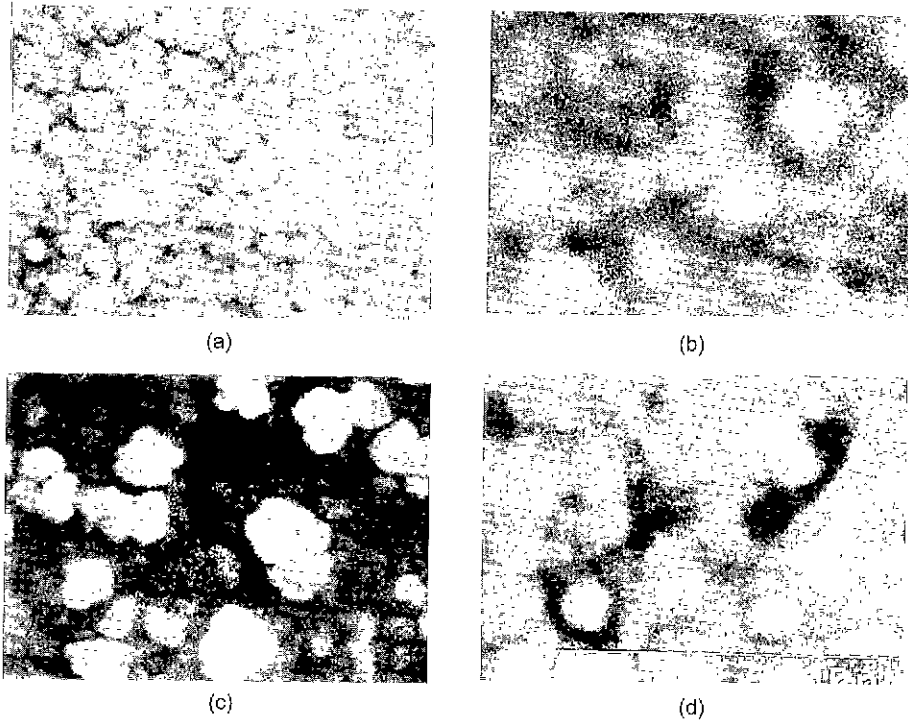


Fig. 10. SEM micrographs of (a) Cu films on Cu 40 Å seeded TiN, (b) annealed Cu films on Cu 40 Å seeded TiN, (c) Cu films on Cu 40 Å seeded SiO<sub>2</sub> and (d) annealed Cu films on Cu 40 Å seeded SiO<sub>2</sub>.

은 열처리 공정 이전에 비해 비슷한 경향을 보임을 알 수 있다.

Fig. 9는 7의 시편의 열처리 전후의 Cu 박막의 전기 비저항 값을 나타낸 것이다. 박막의 두께의 영향에 의한 표면 산란, bulk 물질에 비해 상대적으로 높은 불순물 함량비, 결정립간의 경계 영역에서의 산란 등의 영향으로 CVD로 증착한 Cu 박막은 bulk 물질에 비해 상대적으로 전기 비저항 값이 높으나 배양층에 의하여 더 낮은 비저항을 얻을 수 있었고 열처리 공정을 통하여 10~25% 정도 더 감소시킬 수 있었다.

Fig. 10은 7의 시편의 열처리 전후의 SEM 미세 구조이다. (a)와 (b)는 40 Å 배양층을 갖는 TiN 기판 위에 증착된 Cu 박막이며, (c)와 (d)는 40 Å 배양층을 갖는 SiO<sub>2</sub> 기판 위에 증착된 Cu 박막이다. (a)와 (c)는 열처리 이전, (b)와 (d)는 열처리 이후의 미세 구조로서 여기에서 Fig. 9에서 언급한 전기 비저항의 감소가 열처리 공정으로 인한 결정립간의 연결이 향상되는 소결 효과에 의한 것으로 확인할 수 있었다.

#### 4. 결 론

Sputtering 공정에 의해 선형 증착된 Cu 배양층이

CVD 공정에 의해 최종적으로 제조되는 Cu 박막에 미치는 영향을 기관별로 연구하였다. 배양층에 의한 초기 핵 생성에 요구되는 incubation 시간의 단축은 최종의 CVD Cu 박막의 증착 속도를 향상시킬 수 있었으며, 특히 배양층의 두께가 40 Å인 island 형태에서는 촉매 활성화도의 증가로 인해 더 큰 증착 속도의 증가를 가져올 수 있었다.

증착 온도 영역에 따른 표면 미세 구조의 변화는 최종 Cu 박막의 전기 비저항에 영향을 미쳤으며, 표면 반응 지배 영역에 해당하는 150°C에서 160 Å의 배양층을 갖는 SiO<sub>2</sub> 기판 위에 증착된 Cu 박막이 2.3 μΩ·cm로 가장 낮은 비저항 값을 나타내었다. TiN 기판의 경우 증착 속도가 빠른 40 Å 배양층을 갖는 기판이 결정립간의 연결이 좋아 비저항이 낮은 경향을 보였으나, SiO<sub>2</sub> 기판의 경우 증착 속도가 느린 160 Å 배양층을 갖는 기판의 비저항이 낮은 경향을 보여 기판과 배양층의 전도성 차이로 기인된 결정립 연결의 차이를 확인시켜 주었다.

증착한 Cu 박막의 XRD 분석 결과로서 배양층의 유무에 관계없이 증착된 Cu 박막의 배향성은 FCC 구조인 (111) 우선 배향을 보였으며, 배양층이 연속적인 막으로 존재하는 160 Å의 배양층 위에 증착된 Cu 박막의 경우



는 배양층의 배향성의 영향으로 인해 as-received TiN 기판 위에 증착된 Cu 박막에 비해 Cu의 (111) 면의 배향 정도가 증가하였다. 또한 열처리 공정으로 Cu 박막의 결정립간의 연결을 향상시켜 비저항을 감소시킬 수 있었다.

### 감사의 글

본 연구는 LG 반도체 주식회사(G-7 과제: 차세대 반도체 기술)에 의해 지원되었으며, 이에 감사드립니다

### REFERENCES

1. A. V. Gclatos, A. Jain, R. Marsh and C. J. Mogab, "CVD of Cu from Cu(I) Precursor in the Presence of Water Vapor," *MRS Bulletin*, **14**(8), 49-56 (1994).
2. T. Nguyen, L. J. Charneski and S. T. Hsu, "Manufacturability of Chemical Vapor Deposition of Copper," *J. Electrochem. Soc.*, **144**(8), 2829-2833 (1997).
3. S. L. Cohen, M. Liehr and S. Kasi, "Mechanisms of Copper Chemical Vapor Deposition", *Appl. Phys. Lett.*, **60**(1), 50-52 (1992).
4. S. P. Murarka, R. J. Gutmann, A. E. Kaloyeros and W. A. Lanford, "Advanced Multilayer Metallization Schemes with Copper as Interconnection Metal." *Thin Solid Films*, **236**, 257-262 (1993).
5. D. H. Kim, R. H. Wentorf and W. N. Gill, "Low Pressure Chemically Vapor Deposited Copper Films for Advanced Device Metallization," *J. Electrochem. Soc.*, **140**(11), 3273-3279 (1993).
6. L. H. Dubois and B. R. Zegarski, "Selectivity and Copper Chemical Vapor Deposition," *J. Electrochem. Soc.*, **139**(11), 3295-3299 (1992).
7. A. Jain, K. M. Chi, T. T. Kotas and M. J. Hampden-Smith, "Chemical Vapor Deposition of Copper from Hexafluoroacetylacetonate Copper(I) Vinyltrimethylsilane," *J. Electrochem. Soc.*, **140**(5), 1434-1439 (1993).
8. J. Li, T. E. Seidel and J. W. Mayer, *MRS Bulletin*, **14**(8), 15-21 (1994).
9. G. Rossi and I. Landau, "Compound Formation and Bonding Configuration at the Si-Cu Interface," *Phys. Rev.*, **B28**, 3597-3600 (1983).
10. D. Temple and A. Reisman, "Chemical Vapor Deposition of Copper from Copper(II) Hexafluoroacetylacetonate," *J. Electrochem. Soc.*, **136**(11), 3525-3531 (1989).
11. J. Pelletier, R. Pantel and J. C. Oberlin, "Preparation of Copper Thin Films at Ambient Temperature Microwave Plasma-Enhanced by Chemical Vapor Deposition from the Copper(II) Acetylacetonate-argon-hydrogen System," *J. Appl. Phys.*, **70**(7), 3862-3866 (1991).
12. B. Lecohier, B. Calpini, J. M. Pilippoz, H. V. Bergh, D. Laub and P. A. Buffat, "Copper Film Growth by Chemical Vapor Deposition," *J. Electrochem. Soc.*, **140**(3), 789-796 (1993).
13. B. Lecohier, B. Calpini, J. M. Pilippoz and H. V. Bergh, "Low Pressure Chemical Vapor Deposition of Copper: Dependence of the Selectivity on the Water Vapor Added to a Hydrogen or Helium Carrier Gas," *J. Appl. Phys.*, **72**(5), 2022-2026 (1993).
14. B. Lecohier, B. Calpini, J. M. Pilippoz and H. V. Bergh, "Selective Low Pressure Chemical Vapor Deposition of Copper: Effect of Added Water Vapor in Hydrogen or Helium Carrier Gas," *Appl. Phys. Lett.*, **60**(25), 3114-3116 (1993).
15. B. Lecohier, J. M. Pilippoz and H. V. Bergh, "Selective Low Pressure Chemical Vapor Deposition of Copper and Platinum," *J. Vac. Sci. Technol. B*, **10**(1), 262-267 (1992).
16. H. D. Cacsy et al., *New J. Chem.*, **14**, 527-530 (1990).
17. 윤경렬, 최두진, 김 석, 김기환, 고석근, "ICB Seeding에 의한 CVD Cu 박막의 증착 및 특성 분석," 한국재료학회지, **6**(7), 723-732 (1996).
18. 김 석, 박종만, 최두진, "구리 박막의 선택적 화학 기상 증착에 대한 운반 기체의 영향과 기판 표면 처리에 의한 선택성 증진 효과," 한국재료학회지, **7**(9), 811-823 (1997).
19. G. S. Girolami, P. M. Jeffries and L. H. Dubois, "Mechanistic Studies of Copper Thin-Film Growth from Cu I and Cu II  $\beta$ -Diketonates," *J. Am. Chem. Soc.*, **115**, 1015-1024 (1993).
20. K. R. Yoon, S. Kim, D. J. Choi, K. H. Kim and S. K. Koh, "Chemical Vapor Deposition of Copper Film: Influence of the Seeding Layers," *Mat. Res. Soc. Symp. Proc.*, **427**, 225-230 (1996).
21. J. Li and Y. Shacham-Diamond, "On the Texture of Electroless Copper Films on Epitaxial Cu Seed Layers Grown on Si(100) and Si(111) Substrate," *J. Electrochem. Soc.*, **139**, L37-L39, (1992).
22. W. J Lee, J. S. Min, S. K. Rha and S. S. Chun, "Using Copper(I)Hexafluoroacetylacetonate Trimethylvinylsilane," *J. Mat. Sci.: Mat. in Electronics*, **7**, 111-117 (1996).
23. M. Ohring, *The Materials Science of Thin Films*, pp. 201-203 & 455-463, Academic Press, (1992).
24. R. A. Roy, J. J. Cuomo and D. S. Yce, "Control of Microstructure and Properties of Copper Films Using Ion-assisted Deposition," *J. Vac. Sci. Technol. A*, **6**, 1621-1626 (1988).
25. J. Yang, C. Wang, K. Tao and Y. Fan, "A New Method to Obtain Cu Films with lower Resistivity and Higher Interface Adhesion on Different Substrate," *J. Vac. Sci. Technol. A*, **13**(2), 481-484 (1995)