

## 급속 후 열처리 및 실리콘기판 배향에 따른 MOCVD-TiO<sub>2</sub> 박막의 구조적·전기적 특성

왕채현·최두진

연세대학교 세라믹공학과

(1997년 12월 5일 접수)

## Effect of Rapid Thermal Annealing and Orientation of Si Substrate on Structural and Electrical Properties of MOCVD-grown TiO<sub>2</sub> Thin Films

Wang Chae Hyun and Choi Doo Jin

Dept. of Ceramic Engineering, Yonsei university

(Received December 5, 1997)

### 요약

MOCVD법에 의해 p형 (100) Si 기판 및 4° off 된 (100) Si 기판위에 TiO<sub>2</sub> 박막을 증착하여 급속 후열처리 공정이 성장된 박막의 전기적 구조적 특성에 미치는 효과를 고찰하였다. 유기금속원료로는 titanium tetra-isopropoxide (TTIP)를 사용하였으며 원료탕온조의 온도는 40°C와 45°C, 증착온도는 300~500°C의 온도에서 각각 실험을 행하였다. 각각의 온도에서 증착한 TiO<sub>2</sub>박막은 anatase상으로 존재하였으나 800°C에서 30초간 급속 후열처리를 행하였을 때 상압, 공기분위기인 경우 350°C 이상에서, 진공인 경우 500°C에서 증착한 박막이 rutile상으로의 상전이가 일어남을 XRD 분석을 통하여 관찰할 수 있었다. 표면 미세구조의 관찰은 AFM과 SEM을 이용하였는데 열처리 후 Rms roughness는 결정립의 성장 및 상전이에 의해 40 Å에서 55 Å으로 다소 증가하였다. 열처리 전후에 Al/TiO<sub>2</sub>/p-Si구조의 시료에 대하여 정전용량-전압특성 및 전류-전압특성을 조사하였는데 열처리 후 C<sub>max</sub>값으로부터 계산된 유전상수는 (100) Si의 경우 16~22, 4° off된 (100) Si의 경우 약 30을 나타내었으며, 두 경우 모두 열처리 후, V<sub>fb</sub>의 이동이 적고 계면전하의 영향이 작은 이상적인 정전용량-전압특성을 얻을 수 있었으나 누설전류는 다소 증가하였다.

### ABSTRACT

The structural and electrical properties of titanium dioxide (TiO<sub>2</sub>) thin films deposited on p-type (100) Si and 4° off (100) Si substrates by metalorganic chemical vapor deposition (MOCVD) have been studied with post rapid thermal annealing. TiO<sub>2</sub> thin films of anatase phase were grown at 300~500°C using titanium tetra-isopropoxide (TTIP) with the source bath temperature of 40°C and 45°C. After a post rapid thermal annealing at a temperature of 800°C for 30 sec. rutile phase was observed in the condition of the deposition temperature over 350°C in the ambient air atmosphere and at 500°C in vacuum. SEM and AFM study showed surface roughness were increased slightly from 40 Å to 55 Å after annealing due to grain growth and phase transformation. From capacitance-voltage measurement of Al/TiO<sub>2</sub>/p-Si structure after annealing, we obtained ideal capacitance-voltage characteristics of MOS structure with dielectric constant of 16~22 in case of (100) Si and about 30 in case of 4° off (100) Si but showed the higher leakage current.

**Key words :** MOCVD, RTA(rapid thermal annealing), TiO<sub>2</sub>, Thin film

### 1. 서 론

고유전율 및 강유전성을 갖는 박막물질에 대한 연구는 메모리소자 응용에 있어 metal-oxide-semiconductor (MOS) capacitor의 최소 선폭 크기가 물리적 한계에 이

를 정도로 축소되어 집적화에 따르는 문제로 대두됨에 따라 관심의 대상이 되고 있다.<sup>1-3)</sup> 이러한 문제를 해결하기 위하여 고유전율의 박막물질의 필요가 야기되고 SrTiO<sub>3</sub>, (Ba<sub>1-x</sub>Sr<sub>x</sub>)TiO<sub>3</sub>와 같은 ~10<sup>3</sup> 정도의 유전상수를 갖는 강유전체가 주목을 받고 있다.<sup>4-5)</sup> 하지만 이러한 복

합산화물 박막의 제조와 사용에 있어 발생되는 문제점 및 신뢰성 때문에 현재까지는 그 사용이 제한되고 있는 실정이다. 따라서 TiO<sub>2</sub>나 Ta<sub>2</sub>O<sub>5</sub>와 같은 단순한 조성의 유전체에 관심이 다시 집중되고 있으며 특히, TiO<sub>2</sub>의 세 가지 구조 중 rutile 구조는 Ta<sub>2</sub>O<sub>5</sub>( $\epsilon=28$ )에 비해 높은 유전상수( $\epsilon \parallel 170$ ,  $\epsilon \perp 89$ )를 가지며, 굴절율이 크고 가시광 영역에서 좋은 광 투과도를 나타내며 물리적·화학적 안정도가 높기 때문에 반도체 소자응용에 가능한 물질로 여겨지고 있다. 이러한 고유전율 박막의 성장 및 물성연구는 Si<sup>6,7)</sup> 및 III-V족 화합물 반도체<sup>8)</sup> 소자에 있어 gate oxide 응용을 위해 다양한 증착법과 함께 많은 연구 결과가 보고되고 있다.

새로운 물질의 개발과 더불어 박막 증착기술 또한 급속히 발전하고 있는데 이러한 TiO<sub>2</sub>박막을 증착하는 방법으로는 sputtering, e-beam evaporation, MOCVD 등의 방법과 이러한 기본기술에 ECR, plasma, ion beam 등을 응용한 새로운 방법들이 계속적으로 도입되고 있는 실정이다.<sup>9,11)</sup> 이러한 박막증착 기술 중 MOCVD 방법은 각 원료의 조절이 용이하고 step coverage가 뛰어나며 대량생산이 가능하기 때문에 현실성 있는 방법으로 생각되고 있다.<sup>12)</sup> 하지만, TiO<sub>2</sub> 박막의 성장에 있어서 대부분 PVD방법에 의한 연구가 주종을 이루고 있고, MOCVD법에 의해 성장시켰을 경우 증착온도 500°C이 하에서 bulk구조에서 저온안정상인 anatase상이 우선적으로 성장하며 박막구조의 불안정성으로 인하여 좋은 전기적 물성을 얻기 어렵기 때문에 후 열처리공정을 통해 요구되는 물성을 얻으려는 연구가 진행중이다.

본 연구에서는 MOCVD법으로 상온에서 안정하고 증기압이 높은 액체원료인 titanium tetra-isopropoxide를 이용하여 300~500°C 온도영역에서 TiO<sub>2</sub> 박막을 증착하였고 증착조건에 따른 미세구조와 표면구조를 관찰하고 전기적 성질과의 상호 연관성을 고찰하였다. 그리고 각 온도에서 성장된 박막을 상압·공기 분위기와 진공분위기에서 800°C, 30초간 급속 후열처리 하여 박막의 구조적 특성 변화 및 전기적 특성변화를 비교 고찰하였다. 또한, p-type (100) Si wafer와 4° off p-type (100) Si wafer 위에 TiO<sub>2</sub> 박막을 증착하여 증착거동을 고찰함으로서 TiO<sub>2</sub> 박막성장의 기판 배향의존성을 알아보았고 기판에 따른 전기적 특성의 차이를 비교 고찰하고자 하였다.

## 2. 실험 방법

### 2.1. 기판준비 및 실험방법

본 연구에 사용된 기판은 10~40 Ωcm의 p-type (100) Si wafer 와 9~20 Ωcm의 4° off p-type (100) Si wafer로 1.5×1.5 cm 크기로 절단하여 실험하였다. 기판 표면의 particle과 유기물질을 제거하기 위하여 TCE, 아세톤, 메탄올의 순서로 초음파 세척기로 가열하면서 세척한 후, 10% HF로 30초간 표면의 자연 산화막을 제거하고 D.I. water로 세척한 후 질소가스로 건조하여 시편을 준비하였고 두 시편을 동시에 reactor에 넣은 후 실험을 행하였다.

TiO<sub>2</sub> 박막 증착에 쓰인 thermal MOCVD 장치는 이전에 보고된 PbTiO<sub>3</sub>박막의 증착에 사용된 장치와 동일한 구조로 이루어져 있다.<sup>13)</sup> 간단히 기술하면, MOCVD의 박막성장실은 수직의 cold wall형으로 되어있고 기판가열은 저항가열식으로 되어있다. MOCVD법에 의한 유전체 박막 성장 시 유기금속원료의 선택은 박막의 증착에 매우 중요한데 본 실험에서는 상온에서 안정하고 증기압이 높으며 기화온도와 분해온도가 크게 차이나는 TTIP {titanium tetra-isopropoxide; Ti(OC<sub>3</sub>H<sub>7</sub>)<sub>4</sub>} 액체원료를 사용하였다. 운반기체와 산화제로는 고순도의 N<sub>2</sub>와 O<sub>2</sub> gas를 각각 사용하였으며 유량제어는 mass flow controller(MFC)를 사용하였다. Ti 원료는 TTIP의 증발온도가 저압에서 수 torr 미만이므로 일반 bubbler형의 bath에 냉각수를 흘리면서 온도를 제어하였다. 원료 항온조로부터 reactor까지의 원료의 운송관은 heating tape를 감아서 cold spot에 의한 유기금속원료의 응결을 방지하였다. 본 연구에서는 증착온도에 따라 후열처리 분위기가 성장된 박막의 전기적 구조적 특성에 미치는 영향에 대해 알아보기 위해 TTIP bath 온도를 40°C와 45°C로 고정시킨 후 각 기체의 유량을 일정하게 유지시킨 후 후열처리 분위기를 변화시키면서 실험을 진행하였다. 실험의 자세한 조건들은 Table 1에 정리하였다. 본 실험의 각 기체의 유량, 원료 항온조의 압력 및 증착압력 등은 원료의 입력분율을 0.01과 0.02로 일정하게 유지하기 위하여 아래의 식들에 대입하여 계산하였다.

$$P_{\text{in}} = \left( \frac{P_t}{P_s} \right)^{\frac{1}{n}} P_{\text{eq}} \quad (1)$$

**Table 1.** A Deposition Condition for TiO<sub>2</sub> Thin Films

Precursor	Variables	Condition	Variables	Condition
Titanium isopropoxide (TTIP)	Carrier gas flow rate Bubbler temperature Bubbler pressure Line temperature	60 sccm 45°C 12 torr 80 °C	Substrate temperature Working pressure Deposition time O <sub>2</sub> flow rate	300~500°C 5 torr 10-30 min. 100 sccm

$$F_s = \left( \frac{P_{eq}}{P_s - P_{eq}} \right) \cdot F_c^{15} \quad (1)$$

여기에서,  $P_{tt}$ =partial pressure of TTIP

$P_r$ =reactor pressure

$P_s$ =bubbler pressure

$P_{eq}$ =equilibrium vapor pressure of TTIP  
( $\log P_{eq} = 9.837 - 3193.7/T$ )<sup>14</sup>

$F_s$ =TTIP flow rate

$F_c$ =carrier gas flow rate

박막을 증착한 후 급속 후열처리(rapid thermal annealing)는 진공과 상압, 공기분위기에서 각각 행하였고 모든 공정은 rutile 상이 형성되는 것으로 보고<sup>17</sup>되는 800°C에서 30초간 행하였다. 급속 후열처리 공정 시 승온 속도는 40°C/초였고 냉각속도는 10°C/초로 고정하여 실험하였다.

## 2.2. 특성분석

본 연구에서 증착된 박막은 Philips사의 X-ray diffractometer(PW1820)를 이용하여 결정성과 상을 확인하였으며 X-ray photoelectron spectroscopy (XPS) 분석을 통해 조성을 확인하였다. 또한 두께측정과 표면 morphology의 관찰을 위해 scanning electron microscope(SEM : HITACHI, S-4200)과 atomic force microscope(AFM)을 이용하였고, 또한, 열처리 전후에 증착된 박막위에 상부전극으로 직경 0.7 mm의 Al dot를 thermal evaporation방법으로 증착한 후 MOS 구조를 제작하여 1 MHz 정전용량-전압(capacitance-voltage) 특성 및 전류-전압(current-voltage) 특성을 측정하였다. 정전용량-전압특성(C-V)은 HP 4280A C-V meter로 측정하였으며 조건은 holding time은 30초, step voltage는 0.2 V, 각 step 당 시간은 5초로 고정한 후 double sweep mode로 측정하였으며 전류-전압특성(I-V)은 HP multi-frequency LCR meter로 측정하였다. 각 온도에서 증착한 박막의 비교를 위해 저온특성을 나타내는 350°C와 고온특성을 나타내는 500°C에서 증착하고 800°C에서 열처리한 박막에 대해서 대표적으로 각각의 물성을 비교 고찰하였다.

## 3. 결과 및 고찰

### 3.1 구조적 특성(Structural properties)

본 연구에서 MOCVD법에 의해 성장된  $TiO_2$  박막의 표면은 육안으로 확인할 때 거울면을 나타내었으며 한시편내의 두께 편차는 ellipsometer로 측정한 결과 ±5% 정도였고 Si기판 굴절율( $n=3.825-0.14:(100)Si$ , 3.831

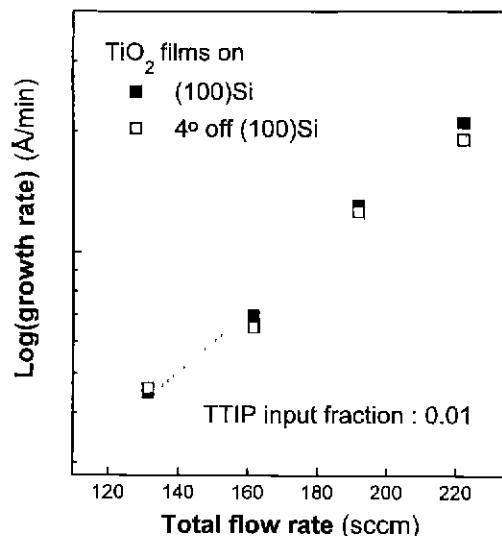


Fig. 1. Growth rate of the  $TiO_2$  thin films on (100) Si and 4° off (100) Si with the function of total flow rate at the deposition temperature of 350°C.

-0.15:4°off Si)을 이용하여 굴절율을 측정한 결과 증착조건에 따라 2.0~3.1 범위의 값을 나타내었는데 이러한 값은 이미 보고된 2.0~2.4 값들에 비해서 큰 값이다.<sup>8</sup> X-ray photoelectron spectroscopy(XPS) 분석을 통한 박막의 조성은 Ti p3/2 peak과 O 1s peak으로부터 계산하였을 때 조성비는  $1:2.0 \pm 0.3$ 을 나타내었고 박막의 증착 속도는 약 100 Å/min.였다.

Fig. 1은 350°C에서 총 유량 변화에 따른 p-type (100) Si wafer 와 4° off p-type (100) Si wafer 위에 증착한  $TiO_2$  박막의 증착속도를 나타내고 있다. 총유량 변화에 따라 증착속도가 직선적이기 때문에 본 실험의 조건에서 CVD 증착기구는 유량에 대한 mass transfer controlled 영역임을 알 수 있다. 기판 배향의 존성을 비교할 때 증착속도가 크게 차이나지 않는 것으로 미루어 초기 증착거동이 기판배향에 따라 다르지 않음을 알 수 있었다.

Fig. 2은 TTIP의 입력분율을 0.01로, 전체유량을 190sccm으로 고정시킨 후 300°C~500°C의 온도에서 (100)Si 기판위에 증착한  $TiO_2$  박막의 XRD 결과를 나타내고 있다. 증착온도의 상승은 박막의 결정구조에 별다른 영향을 미치지 않았고 모두 anatase (101), (112), 및 (200) peak를 나타내고 있으며 뚜렷한 결정성의 변화 또한 관찰되지 않았다.  $TiO_2$  박막의 경우 비정질에서 결정상으로의 상전이가 이루어지는 온도는 약 350°C 부근으로 Hsu<sup>16</sup> 등은 보고하였으나 본 실험에서는 300°C의 온도에서도 결정상을 얻을 수 있었고 각각의 측정에

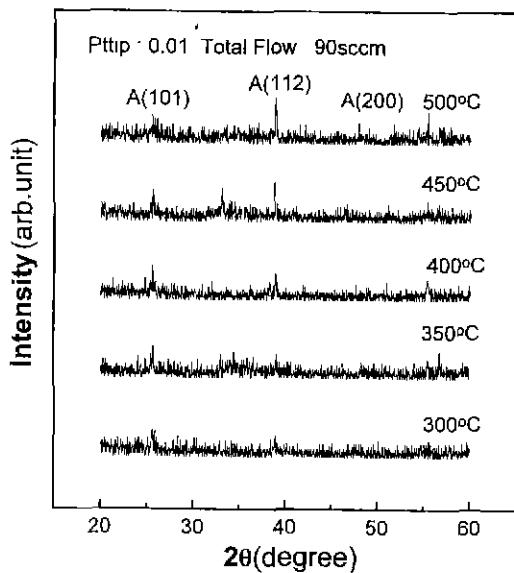


Fig. 2. X-ray diffraction of TiO<sub>2</sub> thin films deposited on (100) Si substrates with increasing the deposition temperature.

서 peak강도가 매우 작은 것으로 보아 증착된 박막은 비정질로부터 결정질로 상전이는 이루어졌으나 온도가 높아짐에도 불구하고 결정립의 성장은 크게 이루어지지 않은 것으로 생각된다.

TiO<sub>2</sub> 박막의 후열처리에 따른 구조 및 결정성의 변화를 조사하기 위하여 350°C와 500°C에서 증착한 박막을 급속 후 열처리법을 이용하여 상압 질소분위기와 진공분위기에서 800°C로 30초간 열처리하였다. TTIP의 입력분율 0.02, 전체유량 160 sccm의 조건에서 (100)Si 위에 증착한 후 열처리한 박막의 XRD 결과를 Fig. 3에 나타내었다. 350°C 증착 후 상압 질소분위기에서 급속 후열처리를 한 경우 anatase상에서 rutile상으로의 상전이가 일어났으나[Fig. 3 e)] 진공에서 열처리 한 경우는 증착시와 같은 anatase 결정구조를 유지하였다[Fig. 3 c)]. 하지만 500°C에서 증착한 경우는 열처리분위기와 관계없이 열처리 후 모두 rutile 구조를 나타내었다[Fig. 3 d)와 f)]. 기판 배향 의존성을 확인하기 위해 4° off p-type (100) Si 기판위에 같은 공정으로 박막을 증착한 경우에도 Fig. 3의 XRD 결과와 아주 동일한 결과를 얻을 수 있었다 (Fig. 3 과 동일하여 plot은 생략하였다).

Fig. 4는 TTIP의 입력분율 0.02, 전체유량 160 sccm의 조건에서 (100)Si 위에 증착한 후 분위기를 달리하여 열처리한 박막의 SEM 표면구조를 나타내고 있다. Fig. 4 a)는 350°C에서 증착한 박막의 표면 미세구조로서 약 300~400 Å정도의 매우 작은 결정립으로 이루어져 있으

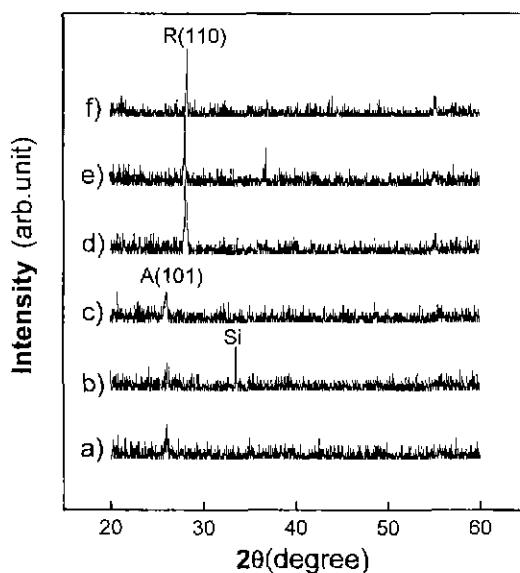
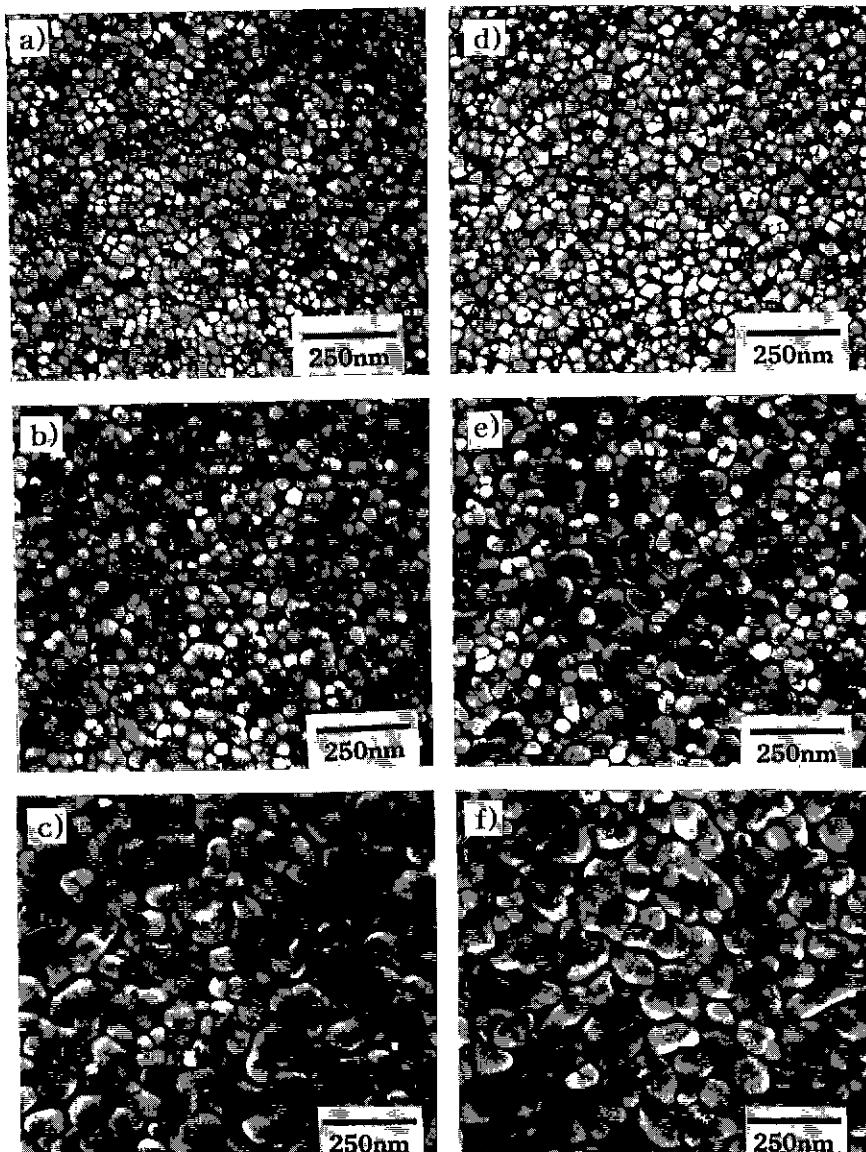


Fig. 3. X-ray diffraction patterns of the TiO<sub>2</sub> thin films on (100) Si deposited at a) 350°C, b) 500°C, c) 350°C (RTA-treated at 800°C in vacuum), d) 500°C (RTA-treated at 800°C in vacuum), e) 350°C (RTA-treated at 800°C in the ambient air atmosphere) and f) 500°C (RTA-treated at 800°C in the ambient air atmosphere).

며 진공분위기에서 후열처리 한 경우(Fig. 4 b)) 약간의 결정립성장을 일어났으나 동일한 구조를 나타내고 있다. 그러나 Fig. 4 c)의 상압에서 열처리 한 경우는 위의 결과와는 다른 표면 미세구조를 나타내고 있으며 결정립들이 크게 성장한 것을 알 수 있다. Fig. 4 d), e) 및 f)는 500°C에서 증착한 박막과 진공분위기와 상압 공기분위기에서 후열처리 한 박막의 표면미세구조를 보여주고 있다. 500°C에서 증착하고 상압에서 열처리한 경우에는 350°C의 결과와 유사한 표면미세구조를 나타내고 있으나[Fig. 4 f)], 진공분위기에서 열처리한 경우[Fig. 3 e)]는 증착된 박막과 상압에서 열처리된 박막의 표면미세구조의 중간적인 모습을 나타내고 있다. 박막의 표면미세구조 결과와 Fig. 3의 XRD 결과와 비교할 때, Fig. 4 a), b) 및 d)의 경우는 미세 결정립이 매우 작은 anatase상이 형성되었고 상압 공기분위기에서 열처리한 경우[Fig. 4 c), f)]는 증착온도와 무관하게 rutile단일 상으로 이루어져 있으며 500°C 증착 후 진공열처리 시[Fig. 4 e)] rutile상이 우선품이나 anatase상과 혼재하는 것을 확인할 수 있었다.

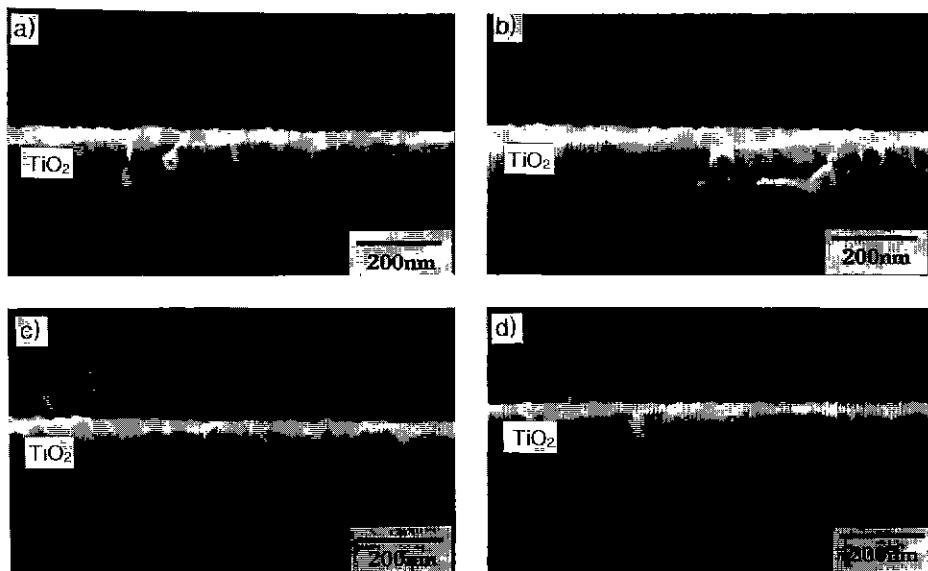
Fig. 2~4에서 확인한대로 본 실험의 각 증착온도에서 성장된 박막은 모두 결정성이 비슷한 anatase상을 나타내었으나 분위기와 증착온도의 차이에 따라 rutile구조



**Fig. 4.** SEM surface morphology of  $\text{TiO}_2$  thin film on (100)Si substrates grown at a) 350°C, b) 350°C and RTA-treated in vacuum, c) 350°C and RTA-treated in atmosphere, d) 500°C, e) 500°C and RTA-treated in vacuum and f) 500°C and RTA-treated in the ambient air atmosphere.

로의 전이되는 조건이 달라졌으므로 급속 후열처리시 박막의 구조적 특성에 크게 영향을 미치는 인자는 열처리 분위기와 증착온도임을 알 수 있다. 350°C에서 증착하고 상압 공기분위기에서 열처리 한 경우와 진공분위기에서 열처리한 경우를 정성적으로 비교해 볼 때, 상전이되는 온도(800°C)<sup>17)</sup>에 비해 상대적으로 저온증착(350°C)이기 때문에 박막 내에 존재하는 rutile seed의

양이 적어 rutile 상으로의 상전이시 산소의 공급이 보다 중요한 요인으로 작용하는 것으로 생각된다. 그러나 500°C에서 증착한 후 진공에서 열처리한 경우는 박막 내에 350°C 증착 시보다 상대적으로 많은 rutile seed를 포함하고 있으므로 XRD와 SEM 결과에서 보여주듯이 rutile상이 우선적으로 성장하였으나 후 열처리 시 산소 부족에 의한 효과에 의해 불완전한 상전이가 이루어진



**Fig. 5.** Cross-sectional SEM photographs of the TiO<sub>2</sub> thin films deposited at a) 350°C, b) 350°C and RTA-treated in vacuum, c) 500°C and d) 500°C and RTA-treated in the ambient air atmosphere.

것으로 사료된다. 그러므로 증착온도에 의존적인 박막 내의 rutile seed와 열처리 분위기가 TiO<sub>2</sub> 상전이에 있어 중요한 공정변수 입을 알 수 있다. Wiggins<sup>17)</sup> 등은 TiO<sub>2</sub>박막의 증착 시 계면응력이 rutile seed의 형성요인으로 작용하며 800°C 이상의 열처리에서 rutile상이 크게 성장한다는 본 연구와 비슷한 결과를 보고하였고 Wicasana<sup>18)</sup> 등은 열처리시의 상전이는 증착온도에 크게 의존하며 400°C 이상의 증착온도에서 증착하고 850°C 산소 분위기에서 후열처리 한 경우 rutile상으로의 상전이가 우세하다는 보고를 하였으나 미세구조에 대한 고찰은 미흡하였다. 4° off p-type (100) Si 기판위에 350°C, 500°C에서 증착하고 전공분위기에서 급속 후 열처리한 박막에 대하여 3차원 AFM분석을 이용하여 각각의 시편에 대하여 1 μm × 1 μm의 면적에서 Rms roughness 값을 측정하였는데 350°C, 500°C에서 증착한 시편은 거의 동일한 표면 미세형상을 나타내며 약 40 Å의 Rms roughness 값을 나타내었다. 350°C 시편의 경우, 전공에서 열처리 후의 표면구조가 크게 변하지 않았으며 약 40 Å정도의 표면 거칠기를 나타내었으나 500°C 시편의 경우 전공열처리후의 표면구조가 다소 거칠어졌으며 약 55 Å의 Rms roughness 값을 나타내었다. 이로부터 rutile상이 우세한 경우 단일 anatase상에 비해 표면 거칠기가 다소 커진다는 사실을 알 수 있었고 (100)Si 기판을 사용했을 때도 비슷한 결과를 얻을 수 있었다. 이로부터 기판의 배향의존성은 TiO<sub>2</sub> 박막의 구조적 특성에는 크게 영향을 미치지 않는 것으로 생각된다.

표면 미세구조와 함께 박막의 단면구조를 확인하기 위하여 (100)Si 기판위에 증착한 TiO<sub>2</sub> 박막의 단면 SEM 분석을 행하였는데, Fig. 5에 나타내었다. 이때 박막의 두께는 약 1500 Å정도로 균일하였으며 열처리 후의 박막의 두께감소는 거의 발생하지 않았음을 알 수 있다. 350°C, 500°C의 as-dep박막의 경우 columnar 단면 구조를 띠고 있으며 (Fig. 5 a), c)) 이는 Kim<sup>19)</sup> 등이 보고한 결과와 비슷하다. 하지만 진공에서 후속열처리 공정을 행하였을 때 미세구조의 변화가 생기는데 350°C 시편의 경우 Fig. 5 a), c)과 비슷한 경향을 나타내나 Si과의 계면에 다소 granular 형태의 결정립들이 성장하였으며, 500°C 증착 후 상압에서 열처리한 시편에서는 박막전체에 granular 형태의 결정립들만이 존재하였다. 이는 위의 결과들과 비교해 볼 때 anatase상은 columnar 형태로 우선 성장하며 이것이 열처리되어 rutile상으로 상전이 될 때는 granular 형태의 결정립을 형성하는 것으로 판단되며 이러한 미세구조를 고찰한 결과는 이제까지 보고된 바가 없다.

### 3.2. 전기적 특성 (Electrical properties)

350~500°C 온도에서 증착한 TiO<sub>2</sub> 박막의 유전상수 및 유효계단전하를 측정하기 위하여 Al/TiO<sub>2</sub>/Si 구조에 대하여 1 MHz 정전용량-전압특성을 측정하였다. MOS구조의 경우 accumulation이 명확하여 일정한 정전용량값 ( $C_{max}$ )을 나타낼 때 박막자체의 정전용량값을 나타내는데 열처리공정 이전의 시편들과 진공에서 후열처리 한 대부분의 시편들은 accumulation이 완전하게 일어나지 않은

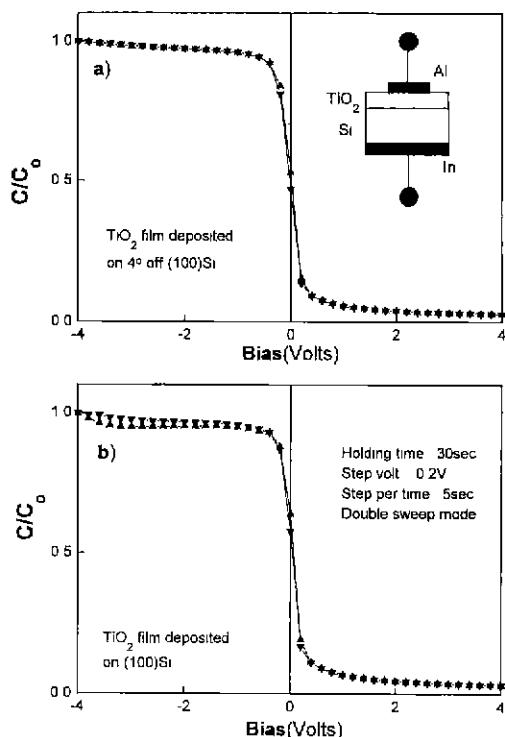


Fig. 6. Typical high frequency C-V characteristics of  $\text{TiO}_2$  thin films grown on a)  $4^\circ$  off (100) Si and b) (100) Si substrates. (Deposition temp. :  $500^\circ\text{C}$  and RTA-treatment :  $800^\circ\text{C}$  for 30sec. in the ambient air.)

특성을 나타내었고 상압에서 열처리 한 경우에만 accumulation이 명확한 특성을 얻을 수 있었다. Fig. 6에  $500^\circ\text{C}$ 에서 (100)Si과  $4^\circ$  off p-type (100)Si 기판위에 증착하고 상압에서 금속 후열처리한 시편의 정전용량-전압 특성을 나타내었다. Flat band voltage( $V_{FB}$ )의 이동이 매우 작으며 계면전하 및 유동(mobile) 전하 등의 영향이 비교적 작고 전기적 이력(hysteresis)이 거의 없는 비교적 이상적인 특성을 나타내고 있다. C-V 곡선의  $C_{max}$  값으로부터 SEM과 ellipsometer로 확인한 박막두께를 고려하

여 계산한  $\text{TiO}_2$  박막의 유전상수는 (100)Si 기판의 경우 증착온도에 따라 약  $16.2$ 에서  $22.2$ 로 약간 증가하였고  $4^\circ$  off Si기판인 경우 두 조건에서 모두 약  $30$ 의 값을 나타내었다.  $4^\circ$  off Si의 경우 유전상수가 상대적으로 크게 나타나는 것은  $4^\circ$  off (100)면에 존재하는 구조적 kink 등에 의한 비표면적의 증가 때문인 것으로 생각된다.<sup>20)</sup> 단 결정 rutile 구조에서의  $89\sim173$ 정도의 유전상수 보다 작은 값을 나타내었으나 H-K. Ha<sup>21)</sup>등이 보고한 plasma CVD 법에 의한  $\text{TiO}_2$ 박막의  $19\sim48.3$ 과 비슷한 결과를 얻을 수 있었다. 이러한 결과는 1) 산소분위기의 증착조건에서 형성되는 박막과 기판사이에 존재하는  $\text{SiO}_x$ 에 의한 직렬 capacitor연결에 따른 정전용량의 감소와 2) XRD에서 확인했던 것처럼 박막의 결정성이 다소 떨어지기 때문인 것으로 생각된다. 자세한 정전용량 전압특성은 Table 2에서 보여주고 있다. 여기서  $Q_F$ 는 박막 및 계면에 존재하는 전하들을 나타내는 유효전하밀도인데  $Q_F/q=(-V_{FB}+\varphi_{MS})C_0/q$  식으로부터 계산하였다. 기판에 따른 비교에 있어 증착 및 열처리 조건이 동일하기 때문에 유효전하 밀도는 기판의 결정방향에 의존하는 계면 전하밀도에 의해 차이가 나타나는 것으로 생각되는데,  $4^\circ$  off (100)의 경우  $10\%$ 정도 available bond 수가 많으므로<sup>22)</sup> 유효전하밀도가 (100) Si에 비해 크게 나타나는 것으로 생각된다.  $\text{SiO}_2/\text{Si}$  구조에서도 (100)과 (111) Si의 경우 1:3 정도의 계면전하밀도 차이를 보이는 것으로 알려져 있다.<sup>23)</sup> 상압에서 열처리한 경우, 앞절에서 기술한대로 박막의 구조는 rutile상을 나타내었는데 rutile 구조는 anatase구조에 비해 유전상수값이 크며 구조적으로 안정한 것으로 알려져 있다.<sup>24)</sup> 그러므로 안정한 C-V특성은, 열처리를 통해 anatase에서 rutile로의 상전이에 따른 박막자체의 안정화 및 열처리시 산소공급에 따른 박막내의 조성으로부터 기인되는 결합밀도의 감소 등으로부터 기인되는 것으로 생각된다.

Fig. 7은  $500^\circ\text{C}$ 에서 (100)Si위에 증착한  $\text{TiO}_2$ 박막과 금속 후열처리 공정을 거친 박막의 상온에서 측정한 역 바이어스 하의 전류-전압특성을 보여주고 있다. 열처리 전후의 시편에 대하여  $2\text{MV}/\text{cm}$ 의 전장 하에서의 누설

Table 2. C-V Characteristics of Al/ $\text{TiO}_2$ /Si MOS Capacitor

$\text{TiO}_2$ films deposited	$C_{max}$ (nF)	$V_{FB}$ (V)	$Q_F(\text{coul}/\text{cm}^2)$	$k$
At $350^\circ\text{C}$ on (100)Si	32.5	0.224	$-1.19 \times 10^{-5}$	16.2
At $500^\circ\text{C}$ on (100)Si	44.5	0.135	$-1.25 \times 10^{-5}$	22.2
At $350^\circ\text{C}$ on $4^\circ$ off Si	61.2	0.045	$-1.42 \times 10^{-5}$	30.5
At $500^\circ\text{C}$ on $4^\circ$ off Si	61.1	0.167	$-1.49 \times 10^{-5}$	30.5

\*All samples were annealed by rapid thermal annealing method at  $800^\circ\text{C}$  for 30 sec in the ambient air atmosphere.

<sup>a</sup>Thickness of films were about  $1500\sim1700\text{ \AA}$

<sup>b</sup> $\varphi_{MS}=-0.89\text{ ev}$ <sup>25)</sup>

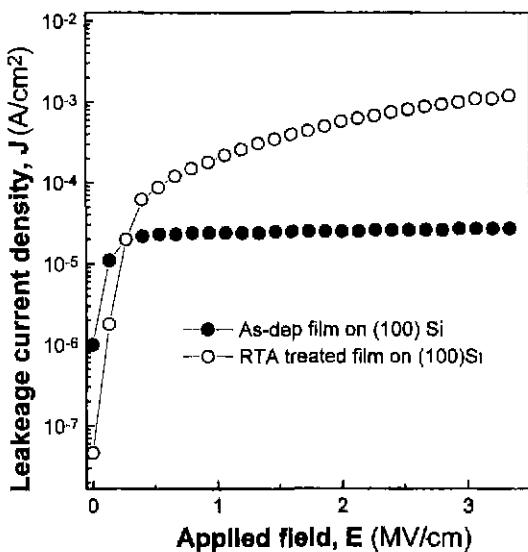


Fig. 7. Leakage current density( $J$ ) with the function of applied field( $E$ ) of the the TiO<sub>2</sub> films grown on (100)Si at 500°C.

전류밀도는 각각  $1.2 \times 10^{-5}$  A/cm<sup>2</sup>과  $5 \times 10^{-4}$  A/cm<sup>2</sup>을 나타내었는데 이러한 값은 이미 보고된 Al/TiO<sub>2</sub>/n-InP<sup>8)</sup> 경우보다는 낮은 값을 보이나 SiO<sub>2</sub>나 Si<sub>3</sub>N<sub>4</sub> 박막에 비하여 큰 값을 나타내었다.<sup>24)</sup> 열처리 후 누설전류밀도의 증가는 anatase상이 rutile 상에 비해 누설전류특성이 좋지 않다는 보고<sup>21)</sup>와는 다른 결과를 나타내고 있는데, 정전용량-전압특성에서 확인하였듯이 박막 및 계면은 열처리를 통해 rutile 상으로 상전이 되면서 안정화되었지만 열처리에 따른 결정립성장 및 박막표면의 거칠기 증가에 의한 영향이 존재하는 것으로 생각된다.

유전성 박막에 대한 누설전류기구는 증착된 박막의 bulk 특성과 전극과의 일함수 차 및 계면상태 등에 의해 영향받는 것으로 알려져 있는데 현재에도 많은 연구가 진행 중에 있다. Fig. 8은 500°C에서 4° off (100)Si위에 증착한 TiO<sub>2</sub>박막과 급속 후열처리 공정을 거친 박막에 상부전극에 양·음의 전압을 가했을때의 전류-전압특성을 나타내고 있다. 낮은 전장하에서는 양·음의 전압에 상관없이 동일한 값을 나타내나 큰 전장하에서는 양·음 전압에 따라 큰 차이가 발생하였으며 이는 전도기구가 상부전극과 TiO<sub>2</sub>박막, 박막과 Si사이의 일함수 차 및 surface state에 의한 Schottky emission임을 알 수 있다.<sup>24)</sup> 본 실험의 누설전류특성에 있어서는 (100)Si과 4° off p-type (100)Si 기판배향에 따른 큰 차이는 관찰할 수 없었다. 급속 후열처리 온도 시간변화 및 TiO<sub>2</sub>박막의 증착조건에 변화에 따른 누설전류특성에 대한 자세한 고찰은 현재 진행중에 있으며, 자세한 내용은 추후

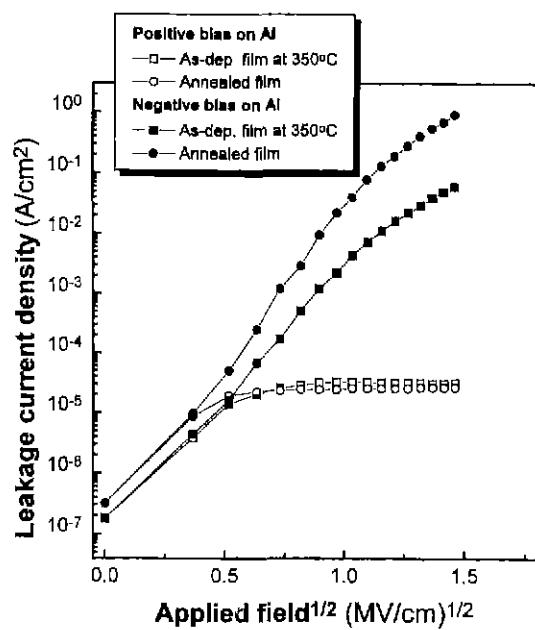


Fig. 8. Current density( $J$ )-applied field( $E^{1/2}$ ) characteristics of Al/TiO<sub>2</sub>/4° off Si diode at room temperature.

에 보고할 예정이다.

#### 4. 결  론

본 연구에서는 MOCVD법으로 300~500°C 온도에서 증착한 TiO<sub>2</sub>박막을 800°C에서 30초간 급속 후열처리 하였을 때 증착온도와 열처리 분위기가 박막의 구조적·전기적특성에 미치는 영향을 고찰하였다.

1. 300~500°C에서 증착한 TiO<sub>2</sub> 박막은 모두 anatase상을 나타내었고 표면 미세구조는 매우 작은 결정립으로 이루어져 있었다. 상암에서 열처리하면 증착온도와 상관없이 anatase상은 rutile 상으로 모두 상전이가 이루어졌으나 진공에서 열처리 한경우에는 증착온도에 의존적인 결과를 얻었으며, 500°C에서 증착한 경우 rutile상과 anatase상이 혼재함을 미세구조 관찰을 통해 확인하였다. 4° off (100) Si 기판을 사용했을때도 구조적인 물성의 차이는 관찰할 수 없었다.

2. 증착한 상태의 박막과 진공에서 열처리한 박막의 경우, 안정한 정전용량-전압특성을 얻을 수 없었으나 상암에서 열처리하여 rutile상을 얻은 경우 비교적 이상적인 정전용량-전압특성을 얻을 수 있었다. 기판 배향에 따라 (100)Si의 경우 16~22, 4° off (100) Si의 경우 30 정도의 유전상수를 나타내었으며 열처리 전후의 시편에 대하여 2 MV/cm의 전장 하에서의 누설전류밀도는 각

각  $1.2 \times 10^5$  A/cm<sup>2</sup>과  $5 \times 10^4$  A/cm<sup>2</sup>을 나타내었다.

## REFERENCES

- S. L. Swartz and V. E. Wood, "Ferroelectric Thin films," *Condensed matter news*, **1**(5), 4-13 (1992).
- P. J. Wright and K. C. Sarawat, "Thickness Limitations of SiO<sub>2</sub> Gate Dielectrics for MOS ULSI," *IEEE Trans. on Electron Devices*, **37**(8), 1884-1892 (1990).
- J. Carrano, V. Chikarmane, J. Lee, W. Shepherd and N. Abt, "Electrical and Reliability Properties of PZT Thin Films for ULSI DRAM Applications," *IEEE Trans. on Ultrasonics, Ferroelectrics and Frequency control*, **38**(6), 690-703 (1991).
- T. T. Arai, Y. Inaishi, Y. Sawado, I. Kobayashi and J. Hidaka, "Preparation of SrTiO<sub>3</sub> Films on 8-inch Wafers by Chemical Vapor Deposition," *Jpn. J. Appl. Phys.*, **35**(9B), 4875-4879 (1996).
- T. Kawahara, M. Yamaguchi, A. Yuuki and K. Ono, "(Ba, Sr)TiO<sub>3</sub> Films Prepared by Liquid Source Chemical Vapor Deposition on Ru Electrodes," *Jpn. J. Appl. Phys.*, **35**(9B), 4880-4885 (1996).
- H. Y. Lee and H. G. Kim, "The Role of Gas phase Nucleation in the preparation of TiO<sub>2</sub> films by Chemical Vapor Deposition," *Thin Solid Films*, **229**, 187-191 (1993).
- J. Yan, D. C. Gilmer, S. A. Campbell, W. L. Gladfelter and P. G. Schmid, "Structural and Electrical Characterization of TiO<sub>2</sub> grown from titanium tetrakis-isopropoxide(TTIP) and TTIP/H<sub>2</sub>O ambients," *J. Vac. Sci. Technol. B*, **14**(3), 1706-1711 (1996).
- E. K. Kim, M. H. Son, S. K. Min, Y. K. Han, C. H. Wang and S. S. Yom, "Postgrowth Annealing Effects of TiO<sub>2</sub> Thin Films grown on InP Substrate at Low-temperature by Metalorganic Chemical Vapor Deposition," *J. Appl. Phys.*, **79**(8), 4459-4461 (1996).
- H. Tang, K. Prasad, R. Sanjines, P. E. Schmid and F. Levy, "Electrical and Optical properties of TiO<sub>2</sub> anatase thin films," *J. Appl. Phys.*, **75**(4), 2042-2047 (1994).
- J. S. Chen, S. Chao, J. S. Kao, G. R. Lai and W. H. Wang, "Substrate-dependent Optical absorption Characteristics of Titanium oxide Thin films," *Applied Optics*, **36**(9), 4403-4408 (1997).
- Y. H. Lee, Kevin K. Chan and M. J. Brady, "Plasma enhanced Chemical Vapor Deposition of TiO<sub>2</sub> in Mi-
- crowave-radio frequency hybrid Plasma reactor," *J. Vac. Sci. Technol. A*, **13**(3), 596-601 (1995).
- B. S. Kwak, E. P. Boyd and A. Erbil, "Metalorganic Chemical Vapor Deposition of PbTiO<sub>3</sub> Thin Films," *Appl. Phys. Lett.*, **53**(18), 1702-1704(1988).
- 왕채현, 한영기, 염상섭, 최두진, "MOCVD법에 의한 PbTiO<sub>3</sub> 박막 증착시 Ti bath 온도와 기판온도 변화에 따른 박막의 증착특성," *한국요업학회지*, **33**(4), 371-378 (1996).
- K. L. Siefering and G. L. Griffin, "Growth Kinetics of CVD TiO<sub>2</sub> Influence of Carrier Gas," *J. Electrochem. Soc.*, **137**(4), 1206-1208 (1990).
- Klaus K. Schuegraf, "Handbook of Thin Film Deposition Process and Technique," pp.241, Noyes Publications (1988).
- L. S. Hsu, R. Rujkorakarn, J. R. Sites and C. Y. She, "Thermally induced Crystallization of Amorphous-titania Films," *J. Appl. Phys.*, **59**(10), 3475-3480 (1986).
- M. D. Wiggins, M. C. Nelson and C. R. Aita, "Phase Development in Sputter Deposited Titanium Dioxide," *J. Vac. Sci. Technol. A*, **14**(3), 772-776 (1996).
- D. Wickasana, A. Kobayashi and A. Kibara, "Process Effects on Structural Properties of TiO<sub>2</sub> Thin Films by Reactive Sputtering," *J. Vac. Sci. Technol. A*, **10**(3), 1479-1482 (1992).
- E. K. Kim, M. H. Son, S. K. Min, Y. K. Han and S. S. Yom, "Growth of Highly Oriented TiO<sub>2</sub> Thin Films on InP(100) Substrates by Metalorganic Chemical Vapor Deposition," *J. Crystal Growth*, **170**, 803-807 (1997).
- S. M. Hu, "Formation of Stacking Faults and Enhanced Diffusion in the Oxidation of Silicon," *J. Appl. Phys.*, **45**(4), 1567-1573 (1974).
- H. K. Ha, M. Yoshimoto, H. Koinuma, B. K. Moon and H. Ishiwara, "Open Air Plasma Chemical Vapor Deposition of Highly Dielectric Amorphous TiO<sub>2</sub> Films," *Appl. Phys. Lett.*, **68**(21), 2965-2967 (1996).
- 우현정, "Si Wafer 산화 및 C-V 특성에 대한 tilt-axis의 영향," 연세대학교, 공학석사학위논문 (1994).
- R. F. Pierret, Modular Series on Solid State Device Vol. IV-Field Effect Devices, 2nd Ed., Ed. by R. F. Pierret and G. W. Neudeck, pp.91-123, Addison-Wesley Pub. Company, Massachusetts, 1990
- S. M. Sze, "Physics of Semiconductor Devices," pp. 402-407, John Wiley & Sons, 1981.