

직렬 캐패시터를 가진 E급 공진형 정류기 설계에 관한 연구

정 종 혁* · 김 남 호** · 양 규 식*

A Study on the Design of the Class E Resonant Rectifier with a Series Capacitor

J. H. Jeong* · N. H. Kim** · G. S. Yang*

Key words : resonant rectifier (공진형 정류기), ac-to-dc voltage transfer function(교류 직류 전압변환전달함수), normalized load impedance (정규화 부하 저항)

Abstract

Higher frequency of energy transfer or at least energy conversion has to be used in order to reduce the size of inductors and capacitors required in the power supplies. Conventional PWM switching-mode power supplies have a limitation of operating frequency due to switching losses in the switching transistors and rectifier diodes. Means of reducing switching losses have been developed for high-frequency resonant amplifiers, or more exactly, dc/ac inverters. Because of smooth current and voltage waveforms, resonant converters have lower device switching losses and stresses, lower electromagnetic interference(EMI), and lower noise than PWM converters. Therefore, in this paper, design equations of Class E resonant low dv/dt rectifier with a series resonant capacitor, derived using Fourier series techniques. The theory is compared with simulation results obtained for the rectifier operating at 10[MHz] ac input and 5[V] dc output.

1. 서 론

전원공급장치 분야는 마이크로전자 회로의 발전과 현대산업사회의 발전에 따른 수요에 부합되기 위하여 많은 진보가 요구되어지는 분야이다. 전원공급장치에서 필수적인 인덕터와 캐패시터의

크기를 줄이기 위해서는 보다 높은 주파수대에서의 에너지전달 및 에너지 변환이 이루어져야한다.

추후 반도체 소자와 방열판의 크기를 줄임으로써 에너지 변환의 효율성은 더욱 확신할 수 있을 것이다. 기존의 펄스폭 변조 스위칭 모드형 전원공급장치들은 스위칭 트랜지스터와 정류 다이오

* 한국해양대학교 전자통신공학과 (원고접수일 : 97년 9월)
** 부경대학교 제어계측공학과

드의 스위칭 손실 때문에 동작주파수에 제한을 받는다. 따라서 스위칭 손실을 감소시키기 위한 방법으로 고주파 공진 증폭기 혹은 보다 정확히 dc-ac 인버터들이 발전되어져왔다. 전형적인 공진형 dc-dc 컨버터는 dc-ac인버터(E급 혹은 D급 동조 전력증폭기)와 ac-dc컨버터(즉, 공진형 정류회로)로 구성된다. 공진형 컨버터는 완만한 전류, 전압 파형의 변화로 기존의 펄스폭 변조 컨버터보다 소자의 스위칭 손실, EMI 및 잡음특성이 좋다.

스위칭 소자의 turn-on과 turn-off상태의 스위칭 손실의 둘 중 하나가 제거되거나, 혹은 다른 하나가 감소되어지는 것의 좋은 예로서 E급 공진 dc-ac인버터¹⁾를 들 수 있다. E급 증폭기(인버터)는 고주파 스위칭 전원공급장치의 필수요소인 dc-dc컨버터를 만들기 위해 종종 사용되어져 왔으며, 반드시 적절한 형태의 정류기가 이러한 증폭기의 출력단에 추가되어야했다. 정류기에서의 스위칭손실 또한 무시할 수 없었으므로, 최근에는 정류기의 스위칭손실을 감소시키기 위해 E급 공진형 정류기²⁾를 사용하는 추세이다.

E급 정류기는 E급 인버터와 같이 고전압을 보다 고밀도로 산출해내는 공진형 dc-dc 컨버터에 효과적으로 사용되며, 기본적으로 E급 정류기는 낮은 dv/dt 형과 낮은 di/dt 형의 두 종류로 나눌 수 있다. 이들 회로의 중요한 장점은 부드러운 스위칭, 낮은 스위칭 손실과 낮은 잡음레벨이다. 본 논문에서는 새로운 E급 공진 형태의 낮은 dv/dt 형 정류기의 설계방정식과 시뮬레이션결과를 분석하였다.

2. E급 공진형 정류기

직렬 캐패시터를 가진 새로운 E급 공진형 전압 구동방식의 낮은 dv/dt 형 정류기의 회로도를 그림 1(a)에 나타내었다. 공진 캐패시터 C , 공진 인덕터 L , 다이오드와 1차 저역 통과 출력 필터 $C_f - R_L$ 로 구성되어있다. 저항 R_L 는 직류부하저항이다. 정류기는 정현파 전압원 v 에 의해 구동된다. 교류 전원 v 와 정류기는 요구되는 ac-dc 전압 변환을 하기 위해 절연된 변압기로 결합되어 있다. 누설 인덕턴스와 다이오드 캐패시턴스는 정류기

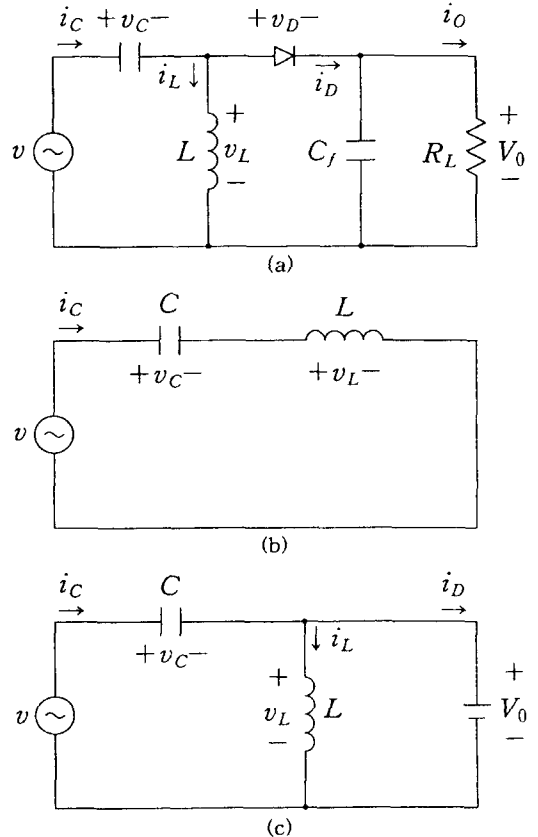


Fig. 1. Class E zero-voltage-switching low dv/dt rectifier. (a)Circuit. (b)Model of the rectifier when the diode is OFF. (c)Model of the rectifier when the diode is ON.

토포리지에 일체화되지 않을지라도, 회로는 고주파대에서도 아주 뛰어난 성능을 가진다. dc-dc 컨버터는 정현입력전압 v 를 병렬공진회로를 가진 dc-ac 인버터를 사용하여 얻을 수도 있다. 그림 1(b)와 1(c)는 정류기 회로에서 다이오드가 OFF, ON될 때의 등가회로를 나타낸다.

기본적인 정류기 동작을 설명하기 위한 전압, 전류의 파형을 그림 2에 나타내었다. 다이오드 OFF시 캐패시터 C 와 인덕터 L 은 직렬공진회로를 형성한다. 공진회로에 걸리는 전압은 정현입력전압 v 이다. 결과적으로 전류는 캐패시터 C 와 인덕터 L 을 통한 정현파의 일부분이다. 이 전류의 형태는 방정식 $i_c = Cdv_c/dt$ 와 $v_L = Ldi_L/dt$ 에 일치하

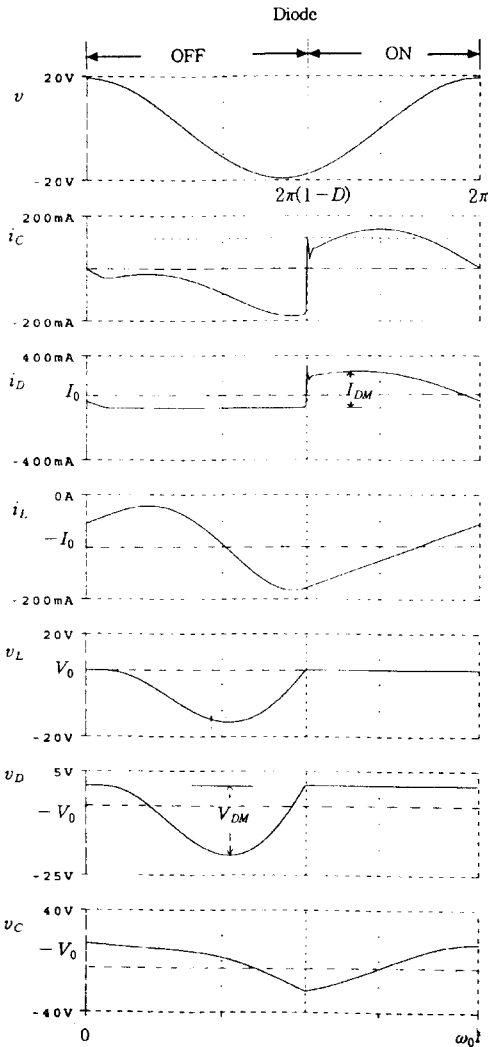


Fig. 2. Waveforms

여 캐패시터와 인덕터에 걸리는 전압의 꼴로 나타난다. turn off시 인덕터 전류의 미분이 상수이기 때문에, $\omega_0 t = 0$ 에서 인덕터 전압의 미분 dv_L/dt 은 0이 된다. 그 때 인덕터 전압 v_L 이 점차 감소하여 0을 지나서 -로 변하여 최대값에 이르고, 다시 증가하여 V_0 로 된다. 다이오드 전압 v_D 의 파형은 인덕터 전압과 거의 유사하지만, 직류전압 V_0 에 의해 시프트다운된다. 다이오드 전압이 문턱전압 (Si pn접합 다이오드에서 0.7[V])에 도달했을 때, 다이오드는 turn on상태로 된다. 다이오드가 낮은 dv/dt 에서 turn on, turn off되는 것은 스위칭 손

실과 스위칭 잡음이 감소되는 것처럼 보여진다.

그림 1(c)에서 다이오드가 ON될 때 인덕터는 직류출력전압 V_0 에 병렬로 되어, 인덕터전류 i_L 은 선형적으로 증가한다. 캐패시터 전압 v_C 는 직류전압 V_0 에 의해 시프트다운된 정현입력전압의 일부분이다. 따라서, 캐패시터 전류의 도함수 di_C/dt 가 어떤 것에도 제한 받지 않은 것처럼, 캐패시터 전류는 turn on시 단계적 변화를 가진 여현파의 일부분이 된다. 캐패시터 전류와 인덕터 전류사이의 차인, 다이오드 전류 i_D 는 turn on시 같은 단계의 변화를 가진다. 다이오드 전류 i_D 는 한번 0에 이르게 되면, 다이오드의 turn off천이가 시작된다.

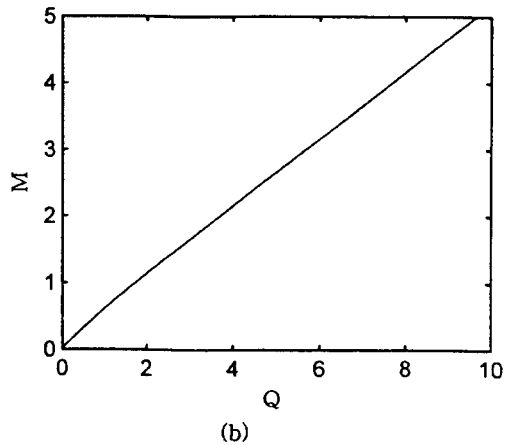
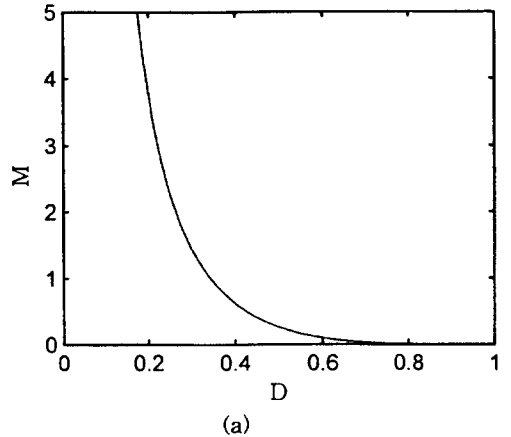


Fig. 3. Voltage transfer function M versus diode on duty ratio D and normalized load resistance Q . (a) M as a function of D . (b) M as a function of Q .

pn접합 다이오드의 경우에는 반드시 역방향 회복시간이 고려되어져야한다. E급 정류기에서는 turn off되기 전의 전류의 도함수 di_D / dt 가 낮기 때문에, 역방향 회복 전류는 낮다. 축적시간 동안에 이 전류는 정현파의 일부분이고, 전압은 약 0.7[V]이다. 축적시간 이후에, 역방향 회복에 기인한 전력 손실은 감소되어, 다이오드 전류는 감소하여 0으로 되고, 다이오드 전압은 $v_L - V_0$ 전압에 의해 낮게 유지된다. E급 정류기에서 다이오드 ON 듀티사이클 D 는 0과 1사이의 값을 가진다. 따라서, 다이오드 전류는 EMI/RFI 레벨이 감소된 상대적으로 적은 양의 고조파를 가지게된다.

3. 회로분석

직렬 캐패시터를 가진 E급 공진형 정류기에 관한 성능을 다음 가정 하에서 분석한다.

3. 1. 가정

- 1) 다이오드는 이상적이다.
- 2) 필터 캐패시턴스 C_f 는 직류출력전압 위의 리플이 매우 작을 만큼 충분히 커야한다. 따라서, $C_f - R_L$ 회로는 직류 전압원으로 대체되어질 수 있다.
- 3) 정류기는 이상적인 정현전압원에 의해 구동된다.
- 4) 동작주파수는 공진주파수 $f_0 = 1/2\pi\sqrt{LC}$ 와 같다.

3. 2. 정류기의 특징

▶ 각 공진주파수

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (1)$$

▶ 공진회로의 특성임피던스

$$Z_0 = \sqrt{\frac{L}{C}} = \omega_0 L = \frac{1}{\omega_0 C} \quad (2)$$

$$\tan\phi = \frac{\cos^2 2\pi D + 2\pi(1-2D)\sin 2\pi D - 4[1+\pi^2 D(1-D)]\cos 2\pi D + 3}{[1 - \cos 2\pi D + 4\pi^2 D(1-D)]\sin 2\pi D - 2\pi(1-D)(1 - \cos 2\pi D)} \quad (8)$$

$$M = \frac{\pi(1-D)\sin 2\pi D \sin\phi + [\frac{1}{2}\sin 2\pi D + \pi(1-D)\cos 2\pi D]\cos\phi}{1 - \cos 2\pi D} \quad (9)$$

▶ 정규화된 부하저항

$$Q = \frac{R_L}{\omega_0 L} = \omega_0 C R_L = \frac{R_L}{Z_0} \quad (3)$$

▶ ac - dc 전압 전달 함수

$$M = \frac{V_O}{V_m} \quad (4)$$

입력전압은 정현이며 식(3)의 가정과 관련되어 다음 식으로 주어진다.

$$v = V_m \sin(\omega_0 t + \phi) \quad (5)$$

직류출력전류 I_O 와 직류출력전압 V_O 에 대해 정규화된 다이오드전류 i_D 와 전압 v_D 의 파형을 나타내면 다음과 같다.

$$\frac{i_D}{I_O} = 0, \quad 0 < \omega_0 t \leq 2\pi(1-D)$$

$$\frac{i_D}{I_O} = \frac{Q}{M} [\cos(\omega_0 t + \pi) - \cos\pi - M(\omega_0 t - 2\pi)], \quad 2\pi(1-D) < \omega_0 t \leq 2\pi \quad (6)$$

$$\frac{v_D}{V_O} = 0, \quad 2\pi(1-D) < \omega_0 t \leq 2\pi$$

$$\frac{v_D}{V_O} = \frac{1}{2M} [\omega_0 t \cos(\omega_0 t + \pi) - \cos\pi \sin\omega_0 t + \cos\omega_0 t - 1], \quad 0 < \omega_0 t \leq 2\pi(1-D) \quad (7)$$

이들의 파형은 그림 2에 나타내었다.

초기위상 ϕ 와 다이오드 듀티사이클 D 는 식(8)에 관련된다. D 가 0에서 1로 증가할 때, ϕ 는 0° 에서 180° 로 증가한다. ac - dc 전압 변환전달함수 M 은 식(9)로 주어진다. M 대 D 와 M 대 Q 의 관계를 그림 3에 나타내었다. D 가 0에서 1로 증가할 때, 전달함수 M 은 ∞ 에서 0으로 감소하고, 여기서 전달함수 M 은 Q 에 대해 거의 선형적인 함수 관계를 가짐을 알 수 있다. Q, D, M 과 ϕ 에 대한 관계식은 다음과 같다.

$$Q = \frac{M}{\frac{(1 - \cos 2\pi D)\sin\phi}{2\pi} + \left(\frac{\sin 2\pi D}{2\pi} - D\right)\cos\phi + \pi D^2 M} \quad (10)$$

Q가 0에서 ∞로 증가하면, D는 감소하여 1에서 0으로 된다.

입력전압이 정현일 때, 전력의 고조파는 0이다. 따라서 기본적인 정류기의 입력 임피던스 Z_i 를 고려하기에는 충분하다. 이 임피던스는 입력저항 R_i 와 입력 리액턴스 L_i 의 병렬결합으로 나타낼 수 있다. 기본주파수 f 에 대한 입력저항 R_i 를 부하저항 R_L 에 대하여 정규화하면 식(11)과 같다.

$$\frac{R_i}{R_L} = \frac{1}{2M^2} \quad (11)$$

따라서, $Z_o = \omega_o L$ 에 대하여 입력저항 R_i 를 정규화하여 다음 식을 얻는다.

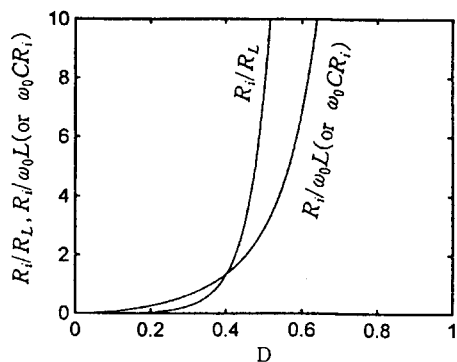
$$\frac{R_i}{Z_o} = R_i \omega_o C = \frac{QR_i}{R_L} = \frac{Q}{2M^2} \quad (12)$$

그림 4는 R_i/R_L 과 R_i/Z_o 를 D와 Q의 함수로 나타내었다. 입력 리액턴스 X_i 는 마치 부하가 변하는 것처럼 유도성에서 용량성으로 변하는데, 이러한 변화는 불연속적이다. 입력 리액턴스는 $Q > 2.066$ (이 경우 $D < 0.325$)인 경우에는 $X_i = \omega_o L_i$ 로 되어 유도성이 되고, $Q \leq 2.066$ (이 경우 $D \geq 0.325$)인 경우에는 $X_i = -1/(\omega_o C_i)$ 로 되어 용량성이 된다. 따라서 D(혹은 Q)의 두 간격에서 식(13), (14)를 얻을 수 있다.

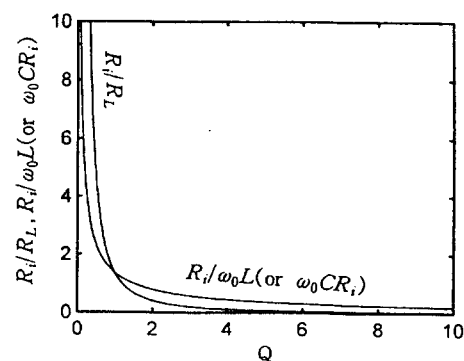
L_i/L 과 C_i/C 의 비를 D와 Q의 함수관계처럼 그림 5에 나타내었다. 다이오드 전류의 최대값 I_{DM} 은 $\omega_o t = 2\pi(1-D)$ 에서 $D < 0.34$ (즉 $M > 1$)일 때의, OFF 간격의 끝에서 발생되며, 파형에서 최대값은 $D \geq 0.34$ (즉 $M \leq 1$)일 때 식(6)으로 주어진

$$\frac{L_i}{L} = \frac{\pi}{\frac{\pi(3+D)}{4} + \frac{\pi(1-D)\sin 2\pi D \sin 2(\pi D - \phi)}{2} - \frac{\sin 4\pi D}{16} - M[\pi(1-D)\sin\phi - \frac{\sin 2\pi D \sin(2\pi D - \phi)}{2}]} \quad (13)$$

$$\frac{C_i}{C} = \frac{\pi(3+D)}{4} + \frac{\pi(1-D)\sin 2\pi D \sin 2(\pi D - \phi)}{2} - \frac{\sin 4\pi D}{16} - M[\pi(1-D)\sin\phi - \frac{\sin 2\pi D \sin(2\pi D - \phi)}{2}] \quad (14)$$



(a)



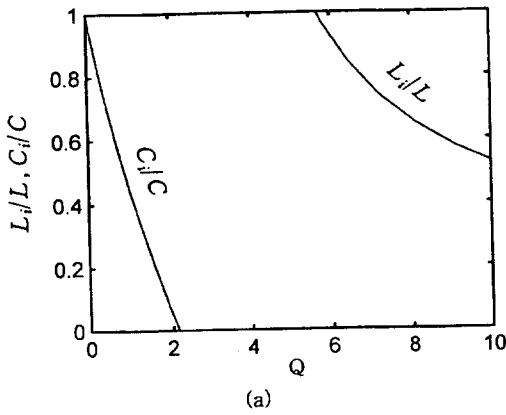
(b)

Fig. 4. R_i/R_L and $R_i/\omega_o L$ (or $\omega_o C R_i$) as function of the diode ON duty cycle D and normalized load resistance Q. (a) R_i/R_L and $R_i/\omega_o L$ (or $\omega_o C R_i$) versus D. (b) R_i/R_L and $R_i/\omega_o L$ (or $\omega_o C R_i$) versus Q.

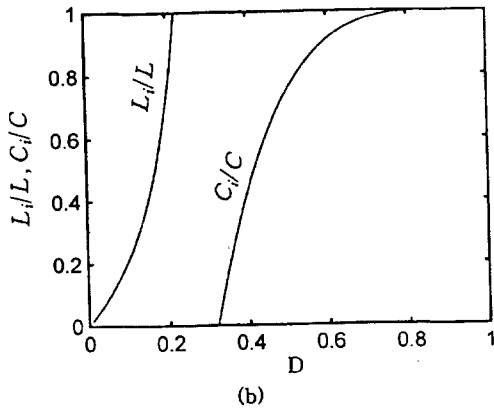
다. 직류출력전류 I_o 에 대해 다이오드 최대전류 I_{DM} 을 나타내면 다음과 같다.

$$\frac{I_{DM}}{I_o} = 2Q[\pi D + \sin\pi D \sin(\pi D - \phi)], \quad \text{for } 0 < D \leq 0.34$$

$$\frac{I_{DM}}{I_o} = \frac{Q}{M}[\cos(\arcsin M) - \cos\phi + M(\arcsin M + \phi)] \quad \text{for } 0 < D \leq 0.34 \quad (15)$$

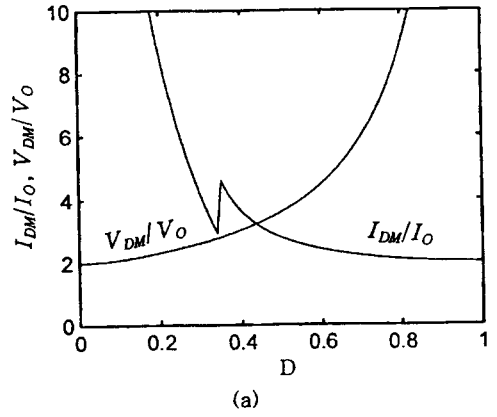


(a)

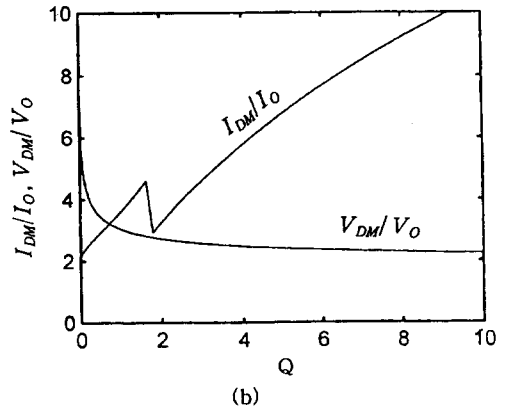


(b)

Fig. 5. L_i/L (or C_i/C) versus the diode ON duty cycle D and normalized load resistance Q . (a) L_i/L (or C_i/C) versus D . (b) L_i/L (or C_i/C) versus Q .



(a)



(b)

Fig. 6. Normalized peak values of diode current I_{DM}/I_O and diode reverse voltage V_{DM}/V_O as a function of D and Q . (a) I_{DM}/I_O and V_{DM}/V_O versus D . (b) I_{DM}/I_O and V_{DM}/V_O versus Q .

I_{DM}/I_O 의 비를 D 와 Q 의 관계로 그림 6(a), (b)에 나타내었다. 여기서 I_{DM}/I_O 의 비가 2에서 ∞ 로 증가하면, Q 는 0에서 ∞ 로 증가하고, D 는 1에서 0으로 감소됨을 알 수 있다.

다이오드 역방향 회복 전압의 최대값 V_{DM} 은 식 (7)의 다이오드 전압 파형을 미분하여 얻을 수 있고, 결과는 0으로 된다. 단지 수학적인 계산으로 얻을 수 있다. V_{DM}/V_O 의 비를 D 와 Q 의 관계로 그림 6(a), (b)에 나타내었다. D 가 증가하여 0에서 1로 되거나, Q 가 감소하여 ∞ 에서 0으로 되면, V_{DM}/V_O 는 2에서 ∞ 로 증가된다. I_{DM} 의 절대값 Q 에 의해 감소되어 고정된 값의 V_O 가 된다.

한편, $I_O = V_O/R_L$ 는 R_L 이 증가하는 동안 감소

된다. 그림에도 불구하고, I_{DM}/I_O 의 증가율은 I_O 의 감소율보다 작다. 따라서 I_{DM} 의 최대치는 부하 저항의 최소치 R_{Lmin} 에서 생긴다. 정규화된 출력전력용량은 다음과 같다.

$$c_p = \frac{P_O}{I_{DM}V_{DM}} = \frac{I_O V_O}{I_{DM}V_{DM}} \quad (16)$$

최대값 c_p 은 $D=0.5$ 에서 생기며 0.0999이다. 정류기의 변화되는 파라미터들은 표 1에 나타내었다.

4. 설계 및 시뮬레이션

그림 1(a)의 변압기가 없는 E급 정류기를 다음 규격에 따라 설계한다. $V_O=5[V]$, $I_O=0\sim 0.1[A]$, $f=10[MHz]$ 로 하고, 직류부하저항 R_L 을 최소값

$R_{Lmin}=V_O / I_{Omax}=5/0.1=50[\Omega]$ 에서 ∞ 까지 변화시킨다. 직류출력전력의 최대값은 $P_{Omax}=V_O I_{Omax}=5\times 0.1=0.5[W]$ 에서 0까지 변화한다. 출력전력용량이 $D=0.5$ 에서 최대값을 가지기 때문에, $D=0.5$ 에서 최소부하저항은 $R_{Lmin}=50[\Omega]$ 이 된다.

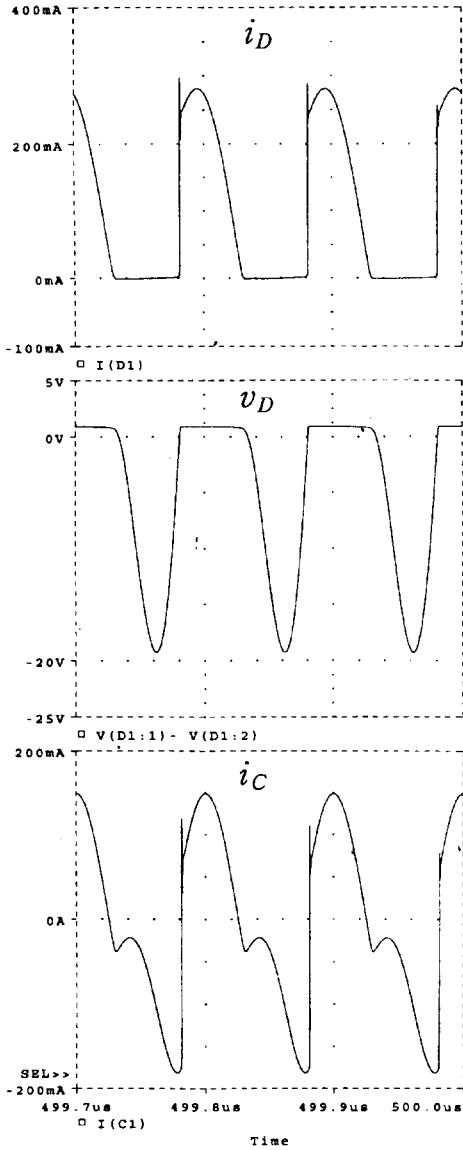


Fig. 7. Simulation waveforms of the diode current i_D , the diode voltage v_D and the resonant capacitor current i_C at $R_L = 50[\Omega]$ (full power).

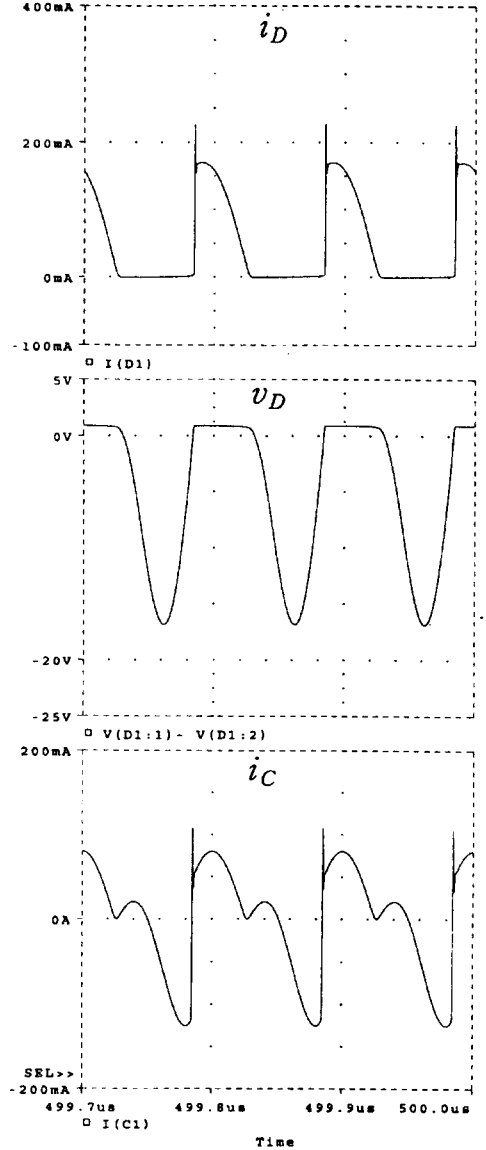


Fig. 8. Simulation waveforms of the diode current i_D , the diode voltage v_D and the resonant capacitor current i_C at $R_L = 100[\Omega]$ (50% of full power).

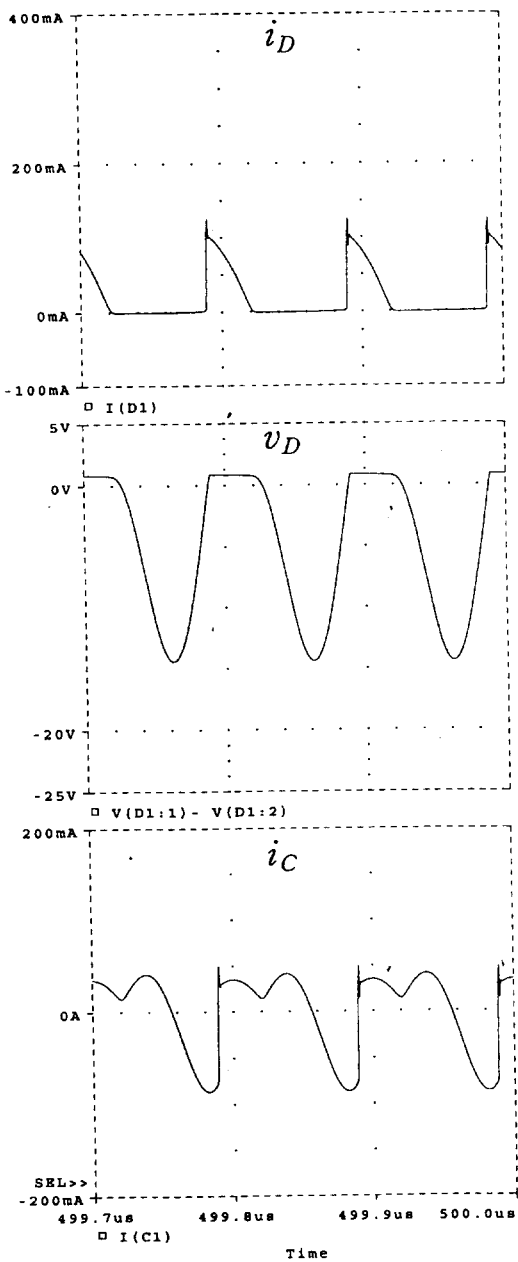


Fig. 9. Simulation waveforms of the diode current i_D , the diode voltage v_D and the resonant capacitor current i_C at $R_L = 250[\Omega]$ (25% of full power).

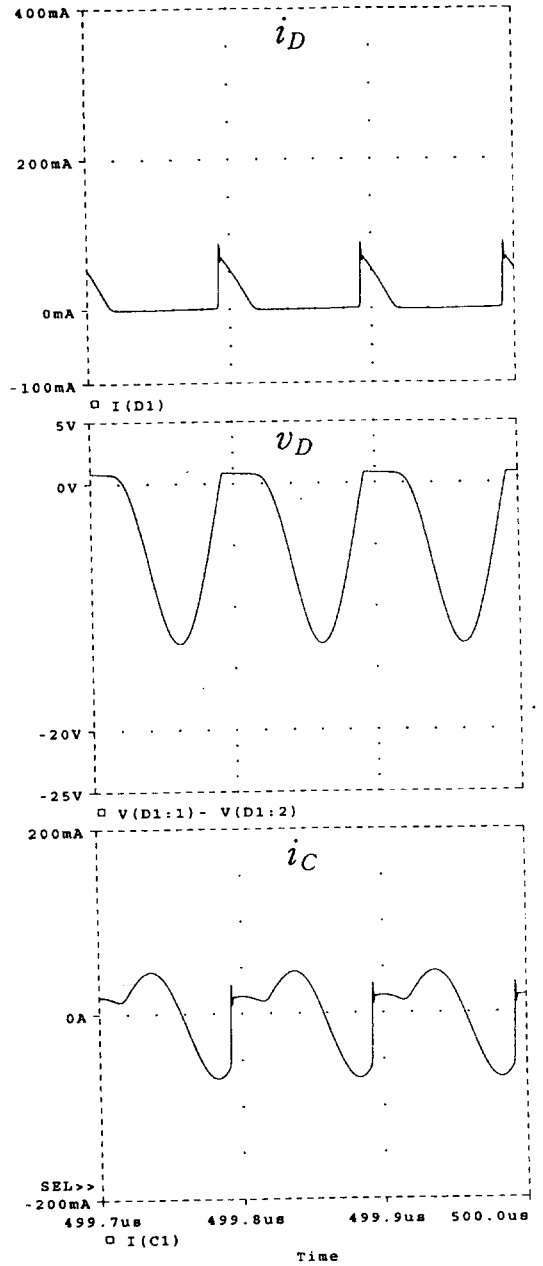


Fig. 10. Simulation waveforms of the diode current i_D , the diode voltage v_D and the resonant capacitor current i_C at $R_L = 500[\Omega]$ (10% of full power).

Table 1 Parameters of Class E Rectifier.

D	ϕ	M	Q	$R_f/\omega_o L$ $\omega_o CR$	R_f/R_L	I_{DM} I_o	V_{DM} V_o	L_f/L C_f/C
0.10	23.9793	15.866	31.424	0.0623	0.0020	19.617	2.0911	0.2083
0.20	47.5835	3.7661	7.2214	0.2532	0.0351	8.6233	2.3125	0.7378
0.25	50.0029	2.2772	4.2424	0.4091	0.0964	6.0265	2.4550	1.5602
0.30	70.0365	1.4485	2.6117	0.6224	0.2383	4.1170	2.6184	6.3202
0.35	80.6156	0.9448	1.6379	0.9174	0.5601	4.6159	2.8068	0.1854
0.40	90.7019	0.6207	1.0283	1.3343	1.2976	3.6355	3.0266	0.4359
0.45	100.2842	0.4055	0.6385	1.9416	3.0407	3.1047	3.2872	0.6193
0.50	109.3723	0.2605	0.3884	2.8613	7.3669	2.7777	3.6012	0.7521
0.55	117.9889	0.1629	0.2293	4.3234	18.8536	2.5599	3.9873	0.8460
0.60	126.1638	0.0979	0.1301	6.7915	52.2192	2.4062	4.4726	0.9100
0.65	133.9301	0.0557	0.0699	11.2822	161.3710	2.2928	5.0999	0.9514
0.70	141.3220	0.0294	0.0349	20.2764	580.2204	2.2065	5.9399	0.9764
0.75	148.3743	0.0139	0.0158	40.7502	2584.614	2.1397	7.1198	0.9901
0.80	155.1234	0.0056	0.0061	96.5825	15813.46	2.0881	8.8936	0.9966
0.90	167.8770	0.0003	0.0004	1476.24	4174485	2.0219	17.778	0.9999

따라서, 표 1에서 $L=R_{Lmin} / (0.3884 \omega_o) = 50 / (0.3884 \times 2\pi \times 10^7) = 2.05[\mu H]$ 이다. 식(1)로부터 $C=1/(L\omega_o^2) = 1/2.05 \times 10^{-6} \times (2\pi \times 10^7)^2 = 0.1236[nF]$ 이다. 표 1에서 입력전압의 진폭은 $V_m=V_o/M=5/0.2605=19.19[V]$ 이다.

다이오드 전류와 전압의 최대값은 모두 부하저항의 최소치 R_{Lmin} 에서 생긴다. 표 1에서 $I_{DM} = 2.777I_{Omax} = 2.777 \times 0.1 = 277.7[mA]$ 이고, $V_{DM} = 3.601V_o = 3.601 \times 5 = 18[V]$ 이다.

본 연구에서 E급 정류기를 설계한 결과에 따라 $R_L=50[\Omega]$, $C=0.12[nF]$, $L=2.05[\mu H]$, $C_f=2 \times 47[nF]$ 로 설정하고, 다이오드는 MPN3700을 사용하여 시뮬레이션 하였다. 입력신호주파수를 10[MHz]로 하여 회로를 구동하였으며, 직류출력 전압은 $V_m=19.19[V]$ 가 된다.

그림 7, 8, 9, 10은 $V_o=5[V]$, $f=10[MHz]$ 에서, 부하저항 $R_L=50, 100, 250, 500[\Omega]$ 일 때의 다이오드 전류 i_D 와 전압 v_D , 캐패시터 전류 i_C 를 시뮬레이션한 결과이다. 다이오드 전류 i_D 와 전압 v_D , 캐패시터 전류 i_C 의 진폭은 부하저항 R_D 이 증가함에 따라 감소하였다. 정류기의 효율은 $I_o=0.1[A]$ 에서 91%이다.

5. 결 론

새로운 형태의 낮은 dv/dt 형 E급 정류기에 대하여 분석하여 설계방정식을 유도하고, 시뮬레이션한 결과를 나타내었다. 변압기 누설 인덕턴스와 다이오드 캐패시턴스가 정류회로에 일체되지 않더라도, 정류기는 높은 파수에서 뛰어난 성능을 가짐을 입증하였다. 다이오드 ON 듀티사이클은 필터 캐패시턴스에 독립적으로 0과 1사이의 값을 가진다. 그러므로, 낮은 dv/dt 에서 다이오드는 turn on 되고, 0 dv/dt 에서 turn off되며, 스위칭 손실, 잡음과 역방향회복효과 등이 낮다. 정류기는 0과 1사이의 범위에서 독립적인 인버터처럼 동작한다. 따라서, 이 정류기는 공진형 dc-dc 컨버터에 사용되는 E급 증폭기에 접속하여 사용이 가능함을 입증하였다.

참고문헌

- 1) M. K. Kazimierczuk and K. Puczek, "Exact Analysis of Class E Tuned amplifier at any Q and with Duty Cycle," IEEE Trans. Circuit and Syst., vol. 34, pp. 149 - 159, Feb. 1987.
- 2) R. E. Zulinski and J. W. Steadman, "Class E Power Amplifiers and Frequency Multipliers with Finite DC - Feed Inductance," IEEE Trans. Circuit and Syst., vol. 34, pp. 1074 - 1087, Sep. 1987.
- 3) C. P. Avratoglou and N. C. Voulgaris, "A Class E Tuned Amplifier Configuration with Finite DC - Feed Inductance and No Capacitance in Parallel Switch," IEEE Trans. Circuit and Syst., vol. 35, pp. 416 - 422, Apr. 1988.
- 4) M. K. Kazimierczuk and W. A. Tabisz, "Class E High Efficiency Tuned Power Amp.," IEEE Trans. Circuit and Syst., vol. 36, pp. 421 - 428, Mar. 1989.
- 5) M. K. Kazimierczuk and K. Puczek, "Class E Tuned Power Amplifier with Antiparallel Diode or series Diode at Switch, with Any Loded Q and Switch Duty Cycle," IEEE Trans. Circuit and Syst., vol. 36, pp. 1201 - 1209, Sep. 1989.
- 6) M. K. Kazimierczuk and J. Jozwik, "DC/DC

Convertor with Class E Zero - Voltage - Switching Invertor and Class E Zero - Current - Switching Rectifiers," IEEE Trans. Circuit and Syst., vol. 36, pp. 1485 - 1488, Nov. 1989.

- 7) M. K. Kazimierczuk and J. Jozwik, "Class E zero - voltage - switching & zero - current - switching rectifiers," IEEE Trans. Circuit and Syst., vol. 37, pp. 436 - 444, Mar. 1990.

저 자 소 개



정종혁 (鄭淙赫)

1961년 4월생. 1992년 2월 부경대학교 전자공학과 졸업. 1994년 2월 동아대학교 대학원 전자공학과 졸업(석사). 1994년~현재 한국해양대학교 대학원 전자통신공학과 박사과정



김남호 (金南虎)

1984년 2월 영남대학교 전자공학과 졸업. 1986년 2월 동 대학원 전자공학과 졸업(석사). 1991년 8월 동 대학원 전자공학과 졸업(박사). 1992~현재 부경대학교 제어계측공학과 부교수. 1996~현재 부경대학교 제어계측공학과 학과장



양규식 (梁圭植)

1953년 11월생. 1974년 2월 한국항공대학교 통신공학과 졸업. 1984년 2월 건국대학교 대학원 전자공학과 졸업(석사). 1991년 8월 동 대학원 전자공학과 졸업(박사). 1986년~현재 한국해양대학교 전자통신공학과 부교수