

새로운 이중 캐리어 PWM 및 구현 방식

金 庚 緒

Novel Dual-Carrier PWM and It's Implementation

Kyung-Seo Kim

요 약

인버터의 전압 변조방식으로 널리 쓰이는 삼각파 캐리어 PWM 방식은 기준전압이 캐리어의 최대치에 가까워지면 데드타임 보상의 영향으로 직류전압을 최대로 이용할 수 없다. 따라서 데드타임이 없는 이상적인 인버터의 경우에 비교하여 데드타임 효과 만큼 전압이용율이 낮아진다. 이를 해결하기 위한 방법으로 제시된 것이 이중 캐리어 PWM방식으로 데드타임에 관계없이 전압이용율을 최대로 할 수 있다. 그러나 기준전압이 캐리어의 최대치에 가까운 구간에서는 기준전압의 변화 패턴에 따라 데드타임이 확보되지 못하는 경우가 생기고, 따라서 기준전압을 변화시킬 때 이러한 경우를 회피하기 위한 주의를 필요로 한다. 본 논문에서는 기준전압 변화 패턴에 제약이 없는 새로운 이중 캐리어 PWM 방식과 이의 실제적인 설계에 관하여 제시한다.

ABSTRACT

Traditional carrier-based PWM method cannot produce maximum output voltage due to dead-time compensation, which results in degradation of voltage utilization factor compared with ideal PWM inverters. Dual-carrier PWM has been proposed as an alternative method to solve this problem. But this method requires paying attention to changing reference voltage in the vicinity of maximum voltage to ensure enough dead-time. Novel dual-carrier PWM method and it's practical implementation is proposed in this paper. The reference voltage can be changed without any restriction in this method.

Key Words: dual-carrier PWM, dead-time

1. 서 론

PWM 방식은 직류전압을 교류전압으로 변환시키는 인버터의 전압변조 방식 중 가장 보편적으로 쓰이는 방식이다. PWM 방식이 도입된 이후 고조파를 줄이기 위한 변조 방식의 연구와 더불어 가장 많이 연구되어 온 주제가 일정 직류전압에서 인버터 출력 전압을 최대로 얻기 위한 변조 방식이다. 일반 전압형 인버터의 경우는 과변조 기법을 이용하여 출력 전압을 높일 수 있으나 전류제어형 PWM 인버터와 같이 순시 전압제어가 요구되는 경우에는 선형변조만을 이용할 수밖에 없다. 선형변조 구간에서 얻어지는 최대 전압을 증가시키기 위하여 개발된 대표적인 방법이 3고조파 주입법이나 공간벡터 변조법 등이다.^[1,2,3] 공간벡터 변조법의 경우는 과거의

삼각파 캐리어 PWM방식에 비하여 15% 이상의 전압 상승 효과를 얻을 수 있으며, 최근의 연구결과로 삼각파 캐리어 PWM방식도 공간벡터 변조법과 동일한 전압을 얻을 수 있음이 밝혀졌다.^[4,5] 이러한 방법을 이용할 경우 인버터에서 얻어지는 최대 선간전압은 이론적인 최대치에 가까우나, 실제로 인버터를 구현하기 위하여는 암 단락 방지를 위하여 데드타임 구간을 삽입하여야 하고 이때 얻어지는 최대 전압은 이상적인 인버터의 경우보다 줄어들게 된다. 데드타임이 최대 출력전압의 감소에 미치는 영향은 스위칭 주기에 대한 데드타임의 비로 결정되며, 산업용으로 널리 쓰이는 소용량 IGBT 인버터의 경우 스위칭 주파수 10kHz, 즉 스위칭 주기 100μ sec에 대하여 3μsec정도의 데드타임 구간을 설정하므로 이상적인 최대 전압의 97% 정도가 된다. 따라서 데드타임 영향을

없앨 수 있다면 기준 방식에 비하여 전압이용율을 3% 상승시킬 수 있다.

기준 데드타임 설정 방식의 또 다른 문제점은 선형변조에서 과변조로 이행되는 순간에 일어나는 전압의 불연속이다. 전압형 인버터중 철도용 인버터의 경우와 같이 정격속도 이상에서의 운전이 빈번한 경우는 고속에서 출력전압을 높이기 위하여 과변조 방식을 사용하며, 불필요한 스위칭 손실을 줄이기 위하여 과변조 영역에서는 데드타임 없이 스위치의 온/오프 상태를 유지시킨다. 따라서 과변조 영역에서는 데드타임의 영향이 없어지므로 전압의 상승효과를 가져오게 되고, 선형 변조 영역에서 과변조 영역으로 이행 시 전압의 불연속에 의한 토오크 리플을 발생시키게 된다.

이러한 문제점들을 개선하기 위하여 제시된 것이 이중 캐리어 PWM 방식이다.⁽⁶⁾ 이중 캐리어 PWM 방식을 이용할 경우 선형구간에서 얻어지는 최대 전압은 데드타임이 무시된 이상적인 경우와 같아지며, 선형변조 영역에서 과변조 영역으로 이행 시에도 전압의 연속성이 유지된다. 그러나 이중 캐리어 PWM 방식은 기준 전압을 삼각파 캐리어의 최대치 균방에서 변화시킬 때 충분한 데드타임을 확보하지 못하는 경우가 발생한다.

본 논문에서는 기존의 삼각파 캐리어 PWM 방식과 이중 캐리어 PWM 방식에서 데드타임의 영향과 문제점을 살펴보고 이의 해결을 위한 새로운 이중 캐리어 PWM 방식과 이의 설계적인 설계에 대하여 제시하고자 한다.

2. 삼각파 캐리어 PWM

그림1(a)는 인버터의 삼상 브리지 회로이다. a상의 경우 부

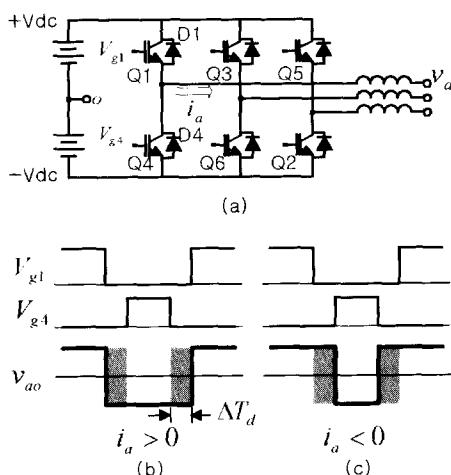


그림1 (a)삼상 전압형 인버터 (b)출력 전압 ($i_a>0$) (c)출력 전압 ($i_a<0$)

Fig.1 (a) Three phase voltage source inverter (b) Output voltage ($i_a>0$) (c)Output voltage ($i_a<0$).

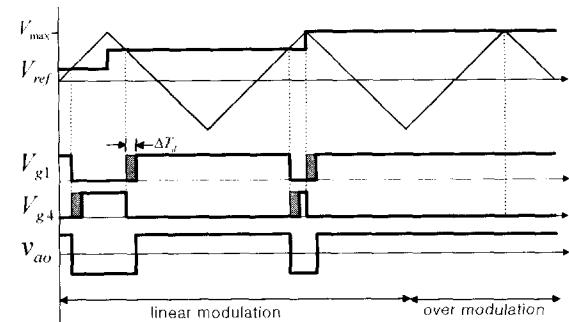


그림2 삼각파 캐리어 PWM ($i_a>0$)

Fig.2 Carrier-based PWM ($i_a>0$).

하로 흐르는 상전류 i_a 가 양일 경우 출력 단자측은 전류의 극성에 따라 Q1이나 D1을 통하여 $+V_{dc}$ 에 연결되거나 Q4, D4를 통하여 $-V_{dc}$ 에 연결되며 Q1과 Q4가 모두 꺼져있는 데드타임 구간에도 출력전압 v_{ao} 는 항상 $\pm V_{dc}$ 의 값을 가지게 된다. 상전류 i_a 가 양의 값인 경우는 스위치 Q1과 Q4가 꺼진 데드타임 구간에서 D4를 통하여 $-V_{dc}$ 가 연결되므로 v_{ao} 는 그림 1(b)와 같이 기준전압보다 음의 값을 가지며, i_a 가 양의 값인 경우는 그림1(c)와 같이 D1을 통하여 $+V_{dc}$ 가 연결되므로 v_{ao} 는 기준전압보다 양의 값을 가지게 된다. 한 샘플링 주기 동안 데드타임 효과에 의한 출력전압의 오차 분은 스위칭 주기 T_{samp} 에 대한 데드타임 구간 ΔT_d 에 비례하며 식(1)과 같이 표현된다.

$$\Delta V_d = V_{max} * \frac{\Delta T_d}{T_{samp}} * \text{sgn}(i_a) \quad (1)$$

여기서 V_{max} 는 최대 출력 전압이다. 기준전압에 식(1)의 값을 더하여 데드타임 효과를 보상하여야 출력전압이 원래의 기준전압과 일치할 수 있게 된다.

그림2는 가장 널리 사용하는 전압 변조법인 삼각파 캐리어를 이용한 PWM 방식이다. 데드타임 구간을 만들기 위하여 흔히 쓰이는 방법으로는 기준전압과 삼각파가 일치하는 시점, 즉 스위칭 동작이 일어나는 시점으로부터 일정 시간을 카운터를 사용하여 Q1과 Q4의 게이트 차단신호를 만드는 방법을 사용한다. 데드타임을 보상하기 위하여 기준전압에 식(1)과 같은 보상전압을 더하여 얻어지는 전압은 식(2)와 같이 캐리어의 최대치 이하가 되어야 한다.

$$-V_{max} < V_{ref} + \Delta V_d < V_{max} \quad (2)$$

i_a 의 극성이 양일 경우와 음일 경우 기준전압 V_{ref} 가 가질 수

있는 값의 범위는 식(3)과 같고 따라서 실제 구현에 있어 유효한 기준전압의 범위는 식(4)와 같은 제한을 가지게 된다.

$$-V_{max} < V_{ref} < V_{max} - \Delta V_d, \quad i_{d>0} \quad (3)$$

$$-V_{max} + \Delta V_d < V_{ref} < V_{max}, \quad i_{d<0}$$

$$-V_{max} + |\Delta_d| < V_{ref} < V_{max} - |\Delta V_d| \quad (4)$$

기준전압이 커져 과변조 영역으로 이행하면 그림2의 과변조 영역에서와 같이 데드타임 구간을 없애 Q1은 온 상태를, Q4는 오프상태를 유지하게 함으로써 스위칭 횟수를 줄이게 된다. 이 경우 데드타임의 영향이 없어져 출력전압 v_{ao} 는 V_{ref} 와 일치하여 V_{max} 의 값을 가지게 된다. 선형변조 영역에서 과변조 영역으로 이행되는 순간 식(4)의 선형변조 구간에서의 최대 값과 과변조 영역에서의 값의 차이에 의한 전압 불연속 현상이 발생하며 이는 토오크 맥동으로 나타나게 된다.

3. 이중 캐리어 PWM

삼각파 캐리어 PWM에서 데드타임의 영향에 의하여 최대 전압이 감소하는 문제를 해결하기 위하여 제시된 방식이 이중 캐리어 PWM 방식으로 동작 원리는 그림3과 같다. 캐리어 C_p 는 그림1의 삼상 인버터 회로에서 $+V_{uk}$ 측의 스위치 Q1, Q3, Q5의 온/오프 시점을 결정하기 위하여 사용되며, 캐리어 C_N 은 $-V_{uk}$ 측의 스위치 Q4, Q6, Q2의 온/오프 시점을 결정하기 위하여 사용된다. 데드타임의 크기는 일정 기준전압에 대하여 C_p 와 C_N 이 만나는 시점의 차 ΔT_d 와 같으며 ΔT_d 동안에는 Q1과 Q4가 모두 오프 상태가 된다. 기준전압 V_{ref} 의 크기가 증가하여 그림3의 'A' 구간에서와 같이 C_N 의 최대치 $C_{N_{MAX}}$ 보다 클 경우는 Q4는 오프 상태에 있게 되고 Q1만이 온/오프 동작을 하게 된다. V_{ref} 가 증가함에 따라 Q1의 오프시간도 감소하고 V_{ref} 가 C_p 의 최대치 $C_{p_{MAX}}$ 와 같아지는 'B' 구간에서

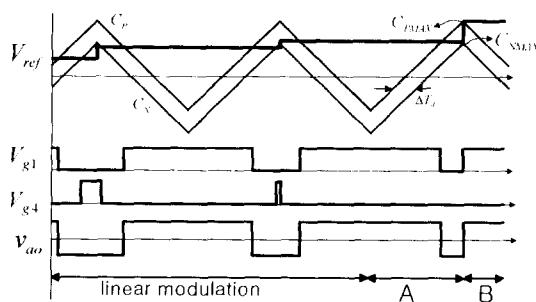


그림 3 이중 캐리어 PWM
Fig. 3 Dual-carrier PWM.

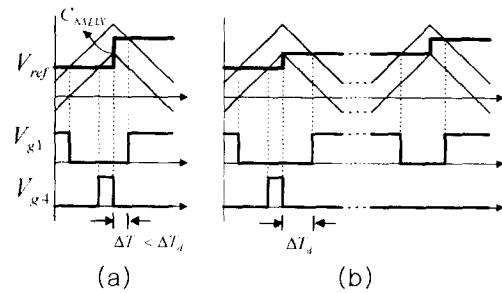


그림 4 (a)암 단락의 경우 (b)기준전압 변경에 의한 보상 방법
Fig. 4 (a)A case of arm-short (b)Compensation method using reference voltage modification.

는 Q1은 풀-온 상태가 되어 자연스럽게 과변조 영역으로 넘어가게 된다.

그림4(a)는 기준전압 V_{ref} 가 $C_{N_{MAX}}$ 보다 작은 값에서 큰 값으로 변화하는 경우이며, 이 경우는 Q1이 오프되고 Q4가 온되는 시간 간격이 정상동작 때 보다 줄어들므로 충분한 데드타임이 확보되지 않아 암 단락의 위험을 가지게 된다. 이를 회피하기 위한 방법으로 그림4(b)와 같이 한 샘플링 주기 이상 V_{ref} 와 $C_{N_{MAX}}$ 가 같도록 V_{ref} 의 변화 패턴을 조절하는 방법을 사용한다. 이와 같은 방법으로 데드타임 확보가 가능하지만 항상 기준전압의 변화를 감시하여 조절해야 하는 부담이 있고, 전압의 급격한 변화를 필요로 하는 경우 속응성 문제가 생기게 된다.

4. 새로운 이중 캐리어 PWM

그림4(a)와 같이 이중 캐리어 PWM 방식에서 데드타임 확보에 문제가 생기는 원인은 기준전압 V_{ref} 가 삼각파 캐리어의 꼭지점에서 과거값에서 현재값으로 바뀔 때 Q1의 온 시점이 기준전압의 현재값에 의하여 결정되는 반면에 Q4의 오프 시점을 결정하는 데에는 기준전압의 현재값이 반영되어 있지 않기 때문이다. 이 현상은 기준전압이 과거값에서 현재값으로 바뀌는 시점을 캐리어의 꼭지점 이외의 지점으로 바꾸어도 여전히 존재한다. Q1이 오프되고 Q4가 온되는 시점(Q4가 오프되고 Q1이 온되는 시점)을 결정할 때에 기준전압의 과거값 혹은 기준전압의 현재값 만으로 시점 결정을 할 수 있다면 필요한 데드타임 구간을 항상 확보할 수 있을 것이다.

문제 해결을 위하여 본 연구에서는 그림5와 같은 한 쌍의 톱니파와 이중 캐리어를 이용한 PWM방식을 제시한다. 그림5(a)의 기존 이중 캐리어 PWM 패형에서 삼각파의 음의 경사면은 그림5(b)와 같은 톱니파로 바뀌고, 삼각파의 양의 경사면은 그림5(c)와 같은 톱니파로 바뀐다. 기준 전압이 그림5(a)의 경우 삼각파의 꼭지점에서 새로운 값으로 바뀐다고

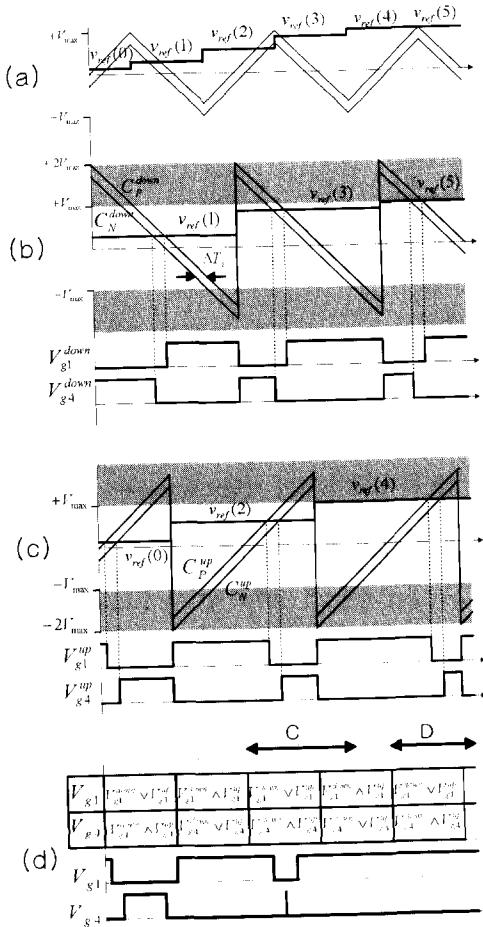


그림 5 새로운 이중 캐리어 PWM
Fig. 5 Novel dual-carrier PWM.

할 때, 그림5(b)의 톱니파와 비교되는 기준전압 V_{ref} 의 값은 홀수번째 샘플링 주기의 값 $\{V_{ref}(2n+1), n=0,1, \dots\}$ 이고, 짝 수번째 샘플링 주기의 값 $\{V_{ref}(2n), n=0,1, \dots\}$ 은 그림5(c)의 톱니파와 비교된다. 톱니파 캐리어는 이중으로 되어 그림 5(b)의 C_p^{down} 과 그림5(c)의 C_p^{up} 은 그림1 회로의 Q1(Q3, Q5)의 온/오프 시점을 결정하는 데에 사용되고 C_N^{down} 과 C_N^{up} 은 Q4(Q6, Q2)의 온/오프 시점을 결정하는 데에 사용된다. 따라서 그림5(b)에서 만들어진 스위칭 신호 V_{g1}^{down} 과 V_{g4}^{down} 사이에는 데드타임 만큼의 시간 간격이 항상 존재하고, 그림5(c)의 V_{g1}^{up} 과 V_{g4}^{up} 의 경우도 마찬가지이다. Q1과 Q4의 게이트 구동신호 V_{g1} 과 V_{g4} 는 그림5(d)와 같이 'OR' 또는 'AND' 로직을 이용하여 만들어 진다.

기준전압이 최대값에 가깝게 증가할 경우 그림4(b)에서 일어나는 데드타임 부족 현상이 그림5의 구간 'C'에서는 일어

표 1 최대 출력전압 비교

Table 1 Comparison of maximum output voltage.

		순시 최대 출력전압	
		삼각파 캐리어 PWM	이중 캐리어 PWM
$i > 0$	max.	$+V_{dc} - \Delta V_d$	$+V_{dc}$
	min.	$-V_{dc}$	$-V_{dc}$
$i < 0$	max.	$+V_{dc}$	$+V_{dc}$
	min.	$-V_{dc} + \Delta V_d$	$-V_{dc}$

나지 않는 것을 알 수 있다. 기준전압의 최대값은 V_{max} 이며, 기준전압이 $\pm V_{max}$ 와 같아지면 구간 'D'와 같이 과변조가 시작된다. 그림5(c)와 그림5(d)의 어두운 부분은 기준전압의 크기가 $\pm V_{max}$ 를 벗어난 구간으로 스위치가 풀-온 또는 풀-오프 되는 과변조 영역이다. 따라서 이 구간에서는 기준전압이 증가하여도 인버터 출력전압은 $\pm V_{max}$ 값으로 제한된다.

표1은 이중 캐리어 PWM 방식과 기존의 삼각파 캐리어 PWM 방식으로부터 얻어지는 최대출력전압을 비교한 것이다. 삼각파 캐리어 PWM 방식에서는 데드타임의 영향으로 최대전압이 직류링크 전압보다 작아지며, 이 감소분은 전류의 극성과 데드타임의 크기에 따라 달라진다. 이중 캐리어 PWM 방식에서는 데드타임에 관계없이 출력전압의 최대치가 직류링크 전압과 항상 같게 된다.

5. 새로운 이중 캐리어 PWM의 구현

그림6은 그림5의 이중 캐리어 PWM 방식을 구현한 것이다. 회로에 사용된 기능들은 개별 IC로 구현할 수도 있고 ASIC으로 설계할 수도 있으며 이 경우 각 소자는 ASIC의 라이브러리로 대체된다. 회로는 톱니파 캐리어를 발생시키기 위한 하나의 'common' 블록과 캐리어와 기준전압을 비교하여 게이트 신호를 발생시키기 위한 'phase-a', 'phase-b', 'phase-c'의 블록으로 구성된다. 그림5(b)의 톱니파를 만들기 위하여 다운카운터가 사용되었고, 그림5(c)의 톱니파를 위하여 업카운터가 사용되었다. 톱니파의 초기치는 $+2V_{max}$ 또는 $-2V_{max}$ 이며 기준전압 최대치의 두배 값이다. 다운카운터의 출력과 이것에서 ΔT_d 를 빼서 그림5(b)와 같은 이중 톱니파를, 업카운터 출력과 ΔT_d 를 더한 것으로 그림5(c)의 이중 톱니파를 만들다. 업카운터가 '0'이 되는 순간 'zero carry'가 발생하고 이 신호에 의하여 다운카운터는 $+2V_{max}$ 의 값으로 초기화 되고, 기준전압 V_{ref} 가 V_{ref}^{down} 로 옮겨지며, $V_{g1}^{\text{down}} = 0$, $V_{g4}^{\text{down}} = 1$ 로 초기화 되어 새로운 홀수번 째 샘플링 주기가 시작된다. 다운카운터가 '0'이 되는 순간 발생하는 'zero carry'에 의하여도 비슷한 과정을 거쳐 짝수번 째 샘플링 주기가 시작된다. V_{ref}^{up} 의 값과 C_p^{up} , C_N^{up} 을 'equal'

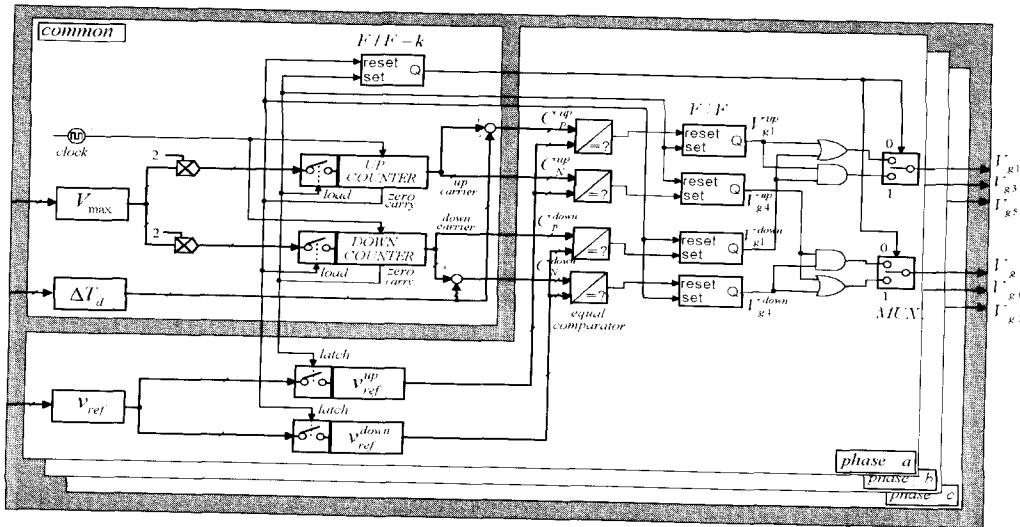


그림 6 새로운 이중 캐리어 PWM의 구현
Fig. 6 Implementation of novel dual-carrier PWM.

comparator'로 비교하여 V_{g1}^{up} 이 '0'으로, V_{g4}^{up} 이 '1'로 스위칭 되는 시점이 결정된다. Equal comparator 대신에 magnitude comparator를 사용할 수도 있으나 이 경우 로직 셀의 크기가 증가하는 단점이 있다. V_{g1}^{up} 과 V_{g1}^{down} 을 그림 5(e)의 순서로 'AND' 또는 'OR' 로직을 거쳐 Q1의 게이트 신호 V_{g1} 을 만들게 되며, 'AND'와 'OR' 로직의 선택은 'F/F-k'와 'MUX'에 의하여 이루어 진다. V_{g4} 도 같은 과정을 거쳐 만들어 진다.

6. 결 론

기존의 삼각파 캐리어 PWM에서 데드타임의 영향에 의한 전압이용률 감소 현상과, 이 문제를 해결하기 위하여 사용되는 이중 캐리어 PWM 방식에서 데드타임 확보가 불완전한 경우를 살펴 보았다. 본 논문에서는 이중 캐리어 PWM 방식의 데드타임 처리 방식을 개선한 새로운 이중 캐리어 PWM 방식 및 이의 실제적인 구현 방법에 대하여 제안하였다. 제안된 방식은 기준전압의 변화 패턴에 제약 없이 항상 충분한 데드타임을 확보할 수 있고, 또한 데드타임 크기에 관계없이 출력전압의 최대치가 직류링크 전압과 같아질 때까지 출력전압의 크기를 증가시킬 수 있다.

참 고 문 헌

- [1] J. Holtz, "Pulsewidth Modulation - a Survey", PESC'92 Conference, pp.11~18, 1992
- [2] H. W. Broeck, H. C. Skudelny and G. V. Stanke,

"Analysis and Realization of a Pulsewidth Modulation Based on Voltage Space Vectors", IEEE Trans. Ind. Appl., vol.24, no.1, pp.142~150, 1988

- [3] B. K. Bose, Power Electronics and Variable Frequency Drives, IEEE Press, 1997
- [4] V. Blasko, "Analysis of a Hybrid PWM Based on Modified Space Vector and Trangle Comparison Methods", LAS'96 Records, pp.947~955, 1996
- [5] A. Haras, "Space Vector Modulation on Orthogonal and Natural Frames Including the Overmodulation Range", EPE'97 Conference, pp.2.337~2.342, 1997
- [6] Hitachi Single-chip Microcomputer Hardware Manual, Hithchi

〈 저 자 소 개 〉



김경서(金庚緒)

1957년 12월 5일 생. 1982년 2월 서울대 전기 공학과 졸업. 1984년 2월 동 대학원 졸업(석사). 1990년 2월 동 대학원 졸업(공박). 1991년 3월~1992년 8월 테네시 주립대 Post-Doc. 1984년 1월~1987년 12월 금성계전 연구소 주임연구원. 1988년 1월~현재 LG산전 연구소 책임연구원.