

# ZVS-FB PWM DC/DC 변환기의 동특성 해석 및 제어기 설계

李 得 耆, 尹 吉 文, 車 永 吉, 金 興 根

## Dynamic Analysis and Control Loop Design of ZVS-FB PWM DC/DC Converter

Deuk-Kee Lee, Kil-Moon Yoon, Young-Kil Cha, Heung-Geun Kim

### 요 약

본 논문에서는 대용량에 적합한 영전압 스위칭 전브리지 PWM 직류/직류 변환기의 동특성 해석과 제어 루프의 설계에 대해 논하였다. 전압을 제어하기 위한 위상전이제어의 효과와 영전압 스위칭을 위한 변압기의 누설인덕턴스, FET의 접합 커패시턴스의 이용효과를 고려한 소신호 모델을 유도하였다. 이 소신호 모델은 PWM 변압기의 등가모델에 시비율 변조에 대한 두 개의 종속 전원을 추가함으로써 모델링할 수 있다. 소신호 해석 결과를 근거로 하여 2-극점, 1-영점 보상회로를 사용한 전압제어기를 설계하였다. 설계된 제어기의 타당성을 검증하기 위해서 개루프 시스템과 폐루프 시스템의 소신호 해석결과를 비교하였으며, 2 kW급 부하실험으로 설계한 전압제어기의 동특성이 우수함을 실험적으로 입증하였다.

### ABSTRACT

This paper presents the dynamic analysis and control loop design of a zero voltage switching full bridge (ZVS-FB) PWM DC/DC converter. The small-signal model is derived incorporating the effects of phase shift control and the utilization of transformer leakage inductance and power FET junction capacitance to achieve zero voltage resonant switching. These effects are modeled by introducing additional feedforward and feedback terms for duty cycle modulation. Based on the results of the small-signal analysis, the control loop is designed using a simple two-pole one-zero compensation circuit. To show the validity of the design procedures, the small signal analysis of the closed loop system is carried out and the potential of the zero voltage switching and the superiority of the dynamic characteristics are verified through the experiment with a 2 kW prototype converter.

**Key Words:** ZVS-FB PWM DC/DC converter, dynamic analysis, control loop design, zero voltage switching, closed loop system

### 1. 서 론

컴퓨터, 통신기기 등에 안정된 직류를 공급하기 위한 전원 장치로서 입·출력 절연형 DC/DC 변환기가 널리 사용되고 있다. 이러한 절연형 변환기를 소형, 경량화하기 위해서 고주파 스위칭을 하는데 이 경우 큰 스위칭 손실과 심한 소자 스트레스 때문에 기존의 하드 스위칭 방식이 아닌 공진형이나

소프트 스위칭방식이 요구된다. 이 중에서 공진형 변환기는 전압, 전류의 피크치가 클 뿐만 아니라 주파수를 가변시켜 전압을 제어하기 때문에 전압의 제어와 필터설계가 어렵고 대용량에 비교적 적합하지 않다. 소프트 스위칭 방식인 전브리지 변환기는 대용량에 적합하고 일정 주파수 제어가 가능하므로 이에 대한 연구가 근래에 활발히 행해지고 있다<sup>[1-3]</sup>.

ZVS-FB PWM DC/DC 변환기(이하 ZVS-FB 변환기로

약칭)는 기존의 DC/DC 변환기와 동일한 구조를 가지면서 스위칭 신호의 위상전이를 이용하여 소프트 스위칭을 얻으므로, 구조가 간단하고 제어가 용이해서 많은 분야에 널리 응용되고 있다. 이 변환기는 변압기의 누설 인덕터와 스위칭 소자의 접합 커패시터를 이용하여 모든 스위치를 영전압 스위칭한다. 영전압 스위칭으로 인해 스위칭 손실과 소자 스트레스가 줄어들며 일차측에 스너버 회로를 사용할 필요가 없다.

ZVS-FB 변환기의 소신호 등가회로는 벡 변환기(buck converter)의 소신호 등가회로를 수정하여 구성할 수 있으며<sup>[4][5]</sup>, 수정된 소신호 등가회로 해석을 통해 전력 회로 전달 함수의 저주파 특성이 누설 인덕터로 인하여 벡 변환기와는 다르다는 것을 알 수 있었다.

본 논문에서는 ZVS-FB 변환기에서 영전압 스위칭을 위해 이용되는 누설 인덕터가 시스템의 특성에 미치는 영향을 소신호 해석을 통해 살펴보고, 전압제어기를 설계하는 과정을 제시하였다. 그리고 설계된 전압제어기를 포함한 전체 폐루프 시스템의 소신호 해석을 통해 설계과정의 타당성을 보였으며, 2 kW급 부하실험을 통해 영전압 스위칭이 되면서 동특성이 우수함을 입증하였다.

## 2. 본 론

### 2.1 ZVS-FB변환기 동작원리

그림 1은 ZVS-FB 변환기의 전력회로와 회로 각부분의 전압, 전류 파형이다. 영전압 스위칭을 하기 위해 두 암은 위상 전이로 제어되며, 변압기 누설 인덕터에 축적된 에너지와 MOSFET 기생 커패시터의 충·방전 에너지에 의해 영전압 스위칭이 이루어진다.

변압기 일차측에서 이차측으로 에너지를 전달하는 구간에서 진상 암 스위치( $Q_1$  또는  $Q_3$ )를 끄면 진상 암의 두 스위치 기생커패시터들이 충·방전을 하고 기생 커패시터의 방전이 끝나는 시점에서 스위치의 역병렬 다이오드가 도통되어 스위치 양단전압은 0V가 되며, 역병렬 다이오드가 꺼지는 순간 스위치가 턴오프으로써 영전압 스위칭이 된다. 지상 암 스위치( $Q_2$  또는  $Q_4$ )도 진상 암 스위치( $Q_1$  또는  $Q_3$ )와 동일한 과정으로 영전압 스위칭된다. 그리고 진상·지상 암 스위치를 모두 영전압 스위칭하기 위해서는 기생커패시터들의 충·방전 에너지보다 누설 인덕터의 축적 에너지가 커야 한다는 조건을 만족해야한다<sup>[6]</sup>.

일차측에서 이차측으로 에너지를 전달하기 위해서는 일차측 전류가 일차측으로 환산한 이차측 필터 인덕터 전류와 크기가 같아야 한다. 그러므로 전류의 방향이 바뀌는 구간에서 일차측 전류가 이 값에 도달할 때까지 출력단 필터전류는 정류 다이오드를 통해 환류하게 되므로 일차측 시비율과 이차측 시비율 사이에 시비율 손실이 발생한다.

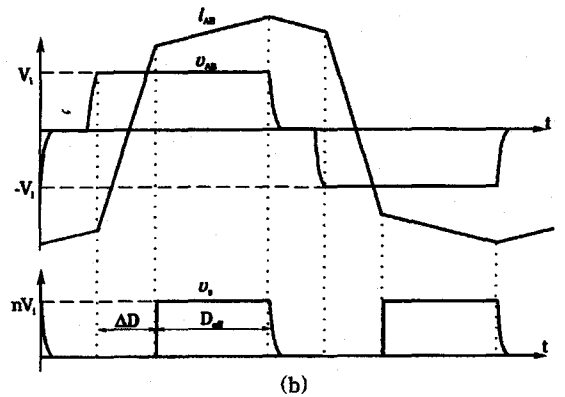
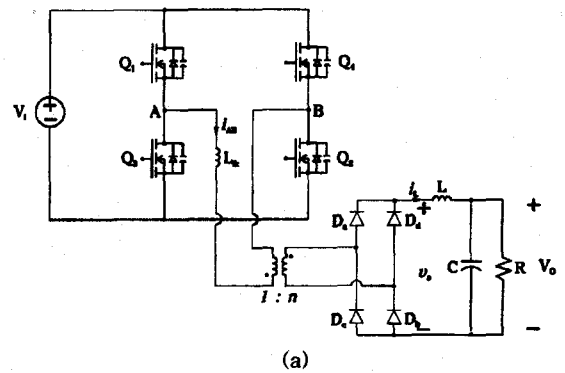


그림 1 ZVS-FB 변환기 (a) 전력 회로, (b) 전압, 전류 파형

Fig. 1 ZVS-FB converter (a) power circuit, (b) waveforms of voltage and current

$D$ 를 일차측 시비율,  $D_{eff}$ 를 이차측 유효시비율이라고 하면 시비율 손실  $\Delta D$ 는 다음과 같다<sup>[6]</sup>.

$$\Delta D = D - D_{eff} = \frac{n \left( 2I_L - \frac{(1-D)V_o T_s}{2L} \right)}{\frac{V_i T_s}{2L_{lk}}} \quad (1)$$

단, 여기서  $T_s$  는 스위칭 주기,  $I_L$ 은 필터 인덕터 전류이다. 식(1)로부터 시비율 손실은 누설 인덕터스에 비례하고 입력 전압에 반비례함을 알 수 있다.

### 2.2 전력회로의 소신호 해석

ZVS-FB 변환기의 소신호 등가회로는 벡 변환기의 PWM 스위치 모델을 사용한 소신호 등가회로에 필터 인덕터 전류와 입력전압에 의한 시비율 변화를 고려하여 그림 2와 같이 나타낼 수 있다.

유효시비율 ( $d_{eff} = D_{eff} + \hat{d}_{eff}$ )은 일차측 시비율, 누설 인

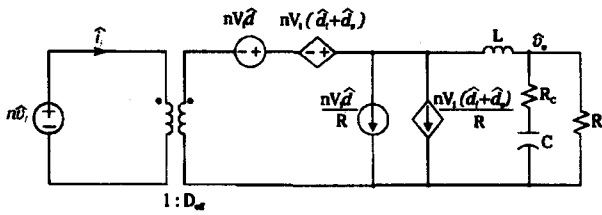


그림 2 ZVS-FB 변환기의 소신호등가회로  
Fig. 2 Small-signal equivalent circuit of the ZVS-FB converter

덕턴스, 스위칭 주파수, 입력전압, 필터 인덕터 전류에 의해 변한다. 동특성 해석을 위해서는 이들의 영향을 모두 고려해야 하나 누설 인덕턴스값이나 스위칭 주파수는 일정한 상수값이므로 입력전압과 필터 인덕터 전류, 그리고 일차측 시비를 변화에 의한 유효시비의 변화만을 고려하면 다음식과 같이 나타낼 수 있다.<sup>[4]</sup>

$$\hat{d}_{eff} = \hat{d} + \hat{d}_i + \hat{d}_v \quad (2)$$

$$\hat{d}_i = -\frac{4nL_{lk}f_s}{V_i} \hat{i}_L \quad (3)$$

$$\hat{d}_v = \frac{4nL_{lk}f_s I_L}{V_i^2} \hat{v}_i \quad (4)$$

여기서  $\hat{d}$ 는 필터 인덕터 전류의 변화에 의한 시비의 변화를 나타낸 것이며,  $\hat{d}_i$ 는 입력전압의 변동에 의한 시비의 변화를 나타낸 것이다.

식(3)에서 필터 인덕터 전류의 증가는 유효시비를 감소시키는 것을 알 수 있다. 이는 전류제한 효과를 의미하며 이 효과로 인해 저주파수에서 출력 임피던스가 큰 값을 갖게된다. 식(4)에서 입력전압이 커지면 유효시비가 증가하게 되고 이는 입력 대 출력 전달함수(audio-susceptibility)를 증가시켜 입력의 변화에 대해 출력이 민감하게 반응함을 의미한다.

전력회로 소신호 전달 함수의 표현을 간단히 하기 위해 그림 2의 소신호 모델로부터 출력 필터의 입력 대 출력 전달함수  $H_o(s)$  입력 임피던스  $Z_{if}(s)$ , 출력 임피던스  $Z_{of}(s)$ 를 다음과 같이 나타낸다.

$$H_o = \frac{sCR_c + 1}{\left(\frac{s}{\omega_o}\right)^2 + \frac{1}{Q}\left(\frac{s}{\omega_o}\right) + 1} = \frac{sCR_c + 1}{\Delta_f(s)} \quad (5)$$

$$Z_{if} = \frac{R\Delta_f(s)}{sC(R_c + R) + 1} \quad (6)$$

$$Z_{of} = \frac{sL(sCR_c + 1)}{\Delta_f(s)} \quad (7)$$

$$\text{단, } \omega_o = 1/\sqrt{LC\left(1 + \frac{R_c}{R}\right)}, \quad Q = \frac{\sqrt{LC\left(1 + \frac{R_c}{R}\right)}}{(L/R + R_cC)}$$

전달함수 계산에 사용된 회로 파라미터 값은 표1과 같으며 이 값은 실험에 사용된 값과 같다.

### 2.2.1 제어 대 출력 전달함수 ( $G_{vd}(s) = \hat{v}_o / \hat{d}$ )

필터 커패시터의 등가 직렬 저항  $R_c$ 를 고려하여 시비율에 대한 출력전압의 전달함수를 나타내면 다음과 같다.

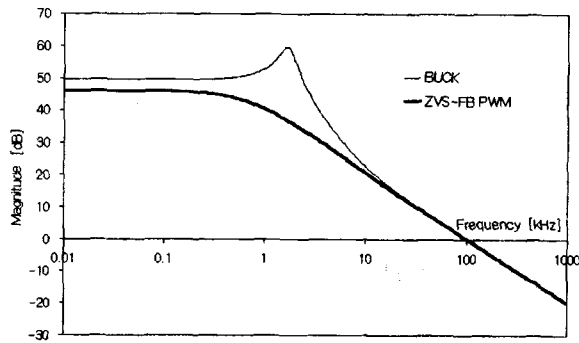
$$\begin{aligned} G_{vd}(s) &= H_o \cdot nV_i \cdot \frac{Z_{if}}{Z_{if} + 4n^2L_{lk}f_s} \\ &= H_o \cdot nV_i \cdot \frac{Z_{if}}{Z_{if} + R_s} \end{aligned} \quad (8)$$

$$\text{단, } R_s = 4n^2L_{lk}f_s$$

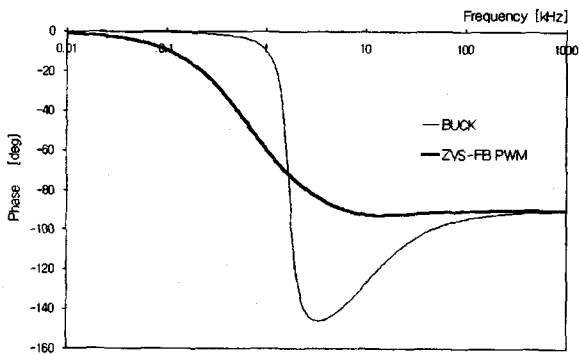
표1 시스템 파라미터  
Table 1 System parameter

입력전압	$V_i$	200 [V]
출력전압	$V_o$	180 [V]
변압기 권선비	$n$	1.5
변압기 누설인덕턴스	$L_{lk}$	8.71 [ $\mu$ H]
스위칭 주파수	$f_s$	100 [kHz]
출력 필터 인덕턴스	$L$	180 [ $\mu$ H]
출력 필터 커패시턴스	$C$	47 [ $\mu$ F]
커패시터 등가직렬저항	$R_c$	0.4 [ $\Omega$ ]
정상상태 유효 시비율	$D_{eff}$	0.6
부하저항	$R$	20 [ $\Omega$ ]
클램프 저항	$R_{clamp}$	1 [k $\Omega$ ]
클램프 커패시턴스	$C_{clamp}$	23.5 [ $\mu$ F]

그림 3은 벡 변환기와 ZVS-FB 변환기의 보드선도를 나타낸 것이다. 이 그림으로 부터 ZVS-FB 변환기의 경우 필터 인덕터 전류의 제한효과를 잘 알 수 있다.  $H_o(s)$ 에 나타나는 이중극점  $\omega_o$ 가 전류 제한효과로 인해 ZVS-FB 변환기에서는 두 개로 분리되어 한 극점은 저주파로 이동하고 다른 한 극점은 고주파쪽으로 이동한다. 주파수  $1/(CR_c)$ 의 영점



(a)



(b)

그림 3 제어 대 출력 전달함수의 보드선도

(a) 이득 (b) 위상

Fig. 3 Bode plot of control-to-output transfer functions (a) Gain (b) Phase

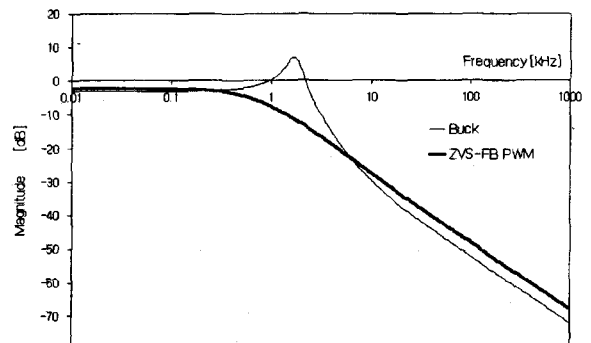
$\omega_{esr}$ 에 가까이 접근한 극점과  $\omega_{esr}$ 이 서로 작용하여  $G_{vd}$ 가 마치 일차 함수인 것처럼 나타난 것으로서 공진(resonant peaking)이 발생하지 않음을 예상할 수 있다.

### 2.2.2 입력 대 출력 전달함수 ( $Au(s) = \hat{v}_o / \hat{v}_{in}$ )

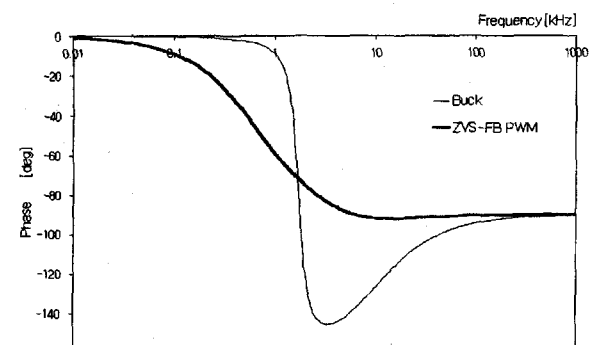
입력전압의 미소변동에 대한 출력전압의 변동을 나타내는 입력 대 출력 전달함수는 다음식과 같다.

$$Au(s) = H_o D_{eff} \left[ 1 + \frac{R_s Z_{if} - R}{R Z_{if} + R_s} \right] \quad (9)$$

그림 4는 벡 변환기와 ZVS-FB 변환기의 입력 대 출력 전달함수의 보드선도를 나타낸 것이다. 고주파수 영역에서는 식(4)에서 예견할 수 있듯이 ZVS-FB 변환기가 벡 변환기에 비해 이득이 크다. 그러나 저주파수 영역에서는 이득이 거의 같은데 이는 식(9)에서 주파수가 감소하면  $Z_{if} \approx R$ 이 되어 우변 괄호 속의 두 번째 항이 거의 영향을 미치지 않기 때문이다.



(a)



(b)

그림 4 입력 대 출력 전달함수의 보드선도

(a) 이득 (b) 위상

Fig. 4 Bode plot of audiosusceptibilities (a) Gain (b) Phase

### 2.2.3 출력 임피던스 ( $Z_o(s) = \hat{v}_o / \hat{i}_o$ )

ZVS-FB 변환기의 출력임피던스는 다음과 같다.

$$Z_o(s) = Z_{of} + \frac{H_o^2}{\frac{1}{Z_{if}} + \frac{1}{R_s}} \quad (10)$$

그림 5는 벡 변환기와 ZVS-FB 변환기의 출력임피던스의 보드선도를 나타낸 것이다. ZVS-FB 변환기의 경우 저주파수 영역에서 출력 임피던스가 큰 값을 가지고 일정하게 유지됨을 볼 수 있다.

### 2.3 전압제어기 설계

전압제어기는 전달함수의 영점과 극점을 적절히 배치하여 시스템의 저주파 특성이 개선되어 응답특성이 향상되면서 동시에 변환기가 고주파 노이즈에 강한 특성을 갖도록 설계한다. 그림 6은 전압제어기를 포함한 소신호 선형화된 폐루프 제어 시스템을 나타낸 것이다. 식(8)의 제어 대 출력 전달함수에서 알 수 있듯이 ZVS-FB 변환기는 벡 변환기와는 달리 누설 인

덕턴스에 의해 일차 시스템과 같은 특성을 나타내므로 두 개의 극점과 한 개의 영점을 갖는 전압제어기로도 충분히 정전압 제어가 가능하다.

두 개의 극점과 한 개의 영점을 갖는 전압제어기의 전달함수  $T_v(s)$ 와 루프전달함수  $T(s)$ 는 각각 다음 식과 같다.

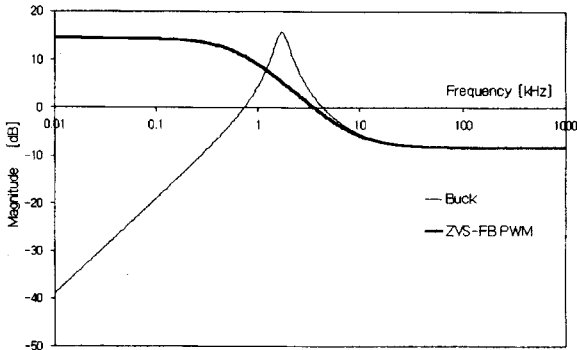
$$T_v(s) = \frac{\hat{v}_c}{\hat{v}_o} = -\frac{A(1+s/\omega_z)}{s(1+s/\omega_p)} \quad (11)$$

$$T(s) = \frac{1}{V_m} T_v(s)G_{vd}(s) \quad (12)$$

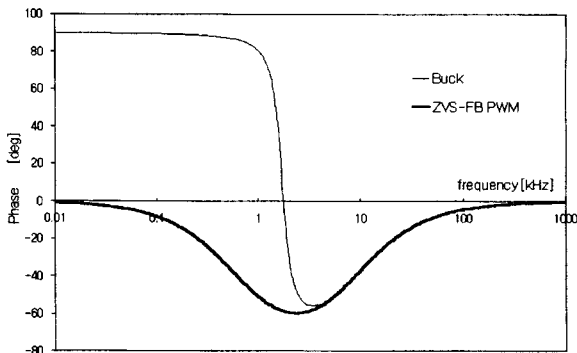
단,  $A = \frac{1}{R_1(C_2 + C_3)}$ ,  $\omega_z = \frac{1}{R_2C_2}$ ,  $\omega_p = \frac{(C_2 + C_3)}{R_2C_2C_3}$

이고  $V_m$ 은 톱니파의 최대값이다.

벽 변환기와 ZVS-FB 변환기의 제어 대 출력 전달함수는 고유 공진주파수( $\omega_o$ )를 가지며 고유 공진주파수보다 큰 영점( $\omega_{esr}$ )을 가지고 있어 고주파 특성이 저하된다. 그러므로 벽 변환기의 경우 커패시터 등가 직렬 내부저항  $R_c$ 로 인한 영점( $\omega_{esr}$ )의 영향을 제거하여 전력 회로의 고주파 특성을 향상시켜야 한다. 그러나 ZVS-FB 변환기는 고유 공진주파수가 저주파로 이동하는 극점  $\omega_{o1}$ 과  $\omega_{esr}$ 에 근접하는 극점  $\omega_{o2}$ 로 분리되며  $\omega_{esr}$ 과  $\omega_{o2}$ 는 서로 상쇄되므로  $\omega_{esr}$ 을 제거하기 위한 극점이 필요없기 때문에 스위칭 주파수의 노이즈를 제거하기 위한 극점만을 배치하였다. 제어기의 영점과 극점은 다음과 같은 과정으로 설계하였다.

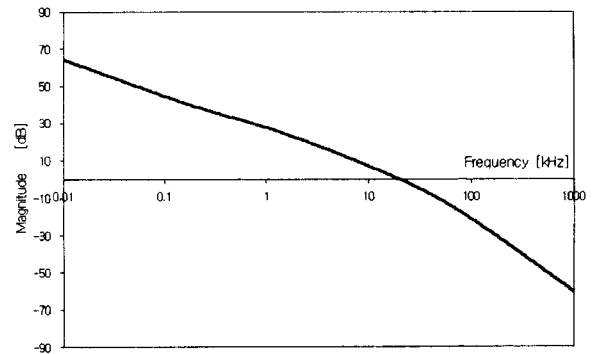


(a)

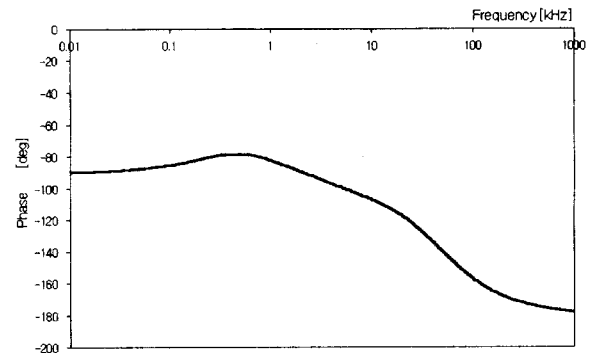


(b)

그림 5 출력 임피던스의 보드선도 (a) 이득 (b) 위상  
Fig. 5 Bode plot of output impedances (a) Gain (b) Phase



(a)



(b)

그림 7 루프 전달함수의 보드선도 (a) 이득 (b) 위상  
Fig. 7 Bode plot of loop transfer function (a) Gain (b) Phase

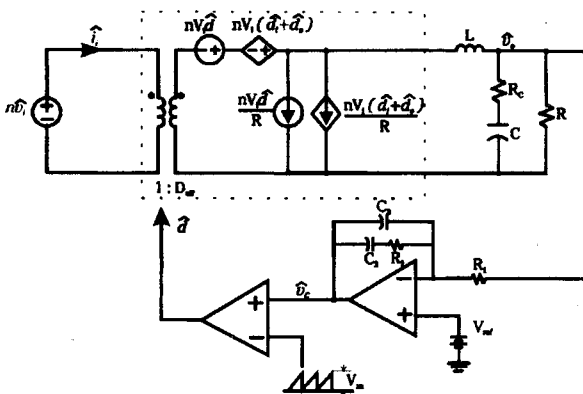


그림 6 소신호 선형화된 궤환제어 시스템  
Fig. 6 Small-signal linearized feedback control system

- 1) 적분기로 직류 이득을 크게 하여 직류 특성을 향상시키며 정상상태 오차를 줄인다.
- 2) 저주파로 이동한 극점으로 인하여 낮아진 이득과 위상을 보상하기 위해 영점  $\omega_z$  를  $\omega_{o1}$  의 50~80%의 위치에 둔다.  $\omega_z$  는 직류이득을 크게 하는 적분기와 함께 출력측 직류 성분의 변동률을 줄이며, 시스템의 응답시간을 결정한다.
- 3)  $\omega_p$  를  $\omega_s / 2 (\omega_s = 2\pi f_s)$  에 위치시켜 스위칭 주파수에서의 이득과 위상을 감소시켜 스위칭 주파수로 인한 노이즈를 제거한다.
- 4) 제어기 이득 A를 설정한다. 이득 A를 조절하면 이득 교차점  $\omega_c$  와 위상여유가 변하는데 통상  $\omega_c$  는 스위칭 주파수

의 1/5~1/10 배가 되도록 하며 위상여유는 적어도  $45^\circ$  이상이 되도록 한다.  $\omega_c$  는 과도 응답의 응답 속도에 영향을 미치므로 위의 조건을 만족하는 한 크게 하여 빠른 응답특성을 갖도록 한다.

#### 2.4 페루프 시스템의 동특성 해석

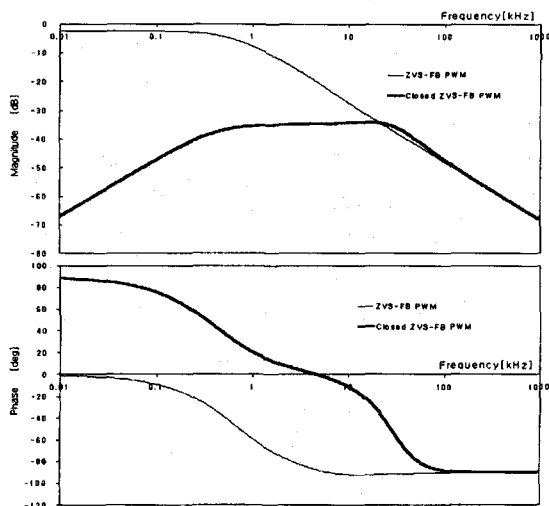
그림 7은 전절에서 설명한 과정을 통해 설계된 전압제어기를 갖는 페루프 시스템의 루프 전달함수의 보드선도로 이득 교차점  $\omega_c$  는 20 kHz이며 위상여유는 약  $63^\circ$  로 페루프가 안정적임을 알 수 있다.

그림8 (a)는 페루프 시스템의 입력 대 출력 전달함수, 그림 8 (b)는 출력임피던스의 보드선도로 그 특성을 비교하기 위해 개루프시 보드선도도 함께 나타내었다. 설계한 전압보상기를 사용함으로써  $A_u(s)$ 의 크기를 크게 줄였다. 이는 출력이 입력의 변화에 민감하지 않음을 보여주며  $Z_o(s)$ 도 저주파에서 특성이 충분히 보상됨을 알 수 있다.

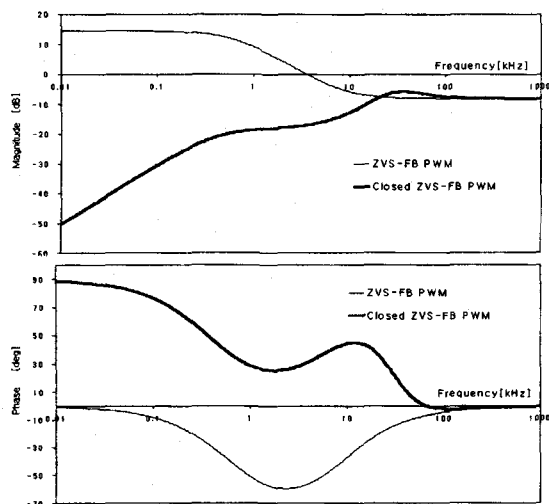
### 3. 실험 결과

그림 9는 스위치 전압과 전류파형으로 스위치의 턴온시 특성을 보면 우선 기생 커패시터가 완전히 방전되어 스위치 전압이 영이 되면 스위치 내부 다이오드를 통해서 음의 전류가 흐르다가 전류가 영이 되는 순간 스위치가 턴오프되어서 영 전압 스위칭이 됨을 알 수 있다. 반면에 턴오프시에는 기생 커패시터가 전원전압으로 충전됨을 나타내고 있다.

그림 10은 변압기 일차측 전압과 전류, 이차측 전압과 출력 전압 파형으로 영전압 스위칭이 완전히 달성되어 일차측 전압에 공진현상이 없음을 알 수 있다. 그리고 에너지가 일차측



(a)



(b)

그림 8 페루프 ZVS-FB 변환기의 보드선도  
 (a) 입력 대 출력 전달함수 (b) 출력 임피던스  
 Fig. 8 Bode plot of closed-loop ZVS-FB converter  
 (a) Audiosusceptibilities (b) Output impedance

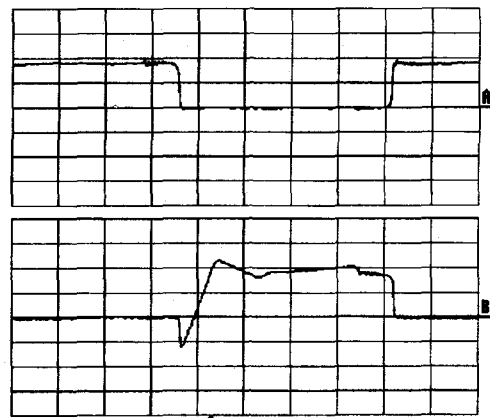


그림 9 스위치 전압(A)과 전류(B) ( 100V/div, 5A/div, 1 μsec/rm div)  
 Fig. 9 Switch voltage(A) and current(B) ( 100V/div, 5A/div, 1 μsec/rm div)

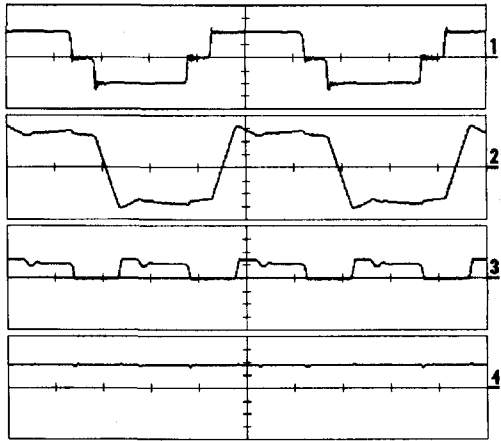


그림 10 변압기 일차측 전압(1)과 전류(2), 이차측 전압(3), 출력전압(4) (위로 부터 100V/div, 5A/div, 250V/div, 100V/div, 2  $\mu$ /div)  
 Fig. 10 Primary voltage(1) and current(2), secondary voltage(3), output voltage(4) (from top to bottom 100V/div, 5A/div, 250V/div, 100V/div, 2  $\mu$ sec/div)

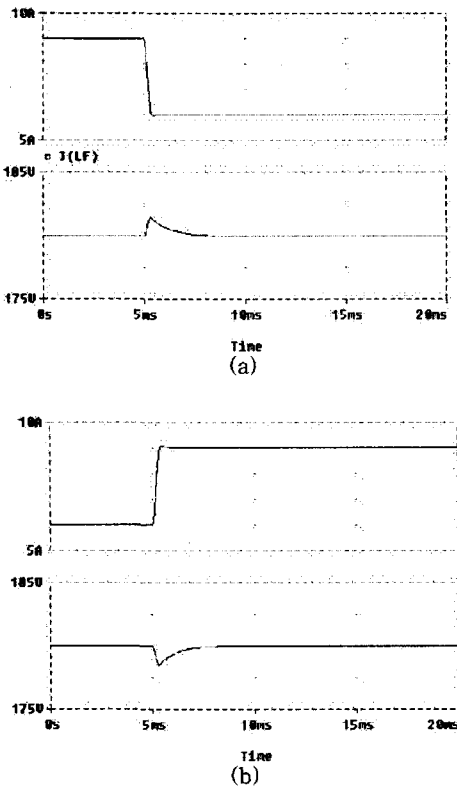


그림 11 계단 부하 시뮬레이션(1.6 kW  $\leftrightarrow$  1 kW)  
 (a) 계단 감소 (b) 계단 증가  
 Fig. 11 Simulated step-load response(1.6 kW  $\leftrightarrow$  1 kW) (a) Step decrease (b) Step increase

에서 이차측으로 전달되기 시작하는 순간 이차측 다이오드 정류기의 기생 커패시턴스와 누설 인덕턴스로 인해 발생하는 공진현상을 제거하기 위해 RCD 클램프 회로를 사용하였으며 클램프 저항에서 소모되는 전력은 9.7W이다. 이차측 전압이 320V로 클램프됨을 알 수 있다.

그림 11과 12는 소신호 등가모델을 이용하여 설계한 전압 제어기를 가지는 ZVS-FB 변환기의 부하변동시 파형으로, 입력전압은 200V, 출력전압은 180V로서 부하를 1kW에서 1.6kW로 변화시킬 때의 출력 전류, 전압과 1.6kW에서 1kW로 변화시켰을 때의 시뮬레이션과 실험 출력 전류, 전압 파형이다. 그림 6의 소신호 회로를 사용한 시뮬레이션 결과에서 출력 전압 오버슈트값은 1.4V이며 정상 상태 도달시간은 2.5 msec이다. 그림 12의 실험 파형의 출력전압 오버슈트 값

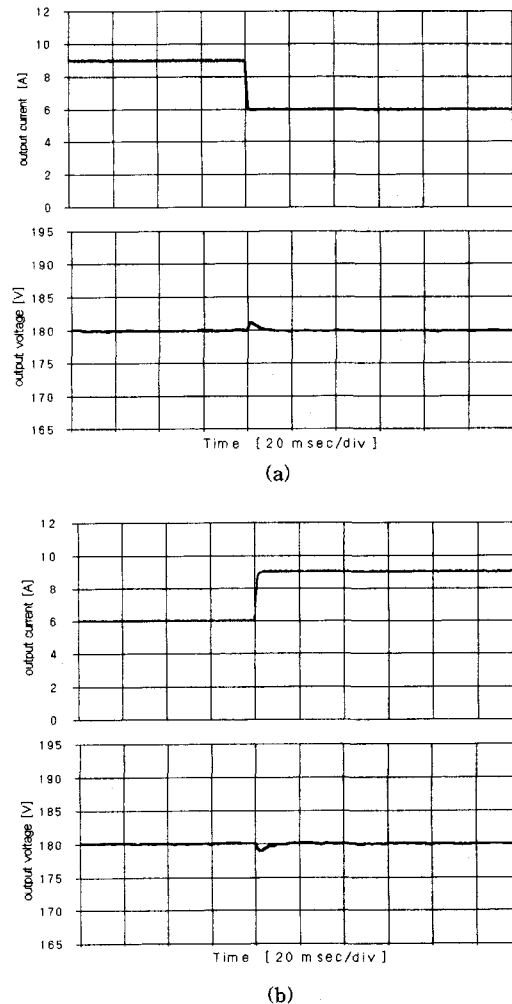


그림 12 계단 부하 실험(1.6 kW  $\leftrightarrow$  1 kW)  
 (a) 계단 감소 (b) 계단 증가  
 Fig. 12 Measured step-load response(1.6 kW  $\leftrightarrow$  1 kW) (a) Step decrease (b) Step increase

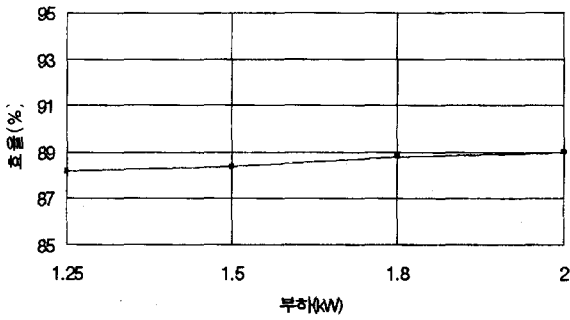


그림 13 측정 효율  
Fig. 13 Measured Efficiency

이 1.1V이고 정상 상태 도달시간이 5 msec로서 약간의 차이가 있으나 이는 실제 시스템에서 스위치에 의한 부하변환이 계단식으로 이루어지지 않게 되는 댐핑효과이다.

그림 13는 부하용량에 대한 효율을 측정한 파형으로써 정격부하에서 89%의 효율을 가진다.

#### 4. 결론

누설 인덕턴스를 고려한 ZVS-FB 변환기의 소신호 등가회로는 벽 변환기의 소신호 회로에, 필터 인덕터전류에 의한 시비율 변동분에 의존하는 종속전원과 입력 전압에 의한 시비율 변동분에 의존하는 종속전원을 추가함으로써 구성할 수 있었다.

소신호 등가회로의 해석으로부터 제어 대 출력 전달함수에서 벽 변환기는 이중 극점이 존재하는 반면에 ZVS-FB 변환기는 이중 극점이 두 개로 분리되어 한 극점은 저주파로 이동하고 나머지 한 극점은 고주파쪽으로 이동하여 영점에 겹으로써 마치 1차 시스템으로 근사화되어 공진 피킹(Resonant Peaking)이 사라짐을 예상할 수 있었다. 그리고 출력전압을 일정하게 유지하기 위한 전압제어기의 설계관점에서 제안한 방법으로 설계한 전압제어기를 갖는 페루프 시스템의 소신호 해석을 통해 저주파수에서의 특성이 개루프 시스템에 비해 크게 향상됨을 확인할 수 있었으며, ZVS-FB 변환기는 단순한 2 극점, 1 영점을 갖는 보상기로도 정전압 제어가 가능함을 확인할 수 있었다.

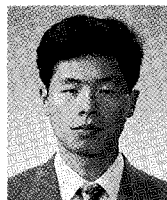
실제로 2 kW급 변환기를 제작하여 실험을 통해 ZVS-FB 변환기의 부하변동시 출력전압의 오버슈트 값이 작으며 정상 상태까지 도달시간도 빠르므로 소신호등가모델의 분석을 통해 설계된 전압제어기의 동특성이 매우 우수함을 알 수 있었다.

이 논문은 1997년 한국학술진흥재단의 공모과제 연구비에 의하여 연구되었음.

#### 참고 문헌

- [1] 이기영, 김홍근, “능동 클램프 회로가 있는 영전압 스위칭 전 브리지 DC/DC 변환기”, 대한전기학회논문집, 제46권 제1호, pp. 108-111, 1997.
- [2] Jung-Goo Cho, Juan A. Sabat, Guichao Hua, F. C. Lee, “Zero-Voltage and Zero-Current-Switching Full Bridge PWM Converter for High-Power Applications”, IEEE Trans. Power Electron., vol. 11, no. 4, pp. 622-628, 1996.
- [3] P. F. Kocybik, K. N. Bateson, “Digital Control of a ZVS Full-Bridge DC-DC Converter”, in IEEE APEC’95 Rec., pp. 687-693, 1995.
- [4] V. Vlatkovic, J. A. Sabaté, R. B. Ridley, F. C. Lee and B.H. Cho, “Small-Signal Analysis of the Phase-Shifted PWM Converter”, IEEE Trans. Power Electron., vol. 7, no. 1, pp. 128-135, 1992.
- [5] Vatché Vorpérian, “Simplified Analysis of PWM Converters Using Model of PWM Switch Part I: Continuous Conduction Mode”, IEEE Trans. Aerospace and Electronic Systems, vol. AES-26, no. 3, pp. 490-496, 1990.
- [6] J. A. Sabaté, V. Vlatkovic, R. B. Ridley, F. C. Lee and B.H. Cho., “Design Considerations for High Voltage High Power Full-Bridge Zero Voltage-Switched PWM Converter,” in IEEE APEC’90 Rec., pp. 275-284, 1990.

#### 〈 저 자 소 개 〉



##### 이득기(李得耆)

1967년 8월 15일생. 1991년 경북대 공대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1993년~1996년 LG산전(주) 빌딩시스템연구소 주임연구원. 현재 경북대 대학원 전기공학과 박사수료.



##### 윤길문(尹吉文)

1971년 8월 9일생. 1996년 경북대 공대 전기공학과 졸업. 1998년 동 대학원 전기공학과 졸업(석사). 현재 LG산전(주) 빌딩시스템연구소 연구원.



**차영길(車永吉)**

1969년 1월 13일생. 1994년 경북대 공대 전기 공학과 졸업. 1996년 동 대학원 전기공학과 졸업(석사). 1998년 동 대학원 전기공학과 박사수료. 현재 LG전자(주) Living System Lab. 연구원.

**김흥근(金興根)**

1956년 4월 24일생. 1980년 서울대 공대 전기 공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1988년 동 대학원 전기공학과 졸업(공학박). 현재 경북대 전자전기공학부 교수. 당 학회 편집이사.