

論文98-35S-2-4

ATM 교환기에서 SAAL 기능 분산에 따른 호처리 프로세서의 성능 분석

(Performance Analysis of Call Control Processor according to SAAL function distribution in ATM Switching System)

呂煥根*, 宋光錫*, 盧承煥**, 奇長根***

(Hwan-Geun Yeo, Kwang-Suk Song, Soong-Hwan Ro, and Jang-Geun Ki)

요 약

본 논문에서는 분산 구조를 갖는 ATM 교환기의 호처리에 있어 SAAL(Signalling AAL) 기능을 각 가입자 정합 모듈(SIM)로 분산시킬 경우 호처리 프로세서(CCP)의 처리 능력에 대한 효과를 정량적으로 비교 제시한다. 이를 위해 자국호 처리절차에 따른 Q.2931 신호 메시지와 기능 분산된 내부 프로세서간 통신 메시지 처리를 근간으로 하여 CCP의 순수한 호처리 능력을 SLAM II 시뮬레이션 언어를 사용하여 호처리 프로세서에서 SAAL 기능을 처리하는 경우의 처리능력과 비교 분석한다. 시뮬레이션에 의한 분석결과 SAAL 기능의 처리시간이 각 호에 대한 전체 메시지 처리시간의 10%와 20%를 차지할 때, CCP의 호처리 용량이 각각 24,000 BHCA와 25,700 BHCA로 이것은 CCP에서 SAAL 기능을 처리할 때의 호처리 용량인 22,500 BHCA에 비해 약 7%씩의 성능 향상 효과를 예측할 수 있으며, 향후 대규모 가입자 정합모듈을 수용하는 대형 ATM 교환기의 분산 구조에서 CCP의 성능을 향상시키기 위해서는 현재 CCP에서 처리하고 있는 신호처리 기능을 가입자 정합모듈로 분산시키는 방안이 검토되어야 함을 보여준다.

Abstract

In this paper, we have presented a quantitative performance effect of CCP(Call Control Processor) when SAAL(Signalling ATM Adaptation Layer) function is distributed from CCP to SIMs(Subscriber Interface Modules) in an ATM switching system with distributed architecture. For the performance analysis, SLAM II simulation language is used and subscriber signalling messages and inter-processor communication messages according to Q.2931 based local call processing procedure are taken into consideration in the proposed queuing network model. The results of simulation are compared with in case of processing SAAL function on CCP. It is observed that the processing utilization of CCP reach 24,000 BHCA and 25,700 BHCA when SAAL function load amounts to 10% and 20% of the processing time of the total message, respectively. These values shows that the processing utilization of CCP is alleviated about 7% in comparison with 2,500 BHCA in case that SAAL function is carried out on CCP. Consequently, it is shown that we have to consider seriously how to distribute the functions concerning call processing in a large scale ATM switching system architecture accomodating a number of SIMs

* 正會員, 韓國電子通信研究院 制御시스템 研究室
(Processor Development Section, ETRI)

** 正會員, 公州大學校 情報通信工學科
(Dept. of Information & Communication Engineering, Kognju National University)

*** 正會員, 公州大學校 電子工學科
(Dept. of Electronics Engineering, Kongju National University)

接受日字: 1997年6月24日, 수정완료일: 1998年2月4日

I. 서 론

현대 사회가 고도의 정보화 사회로 발전해 감에 따라 다양한 형태의 대역폭을 갖는 통신서비스들이 요구되고 있다. 이에 따라 광대역 종합정보통신망(B-ISDN)의 구현을 위해 국제 통신 표준화 기구인 ITU-T에서는 비동기식 전달모드인 ATM을 국제표준 통신방식으로 결정하였으며 국내에서도 ATM 망의 핵심 구성요소인 ATM 교환시스템의 개발이 활발히 진행중에 있다.

ATM 교환시스템은 그 기능에 따라 사용자 정보와 제어정보의 전달을 수행하는 전달망(Transport Network)과 이를 제어하는 제어망(Control Network)으로 구성된다. 이 가운데 제어망의 가장 기본을 구성하는 제어장치 분야는 타 기능보다 선행 개발되어야 할 부분으로서 가장 안정되고 높은 신뢰성이 요구되는 부분이다.

과거에는 대부분의 제어기능들이 주로 하나의 프로세서에서 처리되는 중앙 집중형 제어구조를 가졌으나 최근에는 복수개의 프로세서에서 요구되는 기능들을 분산 처리하는 구조로 변화되고 있다. 최근 분산 교환시스템에서의 기능 분산은 실시간성을 요하는 하위계층 신호 프로토콜 기능들은 주로 입출력 정합모듈내의 주변 프로세서들에게 할당하고, 교환 서비스기능과 시스템 차원의 운용 및 유지보수 기능과 같이 비교적 중앙집중적인 기능들은 상위 계층의 고성능 메인 프로세서에 할당하여 시스템 성능의 균형을 유지하는 구조로 많이 발표되고 있다^[1-2].

최근 이와 같은 분산 구조에 따른 ATM 교환시스템의 성능평가에 대한 논문으로는 [3]과 [4]가 있다. [3]에서는 시스템의 확장성을 위해 시스템 scalability, 서브시스템의 모듈화와 제어망의 간소화를 강조를 하였다. 또한 번호번역을 위한 DB의 처리를 위해서 3가지 형태의 분산 제어구조를 소개하고 이에 대한 호처리 성능을 분석하였다. 이 논문에서는 시스템 병목현상을 제거하기 위해서 분산 환경하에서 다양한 호접속 제어방식이 구현 가능함을 보여준다.

[4]에서는 시스템의 운용 및 유지보수 등의 기능은 배제하고 단순히 자국호 처리에 대한 각 프로세서의 처리능력을 평가한 것으로 호처리 프로세서에서는 신호처리와 호서비스, 국번만을 번역하고, 가입자 번호번역은 별도의 프로세서에 집중화시킨 분산구조를 갖

는 교환시스템에 대한 자국호 처리 성능지연에 대한 성능을 평가하였다. 이 논문에서는 호 도착율을 계속 증가시킬 경우 호처리프로세서에서 병목현상이 발생함을 보여주었으며, 이러한 현상은 향후 보다 많은 가입자를 수용해야 하는 대형 ATM 교환시스템에서 호처리에 관련되는 기능의 적절한 재분배와 프로세서의 처리능력이 제고되어야 함을 시사해 준다.

일반적으로 교환기를 설계할 때 최대 트래픽 처리 용량은 가장 경제적으로 최대의 호를 처리할 수 있도록, 즉 성능과 비용의 비가 최대가 되도록 설계하여야 한다. ATM 교환시스템의 제어계 성능은 일반적으로 가입자 및 중계호 처리, 시스템의 운영 및 보전, 그리고 각종 부가 서비스의 원활한 지원 가능성에 대한 척도가 된다. 따라서 원하는 성능을 갖는 제어계의 성공적인 개발을 위해서는 시스템의 설계 단계에서 각종 서브시스템 및 알고리즘의 성능추정이 이루어져야 한다. 특히 교환시스템의 경우 가입자들의 정보전달을 위한 전달망과 각종 신호 및 가입자/중계호 처리를 위한 제어망의 성능이 적절한 조화를 이루는 것이 중요하다. 그러므로 분산 제어계 구조에서 프로세서간 부하 균등이 이루어지지 않아 어느 한 부분에서 병목현상이 발생한다면 전체 시스템의 성능을 저하시키게 되므로 실제로 시스템이 구성되기 전에 모델링에 의해 시스템 성능제한 요소를 찾아내고 이러한 성능에 영향을 주는 성능파라미터를 도출하는 과정은 매우 중요하다고 할 수 있다.

ATM 교환시스템은 가입자와의 프로토콜 및 망간 프로토콜을 수용해야 한다. 따라서 본 논문에서 고려된 UNI(User Network Interface)를 통한 접속 호처리 프로토콜(access signaling protocol)은 ITU-T 표준 Q.2931이며^[5], 이것은 협대역 ISDN 접속 호처리 프로토콜인 Q.931을 기본으로 구성되었다. 또한 접속제어 등에 요구되는 Q.2931 메시지에 관한 내용은 [6]와 [7]에 나타나 있다.

본 논문에서는 분산 구조의 ATM 교환시스템 자국 호처리에 있어 SAAL 기능을 가입자 정합 모듈로 분산할 경우에 대한 기존 호처리 프로세서의 처리능력에 대한 성능을 비교 분석하는 것에 초점을 맞추었다. 본 논문에서 검토된 제어계 구조에서는 가입자 번호번역 기능은 별도의 프로세서를 두어 여기서 집중적으로 처리하는 것을 전제로 하였으며, 기존의 서브시스템 단위로 하나의 호처리 프로세서에서 수행되던 가입자 신

호처리 및 호처리 기능중 일부 SAAL 기능을 가입자 모듈에서 분산처리하는 것으로 하였다.

특히, Q.2931 표준 프로토콜에 따른 신호 메시지와 시스템 내부의 기능분산에 따른 프로세서간 처리되는 IPC(Inter-Processor Communication) 메시지 처리는 ATM 교환시스템의 호처리 성능에 가장 큰 영향을 미치는 요인이 된다. 따라서 본 논문에서는 이들 요인을 근간으로 한 분산 제어계의 구조를 모델링하고, 각 성능 파라미터들을 도입하여 SLAM II를 이용한 시뮬레이션에 의해 호처리 프로세서의 성능을 분석하였다. 이하 본 논문의 구성은 2장에서 SAAL 기능을 가입자 정합모듈에서 처리하는 ATM 교환기의 분산 구조를 제시하고, 3장에서는 이 구조하에서 자국호 연결 설정 및 해제에 관한 시나리오에 대해 설명한다. 이어서 4장에서는 시뮬레이션 및 결과에 대해 분석하고 마지막으로 5장에서 결론을 맺는다.

II. ATM 교환시스템의 분산 구조

ATM 교환시스템은 단순히 셀들을 전달하거나 버퍼링하는 기본 기능과 B-ISDN 프로토콜 기준모델^[8]의 제어평면(control plane)과 관리평면(management plane)에 규정된 기능들을 수행하여야 하며, 이외에도 여러가지 트래픽 제어 기능들을 지원할 수 있어야 한다. 이와 같은 다양한 기능들중 어떤 기능들을 교환시스템내의 어디에 어떻게 분산시킬 것인지를 결정하는 것이 ATM 교환기의 기능 분산 구조의 시스템 성능을 좌우하는 핵심이 된다.

일반적으로 ATM 스위치는 복수개의 입력 및 출력 포트를 가지며, 이들은 다양한 입출력 정합모듈을 통해 외부 사용자나 타교환기 또는 다른 망 구성요소 등과 상호 접속된다. 스위치는 셀 중계 서비스를 제공하며 이 서비스와 연관되어 필요한 제어 및 관리 기능들을 지원한다. 실제적으로 스위치는 이밖에도 협대역 회선, 프레임 릴레이, SMDS(Switched Multimegabit Data Service) 또는 그 밖의 다른 서비스들을 위한 인터페이스를 제공할 수 있도록 상호접속 기능들을 수행할 수도 있다.

연결접수제어 모듈에는 중앙집중식과 분산제어식이 있으며 중앙집중식은 하나의 처리장치가 입력모듈들로부터 모든 신호용 셀들을 수신하여 신호정보를 해석하고 스위치내의 모든 연결에 대한 허용 여부를 결정하

여 자원할당을 전달함을 의미한다. 중앙집중식은 시스템이 대형화할 경우 연결접수제어 모듈이 병목요소가 될 가능성이 있으므로 시스템 내에서 이들 기능들을 분산 수용하는 것이 가능하며, 이와 같이 기능들을 분산 수용하게 되면 시스템 성능에 영향을 미치게 된다.

대용량을 고려한 분산 ATM 교환시스템 구조는 그림 1과 같으며, 제어계를 형성하는 각 프로세서들은 교환기의 주요 기능인 호처리, 과금 및 유지보수 기능 등을 수행하며, 이 기능들은 IPC를 통해 메시지를 교환함으로써 수행된다. 이때 ATM 교환기의 제어계를 구성하는 프로세서 및 컨트롤러들은 별도의 프로세서간 통신망 없이 ATM 스위치로 상호 접속되어 있다. 여기서 ATM-IPC 기능은 프로토콜 스택상에서 볼 때 AAL의 상위계층에 속하며 따라서 각 교환시스템 구성요소간의 IPC 메시지는 하나 이상의 ATM 셀로 나뉘어져 송신되고 다시 메시지로 조립되어 수신된다.

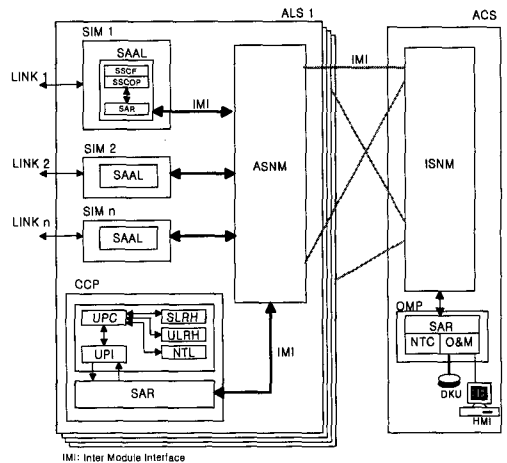


그림 1. ATM 교환시스템 구조
Fig. 1. Structure of ATM Exchange System.

그림 1은 분산 ATM 교환기의 구조를 간략하게 나타낸 것이다. 그림에서 보는 바와 같이 ATM 교환기는 크게 중앙 집중화 기능을 수용하는 ACS(ATM Central Switching Subsystem)와 서비스의 수요에 따라 기능 확장 및 분산이 가능한 ALS(ATM Local Switching Subsystem)로 구성된다. ACS는 각 ALS와의 상호 연결 기능을 제공하는 상호 연결용 셀 프라우팅 ATM 스위치망(ISNM)과 시스템 차원의 운용 및 유지보수 기능을 수행하는 OMP(Operation &

Maintenance Processor)로 구성되며, 호처리 절차상 자국 가입자의 번호번역 기능이 OMP에서 수행된다. 한편, ALS는 다양한 가입자선을 정합시켜주는 가입자 정합모듈인 SIM(Subscriber Interface Module)과 이들을 내부적으로 스위칭시켜주는 로컬 ATM 스위치 모듈인 ASN(M(ATM) Switching Network Module) 및 내부 호처리 및 자원관리 기능을 담당하는 CCP로 구성된다. 순수한 자국호 처리 절차상의 기능 분산측면을 고려할 때 SIM에서는 SAAL 기능들을 처리하고, CCP에서는 ALS단위로 호처리 관련 기능들을 처리한다. 또한 OMP에서는 번호번역과 같이 공통 데이터 베이스 액세스와 관련된 기능을 처리한다.

III. 자국호 연결 설정 처리절차

일반적으로 ATM 교환시스템에서는 새로운 B-ISDN 서비스를 제공하기 위해 다중 연결지원, 다자간 연결 지원, 연결의 추가 및 삭제 지원, 연결자의 추가 및 삭제 지원, 통신중 대역 변경 지원, 멀티캐스팅 연결 지원 등 다양한 신호처리 기능이 지원된다. 본 연구에서는 호 처리절차로 점대점 가입자 호 연결 설정 제어 기능에 대한 연구를 수행하였다. 이와 같은 점대점 가입자 호 연결 설정 제어 관련 기능에 대해 실제 본 연구에서 교환시스템의 성능 평가를 위해 이용한 호처리 절차는 그림 2와 같다^[3,11].

그림 2는 분산 ATM 교환시스템에서 Q.2931을 근간으로 자국호에 대한 호처리 시나리오를 나타낸 것으로 각 프로세서에 할당된 호처리 관련 소프트웨어 기능 블록들은 일련의 IPC 메시지를 주고 받음으로써 자국호 서비스를 수행하게 된다. 이때 ALS내의 CCP에서 처리되는 소프트웨어 기능 블록은 UPI, UPC, ULRH, SLRH, NTL 등이 해당되며, ACS내의 OMP에서 처리되는 기능 블록은 NTC로 구성되며, 각 블록의 주요 기능은 다음과 같다.

- UPI(User Protocol Interface)는 ATM 정합 계층과 호 처리를 수행하는 UPCF 블록간의 신호 메시지 디코딩/인코딩 및 신호용 채널의 상태 관리를 수행할 수행한다.
- UPC(User Protocol Control)는 UPI로 부터의 Q.2931 신호 메시지를 수신하여 가입자 호와 연

결의 설정/해제 기능을 수행하고 UPI로 신호 메시지 전송을 위한 신호 메시지를 전달한다.

- ULRH(UNI Link Resources Handling)는 반영구 가상경로연결/가상채널연결과 교환 연결에 대한 연결식별자인 VPI/VCI 및 UNI 링크 대역 제어 기능을 수행하는 블록으로 시스템 라이브러리에 실장되어 가입자 링크 자원에 대한 할당, 해제, 변경 처리를 프로시듀어 형태로 제공한다.
- SLRH(Switched Link Resources Handling)는 반영구 가상경로연결/가상채널연결과 교환 연결에 대한 교환기 내부의 경로 설정 기능을 수행하는 블록으로 시스템 라이브러리 영역에 실장되어 교환기 내부의 스위칭을 위한 경로 정보인 점대점 연결에서의 라우팅 태그(tag) 생성 및 점대다중점 연결의 셀 복제를 위한 처리를 프로시듀어 형태로 제공한다.
- NTL(Number Translation Control in ALS)은 시스템 라이브러리 영역에 실장되어 착신 가입자에 대한 국번 번역 기능을 프로시듀어 형태로 제공한다.
- NTC(Number Translation Control in ACS)는 집중형 프로세서인 OMP에 실장되어 착신 가입자의 착신번 번역 기능을 제공한다.

또한 그림 2에서 BSIF와 SSCF 기능 블록은 UNI의 신호용 AAL(SAAL) 기능을 수행하는 블록으로서 본 연구에서는 가입자 정합모듈(SIM)에서 수행하도록 하였다. BSIF 블록은 ATM 프로토콜 스택상 AAL 계층의 SSCS에 속하는 SSCOP(Service Specific Connection Oriented Protocol) 기능을 수행하여 광대역 ISDN 단말측과 ATM 망간의 UNI 및 NNI 호 제어 메시지들의 신뢰성 있는 전송을 위한 신호연결(signaling connection)들을 제어 및 관리하는 블록이다. SSCF 블록은 UNI에서 SAAL의 SSCS에 속하는 SSCF(Service Specific Coordination Function) 기능을 권고안 Q.2130에 따라 소프트웨어로 구현한 블록으로 Q.2931 프로토콜과 SSCOP 사이의 매핑 기능을 수행한다. 따라서 SSCF 블록은 Q.2931의 인터페이스를 위한 UPIF 블록 및 SSCOP를 구현한 BSIF 블록과 인터페이스를 갖는다.

그림 2의 자국호 제어 절차의 주요 기능 및 절차를 분석 요약하면 다음과 같다.

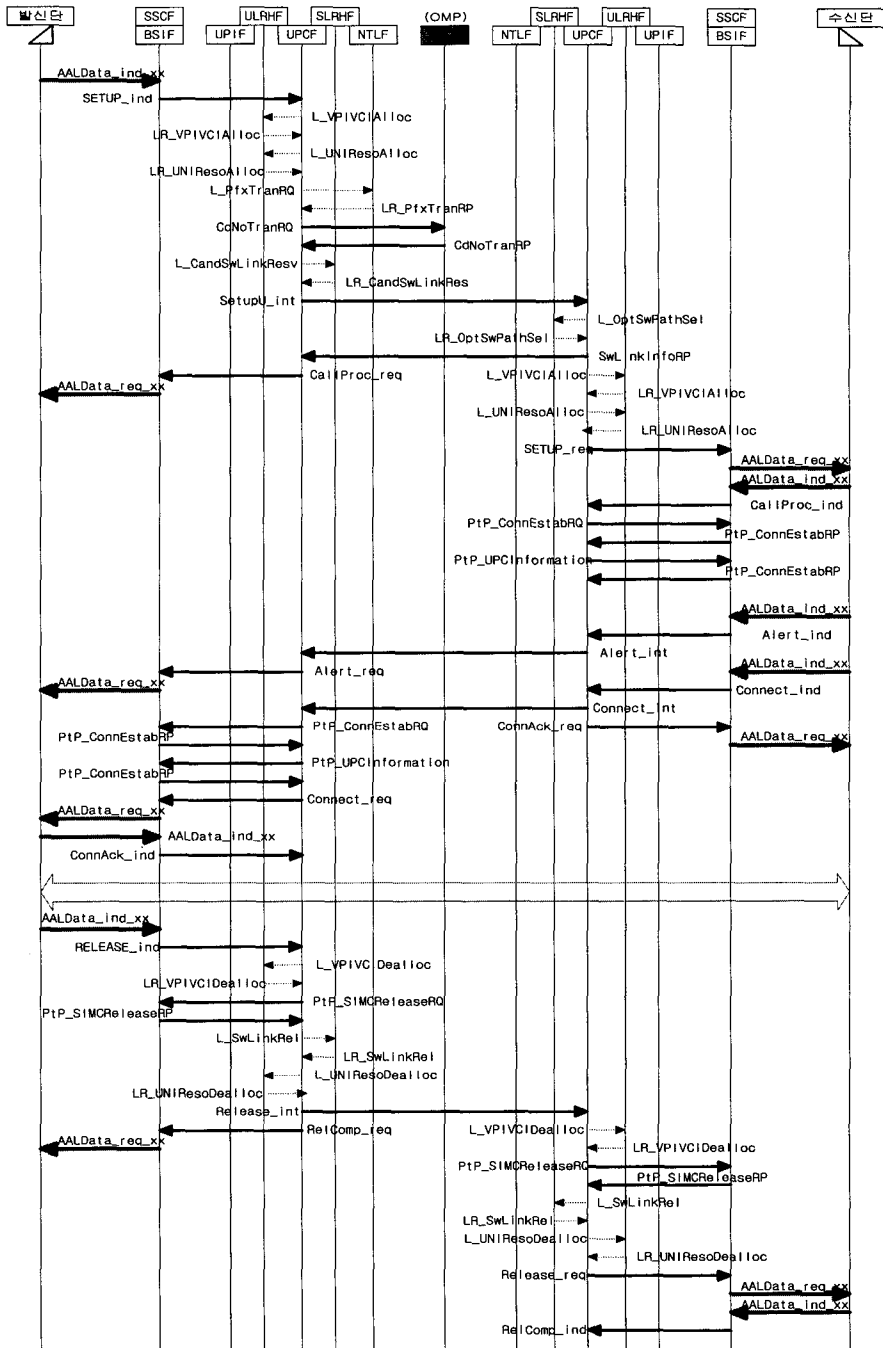


그림 2. 자국호 처리 절차
Fig. 2. Local Call Procedure.

첫째, SETUP, ALERTING, CALL PROCEEDING, CONNECT, CONNECT ACKNOWLEDGE 등과 같은 호 연결 설정에 관련된 메시지, RELEASE, RELEASE COMPLETE 등과 같은 호

해제에 관련된 메시지, STATUS, STATUS ENQUIRY, NOTIFY 등과 같은 기타 메시지 등에 속한 정보요소들에 대한 처리 기능을 갖는다. 두 번째로 발신측과 착신측 사용자-망간 연결을 구분하기 위

한 식별자인 VPI/VCI의 할당 및 물리적인 자원인 UNI 링크와 스위치 링크 자원 등을 할당하고 이에 따른 라우팅 정보를 생성하여 가입자 정합모듈로 셀헤더 변환 테이블 변경을 요구한다. 세 번째로 논리적인 착신 가입자 번호를 분산된 국번 번호 번역과 집중된 착신번호 번역 알고리즘에 따라 분석하여 호 유형 및 착신 가입자가 속한 ALS 번호와 링크 번호에 대한 정보를 구한다. 네 번째로 발신 ALS, ACS, 착신 ALS 간의 최적 경로 설정을 위한 스위치 링크 제어 기능 및 내부 링크 상태를 관리하는 기능을 수행한다. 다섯 번째로 신호 프로토콜에 따른 외부 메시지나 망에서의 내부 호 처리에 따른 내부 메시지 수신시 호 처리 흐름에 따라 현재의 호 상태에 적합한 호 처리 기능을 수행하고 호 상태 및 타이머 관리를 수행한다.

IV. 시뮬레이션 결과 및 검토

1. 시뮬레이션 모델

2장에서 ATM 교환시스템의 구조와 3장에서 호 연결 설정 제어에 관한 절차를 바탕으로 본 장에서는 호 처리 성능에 영향을 미치는 파라미터들을 추출하여 이 파라미터들이 반영되도록 SLAM II [12,13]를 사용하여 시뮬레이션 모델을 구성하였다. 시뮬레이션 모델은 그림 3에 나타난 ATM 교환시스템에 대한 큐잉 네트워크 모델을 기반으로 구성되었다.

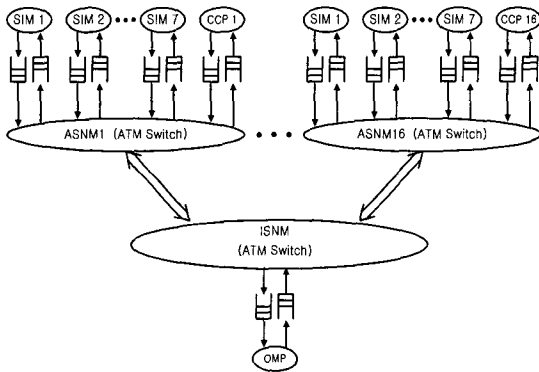


그림 3. ATM 교환시스템의 큐잉 네트워크 모델
Fig. 3. Queueing Network Model of ATM Exchange System.

본 시스템 모델에서 고려한 시스템 구조는 그림 3에서 보인 바와 같이 한 ALS에 7개의 가입자 정합모듈(SIM)이 수용되고 ALS내의 모든 호처리를 수행하

는 하나의 CCP가 역시 ASNM을 통해 연결되며, 이러한 동일 구조를 갖는 ALS가 ISNM을 통해 ACS에 최대 16개까지 확장가능한 것을 전제로 하였다. 또한 본 논문의 시뮬레이션에 사용된 중요 파라미터 값들은 표 1에 나타내었다. 표 1에 사용된 값들은 CCP와 OMP에서 한 메시지를 처리하는 시간을 1msec 단위로 가정하고, 다른 값들은 이 값에 대한 상대적인 값으로 가정하였다. 또한 호 요구 발생시간격은 지수 분포 함수로 가정하였으며, 각 프로세서에서의 메시지 처리시간은 고정값을 갖고, 메시지 전송에 걸리는 시간들은 메시지 길이에 비례하는 값으로 보았다. 또한 SAAL 기능을 모두 CCP에서 처리한다고 가정하였을 때, CCP에서 Q.2100 SAAL 기능을 처리하는 시간이 프로세서의 전체 처리시간의 10%와 20%를 각각 차지한다고 가정하였다. 즉, SAAL 기능을 독립된 프로세서 처리하는 경우에 수행시간을 CCP에서 메시지 처리시간의 10%와 20%에 해당하는 값을 할당하였으며, 이 값은 CCP 메시지 처리시간에서 제외시켜 시뮬레이션을 수행하였다. 모든 큐는 무한대의 크기를 가지며, FIFO 구조를 갖는 것으로 가정하였다.

표 1. 시뮬레이션 파라미터 및 값
Table 1. Parameters and Values of Simulation.

파라미터	값(sec)
SETUP 메시지 도착간격	0.14 ~ 0.30
사용자 연결지속 시간	300E-3
SAAL의 메시지 처리시간	1E-4~2E-4
CCP의 메시지 처리시간	1E-3
OMP의 메시지 처리시간	1E-3

2. 결과 및 검토

본 연구에서 현재까지 구한 성능지표들은 ALS를 16개까지 수용하는 구성에 대해 프로세서의 점유율, 큐길이, 연결설정/해제 지연시간 등을 구하였고, 또한 ALS의 개수변화, 즉 확장에 따른 성능효과도 분석하였다.

그림 4에 ALS가 16개일 때 호 도착율과 SAAL기능이 분산되어 처리되는 정도에 따른 CCP와 OMP의 점유율 관계를 나타내었다. 그림에서 가로축은 하나의 SIM에서 발생하는 시간당 호 연결/설정 요구 도착빈도를 나타내며 세로축은 이에대한 처리를 수행하는 프로세서의 점유율을 나타낸다. 그림에서 가장 위에 나

타난 선은 CCP에서 SAAL 기능을 모두 처리하는 경우를 나타낸 것으로 [4]의 결과이며, 본 논문의 결과와 비교를 하였다. 또한 그 다음 2개의 선은 SAAL 기능이 각각 10%와 20% 비율로 CCP에서 분산되는 경우의 결과를 보여주고 있다. 또한 ALS가 16개 수용할 경우 호 도착율이 증가함에 따라 CCP 프로세서의 점유율이 점차적으로 증가하는 것을 보여주고 있으며, SAAL이 차지하는 비율이 커짐에 따라 CCP 점유율은 낮아지는 것을 알 수 있다. 이 결과는 CCP에서 메시지를 처리하는 시간이 감소함에 따라 CCP의 부하가 낮아지는 것을 보여준다. 그림에서 OMP의 점유율은 [4]의 결과이며 본 시뮬레이션의 결과와 거의 동일하였다. 그러므로 예상되는 바와 같이 OMP는 SAAL 기능의 처리에 거의 영향을 받지 않음을 알 수 있다.

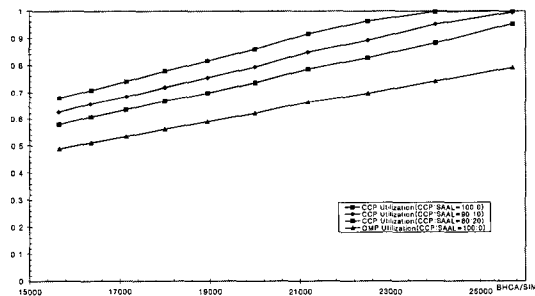


그림 4. 호 도착율에 따른 프로세서 점유율 변화 (ALS=16개)
Fig. 4. Processor Utilization in Variation of Call Arrival Rate(ALS=16).

그림 5에는 호 도착율에 따른 CCP의 큐 길이를 나타낸 것으로 호 도착율을 계속 증가시켜 호 도착율이 약 22,500 BHCA가 될 때 첫번째 선에서 CCP 프로세서 큐의 길이가 갑자기 증가함을 볼 수 있다. 따라서 CCP에서 SAAL을 처리하는 경우에 최대 호처리 능력은 22,500 BHCA 정도임을 알 수 있다. 그러나 SAAL이 분산되는 정도에 따라 큐 길이가 점차 감소하는 것을 보여준다. 예로 SAAL의 비율이 10%일 때 호 도착율이 24,000 BHCA에서 CCP의 점유율은 약 95%이며, 20%일 때 호 도착율이 25,700 BHCA에서 CCP의 점유율은 약 95%가 됨을 알 수 있다. [4]의 결과에서 호 도착율이 22,500 BHCA에서 CCP의 점유율이 약 95% 이므로 본 시뮬레이션 결과에서 약 7%의 점유율 증가를 보여준다.

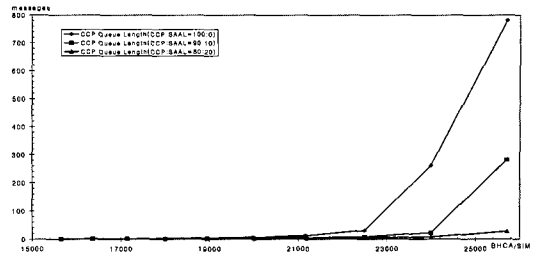


그림 5. 호 도착율에 따른 큐 길이 변화(ALS=16개)
Fig. 5. Average Queue Length in Variation of Call Arrival Rate(ALS=16).

그림 6에는 호 도착율에 따른 호 연결 및 설정시간과 해제시간을 나타낸 것으로 그림에서 알 수 있듯이 호 도착율이 각각 22,500, 24,000 및 25,700에서 연결 및 설정시간과 해제 시간이 증가되는 것을 보여준다. 이 결과는 그림 4와 5의 결과와 동일한 의미를 제시하는 것으로 즉, 호 도착율을 증가시킬 경우 결국 CCP가 성능제한 요소됨을 알 수 있다.

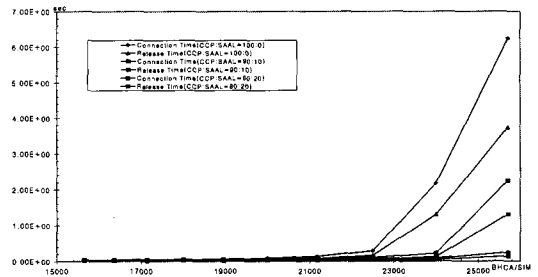


그림 6. 호 도착율에 따른 연결 설정, 해제시간 변화 (ALS=16개)
Fig. 6. Call Connection/Release Time in Variation of Call Arrival Rate(ALS=16).

V. 결론

본 연구는 ATM 교환시스템의 제어계에 대한 성능평가 연구로 ATM 교환시스템 제어계에 대한 성능분석 모델을 개발하고 이를 이용한 시뮬레이션을 통해 시스템 성능을 분석하였다.

먼저 제어계 성능분석을 위한 하드웨어 구조는 16개의 ALS를 가지고, 각 ALS당 7개의 SIM을 갖는 구조를 기본구조로 설정하였다. 또한 SAAL 기능은 기존의 CCP로 부터 가입자 모듈에 분산시켜 처리하는 것으로 하였다. 호 연결 설정 제어 절차는 집중화

된 OMP 프로세서에서 사용자 번호번역을 위해 호 연결 설정요구마다 하나의 메시지를 처리하는 자국호를 가정하였다. 또한 시스템에 입력되는 호 연결 설정요구는 포아송 분포를 가지며, CCP에서 각 메시지를 처리하는 시간과 OMP에서 메시지를 처리하는 시간은 평균적으로 모두 동일한 처리시간을 갖는다고 가정하였다. 이와 같은 기본구조에 대해 다양한 도착율을 갖는 호 연결 설정 요구가 시스템에 입력될 때 CCP와 OMP의 점유율, 큐 길이, 호 연결 설정 및 해제 지연 시간 등을 구하였다. 시뮬레이션 결과 SAAL이 전체 메시지 처리시간의 10%와 20%를 차지할 때, CCP의 호처리 용량이 각각 24,000 BHCA와 25,700 BHCA가 됨을 알 수 있었다. 이 결과는 CCP에서 SAAL을 처리할 때의 호처리 용량인 22,500 BHCA보다 약 7%씩의 성능 향상 효과를 보여주었다.

추후 연구과제로는 CCP에서 자국호는 물론 중계호 처리 기능도 고려한 프로세서의 성능평가가 수행되어야 할 것이며, OMP에서는 번호번역 기능 이외에 운용 및 유지보수 관련 기능을 고려한 종합적인 성능분석이 수행된 후 시스템의 성능 향상을 위한 기능의 분산에 대한 검토가 이루어져야 할 것이다.

참 고 문 헌

- [1] E. Dutkiewicz, G. Anido, "Performance Evaluation of Hierarchical Control Systems in Switching Exchanges," *A.T.R.* Vol. 28, No.1, pp.15-24, 1994.
- [2] E. Dutkiewicz, G. Anido, "Optimisation of Distributed Exchange Control Systems," *A.T.R.* Vol. 29, No. 2, pp.1-13, 1995.
- [3] Young Boo Kim et al, "An Architecture of Scalable ATM Switching System and Its Call Processing Capacity Estimation," *ETRI Journal*, Vol. 18, No.3, pp.1-7-125, 1996.
- [4] Hwan Geun Yeo et al, "Performance Evaluation of the Call Connection Processor in Distributed ATM Exchange System," *ICT 97 Proceedings*, Vol. 1, pp.161-166, April, 1997.
- [5] ITU-T Draft Rec. Q.2931, B-ISDN Access Signaling System DSS2(Digital Subscriber Signaling System No. 2) Geneva, Dec., 1993.
- [6] Thomas M. Chen, Stephen S. Liu, *ATM Switching Systems*, ARTECH HOUSE, INC., 1995.
- [7] ATM Forum, *ATM User-Network Interface Specification Version 3.0*, Sep. 10, 1993.
- [8] ITU-T Recommendation I.321, "B-ISDN Protocol Reference Model and its Application"
- [9] Sakurai, Y., et al., "ATM Switching System for B-ISDN," *Hitachi Review*, Vol. 40, pp.193-198, 1991.
- [10] Suzuki, K., et al, "An ATM Switching System - Development and Evaluation," *NEC Research & Development*, Vol. 32, pp.242-251, April 1991.
- [11] 김승희 외, "ATM 교환시스템에서의 호 제어에 관한 연구", *한국통신학회 93년도 하계종합 학술발표대회논문집*, pp.225-229, 1993.7
- [12] A. Alan B. Prisker, *Interduction to Simulation and SLAM II*, System Publishing Co., 1986.
- [13] A. Alan B. Prisker, et al, *SLAM II Network Models for Decision Support*, Prentice-Hall, 1989.

저 자 소 개

呂 煥 根(正會員)

1957년 10월 20일생. 1981년 2월 : 경북대학교 전자공학과 졸업(공학사). 1983년 2월 : 경북대학교 대학원 전자공학과(공학석사). 1992년 3월 ~ 현재 : 경북대학교 대학원 컴퓨터 공학과 박사과정 수료 1993년 3월 ~ 1994년 2월 : Univ. of Maryland SRI 객원 연구원. 1993년 3월 ~ 현재 : 한국전자통신연구원 제어시스템연구실 선임연구원. ※주관심분야 : Fault Tolerant Computing System, Distributed Computer Architecture, ATM Switching System

盧 承 煥(正會員)

1962년 8월 19일생. 1987년 8월 : 고려대학교 전자공학과 졸업(공학사). 1989년 8월 : 고려대학교 대학원 전자공학과 졸업(공학석사). 1993년 8월 : 고려대학교 대학원 전자공학과 졸업(공학박사). 1994년 3월 ~ 현재 : 공주대학교 정보통신공학과 조교수. ※주관심분야 : 컴퓨터 구조, ATM 교환시스템.

宋 光 錫(正會員)

1953년 10월 23일생. 1979년 2월 : 고려대학교 전자공학과 졸업(공학사). 1981년 8월 : 고려대학교 대학원 전자공학과(공학석사). 1992년 2월 : 고려대학교 대학원 전자공학과(공학박사). 1992년 1월 ~ 1992년 12월 : Georgia Institute of Technology 객원 연구원. 1982년 7월 ~ 현재 : 한국전자통신연구원 제어시스템 연구실장. ※주관심분야 : Fault Tolerant Computing System, Distributed Computer Architecture, ATM Switching System

奇 長 根(正會員)

1961년 7월 15일생. 1986년 2월 : 고려대학교 전자공학과 졸업(공학사). 1988년 2월 : 고려대학교 대학원 전자공학과 졸업(공학석사). 1992년 2월 : 고려대학교 대학원 전자공학과 졸업(공학박사). 1992년 3월 ~ 현재 : 공주대학교 전자공학과 조교수. ※주관심분야 : 컴퓨터 통신 및 프로토콜, ATM 교환시스템.