

論文98-35D-5-12

# Co/Ti 이중막 실리사이드 접착을 갖는 p<sup>+</sup>-n 극저접합의 형성 (Formation of p<sup>+</sup>-n Ultra Shallow Junction with Co/Ti Bilayer Silicide Contact)

張志根\*, 嚴于鎔\*\*, 申徹相\*, 張鎬廷\*

(Gee-Keun Chang, Woo-Yong Ohm, Cheol-Sang Shin, and Ho-Jung Chang)

## 요 약

n-well Si(100) 영역에 BF<sub>2</sub>를 이온주입[에너지:(30, 50) keV, 주입량( $5 \times 10^{14}, 5 \times 10^{15}$ )cm<sup>2</sup>]하고 Co(120 Å, 170 Å)/Ti(40~50 Å) 이중막을 진공증착하여 RTA-silicidation과 후속열처리를 통해 Co/Ti 이중막 실리사이드 접착을 갖는 p<sup>+</sup>-n 극저접합을 형성하였다. BF<sub>2</sub>를 30keV,  $5 \times 10^{15}$ cm<sup>2</sup>의 조건으로 이온주입하고 Co/Ti 두께를 120 Å/(40~50 Å)로 하여 제작된 접합의 경우 실리사이드층을 갖는 p<sup>+</sup>-영역의 면저항은 약 8 Ω/□로, 실리사이드 두께(500 Å)를 포함한 접합깊이는 약 0.14 μm로 나타났다. 실험에서 얻어진 Co/Ti 이중막 실리사이드 접착을 갖는 p<sup>+</sup>-n 극저접합은 후속열처리(850°C/30분)에 의한 열적응집현상과 면저항값의 변화를 보이지 않았으며 에피성장된 CoSi<sub>2</sub>/Si 계면에서 약  $6 \times 10^{19}$ cm<sup>3</sup>의 높은 보론농도를 나타내었다.

## Abstract

Ultra shallow p<sup>+</sup>-n junction with Co/Ti bilayer silicide contact was formed by ion implantation of BF<sub>2</sub> [energy:(30, 50)keV, dose:( $5 \times 10^{14}, 5 \times 10^{15}$ )cm<sup>2</sup>] onto the n-well Si (100) region and by RTA-silicidation and post annealing of the evaporated Co(120 Å, 170 Å)/Ti(40~50 Å)double layer. The sheet resistance of the silicided p<sup>+</sup> region of the p<sup>+</sup>-n junction formed by BF<sub>2</sub> implantation with energy of 30keV and dose of  $5 \times 10^{15}$ cm<sup>2</sup> and Co/Ti thickness of 120 Å/(40~50 Å) was about 8Ω/□. The junction depth including silicide thickness of about 500 Å was 0.14 μm. The fabricated p<sup>+</sup>-n ultra shallow junction with Co/Ti bilayer silicide contact did not show any agglomeration or variation of sheet resistance value after post annealing at 850°C for 30 minutes. The boron concentration at the epitaxial CoSi<sub>2</sub>/Si interface of the fabricated junction was about  $6 \times 10^{19}$ cm<sup>3</sup>.

## I. 서 론

반도체 소자의 고집적화와 미세화 추세에 따라 소자의 안정적 동작을 위하여 소오스/드레인의 접합깊이를

0.15 μm 이하의 극저접합(ultra shallow junction)으로 실현하려는 연구가 진행되고 있다. 그러나 소자의 설계 규칙이 엄격해질수록 접합의 면저항과 다결정 Si 게이트 전극의 배선저항, 금속-반도체간의 접착저항 증가로 나타나는 기생저항의 크기는 소자의 안정적 동작을 제한하는 중요한 요인으로 대두된다. 이에 따라 낮은 저항의 신뢰성있는 submicron 스케일의 VLSI 소자를 제작하기 위해 salicide(self aligned silicide) 기술이 개발되었다.<sup>[1-3]</sup>

\* 正會員, 檀國大學校 電子工學科

(Department of Electronic Engineering, Dankook University)

\*\* 正會員, 仁荷工業專門大學 電子科

(Department of Electronics, Inha Technical Junior College)

接受日:1997年6月19日, 수정완료일:1998年4月13日

salicide 기술은 실리사이드 박막이 실리콘이 노출된 영역에서 선택적으로 형성되어 poly Si 게이트 전

극의 배선저항을 감소시킬 뿐만 아니라 접합이 형성된 전체 Si 표면을 오염성 접촉면으로 전환함으로써 접합의 면저항과 금속배선의 접촉저항을 줄일 수 있다.

그러나 일반적으로 실리사이드는 실리콘과 금속박막의 반응에 의해서 형성됨으로 실리사이드 박막의 두께만큼 실리콘이 소모된다. 이것이 접합깊이에 실리사이드의 두께를 더하는 결과를 가져옴으로 얇은 접합을 어렵게 할 뿐만 아니라 silicide/Si 계면이 거칠어 면저항(sheet resistance) 값이 불균일 하고 응집(agglomeration)에 따른 열적 불안정성과 금속 도펀트 화합물의 형성 등으로 인해 VLSI 제작에 silicide 기술을 적용하기는 실제로 매우 어렵다. 현재의 silicide 기술에서는 TiSi<sub>2</sub>와 CoSi<sub>2</sub>가 일반적으로 이용되고 있는데,<sup>[4] [5]</sup> TiSi<sub>2</sub>에 비해 CoSi<sub>2</sub>는 Si과 같은 입방(cubic)구조이며 Si과의 격자 부정합이 1.2%밖에 되지 않아 에피택시 성장이 가능하며, 비저항이 낮고, 금속-도펀트 화합물 형성에 대한 안정성이 높아 차세대 반도체 기술에서 극저접합 형성을 위한 미래의 실리사이드로 가장 주목을 받는 재료이다. CoSi<sub>2</sub>를 이용한 극저접합의 형성은 아직 초기단계에 있으며 이를 차세대 집적회로 소자에 적용하기 위해서는 이온주입기술, CoSi<sub>2</sub>의 초박막화와 에피성장기술, silicide/Si 계에서 불순물 분포와 agglomeration, junction integrity 등에 대한 자세한 연구가 뒷받침되어야 한다.

지금까지 CoSi<sub>2</sub>를 이용한 소오스/드레인 극저접합의 형성은 SADS(silicide as diffusion source)방식을 중심으로 연구되어 왔으며<sup>[2] [6]</sup> SADS 방식은 실리사이드막을 도펀트원으로 하여 확산에 의해 극저접합을 형성함으로써 실리사이드막의 Si 소모에 따른 접합파괴를 방지할 수 있다는 장점이 있다. 그러나 SADS 방식에서는 실리사이드/실리콘 계면에서 높은 도펀트 농도를 얻기가 어렵고 단일 Co 박막으로 부터 얻어진 CoSi<sub>2</sub>는 Si 표면에 존재하는 자연산화막의 영향으로 randomly oriented 결정구조를 나타내어 후속 고온처리과정에서 실리사이드막의 열적 불안정성에 문제점이 제기되고 있다.<sup>[7]</sup>

이에 본 실험에서는 n-well에 BF<sub>2</sub>를 이온주입하고 Co/Ti 이중막을 silicidation하여 실리사이드/실리콘 계면에서 높은 보론 농도와 에피성장된 CoSi<sub>2</sub> 접촉을 갖는 새로운 p<sup>+</sup>-n 극저접합을 형성하였으며 공정과정에서 이온주입조건, Co/Ti 금속 두께, RTA-silicidation 및 후속열처리가 극저접합의 형성에 미치는 영향

을 조사하였다.

## II. 실험방법

p형 (100) Si 웨이퍼( $\rho \approx 10 \Omega\text{-cm}$ )에 n-well의 형성을 위해 인(P)을 이온주입(150 keV,  $3.4 \times 10^{13} \text{cm}^{-2}$ )하고 1150°C에서 3시간 동안 drive-in을 실시하였다. 이후 웨이퍼상의 산화막을 모두 제거하고 re-cleaning한 후 buffer oxide를 150Å 두께로 형성하였으며, BF<sub>2</sub>를 30keV 에너지에서  $5 \times 10^{14} \text{cm}^{-2}$ 와  $5 \times 10^{15} \text{cm}^{-2}$ 의 dose로, 50keV에서  $5 \times 10^{14} \text{cm}^{-2}$ 로 각각 이온주입(tilt angle : 7°)하였다. 후속공정으로 약 4500Å 두께의 CVD 산화막을 성장시켰으며, 이온주입에 의한 기관손상의 회복과 도펀트의 활성화를 위하여 고온로에서 N<sub>2</sub> 분위기(flow rate : 2l/min)로 800°C에서 30분간 preannealing하였다. HF 용액으로 실리사이드가 형성되는 영역의 산화막을 제거한 후, E-beam evaporation 장치에서 Co(120Å, 170Å)/Ti(40~50Å) 이중막을 증착시켰다. 증착된 금속 박막으로 부터 실리사이드를 형성하기 위하여 RTA (rapid thermal annealing) 장치를 이용하여 N<sub>2</sub> 분위기로 800°C에서 20초간 급속 열처리를 실시하였으며 열처리 후 반응되지 않은 Ti와 Co를 <NH<sub>4</sub>OH:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>O = 1:1:5>와 <HCl:H<sub>2</sub>O<sub>2</sub> = 3:1>의 용액으로 제거하였다. 이후, 형성된 Co/Ti 이중막 실리사이드에 대한 열적불안정성을 알아보기 위하여 고온로(N<sub>2</sub>, flow rate: 2l/min)에서 850°C로 30분간 후속열처리를 실시하였다.

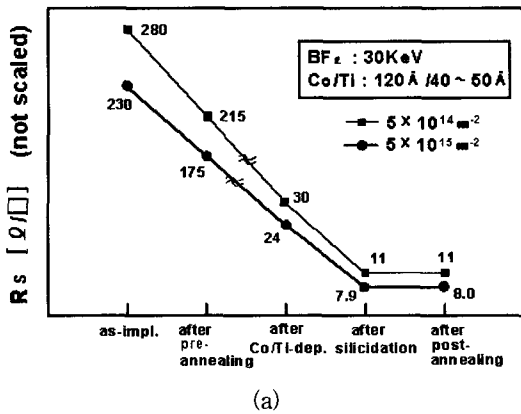
본 실험에서 제작된 접합의 전기·물성적 특성을 알아보기 위해 공정단계별로 면저항값과 보론 분포를 측정하였으며, 후속열처리 전후의 실리사이드 접합에 대한 X선 회절특성과 표면 및 단면형상을 관찰하였다.

## III. 결과 및 고찰

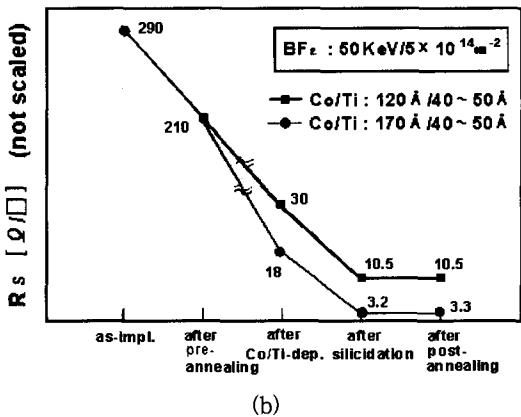
그림 1(a)에서는 30keV 에너지에서  $5 \times 10^{14} \text{cm}^{-2}$ 와  $5 \times 10^{15} \text{cm}^{-2}$ 의 dose로 BF<sub>2</sub>를 이온주입하고 800°C에서 30분간 preannealing한 후 Co(120Å)/Ti(40~50Å) 금속을 증착하고 RTA장비에서 silicidation을 실시한 후 850°C에서 30분간 후속열처리를 했을 때 공정단계별 면저항값을 나타내었다. 그림 1(b)는 50keV,  $5 \times 10^{14} \text{cm}^{-2}$ 로 BF<sub>2</sub>를 이온주입하고 Co/Ti(40~50Å)

이중막 구조에서 Co를 120Å 및 170Å 두께로 증착한 경우의 면저항 변화이다. 이들 그림에서 실리사이드 접합의 면저항은 이온주입 에너지에 거의 무관하고 dose량과 실리사이드 금속의 두께에 의존하는 것을 볼 수 있다. Co(120Å)/Ti로 부터 얻어진 Co/Ti 이중막 실리사이드(두께:약500Å)는 Co(170Å)/Ti로 부터 얻어진 실리사이드(두께:약650Å)에 비해 평균 비저항(두께×면저항)이 40~50 μΩ·cm로 높게 나타나는 것을 볼 수 있는데, 이것은 Co(120Å)/Ti의 경우 실리사이드 형성과정에서 Co-Ti-Si 고용체 영역에 소모된 Co 성분의 비율이 증가한데 원인이 있는 것으로 판단된다.

실험에서 얻어진 Co/Ti 이중막 실리사이드는 이온주입상태와 실리사이드막의 두께에 관계없이 후속열처리에 따른 면저항값의 변화를 나타내지 않았으며 Co/Ti 이중막 실리사이드의 이러한 높은 열적안정성은 실리사이드 박막의 에피성장과 밀접한 관계가 있는 것으로 판단된다.



(a)



(b)

그림 1. 공정 단계별 면저항 변화

(a) 이온주입량의 영향 [에너지:30keV, Co/Ti 두께:120Å/(40~50Å)] (b) Co/Ti 두께 의존성 [에너지:50keV, 주입량: $5 \times 10^{14} \text{ cm}^{-2}$ ]

Fig. 1. The change of sheet resistance at various process steps. (a) Ion dose effect [energy: 30keV, Co/Ti thickness:120Å/(40~50Å)]. (b) Dependence of Co/Ti thickness [energy :50keV, dose: $5 \times 10^{14} \text{ cm}^{-2}$ ].

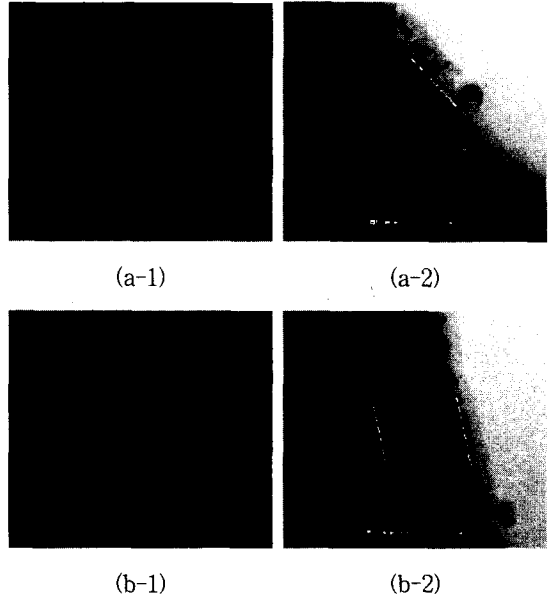


그림 2. As-formed 실리사이드(a-1:표면, a-2:단면)와 후속열처리된 실리사이드(b-1:표면, b-2:단면)의 SEM, TEM 형상사진

Fig. 2. SEM, TEM micrographs of the as-formed silicide : (a-1) surficial view, (a-2) cross-sectional view and the post-annealed silicide : (b-1) surficial view, (b-2) cross-sectional view.

그림 2는 BF<sub>2</sub>를 30keV,  $5 \times 10^{15} \text{ cm}^{-2}$ 로 이온주입하고 Co(120Å)/Ti를 증착한 시편에 대한 as-formed 실리사이드와 850°C, 30분간 후속 열처리된 실리사이드의 SEM 표면과 TEM 단면 사진을 보여주고 있다. SEM 표면 사진으로 부터 as-formed Co 실리사이드의 표면형상은 매우 평탄하게 나타나고 후속열처리된 실리사이드의 표면형상도 as-formed 실리사이드에 비해 표면 거칠기가 다소 증가하나 전반적으로 agglomeration 현상없이 비교적 매끈하게 유지됨을 관찰할 수 있다. 또한 TEM 단면사진으로 부터 Co/Ti 이중막 실리사이드의 두께는 약 500Å으로 측정되며 후속 열처리를 실시하여도 실리사이드 두께의 변화는 없는 것으로 관찰된다. Co/Ti 금속으로부터 형성되는

실리사이드의 두께는 Ti를 40~50Å으로 유지할 경우 Co의 두께에 비례함으로 실험으로부터 Co/Ti 이중막 실리사이드를 약 500Å으로 나타내기 위해서는 Co 금속을 약 120Å의 두께로 증착해야함을 알 수 있다.

그림 3은 BF<sub>2</sub>를 30keV, 5×10<sup>15</sup>cm<sup>-2</sup>로 이온주입한 기판에 Co(120Å)/Ti를 증착한 박막에 대한 (a) as-formed 실리사이드 (b)850°C, 30분간 후속 열처리한 실리사이드의 XRD 분석을 보여주고 있다. XRD 분석으로 부터, Co/Ti 이중막 실리사이드는 CoSi<sub>2</sub>막과 Co-Ti- Si 고용체로 이루어져 있음을 볼 수 있으며 형성된 CoSi<sub>2</sub> 결정상은 Si(100)기판과 에피층을 이루면서 CoSi<sub>2</sub> (200)상으로 나타남을 볼 수 있다. Co/Ti 이중막 실리사이드가 Si 기판상에 에피 성장됨은 산화력이 큰 Ti가 Si 표면의 자연산화막을 환원하여 청결한 Si 표면을 만들고 확산계수가 큰 Co가 Ti와 위치역전을 일으켜서 Si 결정과 격자정합을 이루는 CoSi<sub>2</sub> 박막이 만들어지기 때문이다. [7-9]

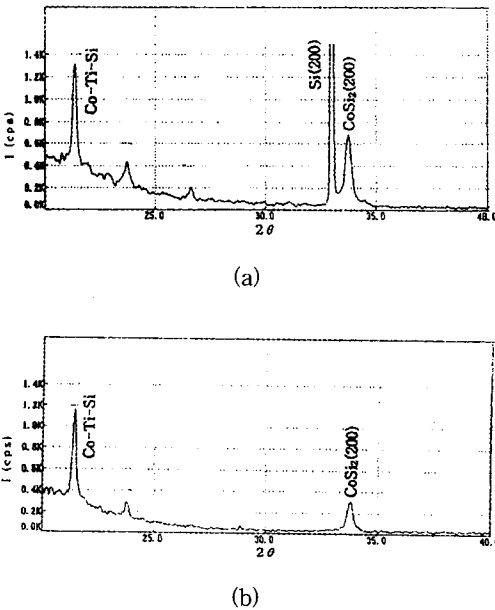


그림 3. (a) as-formed 실리사이드와 (b) 후속열처리된 실리사이드의 X선 분석

Fig. 3. X-ray diffraction patterns of (a) as-formed silicide and (b) post-annealed silicide.

그림 4는 30keV(dose: 5×10<sup>15</sup>cm<sup>-2</sup>)와 50keV(dose: 5×10<sup>14</sup>cm<sup>-2</sup>)로 BF<sub>2</sub>를 이온주입한 시편의 as-implanted 상태와 30keV, 5×10<sup>15</sup>cm<sup>-2</sup>로 이온주입한 시편을 800°C에서 30분간 N<sub>2</sub> 분위기로 preannealing

했을때의 보론 depth profile을 SIMS 분석한 결과이다. n-well 농도가 10<sup>18</sup>cm<sup>-3</sup>이고 BF<sub>2</sub>를 30keV, 5×10<sup>15</sup>cm<sup>-2</sup>로 이온주입한 시편의 경우 as-implanted 상태에서 접합깊이는 약 0.12μm로 나타났으며, preannealing을 실시했을 경우 접합깊이는 약 0.14μm로 나타났다. 이에 비해 BF<sub>2</sub>를 50keV로 이온주입한 시편에서는 주입량의 감소에도 불구하고 as-implanted 상태에서 접합깊이가 약 0.14μm로 나타났다. preannealing 과정을 통해 보론 분포의 접합깊이가 깊어지는 것은 이온주입에 의한 결정결함으로 인해 재결정화되기 전의 다결정 상태에서 보론의 enhanced diffusion이 발생하기 때문이다. 이에따라 salicide 기술로 p<sup>+</sup>-n 극저접합을 형성할 때 후속열처리공정을 고려하여 최종 접합깊이를 0.15μm 이하로 나타내기 위해서는 BF<sub>2</sub>의 이온주입 에너지를 30keV 이하로 유지해야함을 알 수 있다.

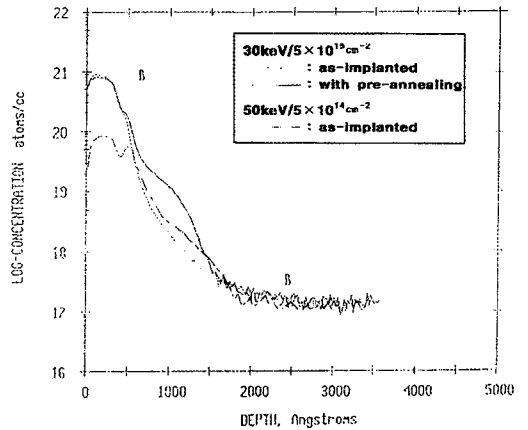


그림 4. BF<sub>2</sub> 이온주입조건에 따른 실리사이드 처리전의 보론 분포

Fig. 4. Boron depth profiles according to BF<sub>2</sub>-implantation conditions before silicidation.

그림 5는 BF<sub>2</sub>를 30keV로 5×10<sup>15</sup>cm<sup>-2</sup> 이온주입하고 preannealing한 후 Co(120Å)/Ti로 증착한 박막에 대해 실리사이드 형성 직후 및 고온로에서 850°C, 30분간 후속 열처리한 경우의 실리사이드막을 제거한 시편의 보론 depth profile을 나타내고 있다. 이 그림에서 silicidation 직후의 실리사이드 두께를 포함한 접합깊이(X<sub>j</sub>~0.13μm ; 실리사이드막을 제거한 p<sup>+</sup>영역의 접합깊이 ~0.08μm)를 살펴보면 preannealing 후의 접합깊이(X<sub>j</sub>~0.14μm)보다 다소 감소된 결과로 나타나고 있는데 이는 silicidation 과정에서 보론의

out-diffusion에 기인하는 것으로 판단된다. SIMS 분석결과, silicidation 전과 후속열처리 후의 접합깊이는 별다른 차이가 없으며 최종공정단계에서 실리사이드와 실리콘 경계면에서 보론(B)의 농도는  $6 \times 10^{19} \text{cm}^{-3}$ 을 유지하고  $p^+ - n$  접합깊이는 약  $0.14 \mu\text{m}$  정도로 나타남을 볼 수 있다.

나타내지 않았으며 표면형상은 전반적으로 agglomeration 현상없이 비교적 양호한 상태를 유지하였다. Co/Ti 이중막 실리사이드의 이러한 높은 열적안정성은 silicide/Si 계면부근에서  $\text{CoSi}_2(200)$ 의 에피성장과 밀접한 관계가 있는 것으로 사료된다.

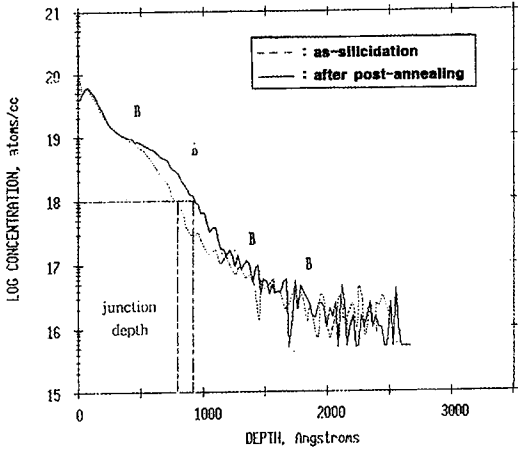


그림 5. 실리사이드막을 제거한 시편의 보론 분포  
Fig. 5. SIMS depth profiles for boron after removing silicide layer.

#### IV. 결 론

n-well Si(100) 영역에  $\text{BF}_2$ 를 이온주입하고 salicide 기술로 Co/Ti 이중막 실리사이드를 형성하여 실리사이드/실리콘 계면에서 높은 보론 농도와 우수한 열적 안정성을 갖는 저저항  $p^+ - n$  극저접합을 형성하였다.  $\text{BF}_2$ 를 30keV,  $5 \times 10^{15} \text{cm}^{-2}$ 의 조건으로 이온주입하고 Co/Ti 두께를 120Å/(40~50Å)로 하여 제작된 접합의 경우 실리사이드층을 갖는  $p^+$  영역의 면저항은 약  $8 \Omega/\square$ 로, silicide/Si 계면에서 보론 농도는 약  $6 \times 10^{19} \text{cm}^{-3}$ 로, 실리사이드 두께(약 500Å)를 포함한 접합깊이는 약  $0.14 \mu\text{m}$ 로 나타났다. Co(120Å)/Ti 으로부터 얻어진 실리사이드 박막의 평균 비저항은 순수한  $\text{CoSi}_2$  박막의 경우( $\rho \approx 20 \mu\Omega \cdot \text{cm}$ )<sup>[10]</sup>에 비해 높게 나타났는데 이는 실리사이드막이 완전한  $\text{CoSi}_2$  결정상을 이루지 못하고 비저항이 상대적으로 큰 Co-Ti-Si 고용체 형성에 Co 성분의 많은 부분이 소모된 결과로 판단된다. 실험에서 얻어진 Co/Ti 이중막 실리사이드는 이온주입상태와 실리사이드막의 두께에 관계없이 후속열처리에 따라 면저항값의 변화를

#### 감사의 글

※ 본 연구는 단국대학교 교내 연구비 지원에 의하여 수행되었으며 이에 감사를 드립니다.

#### 참 고 문 헌

- [1] J. Amano, K. Nauka, M. P. Scott, J. E. Turner, and R. Tsai, "Junction leakage in titanium self-aligned silicide devices", *Appl. Phys. Lett.*, vol. 49, no. 12, p. 737, 1986.
- [2] A. E. Morgan, E. K. Broadbent, M. Delfino, B. Coulman, and D. K. Sadana, "Characterization of a self-aligned cobalt silicide process", *J. Electrochem. Soc.*, vol. 134, p. 925, 1987.
- [3] S. P. Murarka, D. B. Fraser, A. K. Sinha, H. J. Levinstein, E. J. Lloyd, R. Liu, D. S. Williams and S. J. Hillenius, "Self-aligned cobalt disilicide for gate and interconnection and contacts to shallow junctions", *IEEE Trans. Electron Devices*, vol. ED-34, no. 10, p. 2108, 1987.
- [4] C. K. Lau, Y. C. See, D. B. Scott, J. M. Bridges, S. M. Perna, and R. D. Davies, Titanium disilicide self-aligned source-drain-gate technology, in *IEDM Tech Dig.*, p. 714, 1982.  
D. C. Chen, T. R. Cass, J. E. Turner, P. Merchant, and K. Y. Chiu, "The impact of  $\text{TiSi}_2$  on shallow junctions", *IEDM 85*.
- [5] M. Tabasky, E. S. Bulat, B. M. Pitchek, M. A. Sullivan, and S. C. Shatas, "Direct silicidation of Co on Si by rapid thermal annealing", *IEEE Trans. Electron Devices*, vol. ED-34, no. 3, p. 548, 1987.
- [6] B. S. Chen, and M. C. Chen, "Formation of cobalt-silicided  $p^+n$  junctions using

- implant through silicide technology”, *J. Appl. Phys.*, vol. 72, no. 10, p. 4619, 1992.
- [7] 장지근, 엄우용, 신철상, 장호정, “Co 및 Co/Ti 이중막에 의해 형성된 Co-실리사이드의 열적 불안정성”, *전자공학회지*, 제 33권, A편, 제 11호, pp. 2251-2257, 1996
- [8] S. L. Hsia, T. Y. Tan, P. Smith, and G. E. McGuire, “Resistance and structural stabilities of epitaxial CoSi<sub>2</sub> films on (001) Si substrates”, *J. Appl. Phys.*, vol. 72, no. 5, p. 1864, 1992.
- [9] S. L. Hsia, T. Y. Tan, P. Smith, and G. E. McGuire, “Formation of epitaxial CoSi<sub>2</sub> films on (001) silicon using Ti-Co alloy and bimetal source materials”, *J. Appl. Phys.*, vol. 70, no. 12, pp. 7579-7587, 1991.
- [10] S. P. Murarka, *Silicides for VLSI Applications*, New York, Academic Press, pp. 30-33, 1983.

---

 저 자 소 개
 

---

張志根(正會員) 第 33卷 A編 第 11號 參照

嚴于鎔(正會員) 第 33卷 A編 第 8號 參照

申徹相(正會員) 第 33卷 A編 第 11號 參照

張鎬廷(正會員) 第 33卷 A編 第 8號 參照