

論文98-35D-5-2

하이브리드 마이크로파 광대역 증폭기용 임피던스 정합회로 설계 (Design of broad-band impedance matching networks for hybrid microwave amplifier applications)

金 南 泰 *

(Nam-Tae Kim)

요 약

본 논문에서는 광대역 마이크로파 증폭기의 설계에 필수적인 임피던스 정합회로 합성법을 제시하고 이에 의하여 옥타브 대역의 증폭기를 설계, 제작하였다. 정합회로 전달함수는 Chebyshev 근사로 합성하였으며 주어진 구조의 정합회로 소자값은 MIL과 리플의 여러 값에 대하여 계산하였다. 이의 응용 예로써 트랜지스터를 음영상 소자모델로 모델링한 다음, 정합회로 합성이론을 적용하여 4~8GHz의 대역에서 약 12dB의 이득을 갖는 증폭기를 설계하였다. 실험결과, 제작된 증폭기는 주어진 대역에서 설계치에 근접하는 특성을 나타내어 전달함수에 의한 정합회로 합성이 광대역 증폭기 설계에 매우 유용하게 사용될 수 있음을 입증하였다.

Abstract

In this paper, the synthesis procedure of impedance matching network is presented for broad-band microwave amplifier design, whereby amplifier operating in the octave bandwidth is designed and fabricated in detail. The transfer function of the matching networks is synthesized by Chebyshev approximation and element values for the networks of specified topology are calculated for various MILs and ripples. After the transistor is modeled by negative-image device model, the synthesis procedure for matching networks is applied to broad-band amplifier design which has electrical performance of about 12dB gain in 4 to 8GHz range. Experimental results obtained from the fabricated amplifier are shown to approach the electrical performance designed in the given frequency range. Construction of the impedance matching networks by transfer function synthesis is very useful method for the design of broad-band microwave amplifiers.

I. 서 론

EW(electronic warfare) 시스템 및 광대역 송수신 장치는 마이크로파 대역의 부품을 포함하며 이들 부품의 설계는 결국 주어진 조건을 만족하는 임피던스 정합회로의 설계 문제로 귀착된다. 마이크로파 트랜지스터 증폭기, 안테나 및 고 Q 공진부하의 결합회로는

광대역 정합회로 설계의 대표적인 예이며 이들 증폭기 설계는 능동회로 이론에서도 매우 어려운 영역으로 알려져 있다.^[1]

광대역 증폭기를 설계하기 위해서는 Smith 도표 상에 트랜지스터의 잡음과 이득곡선 등을 도시하고 이로부터 요구 성능을 만족하도록 정합회로를 구성하여야 한다. 그러나 이 방법은 회로의 구성소자 수가 늘어나면 임피던스 궤적이 복잡해지므로 적용이 곤란하게 된다. 이러한 난점을 극복하기 위하여 Mellor^[2]는 정합회로가 트랜지스터의 입출력을 정합함은 물론, 이의

* 正會員, 仁濟大學校 電子工學科

(Dept. of Electronic Eng., Inje University)

接受日字:1998年3月23日, 수정완료일:1998年4月23日

주파수에 따른 이득감소를 보상하는 방안을 제시하였으며 트랜지스터는 단방향(unilateral) 특성을 갖는다고 가정하였다. 그러나 마이크로파 대역에서 트랜지스터는 양방향(bilateral) 특성을 나타내므로 이 방법으로는 증폭기의 성능을 정확히 예측할 수 없다. 이외에도 트랜지스터를 등가회로화 하지 않고 임피던스의 실수부로부터 정합회로를 합성하는 실주파수 기법(real frequency technique)^{[3]-[5]}이 있으나 이는 실수부를 다항식으로 근사화하기 위한 최적화를 거쳐야 한다.

임피던스 정합회로를 합성하기 위한 또 다른 방법은 여파기 구조를 이용하는 것이다.^[6] 이 방법은 이용가능한 회로의 수가 제한되어 있으나 회로망 합성법에 의해 전달함수를 합성하면 이보다 많은 수의 회로를 합성할 수 있다. Mokari-Bolhassan에 의하여 제안된 대역통과 분포정수회로 합성법^[7]은 원점과 무한대에서의 영점 및 TLE(transmission line element)의 위치를 유연하게 조정할 수 있으므로 복소 임피던스를 정합하기에는 매우 적합하다. 그러나 이 경우 역시 부하 임피던스를 등가회로화 하여야 하므로 부하의 모델링에 많은 노력과 시간이 소요된다. 이를 위하여 Medley는 트랜지스터의 등가회로를 비교적 정확히 모델링할 수 있는 음영상 소자모델(negative-image device model)^{[8],[9]}을 제안하였다. 이에 의하면 트랜지스터의 잡음, 전력 및 양방향 S 파라미터로부터 저잡음 등가회로와 고출력 등가회로를 유도할 수 있다. 이 역시 최적화 과정을 필요로 하나 상업적으로 이용가능한 CAD 프로그램^[10]에 의하여 비교적 쉽게 모델링할 수 있다.

본 논문에서는 정합회로 구성소자로써 중심 주파수에서 $\lambda/8$ 의 전기적 길이를 갖는 선로의 경우에 대한 Mokari-Bolhassan의 이론^[7]을 임의의 전기적 길이를 갖는 선로의 경우로 확장하고 이를 음영상 소자모델과 결합함으로써 광대역 증폭기 설계를 위한 정합회로 합성법을 살펴본다.

II. 임피던스 정합회로

분포정수 회로망의 변환기 전력이득(transducer power gain)은 다음과 같이 주어진다.^[11]

$$|S_{21}(S)|^2 = \frac{KS^{2m}(1-S^2)^n}{P_{n+m+q}(S^2)} \quad (1)$$

여기서 n , m 및 q 는 각각 TLE, 저역통과소자(low-pass element) 및 고역통과소자(high-pass element)의 수이며 K 는 1이하의 상수, $P(S^2)$ 은 완전 Hurwitz 다항식(strict Hurwitz polynomial)이다. 진폭근사의 경우, 식 (1)의 분모는 Butterworth 및 Chebyshev 다항식으로 표시할 수 있으나 본 논문에서는 Chebyshev 근사를 선택한다. Chebyshev 근사를 이용하면 MIL(minimum insertion loss)과 리플(ripple)의 조정에 의하여 그 중단저항을 비교적 쉽게 가변시킬 수 있다. 분포정수 회로망이 임의의 전기적 길이를 갖는 전송선로로 구성되어 있고 Chebyshev 근사에 의한 대역통과 특성을 가질 때, 식 (1)은 다음과 같이 주어진다.^{[7],[12]}

$$|S_{21}(j\Omega)|^2 = \frac{K}{1 + \epsilon^2 \cos(n\phi_n + q\phi_q + m\phi_m)} \quad (2)$$

$$\text{여기서 } \cos \phi_n = \frac{\Omega^2(\Omega_2^2 + \Omega_1^2 + 2) - (\Omega_2 + \Omega_1)^2}{(\Omega_2^2 - \Omega_1^2)(1 + \Omega^2)}$$

$$\cos \phi_q = \frac{2\Omega^2 - (\Omega_2^2 + \Omega_1^2)}{(\Omega_2^2 - \Omega_1^2)}$$

$$\cos \phi_m = \frac{\Omega^2(\Omega_2^2 + \Omega_1^2) - 2\Omega_1^2\Omega_2^2}{\Omega^2(\Omega_2^2 - \Omega_1^2)}$$

$$\Omega = \tan \theta = \tan \beta i, \quad \Omega_1 = \tan \theta_1, \quad \Omega_2 = \tan \theta_2$$

이때 n , q , m 의 합은 우수(even number)이어야 한다. 또한 θ_1 과 θ_2 는 각각 주어진 주파수 대역의 하한 및 상한에서의 선로의 전기적 길이로써 회로를 구성하는 모든 선로는 동일한 전기적 길이(commensurate transmission line)임을 의미한다.

마이크로파 증폭기의 정합회로는 회로성능에 대한 차수(order)를 적절하게 선정하여야 하나 여기서는 정합회로 합성에 많이 사용되는 $n=2$, $q=1$, $m=1$ 과 $n=2$, $q=3$, $m=1$ 의 경우에 대하여 살펴 보기로 한다. 먼저 $n=2$, $q=1$, $m=1$ 의 경우, 식 (2)는 다음과 같이 주어진다.

$$|S_{21}(S)|^2 = \frac{b^4 K (-S^6 + 2S^4 - S^2)}{A_8 S^8 + A_6 S^6 + A_4 S^4 + A_2 S^2 + A_0} \quad (3)$$

여기서

$$A_8 = \epsilon^2(a+2)(2a^2+10a+9-b^2)$$

$$A_6 = (a^2 + 4a + 4)[2(a+2)^2 - b^2] + 8(a-2)[(a+2)(a+2c) + 2b^2]$$

$$A_4 = 2c(a+2)[2(a+2)^2 - b^2] + 2(a^2 + 4a + 4)[2(a+2)(a+2c) + b^2] + 2(a+2)[2(a+2)^2 - b^2] + 2(a+2)(a^2 + 6ac + c) + (a+2c)(4a^2 + 3a + 8c)$$

$$A_2 = 4(2+ac)[2(a+2)(a+2c) + b^2] + (a^2 + 4a + 4)[2(a+2c)^2 - b^2] + (a+2c)(a^2 + 12ac + 2c) + (a+2)(8c^2 + ac)$$

$$A_0 = 2c(a+2)[2(a+2c)^2 - b^2] + c(a+2c)(a+8c)$$

$$a = \Omega_1^2 + \Omega_2^2, \quad b = \Omega_2^2 - \Omega_1^2, \quad c = \Omega_1^2 \Omega_2^2$$

이때 $\Sigma=0$ 인 경우의 Recharls 변수 $S = j\Omega$ 를 사용하였다.

무손실 전송선로로 구성된 수동회로는 다음 관계식을 만족한다.^[13]

$$|S_{11}(S)|^2 = 1 - |S_{21}(S)|^2 \tag{4}$$

$$z(S) = \frac{1 + S_{11}(S)}{1 - S_{11}(S)} \tag{5}$$

여기서 $S_{11}(S)$ 은 회로 입력에서의 반사계수이며 $z(S)$ 는 시스템 임피던스로 정규화된 입력 임피던스이다. 식 (3)~(5)에 의하여 회로 구성소자를 추출하면^[14] 여러 형태의 2단자쌍 회로를 합성할 수 있으나 본 논문에서는 정합회로의 사용이 용이한 그림 1의 회로에 대하여 생각한다. 동작 주파수 대역을 옥타브 대역(octave bandwidth)으로 생각하면 MIL과 리플에 대한 소자값의 계산 결과는 표 1과 같이 주어진다. 여기서 $MIL = 10 \log K$ 이며 리플 = $10 \log(\epsilon^2 + 1)$ 이다. 표 1로부터 동일한 리플에 대하여 MIL이 증가하거나 동일한 MIL에 대하여 리플이 증가하면 회로의 부하저항 흡수능력은 증가함을 알 수 있다. 표 1의 소자값은 여러값의 MIL과 리플에 대하여 반복적으로 계산되므로 컴퓨터 프로그램을 이용하는 것이 편리하다.

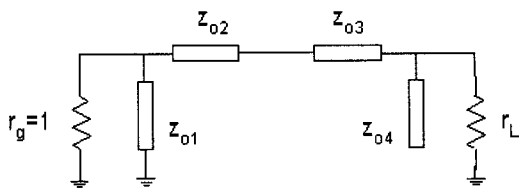


그림 1. $n=2, q=1, m=1$ 에 대한 Chebyshev 임피던스 정합회로

Fig. 1. Chebyshev impedance matching network for $n=2, q=1, m=1$.

표 1. Chebyshev 근사의 경우 $n=2, q=1, n=1, r_g=1$ 에 대한 소자값 ($\theta_2 = 60^\circ$)

Table 1. Element values for $n=2, q=1, n=1, r_g=1$ in case of Chebyshev approximation ($\theta_2 = 60^\circ$).

ripple(dB) MIL(dB)		0.001	0.01	0.05	0.1	0.2
0.2	z_{01}	14.0861	5.3138	2.8400	2.1803	1.6694
	z_{02}	1.0541	1.0786	1.0187	0.9520	0.8581
	z_{03}	1.2246	1.6280	2.1582	2.4277	2.6731
	z_{04}	16.3648	8.0203	6.0169	5.5600	5.2005
	Γ_L	1.9992	2.8480	4.0864	4.8450	5.7464
0.1	z_{01}	13.4047	5.0382	2.6763	2.0500	1.5681
	z_{02}	1.0521	1.0638	0.9867	0.9140	0.8178
	z_{03}	1.2313	1.6333	2.1392	2.3848	2.6002
	z_{04}	15.6880	7.7354	5.8022	5.3488	4.9861
	Γ_L	1.7693	2.5020	3.5463	4.1856	4.9553
0.05	z_{01}	12.8918	4.8167	2.5442	1.9472	1.4905
	z_{02}	1.0484	1.0463	0.9550	0.8794	0.7838
	z_{03}	1.2339	1.6270	2.1028	2.3277	2.5223
	z_{04}	15.1740	7.4900	5.6021	5.1543	4.7966
	Γ_L	1.6177	2.2606	3.1682	3.7330	4.4256
0.01	z_{01}	12.1131	4.4545	2.3408	1.7954	1.3801
	z_{02}	1.0346	1.0023	0.8951	0.8207	0.7311
	z_{03}	1.2278	1.5842	2.0033	2.2030	2.3784
	z_{04}	14.3756	7.0411	5.2392	4.8192	4.4896
	Γ_L	1.4151	1.9158	2.6574	3.1446	3.7592

부하 임피던스를 $n=2, q=1, m=1$ 의 차수로 정합하기 어려운 경우, 주어진 부하를 정합하기 위해서는 회로의 차수를 증가시켜야 한다. 이 경우로써 본 논문에서는 그림 2의 구조를 갖는 $n=2, q=3, m=1$ 에 대한 회로를 생각한다. $n=2, q=3, m=1$ 인 경우의 소자값도 $n=2, q=1, m=1$ 과 같은 방법으로 계산할 수 있으며 이의 계산 결과는 표 2와 같이 주어진다. 여기서의 동작 주파수 또한 옥타브 대역이다.

표 2로부터 동일한 리플에 대하여 MIL이 증가하면 회로의 부하저항 흡수능력은 증가하나 동일한 MIL에 대해 리플이 증가하면 부하저항 흡수능력은 감소함을 알 수 있다. 따라서 MIL 및 리플을 적절히 조정하면 주어진 부하 임피던스를 정합할 수 있다. 전달함수에 의한 회로망 합성법을 사용하면 그림 1 및 2에 주어진 회로 이외에도 더욱 다양한 형태의 회로를 합성할 수 있다.

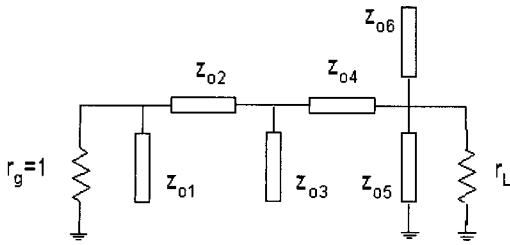


그림 2. $n=2, q=3, m=1$ 에 대한 Chebyshev 임피던스 정합회로

Fig. 2. Chebyshev impedance matching network for $n=2, q=3, m=1$.

표 2. Chebyshev 근사의 경우 $n=2, q=3, n=1, r_g=1$ 에 대한 소자값 ($\theta_2 = 60^\circ$)

Table 2. Element values for $n=2, q=3, n=1, r_g=1$ in case of Chebyshev approximation ($\theta_2 = 60^\circ$).

ripple(dB)		0.001	0.01	0.05	0.1	0.2
0.2	z_{01}	4.4444	2.8341	1.9586	1.6361	1.3459
	z_{02}	1.2227	1.2170	1.1013	1.0117	0.9005
	z_{03}	1.6977	1.0935	0.6964	0.5427	0.4090
	z_{04}	1.2503	1.0006	0.6614	0.5129	0.3826
	z_{05}	6.3081	1.6414	0.5445	0.3259	0.1927
	z_{06}	1.7371	0.8766	0.3952	0.2588	0.1639
	r_L	1.4074	0.9539	0.5273	0.3800	0.2686
0.1	z_{01}	4.2331	2.6755	1.8345	1.7875	1.2596
	z_{02}	1.2262	1.2046	1.0696	0.9739	0.8608
	z_{03}	1.6399	1.0367	0.6457	0.5000	0.3767
	z_{04}	1.2308	0.9490	0.6083	0.4685	0.3499
	z_{05}	5.9143	1.5025	0.4916	0.2945	0.1752
	z_{06}	1.7477	0.8417	0.3670	0.2387	0.1512
	r_L	1.2091	0.7811	0.4201	0.3031	0.2171
0.05	z_{01}	4.0376	2.5295	1.7269	1.4423	1.1924
	z_{02}	1.2283	1.1896	1.0383	0.9396	0.8278
	z_{03}	1.5878	0.9847	0.6031	0.4663	0.3529
	z_{04}	1.2080	0.8988	0.5633	0.4336	0.3261
	z_{05}	5.6099	1.3941	0.4528	0.2723	0.1633
	z_{06}	1.7647	0.8133	0.3456	0.2242	0.1424
	r_L	1.0753	0.6647	0.3522	0.2562	0.1865
0.01	z_{01}	3.6480	2.2507	1.5522	1.3104	1.0933
	z_{02}	1.2276	1.1499	0.9791	0.8824	0.7758
	z_{03}	1.4867	0.8871	0.5375	0.4195	0.3221
	z_{04}	1.1473	0.7984	0.4945	0.3860	0.2963
	z_{05}	5.1260	1.2274	0.4008	0.2443	0.1484
	z_{06}	1.8129	0.7671	0.3162	0.2057	0.1317
	r_L	0.8896	0.5106	0.2735	0.2043	0.1527

III. 증폭기 설계

전절의 임피던스 정합회로를 증폭기에 응용하기 위하여 4~8GHz 대역에서 12.0 ± 0.5 dB의 이득과 2.0dB 이하의 잡음지수를 갖는 광대역 증폭기를 예로써 설계한다. 여기에 사용될 트랜지스터는 NE32684A이다. 증폭기의 설계에 있어서 입출력 반사손실은 이득 및 잡음지수에 의하여 결정되므로 이들 특성은 지정하지 아니한다.

1. 음영상 소자모델

광대역 증폭기의 설계는 요구 조건을 만족하는 트랜지스터의 입출력 등가회로를 구하는 것으로부터 시작된다. 이를 위한 보통의 방법은 트랜지스터를 단방향성이라 가정하고 S_{11} 으로부터는 입력 등가회로를, S_{22} 로부터는 출력 등가회로를 유도하는 것이다.^{[15], [16]} 그러나 마이크로파 대역에서 트랜지스터는 양방향 특성을 나타내므로 이러한 방법으로는 증폭기의 성능을 정확히 예측할 수 없다.

Medley에 의하여 제안된 음영상 소자모델은 양방향성 트랜지스터에도 적용되므로 모델링 오차를 줄일 수 있으며 최적화 과정에서 사용되는 변수의 수가 적어 트랜지스터의 모델링에 적합하다.^{[8], [9]} 또한 트랜지스터를 이 방법으로 모델링하면 주파수의 증가에 따른 이득 감소현상도 자연스럽게 해결된다. 증폭기가 4~8GHz의 대역에서 최대 잡음지수 1.7dB 및 12.0dB의 이득을 갖고 안정영역에서 동작하도록 트랜지스터를 모델링하면 이의 입출력 등가회로는 그림 3과 같이 된다.

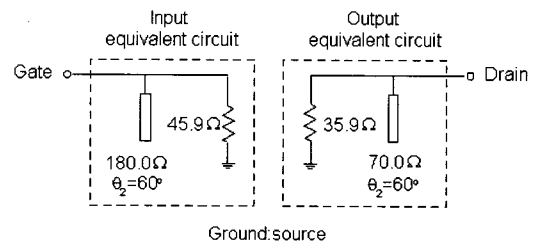


그림 3. 음영상 소자모델에 의한 트랜지스터의 입출력 등가회로

Fig. 3. Input and output equivalent circuits of the transistor by negative-image device model.

광대역 증폭기의 정합회로는 그림 3의 트랜지스터 입출력 등가회로를 효율적으로 정합하도록 구성되어야 한다.

2. 정합회로 합성

그림 3의 트랜지스터 입출력 등가회로는 그림 1 및 2의 회로 형상과 일치하는 소자의 조합을 가지고 있으므로 이를 이용하여 증폭기의 입출력 정합회로를 구성한다. 입력 정합회로에서 회로의 차수가 $n=2, q=1, m=1$ 인 경우, 트랜지스터의 입력 등가회로 저항과 리액턴스를 흡수하기 위한 MIL과 리플의 조합은 쉽게 구할 수 없다. 그러나 회로의 차수를 $n=2, q=3, m=1$ 로 증가시키면 MIL=0.1dB, 리플=0.0055dB에 대하여 이의 저항과 리액턴스를 흡수할 수 있다. 이 경우 리액턴스는 과잉흡수(excess absorption)가 되므로 등가회로 리액턴스 이외의 값은 정합회로에 포함되게 된다. 이렇게 해서 구성된 입력 정합회로는 그림 4(a)와 같이 주어진다. 이는 또한 표 2로부터 보간법으로 구할 수도 있다. 출력 정합회로 역시 입력 정합회로와 같은 방법에 의하여 구할 수 있으며 $n=2, q=3, m=1$ 의 경우, 합성된 출력 정합회로는 그림 4(b)와 같이 된다. 이 경우 MIL 및 리플의 값은 각각 0.1dB 및 0.013dB이다. 따라서 입출력 정합회로의 삽입손실은 각각 0.106dB와 0.113dB로써 그 효율은 매우 양호하다.

정합회로를 구성하는 선로의 특성 임피던스는 그림 3의 트랜지스터 등가회로 저항과 리액턴스 값에 매우 민감하다. 따라서 회로의 선로들을 구현가능한 값으로 유지하기 위해서는 등가회로에 사용되는 선로의 전기적인 길이를 $\theta_2=60^\circ$ 근처로 유지하고 저항값도 시스템의 특성 임피던스로 근접시켜야 한다.

음영상 소자모델과 전달함수 합성법에 의하여 설계된 증폭기는 비유전율 2.52, 기판 두께 0.502mm의 Teflon 기판(Taconic TLX-9) 상에 구현하였다. 또한 마이크로스트립 스템 및 티와 같은 불연속을 회로에 포함하고 개선된 특성을 얻기 위하여 TouchstoneTM [10]으로 증폭기의 성능을 최적화하였다. 최적화된 증폭기 및 이의 특성은 그림 5와 같이 주어진다.

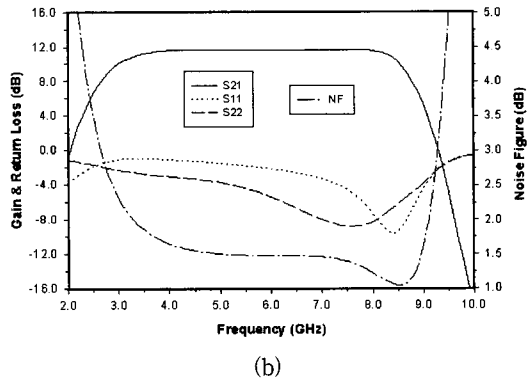
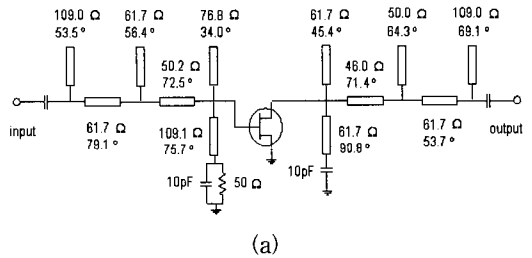


그림 5. 최적화된 증폭기
(a) 증폭기 회로, (b) 주파수 특성
Fig. 5. Optimized amplifier.
(a) Amplifier circuit, (b) Frequency characteristics

그림 5에서 설계된 증폭기는 4~8GHz의 대역에서 11.6 ± 0.05 dB의 이득 및 1.6dB의 최대 잡음지수를 가지며 입출력 반사손실은 최소 1.1dB와 3.1dB를 각각 나타낸다. 여기서 입출력 반사손실은 리액티브 정합(reactive matching)에 대하여 나타나는 매우 빈약

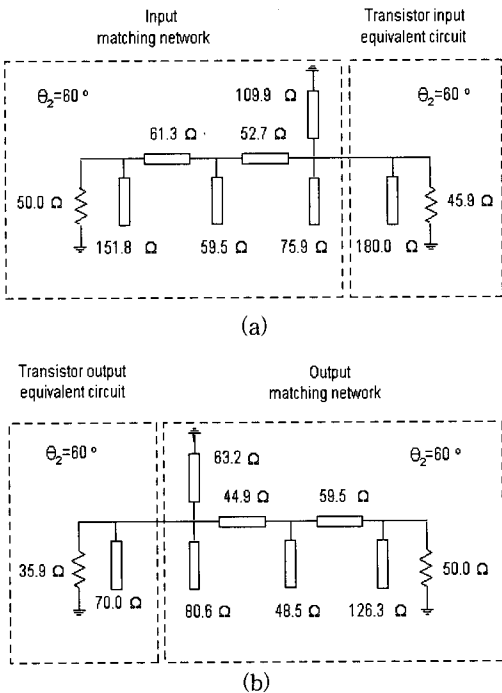
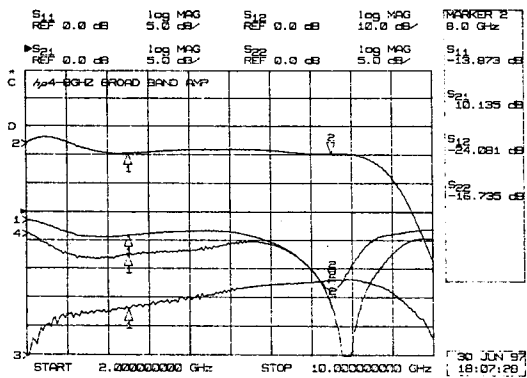


그림 4. 합성된 입출력 정합회로
(a) 입력 정합회로, (b) 출력 정합회로
Fig. 4. Synthesized input and output matching networks. (a) Input matching network, (b) Output matching network

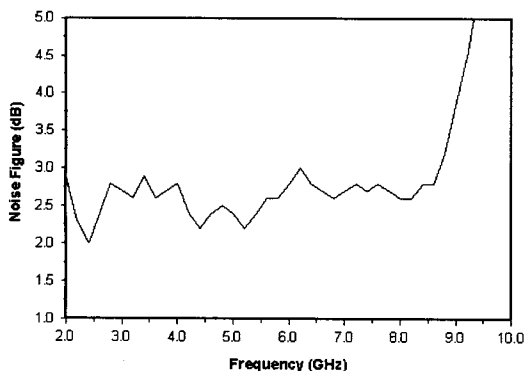
한 특성을 보이고 있으나^[17] 이는 평형 증폭기 구조를 사용함으로써 개선할 수 있다.

IV. 증폭기 실험

제작된 증폭기는 Wiltron 3680K UTF에 장착하여 실험하였으며 이의 측정결과는 그림 6과 같이 주어진다.



(a)



(b)

그림 6. 제작된 증폭기의 측정 결과

(a) 이득 및 입출력 반사손실, (b) 잡음지수

Fig. 6. Measured results of the fabricated amplifier.

(a) Gain and input/output return loss, (b) Noise figure

그림 6에서와 같이 증폭기의 이득은 4~8GHz의 대역에서 10.4 ± 0.4 dB이며 최소 및 최대 잡음지수는 각각 2.2와 3.0dB로 측정되었다. 최소 입출력 반사손실 또한 각각 3.2dB 및 5.1dB의 특성을 나타낸다. 이러한 결과는 설계 이득보다 약 1.2dB 적고 설계 잡음지수보다는 1.4dB 높은 것이며 입력 반사손실은 2.1dB,

출력 반사손실은 2.0dB 정도 큰 특성을 나타낸다. 한편, 그림 5(b)와 그림 6을 비교했을 때 측정치는 설계치와 비교적 잘 일치하므로 본 논문의 정합회로 합성법은 광대역 증폭기의 설계에 매우 효과적임을 알 수 있다. 다만, 2~3GHz의 설계외 대역에서 측정치가 설계치와 차이를 보이는 것은 저항과 단락스텝의 구현에 사용된 다층 칩캐시터(multi-layer chip capacitor)의 영향 및 구현된 선로의 설계치와의 오차에 그 원인이 있다고 생각된다.

V. 결론

본 논문에서는 광대역 마이크로파 증폭기 설계를 위한 임피던스 정합회로의 합성법을 제시하고 이를 이용하여 옥타브 대역의 증폭기를 설계, 제작하였다.

정합회로는 동일한 전기적 길이의 분포정수 전송선로를 기본구조로 선택하였으며 전달함수는 MIL과 리플의 조정에 의하여 부하 임피던스를 쉽게 흡수할 수 있는 Chebyshev 다항식을 이용하였다. 정합회로의 구성 예로써, 4~8GHz 대역에서 제시된 규격을 만족하는 광대역 증폭기를 설계하였으며 이의 측정결과는 설계치와 비교적 잘 일치하였다. 이에 의하여 전달함수를 이용한 정합회로 합성은 광대역 증폭기의 설계에 매우 유용하게 이용될 수 있음을 입증하였다.

전달함수에 의한 광대역 임피던스 정합회로의 합성은 하이브리드 MIC 회로는 물론 MMIC 회로 설계에도 효과적으로 사용될 수 있다.

참고 문헌

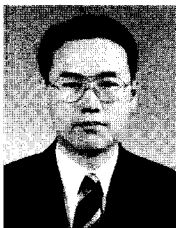
[1] W. H. Ku and W. C. Petersen, "On optimum gain-bandwidth limitations of transistor amplifier as reactively constrained active two-port networks," *IEEE Trans. on Circuits and Systems*, vol. CAS-22, no. 6, pp. 523-533, Jun. 1975.

[2] D. J. Mellor and J. G. Linvill, "Synthesis of interstage networks of prescribed gain versus frequency slopes," *IEEE Trans. on Microwave Theory and Tech.*, vol. MTT-23, no. 12, pp. 1013-1020, Dec. 1975.

[3] H. J. Carlin, "A new approach to gain-

- bandwidth problems," *IEEE Trans. on Circuits and Systems*, vol. CAS-24, , no. 4, pp. 170-175, Apr. 1977.
- [4] H. J. Carlin and P. A. Amutz, "On optimum broad-band matching," *IEEE Trans. on Circuits and Systems*, vol. CAS-28, no. 5, pp. 401-405, May 1981.
- [5] B. S. Yarman and H. J. Carlin, "Simplified real frequency technique applied to broad-band multistage microwave amplifiers," *IEEE Trans. on Microwave Theory and Tech.*, vol. MTT-30, no. 12, pp. 2216-2222, Dec. 1982.
- [6] G. L. Matthaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance Matching Networks, and Coupling Structures*, McGraw-Hill Book Co., New York, 1964.
- [7] M. E. Mokari-Bolhassan and W. H. Ku, "Transfer function approximation for a new class of bandpass distributed network structures," *IEEE Trans. on Microwave Theory and Tech.*, vol. MTT-25, no. 10, pp. 837-847, Oct. 1977.
- [8] M. W. Medley, Jr and J. L. Allen, "Improved device modeling for matching networks synthesis," *IEEE MTT Symp. Dig.* pp. 350-352, 1979.
- [9] M. W. Medley, Jr and J. L. Allen, "Broad-band GaAs FET amplifier design using negative-image device models," *IEEE Trans. on Microwave Theory and Tech.*, vol. MTT-27, no. 9, pp. 784-788, Sept. 1979.
- [10] EEsof, *Touchstone(Version 2.1)-Computer-Aided Microwave Simulation and Optimization Program*, EEsof, Inc., Westlake Village, CA, USA., Jan. 1990.
- [11] W. H. Ku, "Exact synthesis of interstage matching networks for broadband microwave GaAs FET amplifiers," *IEEE MTT Symp. Dig.* pp. 312-315, 1977.
- [12] R. Levy, "Synthesis of mixed lumped and distributed impedance transforming filters," *IEEE Trans. on Microwave Theory and Tech.*, vol. MTT-20, no. 3, pp. 223-233, Mar. 1972.
- [13] R. Soares, *GaAs MESFET Circuit Design*, Artech House, Inc., Boston, pp. 102-110, 1988.
- [14] F. K. Kuo, *Network Analysis and Synthesis*, John Wiley & Sons, New York, 1966.
- [15] G. Gonzalez, *Microwave Transistor Amplifier, Analysis and Design*, Prentice-Hall, Inc. 1997.
- [16] M. S. Narayana, "Approximations ease power amplifier design," *Microwaves and RF*, vol. 35, no. 9, pp. 100-106, Sept. 1996.

 저 자 소 개



金南泰(正會員)

1986년 2월 한양대학교 전자공학과 졸업(공학사).
 1988년 2월 한양대학교 대학원 전자공학과 졸업
 (공학석사). 1992년 2월 한양대학교 대학원 전자
 통신공학과 졸업(공학박사). 1992년 6월 ~ 1995
 년 9월 한국전자통신연구소 선임연구원. 1995년
 10월 ~ 현재 인제대학교 전자공학과 조교수. 주

관심분야는 각종 도파계와 복사계의 전자계의 해석 및 마이크로파 회로설계, 제작 등임