

論文98-35D-3-2

베이스 표면재결합상태의 불안정에 의한 GaAs HBT의 열화 (Degradation of GaAs HBT induced by Instability of Base Surface Recombination States)

金得永*, 崔宰熏*, 金到顯*, 宋政根*

(Duk-Young Kim, Jae-Hoon Choi, Do-Hyun Kim, and Chung-Kun Song)

요 약

GaAs HBT는 높은 전류 구동력 때문에 고전력 증폭기의 전력소자로서 활용도가 높지만, 고전류 동작시 발생하는 전류이득의 열화 때문에 상품화되지 못하고 있다. 본 논문에서는 순방향 고전류 스트레스 아래에서 발생하는 GaAs HBT의 전류이득 열화의 형태를 분석하였고, 열화 메커니즘을 2차원 시뮬레이션을 사용하여 규명하였다. 전류이득 열화의 주요 요인은 GaAs 외부 (extrinsic) 베이스와 이 표면을 포장하고 있는 실리콘 질화막과의 계면에 형성된 표면 재결합 상태의 변화때문인 것으로 밝혀졌다. 이것은 전자와 정공이 벌크 혹은 표면에서 재결합할 때 방출되는 에너지에 의하여 그 표면 상태가 변화하는 것으로 추정되며, 개선 방법을 제시하였다.

Abstract

Although GaAs HBTs are very attractive for high power amplifier because of their power handling capability, they can't be actively commercialized due to the degradation of current gain occurred in high current operation. In this paper we analyzed the type of current gain degradation of GaAs HBTs under high constant current stress, and identified the mechanism by using two dimensional numerical simulation. The cause of degradation was found out to be the variation of surface recombination states at the interface between GaAs extrinsic base and the nitride passivating the surface of base. The energy radiated from recombination of carriers in bulk as well as near the surface is estimated to activate the change of the surface states.

I. 서 론

HBT는 높은 f_{max} 와 f_T , 낮은 $1/f$ 와 RF 잡음, 높은 파괴전압, 높은 전달전도도, 높은 전력 처리능력, turn-on 전압의 작은 편차 등의 특성 때문에 저잡음 증폭기, 발진기, 고전력 증폭기, 고속 통신 소자, 게이트 어레이 등에 활용하기 위하여 널리 연구되고 있고

미국과 일본 그리고 한국의 일부 기업에서 대량 생산 단계에 접어 들고 있지만, 상품화를 위하여 반드시 확보되어야 할 신뢰도에서 검증되지 않은 기술적인 문제들이 남아있다.

HBT는 사용하는 반도체 재료와 소자의 구조 그리고 높은 전류의 동작 때문에 여러 가지 형태의 열화가 발생하며, 현재 중요한 연구과제로 대두하고 있다. 열화의 요인은 이종접합의 불안정^[1], 소자의 표면 및 주변물체의 열화^[2], 에피층 물성의 열화^[3], 배선 및 전극의 열화^[4] 등 네 가지로 분류할 수 있다. 이종접합의 열화는 베이스 도펀트의 확산과 계면 전하 상태의 변화에 의하여 발생한다. 도펀트의 확산에 의한 열

* 正會員, 東亞大學校 電子工學科

(Dept of Electronic Engineering Dong-A University)

※ 본 논문은 '96 과학재단 핵심연구과제의 연구비에 의해 지원되었음.

接受日字:1997年7月21日, 수정완료일:1998年2月26日

화는 베이스 도펀트로서 Be 대신에 확산계수가 작은 C을 사용함으로써 방지할 수 있었고^[5,6], 그리고 에피층 성장 기술이 발달함에 따라 전기적으로 안정된 제면 전하 상태를 제작할 수 있게됨으로써 이중접합의 열화는 상당히 개선되었다. 에피층 물성의 변화에 의한 열화는 박막 성장 기술이 발달함에 따라 개선되었지만, 베이스에서 캐리어의 재결합을 통해 방출되는 에너지의 영향으로 물성이 변화하는 연구보고가 있다^[7]

현재 신뢰도에 가장 큰 영향을 주는 요인으로 GaAs 외부 (extrinsic) 베이스와 이를 포장하고 있는 물질과의 계면에 형성된 표면 재결합 상태의 불안정을 들 수 있다. 이러한 표면 재결합 상태의 영향을 최소화하기 위하여 GaAs 베이스 표면을 에너지 갭이 큰 p-AlGaAs로 포장하여 베이스에 주입된 전자들이 베이스 표면으로 끌려들지 못 하게 함으로써 표면 재결합을 감소시키거나^[8], GaAs 베이스 표면을 As₂S₃로 처리하여 GaAs 표면에서 산소를 제거함으로써 표면 재결합 상태의 농도를 감소시키는 방법을 사용하고 있고^[9], 또한 폴리이미드로써 표면 처리하는 연구도 있지만^[10], 이러한 방법의 신뢰도에 미치는 영향은 아직 검증되지 않았다. 일반적인 포장 물질로서 실리콘 질화막을 많이 사용하고 있고, 이에 대한 신뢰도 연구는 다소 이루어 지고 있지만^[11,12], 열화 메커니즘에 대하여 검증되지 않은 추정적인 모델들이 제시되어 있는 실정이다.

본 연구에서는 GaAs 베이스를 질화막으로 포장한 HBT를 여러 가지 온도에서 순방향 정전류 스트레스를 인가하는 가속수명실험을 통하여 전류이득 열화의 형태를 분류하고, 열화 메커니즘을 제시하였으며, 2차원 시뮬레이션으로 이를 검증하였다.

II. 소자제작 및 가속수명실험

사용된 HBT는 (100) 절연 GaAs 기판 위에 MOCVD 기술로 표1과 같이 에피층을 성장하였고, 메사 식각 공정과 자기정렬 공정으로 제작된 단일 에미터 소자이다. 용저항을 줄이기 위한 에미터 cap층인 n-In_xGa_{1-x}As는 H₃PO₄:H₂O₂:H₂O로 습식 식각하였고, n-GaAs는 CCl₂F₂를 사용하여 plasma상태하에서 RIE로 건식식각하였다. n-Al_xGa_{1-x}As 에미터는 NH₄OH로 식각하며, RIE에 의해 생긴 방향성으로 언더컷이 생긴다. 에미터 언더컷을 이용하여 베이스 급

속을 자기정렬 공정으로 제작할 수 있고, 외부 표면은 CVD를 이용하여 실리콘질화막으로 포장하였다.

표 1. AlGaAs/GaAs HBT의 조성도
Table 1. Composition of AlGaAs/GaAs HBT.

반도체	폭(A)	Al 몰비	도펀트	농도 (cm ⁻³)
n-In _x Ga _{1-x} As	5000	0.5	Si	2×10 ¹⁹
n-In _x Ga _{1-x} As	5000	0→0.5	Si	2×10 ¹⁹
n-GaAs	500		Si	5×10 ¹⁸
n-Al _x Ga _{1-x} As	300	0→0.3	Si	5×10 ¹⁷
n-Al _x Ga _{1-x} As	1200	0.3	Si	5×10 ¹⁷
n-Al _x Ga _{1-x} As	300	0.3→0	Si	5×10 ¹⁷
p-GaAs	1200		C	4×10 ¹⁹
n-GaAs	10000		Si	2×10 ¹⁸
n-GaAs	60000		Si	5×10 ¹⁸

베이스에는 p형 도펀트로서 C 을 4×10¹⁹ cm⁻³으로 도핑하였고, 폭은 1200Å으로 하였다. Al_xGa_{1-x}As 에미터의 Al 몰비는 x=0.3, n형 도펀트로서 Si을 5×10¹⁷ cm⁻³으로 도핑하였다. 에미터와 베이스 사이에는 300Å의 조성경사 영역 (x=0.3→0)을 삽입하였으며 그림 1은 실험에 사용된 HBT의 단면도이다.

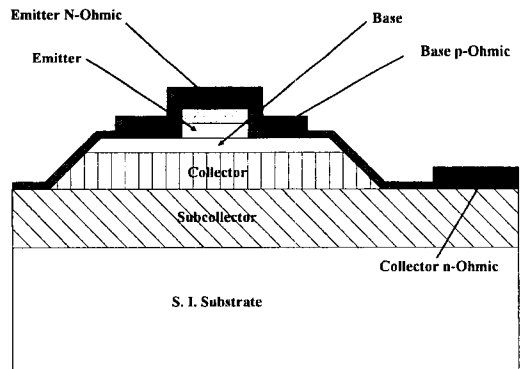


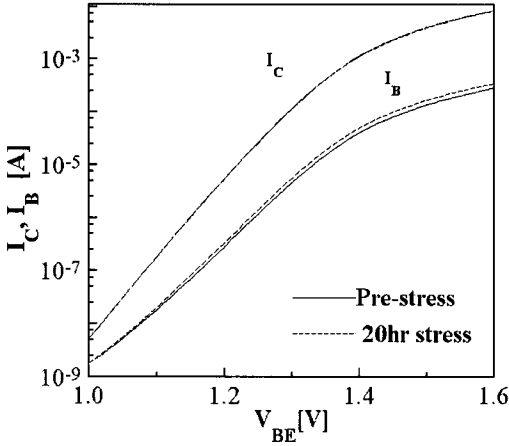
그림 1. Mesa HBT 구조
Fig. 1. Structure of Mesa HBT.

HBT는 약 1mA의 순방향 정전류 스트레스를 300K, 370K, 400K에서 장시간 인가하고, 주기적으로 스트레스를 멈춘 후 300K에서 전류이득을 측정하여 열화를 관찰하였다. 정전류 스트레스 인가와 I-V 측정은 HP4155A를 사용하였고, 측정의 정확성과 효율성을 높이기 위하여 모든 과정은 컴퓨터로 자동제어되도록 구성하였다.

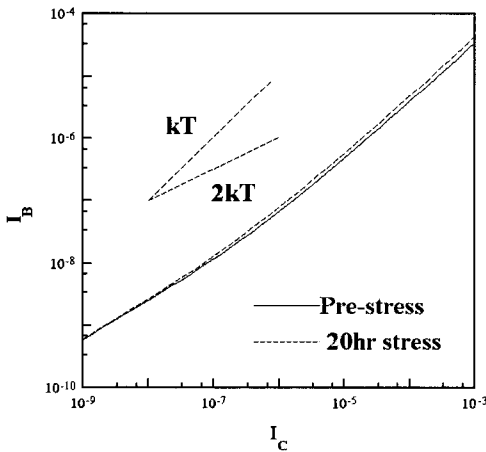
III. 결과 및 검토

GaAs HBT에 20시간 동안 400K에서 1mA의 순

방향 정전류 스트레스를 인가하면 그림 2a와 같이 베이스와 콜렉터 전류가 열화한다.



(a)



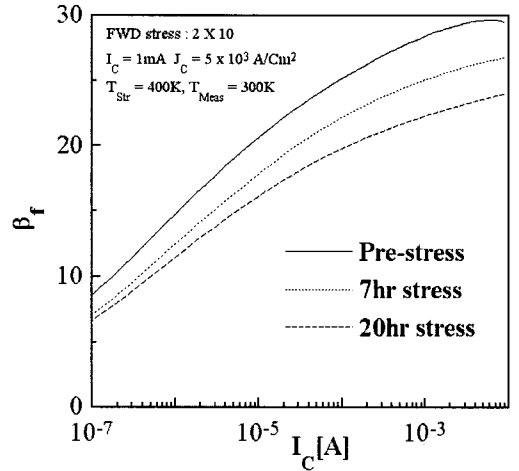
(b)

그림 2. 20시간 정전류 스트레스 후 열화된 (a) Gummel 도표, (b) $I_B - I_C$ 그래프. ($A_e=2 \times 10 \mu m^2$, $I_{stress}=1mA$, $T_{stress}=400K$)

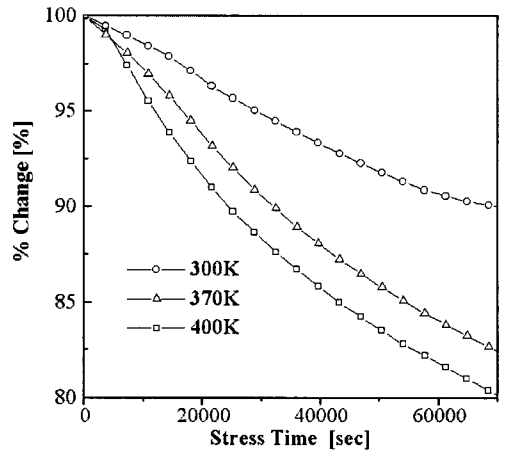
Fig. 2. After 20h stress (a) Gummel plot and (b) $I_B - I_C$ graph. ($A_e=2 \times 10 \mu m^2$, $I_{stress}=1mA$, $T_{stress}=400K$)

그림 2b는 고준위 효과를 제거하기 위하여 $I_B - I_C$ 의 관계 그래프로 나타내었다. 콜렉터 전류는 낮은 전압 영역에서 변화를 보이지 않고, 약 1.4V의 높은 전압에서 약간 감소하였다. 반면에 베이스 전류는 낮은 전압에서 크기도 증가하면서 동시에 이상계수가 1.53에서 1.51로 감소하였다. 따라서 그림 2b와 같이 베이스 전류의 $2kT$ 와 kT 의 분기점이 높은 전압으로 이동하였음을 볼 수 있다.

베이스 전류의 증가로 인하여 전류이득도 그림 3a와 같이 감소하였다. 전류이득도 높은 전압에서 더 많이 감소하였다.



(a)



(b)

그림 3. (a) 스트레스 시간에 대한 전류이득의 열화, (b) 스트레스 시간과 온도에 대한 $I_C=1mA$ 의 전류이득의 열화

Fig. 3. (a) Degradation of current gain vs stress time, and (b) degradation of current gain at $I_C=1mA$ for the various temperatures vs stress time.

그림 3b는 그림 3a에서 $I_C=1mA$ 의 전류이득의 열화를 스트레스 시간과 온도에 대하여 나타내었다. 시간이 경과함에 따라 전류이득은 감소하였으며, 온도가 증가할수록 열화는 더욱 악화되었다. 10% 열화를 기준으로 측정한 MTTF는 300K에서 30시간으로 나타난 0.15eV의 활성화에너지는 보고된 수치(0.4~2eV)에 비해 안정된 MTTF값을 나타내었다.

IV. 표면 재결합에 의한 열화 모델

2차원 시뮬레이터를 이용하여 벌크 재결합, 베이스 도펀트의 재확산, GaAs 외부 (extrinsic) 베이스 표면 재결합등이 스트레스에 의하여 변화할 때 나타나는 베이스 전류의 열화를 시뮬레이션하였고, 그 결과를 그림 4에 나타내었다. 베이스 도펀트가 스트레스에 의하여 에미터 쪽으로 재확산할 경우 베이스 전류는 감소하였다. 이것은 재확산에 의하여 pn 접합이 에너지 갭이 큰 에미터 내부에서 형성됨으로써 캐리어 주입이 감소하였기 때문이다. 따라서, 이 결과는 그림 2b와 다르므로 재확산이 전류이득 열화의 원인이 아닌 것을 알 수 있다. 벌크 재결합의 경우 낮은 전압 영역에서 기울기가 2kT에 가까워지는 것을 볼 수 있다. 이것은 벌크 재결합율이 증가할수록 에미터-베이스 공간전하 영역 (SCR)에서 캐리어 재결합이 증가하기 때문이다. 높은 전압 영역에서는 에미터 주입효과가 재결합을 압도하게되어 기울기는 kT에 접근한다. 이 결과는 그림 2b와 차이가 나므로 벌크 재결합이 주된 열화의 원인은 아닌것으로 판단된다. 표면 재결합의 경우 낮은 전압과 높은 전압 영역에서 크기와 함께 기울기도 kT에 접근하였다. 이것은 그림 2b의 스트레스 결과와 일치하므로 순방향 정전류 스트레스에 의한 GaAs HBT의 열화의 원인은 GaAs 외부 베이스 표면에 형성된 재결합 상태의 변화인 것으로 해석된다.

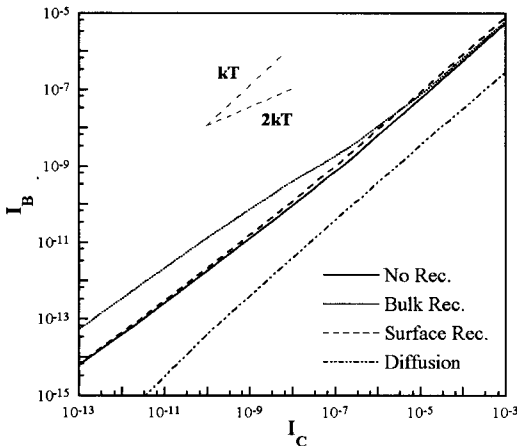


그림 4. 2차원 시뮬레이션에 의한 다양한 열화 요인들이 베이스 전류에 미치는 영향

Fig. 4. Effects of the variuos degradation causes on base current calculated by two dimensional simulator.

메사 식각된 외부 베이스 표면은 실리콘 질화막으로 포장되어 있다. 질화막 성막 공정시 외부 베이스 표면 상태에 따라 표면 재결합 상태가 형성되고, 이 재결합 상태의 안정도가 전류이득의 열화를 결정하게 된다. 표면 재결합 상태의 영향을 2차원 시뮬레이터^[13]를 이용하여 분석하였다. 전자와 정공의 표면 재결합 속도를 $S_n = S_p = 10^6 \text{ cm/sec}$, 트랩의 에너지 준위를 $E_t = 0.8 \text{ eV}$, 전자 억셉터와 전자 도너 트랩의 농도를 $N_{a,n} = N_{d,n} = 10^{13} \text{ cm}^{-2}$ 로 하고, 전위와 전류 분포를 계산하여 그림 5에 나타내었다. 외부 베이스와 질화막 계면의 전위는 식(1)에 의하여 계산하였고,

$$\begin{aligned} \epsilon_1 \nabla \phi_1 - \epsilon_2 \nabla \phi_2 &= \sigma_s \\ \sigma_s &= \sigma_{a,n} + \sigma_{d,n} \\ \sigma_{a,n} &= -qN_{a,n}(E_{Fn} - E_V) \\ \sigma_{d,n} &= qN_{d,n}(E_C - E_{Fn}) \end{aligned} \tag{1}$$

여기서 σ_s 는 표면 전하밀도, $\sigma_{a,n}$ 은 전자 억셉터 트랩의 전하밀도, $\sigma_{d,n}$ 은 전자 도너 트랩의 전하밀도이다. 그리고, 표면 재결합율의 계산은 SRH 모델을 사용하였으며, 표면에서 캐리어 수명은 식(2)를 사용하였다.

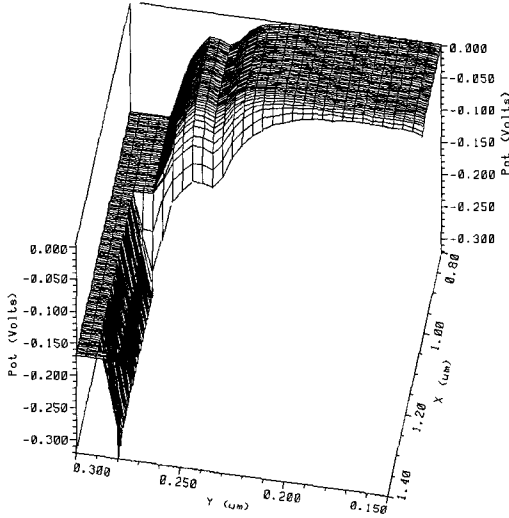
$$\begin{aligned} U_{SRH} &= \frac{pn - n_i^2}{\tau_p^{eff}(n + n_i) + \tau_n^{eff}(p + n_i)} \\ \frac{1}{\tau_n^{eff}} &= \frac{S_n d_i}{A_i} + \frac{1}{\tau_n} \\ \frac{1}{\tau_p^{eff}} &= \frac{S_p d_i}{A_i} + \frac{1}{\tau_p} \end{aligned} \tag{2}$$

여기서 τ_n^{eff} 와 τ_p^{eff} 는 각각 전자와 정공의 표면에서 유효수명, τ_n 와 τ_p 는 전자와 정공의 벌크 수명, d_i 와 A_i 는 i번째 메쉬의 길이와 면적이다. 그리드 간격이 10Å일 경우 캐리어 유효수명은 약 0.1psec가 되며, GaAs의 1nsec의 벌크 수명에 비교하여 적합한 값이다.

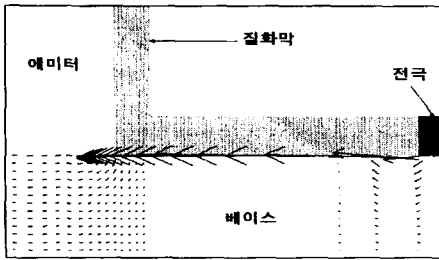
에미터에서 주입된 전자들은 외부 베이스 표면에 분포되어 있는 전자 억셉터 트랩에 의하여 포획되어 음전하로 이온화된다. 이 표면 음전하 때문에 베이스 표면 전위는 그림 5a와 같이 벌크 보다 낮아지게 되어 표면을 따라 채널이 형성된다. 따라서, 양전하를 띤 정공들은 벌크에서 외부 베이스 표면으로 집중되는 반면에 전자들은 표면으로부터 공핍되어 정공전류는 그림 5b와 같이 베이스 표면에 형성된 채널을 따라 흐르게

된다. 이 표면 전류 성분이 베이스 전류의 증가 요인이 된다. 따라서, 스트레스에 의하여 외부 베이스 표면에 트랩의 농도가 증가함으로써 표면 재결합 속도가 증가하면 그림 2와 같이 베이스 전류는 증가하게 된다.

도에 좌우되어 재결합 전류는 $2kT$ 의 경향을 나타낸다. 반면에 베이스의 전극 접촉에 다가갈수록 전자의 농도가 감소하므로 재결합은 전자의 농도에 좌우된다. 전자는 에미터로부터 공급되기 때문에 재결합은 에미터의 전자 주입 능력에 의존하게 되고, 따라서 재결합 전류는 kT 의 경향을 나타낸다.



(a)



(b)

그림 5. 2차원 시뮬레이션에 의한 외부 베이스의 표면 재결합 상태의 영향 분석; (a) 전위분포, (b) 표면 정공전류

Fig. 5. The effects of surface recombination centers of the extrinsic base simulated by two dimensional simulation on (a) distribution of potential and (b) hole current flow.

재결합은 식(2)에서 보듯이 캐리어 수명과 캐리어 농도에 좌우되며, 두 항 중에서 작은 값의 지배를 받게 된다. 에미터에서 주입된 전자들은 베이스의 전극 접촉에 가까워질수록 재결합에 의하여 농도가 감소하므로, 베이스 가장자리 부근에서는 전자가 에미터로부터 충분히 공급되기 때문에 재결합은 표면 재결합 속

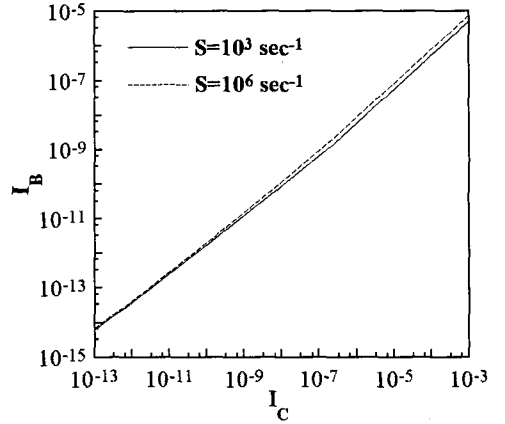


그림 6. 표면 재결합 속도에 대한 베이스 전류의 시뮬레이션
Fig. 6. Simulation of base current in terms of surface recombination velocity.

이것은 그림 6에서 보듯이 표면 재결합 속도가 10^3 과 10^6 cm/sec일 때 두 베이스 전류를 비교하면 구분할 수 있다. 재결합 속도가 증가하면 베이스 전류는 모든 전압 영역에서 증가하며, kT 와 $2kT$ 의 분기점은 높은 전압으로 이동함을 보여준다. 이것은 재결합 속도가 증가하면 속도가 작을 때와 비교하여 재결합은 캐리어 농도 즉 에미터 주입 능력에 더욱 의존하게 되기 때문이다. 이 결과는 그림 2의 스트레스에 의한 베이스 전류의 열화와 일치한다. 그리고, Tiwari^[14]는 외부 베이스를 포장 했을 때와 포장을 식각한 경우 베이스 전류를 측정 한 결과 그림 6과 같은 결과를 얻었다. 따라서, 베이스 전류의 열화는 스트레스에 의한 표면 재결합 속도의 증가 때문임이 분명하다. 표면 재결합 속도는 $S = \sigma \cdot v_{th} \cdot N_{st}$ 로 표현된다. 여기서 σ 는 포획 단면적으로 트랩의 물성을 나타내고, v_{th} 는 열속도 그리고 N_{st} 는 표면 트랩의 농도이다. S의 급격한 증가의 원인으로 σ 의 증가로 인한 트랩물성의 급격한 변화보다는 N_{st} 증가의 영향이 더 클 것으로 생각된다. 그리고, 캐리어의 재결합때 방출되는 재결합에너지가 N_{st} 증가의 주된 에너지 원으로 판단된다.^[7]

V. 결 론

신뢰도는 상품화의 단계에 있는 GaAs HBT에 있어서 중요한 연구이다. GaAs HBT의 기술이 발달함에 따라 신뢰도는 많이 개선되었지만, GaAs 외부 베이스 표면을 포장하고 있는 질화막 계면의 전기적 불안정에 의한 열화는 여전히 쟁점으로 남아있다. 이 논문에서는 순방향 정전류 스트레스를 높은 온도에서 인가하는 가속수명실험을 통하여 GaAs HBT의 열화 형태를 관찰하였고, 그 원인을 규명하였다. 스트레스가 인가됨에 따라 콜렉터 전류는 높은 V_{BE} 에서 약간의 감소를 보여주었고, 베이스 전류는 모든 V_{BE} 에서 증가하였으며, 특히 높은 V_{BE} 에서 큰 증가를 보였다. 따라서, 전류이득이 급격히 감소하였고, $I_C=1mA$ 의 전류이득을 기준으로 10% 감소하는 스트레스 시간을 여러 온도에서 측정하여 MTTF는 300K에서 30시간이라는 아주 작은 값을 나타내었다. 그리고, 이에 해당하는 활성화 에너지는 0.15eV 이었다. 이와같이 전류이득이 감소한 것은 베이스-질화막 계면의 표면 재결합 상태가 스트레스에 의하여 변화하였기 때문이며, 계면에 형성된 전하 트랩에 포획된 전하에 의하여 표면에 정공 채널이 형성되고 이 채널을 따라서 흐르는 정공 표면전류 때문에 베이스 전류가 증가하였다.

결론적으로 메사 식각된 외부 베이스 표면과 이를 포장하고 있는 질화막 사이에 형성된 재결합 상태의 스트레스에 대한 전기적 안정도가 소자의 신뢰도에 큰 영향을 주는 것으로 해석된다. 따라서, 신뢰도 향상을 위해서는 메사 대신에 planar 구조를 사용하거나, 메사 식각 후 As_2S_3 등으로 표면 처리하여 As을 비활성화시키는 방법 혹은 계면 재결합 상태를 줄일 수 있는 새로운 포장 물질의 개발과 새로운 소자구조의 설계에 대한 연구가 필요하다.

참 고 문 헌

[1] O. Nakajima, H. Ito and K. Nagata, "Current Induced Degradation of Be-Doped AlGaAs/GaAs HBT's and Its Suppression by Zn Diffusion into Extrinsic Base Layer," *1990 Tech. Dig. IEDM*, pp. 673, 1990.

[2] Paul E. Dodd, Theresa B. Stellwag, Michael, R. Melloch and Mark S. Lunds-

trom, "Surface and Perimeter Recombination in GaAs Diodes: An Experimental and Theoretical Investigation," *IEEE Trans. Electron Device Lett.*, vol. 38, no. 6, pp. 1253, 1991.

- [3] S. Adachi and S. Yamahata, "Thermal Conversion of AlXGa_{1-X}As Layers Grown by Molecular Beam Epitaxy," *Appl. Phys. Lett.*, vol. 51, pp. 1265, 1987.
- [4] C. Canali, F. Castaldo, F. Fantini, D. Ogliaeri, L. Umena and E. Zanoni, "Gate Metallization "Sinking" into the Active Channel in Ti/W/Au Metallized Power MESFET's," *IEEE Electron Device Lett.*, vol. EDL-7, pp. 185, 1996.
- [5] G. W. Wang, R. L. Pierson, P. M. Asbeck, K. C. Wang, N. L. Wang, R. Nubling, M. F. Chang, S. K. Shastry, D. S. Hill and J. P. Salerno, "High-Performance MOCVD Grown AlGaAs/GaAs Heterojunction Bipolar Transistors with Carbon-Doped Base," *IEEE Electron Device Lett.*, vol. 12, pp. 347, 1991.
- [6] W. S. Hobson, F. Ren, C. R. Asbeck, S. J. Pearton, T. R. Fullowan, J. Lothian, A. S. Jordan and L. M. Lunardi, "Carbon-doped Base GaAs/AlGaAs HBT's Grown by MOMBE and MOCVD," *IEEE Electron Device Lett.*, vol. 11, pp. 241, 1990.
- [7] W. A. Hangle, R. Rutyna, R. K. Surridge and J. M. Xu, "Investigation of Emitter Degradation in Heterostructure Bipolar Transistors," *22nd Int. Symp. Compound Semiconductor.*, 1995.
- [8] Emitter Size Effect on Current Gain in Fully Self-Aligned AlGaAs/GaAs HBT's with AlGaAs Surface Passivation Layer," Nobuyuki Hayama and Kazuhiko Honjo, *IEEE Electron Device Lett.*, vol. 11, no. 9, pp. 388, 1990.
- [9] H. L. Chuang, M. S. Carpenter, M. R. Melloch, and M. S. Lundstrom, E. Yablonoitch and T. J. Gmitter, "Surface passivation effects of As_2S_3 glass on self-aligned AlGaAs/GaAs heterojunction bipolar transistors" *Appl. Phys. Lett.*, vol.

- 57, no. 20, pp. 2113, 1990.
- [10] Shin-ichi Tanaka, Kensuke Kasahara, Hidenori Shimawaki, and Kazuhiko Honjo, "Stress Current Behavior of InAl-As/InGaAs and AlGaAs/GaAs HBT's with Polyimide Passivation," *IEEE Electron Device Lett.*, vol. 13, no. 11, pp. 560, 1992.
 - [11] M. E. Hafizi, L. M. Pawlowicz, L. T. Tran, D. K. Umemoto, D. C. Streit, A. K. Oki, M. E. Kim and K. H. Yen, "Reliability Analysis of GaAs/AlGaAs HBT's Under Forward Current/Temperature Stress," *GaAs IC Symp.*, pp. 329, 1990.
 - [12] K. P. Roenker, "Reliability Issue for GaAs and InP-Based Heterojunction Bipolar Transistors," SOTAPOCS XVIII, vol. 93-27 pp. 369, 1993.
 - [13] 신영철, 홍창희, 송정근, "2차원 이중접합 소자 시뮬레이터: HEDS," *대한전자공학회 추계학술대회논문지*, vol. 19, no. 2, pp. 1225, 1996
 - [14] S. Tiwari, D. J. Frank, and Steven L. Wright, "Surface recombination in GaAl-As/GaAs heterostructure bipolar transistors," *J. Appl. Phys.*, vol. 64, No. 10, pp. 5009, 1988.

저 자 소 개

金 得 永(正會員) 第 33 卷 A編 第 12 號 參照

현재 국제전자 반도체 개발2팀에 근무중



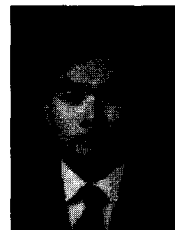
崔 宰 薰(正會員)

1973년 5월 30일 생. 1997년 2월 동서대학교 전자공학과 졸업 (공학사), 1997년 ~ 현재 동아대학교 전자공학과 대학원 석사과정



金 到 顯(正會員)

1970년 12월 29일 생. 1997년 2월 동아대 전자공학과 졸업 (공학사), 1997년 ~ 현재 동아대학교 전자공학과 대학원 석사과정



宋 政 根(正會員)

1957년 10월 14일 생. 1980년 3월 서울대 전자공학과 졸업 (공학사), 1984년 2월 성을대 전자공학과 대학원 졸업(공학석사). 1992년 2월 University of Cincinnati Electrical & Engineering 졸업(공학박사) 1992년 ~ 현재 동아대학교 공과대학 전기·전자·컴퓨터 공학부 조교수, 주관심분야는 고속소자, 하드웨어 신경망구현, 유기물 반도체소자 등임