

20년 후의 반도체 기술 및 산업 전망

金 起 範, 朴 柄 國*, 韓 民 九*

*서울대학교 電氣工學部

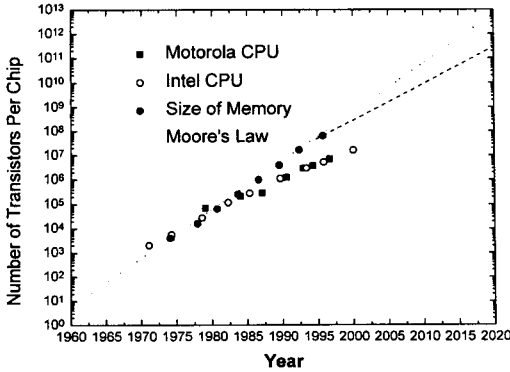
서울대학교 材料工學部

I. 서 론

1960년에 들어와 본격적으로 시작한 반도체 집적 공정의 개발과 반도체 산업은 지나간 40여년 동안 놀라운 발전을 이룩하여 왔다. 이러한 발전은 특히 단순한 선형적인 발달 단계가 아니라 시간에 따라 기하 급수적으로 성장하는 양상을 보이기 때문에 그 발전 속도는 여타의 산업 발달 과정에서는 볼 수 없었던 엄청난 것이었다. 이러한 발달 과정을 거치는 동안 반도체 기술과 산업의 미래에 대한 무수히 많은 예측이 있어 왔으며, 특히 이러한 예측 중 대부분은 미래에 대한 불투명한 예측들이었다. 그러나 지금까지의 반도체 기술과 산업의 발달은 이러한 불투명한 예측들을 뛰어넘어 지속적인 발전 성과를 보이고 있다. 이러한 사실을 간주할 때, 현재까지 들어 맞은 예측은 아마도 1964년도에 제창된 Moore의 법칙이 거의 유일한 것일 것이다. Moore의 법칙을 부정하는 거의 모든 예측들은 시간이 지남에 따라 결국은 옳지 않았음이 입증되어 온 것이다.

II. Moore 법칙의 연장 가능성

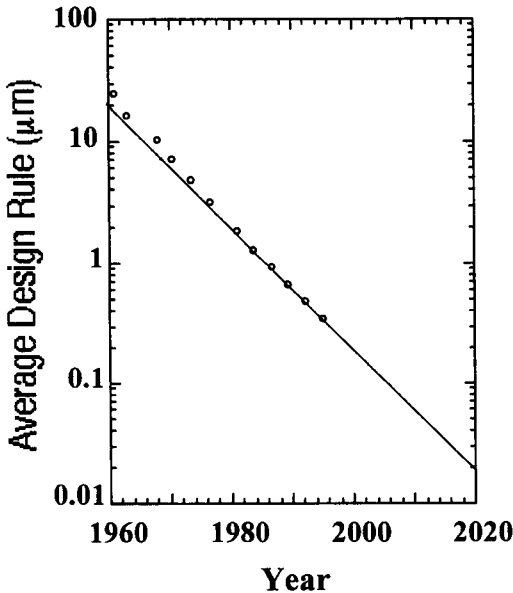
20년 후에 다가올 반도체 기술과 산업을 전망하기 위해서는 일단 Moore 법칙의 연장을 생각하고, 과연 그것이 가능하게 될 것인가를 생각해 보는 것이 그 순서일 것이다. Moore의 법칙은 반도체 기술과 그 산업의 발달에 있어서 중요한 지표의 하나인 반도체의 칩당 소자수가 3년을 주기로 4배로 증가하게 된다는 것이다. 그럼 1에서 보듯이 이러한 Moore의 법칙은 현재까지도 잘 맞고 있다는 것을 알 수 있다. 그렇다면 Moore의 법칙을 20년 후까지 연장해 본다면 어떠한 사실이 가능해 질까? 만약 지금까지의 예대로 3년을 주기로 본다면, 우리는 20년 후에는 1 Terabit 시대를 맞게 될 것이며, 4년을 주기로 본다면 64 Gigabit의 시대를 맞게 될 것이다. 이러한 시대에는 선풍(feature



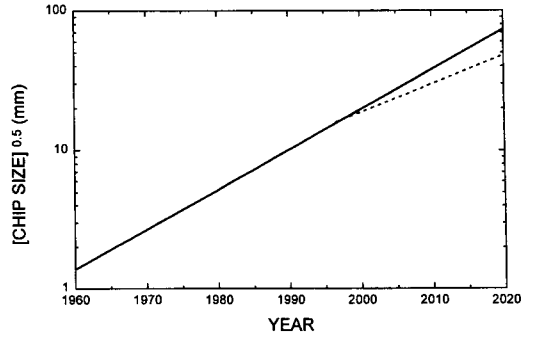
(그림 1) Moore의 법칙과 양산 시점을 기준으로 한 실제 집적회로의 소자수

size)이 각각 30nm 또는 60nm 정도가 되고, 칩 크기(chip size)는 각각 60mm와 40mm정도가 될 것으로 보인다 (그림 2).

1그렇다면 여기에서 검토하여야 할 문제는 이러한 Moore의 법칙이 과연 20년후까지 연장될 수 있을까 하는 것일 것이다. 기실 지난 40여년간의 반도체 기술과 산업의 발달은 계속 하나의 paradigm 속에서 진행되어 왔다. 즉 반도체 소자의 개념과 그 작동 원리, 또한 그러한 소자를 제작하는 공정,



(a) 평균 design rule

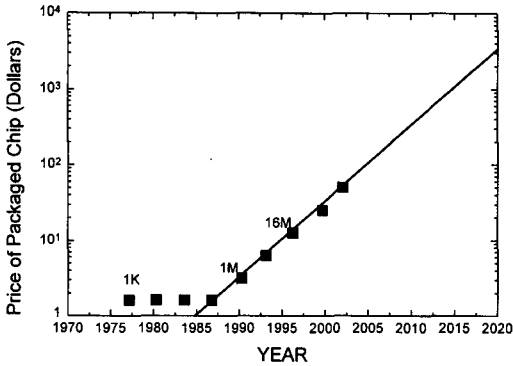


(b) chip의 크기(면적의 제곱근)

(그림 2) 연도에 따른 반도체 소자의 선평(feature size)과 chip의 크기 추이

소자를 만드는 재료에 이르기까지 새로운 paradigm 설정의 필요 없이 진행되어 올 수 있었다는 것이다. 예를 들면 반도체 소자는 아직도 상당 부분 고전 물리학(classical physics)적인 개념을 사용하여 해석할 수 있는 영역에 있으며, 소자의 개념 역시 1940년대 말의 bipolar, 1960년대 초에 개발된 MOSFET의 개념이 그대로 사용되고 있다. 공정에 있어서도 그 한계성이 꾸준히 논의되기는 하였지만, 아직도 광을 이용한 lithography를 사용하고 있으며 공정의 제반에 걸쳐 나름대로의 지속적인 발전은 있어 왔지만 초기부터 사용되었던 plasma etching, ion implantation, CVD, PVD의 원리들이 여전히 사용되고 있다. 이것은 재료의 관점에 있어서도 마찬가지인 것이, 한때 GaAs를 이용한 집적회로 제작에 대한 논의가 꾸준히 있어 왔고 지금 일부 사용되고는 있으나, 아직도 주종은 Si과 Al이며 (지구상에 풍부한 물질), 또한 Si과 결합한 O₂, N₂ (역시 지구상에 풍부한 공기의 주성분), 즉 SiO₂와 Si₃N₄가 현재까지도 지속적으로 사용되어 온 물질이다.

그러나 이러한 paradigm의 연장선 상에서 반도체 기술과 산업이 Moore의 법칙을 따라 20년 후까지 지속될 수 있을 것인가에 대하여는 상당한 의문의 여지가 있다. 먼저 주목해야 할 것은 끝없는 기하급수적 성장과 관련된 경제적 문제이다. DRAM의 경우 상당히 오랜 기간 동안(256K 세



〈그림 3〉 DRAM의 최종 가격 추이

대 까지) 양산 시작 후 충분한 시간이 지난 후에는 가격이 $p/2$ 달러가 된다는 소위 p법칙이 적용되어 왔다. 그러나 1M DRAM 이후부터는 세대마다 최종 가격이 그 전세대의 두 배가 되는 소위 Bi 법칙이 적용되고 있다 (그림 3). 최근의 가격 하락 파동이 있었지만 결국 다시 회복되고 있고, 최종 가격은 이 법칙에서 크게 벗어나지 않을 것으로 예상된다. 이러한 가격 상승에도 불구하고 지금까지 계속 다음 세대로 이행되어온 것은 bit 당 가격은 세대마다 반으로 줄었기 때문인데, 문제는 이 가격이 기하급수적으로 증가하고 있다는 데 있다. 일반 소비자들의 구매를 가능하게 하는 가격은 정확하게 선을 긋기는 어렵겠지만 분명히 상한선이 있고, 현재의 상태가 계속 된다면 불과 몇 세대 지나지 않아서 그 상한선에 도달할 것으로 보인다. 물론 끝없는 비용 절감 노력으로 가격 상승을 억제할 수도 있겠지만, 현재까지의 생산 비용도 최대의 노력을 들여서 겨우 이룩한 것인 만큼, 앞으로 이러한 추세에서 크게 벗어나기는 어려울 것이다. 이러한 관점에서 앞으로 반도체 산업의 새로운 paradigm이 등장한다면 그것은 아마도 진공관 시대에서 transistor 시대로의 전이와 유사한 엄청난 가격 하락을 전제로 해야 할 것이다. 그렇지 않다면 반도체 산업은 Moore 법칙을 벗어나 점차 성장률이 둔화되고 마침내 다른 성숙한 산업과 유사하게 선형적 성장곡선을 그리게 될 가능성이 높다. 마치 MOSFET의 전류가 문턱 전압 이전에는 gate 전압 증가에 대해 지수 함수로 증가하다가

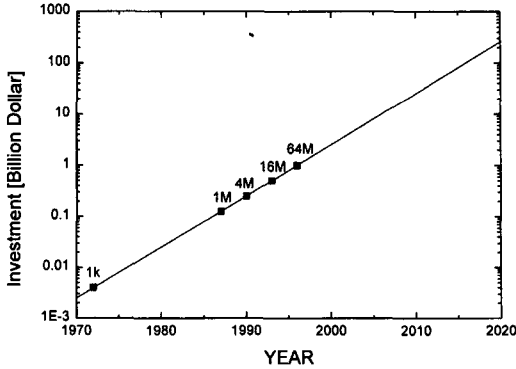
문턱 전압을 넘어서면서 선형적으로 증가하듯이 말이다.

또한 1 Tera 나 64 Giga급의 소자 제조를 고려한다면 상당 부분 원자 단위까지의 통제 능력이 필요할 것으로 예상되는데, 기존의 공정 기술의 연장선을 그려본다면 그 정밀도나 속도면에서 이러한 성능을 제공할 수 있을지 극히 불투명하다. 설령 이러한 공정이 가능하다고 하더라도, 소자 자체의 특성에 양자역학적인 요소가 상당 부분 나타나기 시작할 것으로 보여서, 과연 지금과 같은 결정론적 논리 회로로 계속 사용 가능할지도 분명하지 않다. 이러한 관점에서 볼 때, 2020년대 까지도 Moore 법칙이 적용되려면 반도체 기술과 산업은 새로운 paradigm의 도입을 필요로 할 가능성이 높으며, 그 새로운 paradigm의 적절성과 합리성, 그리고 실용성의 여부에 따라 미래 반도체 산업은 점진적으로 포화 되던가, 아니면 새로운 개념의 시기 적절한 도입에 의하여 새로운 도약을 맞게 될지도 모를 일이다. 이러한 관점에서 우리는 다음과 같은 미래 반도체 기술과 산업에 대한 예측을 조심스럽게 하여 본다. 우리는 먼저 반도체 기술과 산업에 대한 예측을 분리하여 고려해 보려고 한다. 그러나 궁극적으로는 이러한 반도체 기술과 산업은 서로 연관되어 있는 것이며 반드시 따로 떼어서 생각할 수 있는 문제는 아닐 것이다.

III. 반도체 기술의 발전 방향

1. ASIC화의 지속

지난 40여년간의 반도체 산업은 집적도와 속도로서 대변되는 소자의 성능 향상을 목표로 하는 반도체 기술의 발달에 의해 그 성장을 거듭하여 왔다. 이것은 결국 현재까지의 반도체 산업은 PC 산업에 의해 주도되어 왔으며 PC를 이루는 주 구성 요소인 microprocessor의 기능 (집적도와 속도)과 memory 용량 (집적도) 및 속도의 향상이 주요한 원동력이었기 때문일 것이다. 그러나 이러한 집적도와 소자의 속도에 대한 발달 단계가 완



(그림 4) 반도체 제조 시설의 가격 추이

만해 지면서 또는 반도체 일반에 대한 온갖 부문에서의 다양한 수요가 창출되면서, 기존의 소자와 집적도에 있어서의 다양한 성능과 기능성을 추구하는 제품에 대한 욕구 또는 이러한 제품이 창출하는 시장의 규모가 점차로 커지게 될 것이다. 즉 동일한 공정과 소자를 이용하되 개별적인 수요자에 대한 욕구를 만족시켜 주는 ASIC의 성장은 이미 시작되었고 앞으로도 계속될 것으로 보인다. 이러한 경우, 반도체 산업은 생산 시설(Fab.)을 가진 몇 개의 대기업과 반도체 system을 설계할 능력을 갖고 이러한 생산 시설을 foundry로 쓸 수 있는 high-tech 중소 기업의 상태로 이원화 될 수도 있을 것이다.

이미 제품의 다양화 경향과 ASIC 부문의 성장은 벌써부터 두드러지고 있는 현상이다. 예를 들면 Intel의 microprocessor는 80년대 초 8086은 단 3종, 8088은 겨우 2종만 생산되던 것에 비해 90년대의 80486 기종은 30종 이상의 제품이 나왔다. 또한 memory의 경우에 있어서도 4 Mb DRAM은 1984년의 64kb DRAM에 비하여 제품의 종류가 15배 이상 증가하였다.

2. System on a Chip—Memory와 Logic의 결합

또 한가지의 경향으로 예상해 볼 수 있는 것은 System on a Chip (SOC)의 실현이다. 이것 역시 앞에서 지적한 ASIC의 발달과 일맥 상통하는 것으로 소자 크기가 작아짐에 따라 logic과 memory

를 한 chip에 설계, 제작하는 것이다. 이러한 움직임은 벌써 나타나고 있으며, 이러한 움직임에 대한 장애 요소는 logic 부와 memory 부를 하나의 chip에 형성함으로써, 전체적으로 공정상의 집적이 매우 어려워 진다는 점이다. 특히 앞으로의 반도체 기술의 미래를 생각할 때 logic과 memory공정의 지향점이 달라지는 문제점이 있다.

현재 logic 개발에 있어서는 Cu 금속화 공정과 저 유전율 절연 물질의 개발이 우선적인 관심사로 되어 있고, DRAM memory 개발에 있어서는 고 유전율 절연 물질의 개발과 공정이 중요한 주제로 되어 있다. 미래에 있어서 이러한 기술을 집약하여 SOC를 구현하기 위해서는 소재, 공정 개발, 공정 집적, 설계 등 모든 분야에 있어 엄청난 노력을 경주하여야 할 것이다. 이때 문제는 기존의 logic 담당 회사와 memory 담당 회사들의 기득권을 쟁탈하기 위한 한 판의 싸움이 벌어질 것으로 보여 이에 대비할 수 있는 국가적 전략이 있어야 할 것이다.

3. CMOS의 한계와 그 극복

앞에서도 언급하였듯이 또 하나 예상할 수 있는 것은 이 기간 동안에 기존의 CMOS 소자에 의존하는 축소화가 한계를 드러내게 될 가능성이 있다는 것이다. 물론 소자 자체만으로 보면 이미 0.04~0.05mm 정도의 MOSFET 소자가 실험적으로 만들어져 발표된 바 있고, 그 이하의 MOSFET 소자도 가능한 것으로 알려져 있다. 그러나 실제로 생산 단계에서 고집적을 실시할 때 생기는 제반 문제에 대해서는 아직 제대로 검증된 상태가 아니며, 실제로 통계적인 parameter 분포의 문제, 양자 역학적인 tunneling의 문제 등 여러 난관이 예측되고 있다. 특히 목표를 Moore 법칙의 맹목적인 연장에 둔다면, chip 크기와 집적 효율의 한계로 말미암아 더욱 급속한 소자 축소화가 요구될 가능성이 높으므로 MOSFET 소자의 한계성이 느껴지는 시점이 예상보다 빠른 가능성도 배제할 수 없다.

향후 20여년간 Moore 법칙의 지속을 실현하기 위해서는 수 nm의 크기에서 작동하는 양자역학적

소자 (예를 들면 단전자 트랜지스터, single electron transistor)의 도입이나 또는 기존의 결정론적 이진법 개념에서 벗어난 새로운 paradigm의 도입과 이의 실현이 필요할지도 모른다. 이러한 개념의 새로운 소자가 등장하게 된다면, 반도체 산업과 기술은 성숙 단계를 거치기 전에 새로운 도약의 단계에 접어들 수 있게 될 것이다. 이러한 분야에 대해서는 외국에서는 이미 다방면에 걸친 탐구가 이루어 지고 있으며 국내에서도 이제 막 시작한 단계에 있다. 기존의 반도체 기술과 산업에서 이렇게 새로운 paradigm을 도입하려 할 지는 두고 보아야 할 것이다.

IV. 반도체 산업의 발전 방향

1. 규모의 거대화화 문제점

지난 40여년간의 반도체 산업은 하나의 paradigm 속에서 꾸준한 발전을 계속하여 왔다면 역시 마찬가지로 지나간 40여년간의 반도체 산업의 발달 과정도 결국은 하나의 paradigm속에서 진행되어 왔다고 보아야 할 것이다. 즉 반도체 설계 기술을 위주로 하여 logic을 담당한 부분과 생산성의 증대를 위주로 하여 memory(DRAM)를 담당한 부분으로 크게 나눌 수 있을 것이다.

이러한 반도체 산업의 성장은 보다 대형의 생산 설비 설치, 큰 크기의 wafer 이용 등을 통한 원가 하락 등에 의하여 그 생산성을 향상시키는 쪽으로 초점이 맞추어져 왔다. 제품 또한 다변화 보다는 주력 상품의 대량 생산이 그 기조였다. 문제는 이러한 wafer 크기의 대형화와 축소 기술의 결부는 그 설치 비용이 엄청나게 든다는 점이다. 예를 들면 반도체 제조 공장 하나를 짓는데 필요한 경비가 70년대 초반1kb DRAM 시대에는 4백만 달러 정도이던 것이, 현재에는 평균 12억 달러 정도로 4반세기 동안 300배로 증가하였다. 이러한 제조 시설비의 상승 추세가 계속된다면 20년 후에는 제조 시설 1기당 천억 달러를 넘어설 것으로 예측되는바 이는 현존하는 어떤 기업의 연간 총 매출액

보다도 많은 액수로서 이러한 규모의 공장이 과연 만들어 질 수 있을지는 극히 불투명한 상태라고 볼 수 있다.

2. 설비의 다변화와 소규모화의 가능성

이러한 점을 고려할 때 미래의 반도체 산업은 고도의 기술을 갖되 다품종, 소량의 제품을 신속하게 생산할 수 있으면서 설비 규모는 극소화할 수 있는 형태의 Minifab.의 개념으로 가는 경향을 보일 가능성이 높다. 즉 대형화된 Fab. 에서 저 부가가치의 상품을 대량 생산하기보다는 SOC의 경향과 맞물려 단순히 작은 선평과 고집적도를 지향하는 대신 고부가가치의 상품을 창출해 내는 쪽으로 움직여갈 것으로 보인다.

Fab.의 규모도 큰 것에서부터 작은 것까지 다양해 질 것으로 기대되며, 단순한 규모의 경제 (economy of scaling)가 적용되는 시기는 머지않아 한계에 도달할 것으로 보인다. 특히 wafer 크기의 문제에 있어서도 지금까지의 선형적 증가 추세와는 달리 앞으로는 지수 함수적으로 크기가 증가하여야 할 것으로 보이는데, 이러한 경향은 그 크기의 한계에 도달하는 시기를 앞당길 가능성도 있다. 미래의 wafer는 용도에 따라 실제로 매우 큰 것에서부터 작은 것까지 여러 가지가 공존할 가능성이 높다. 반도체 물질의 개념이 현재의 Si를 중심으로 한 고체에만 국한되지않고, 고분자 등의 유기물로 확장되게 되면 이러한 경향은 더욱 가속화 될 것이다.

3. 장비 제조의 Turn Key Base 화

또 한가지 반도체 산업의 변혁은 이 산업이 점차로 성숙해지며 또한 공정 기술의 개발보다는 설계 기술과 다양한 제품의 개발 및 판매 기술이 점차로 중요하게 되면서 나타날 수 있는 경향이다. 이 경우 Fab. Engineering 개념의 회사가 장비 회사를 중심으로 성립될 가능성이 있다. 즉 공정 기술이 복잡성에 비해 그 중요도를 잃어 가게 될 때, 각각의 IC 회사가 공정을 개발하는 현재와는 달리 장비 회사가 Fab. 과 그에 따른 장비를 일괄적으로 설치하여 주는 것이다. 이 경우 장비 회사는 고

객의 요구에 따라 확립된 공정 기술을 제공하며, IC 회사는 자신의 설계에 의해 IC chip을 만들게 된다. 이러한 움직임은 기존의 큰 장비 회사를 중심으로 이미 시작되었다고 보아도 좋을 것이다.

기존의 몇몇 장비 회사는 지금 단계적으로 cluster화 된 장비를 이용하여 단계별로 집적 공정을 할 수 있는 system을 IC 회사에 제공하고 있다. 이러한 경향의 발달은 차세대에 있어 공정 기술 개발에 대한 투자를 각 회사에서 할 필요가 없이 주어진 공정 기술과 역량을 사용하여 chip 설계와 system 설계에 주력할 수 있게 될 것이다. 결과적으로 공정 기술은 장비 회사를 중심으로 IC 회사는 설계 기술과 상품 생산, 판매를 중심으로 이분화 될 가능성이 있다.

것을 예측한다는 것은 쉬운 일이 아니다. 40년의 반도체 산업 역사는 철강 산업, 자동차 산업, 항공 산업 등의 역사가 성숙 단계에 도달한 시간에 비하면 비교적 짧은 역사이다. 이러한 관점에서 반도체 산업은 아직도 초보 단계에 있다고 생각할 수도 있다. 그러나 또 다른 관점에서 보면 지나간 40년의 반도체 기술과 산업의 성장은 그 추세에 있어 이미 있었던 기존 산업의 발달 속도를 현저히 앞서는 성장을 계속하여 왔다. 중요한 것은 20년 후의 반도체 산업의 미래를 짐작하기 위해서는 지금의 반도체 산업이 어떠한 paradigm 속에 놓여져 왔고 앞으로의 성장을 계속하기 위해서는 어떠한 paradigm이 필요할 것인가를 올바르게 예측하여야 한다는 사실이다.

V. 결 론

참 고 문 헌

지금까지 우리는 나름대로 반도체 기술과 산업의 미래를 예측하여 보았다. 반도체 기술은 여러 가지 측면에서 현재까지 인류 문명을 유도하여 왔던 여타의 산업에 비해서는 그 역사는 짧고, 가장 최근에 형성된 산업이라고 할 수 있다. 지나간 40여년 이 산업과 기술은 놀랄만한 속도로 발전하여 왔으며, 여러 가지 불투명한 예측을 뛰어 넘어 지속적으로 성장하여 왔다.

앞으로 20년 후의 반도체 산업과 기술의 미래를 생각하여 볼 때, 우리가 생각하지 않을 수 없는 것 중의 하나는 역사적인 관점에서 20년 후 이 산업이 성숙하여 성장이 둔화된 산업이 되어 있을 것인가 아니면 아직도 생성 단계에 있으면서 지속적인 발전을 계속할 것인가 하는 문제일 것이다. 이

- [1] Y. Tarui, "Future DRAM Development and Prospects for Ferroelectric Memories," Technical Digest of International Electron Devices Meeting, pp. 7-10, 1994.
- [2] J. D. Meindl, "Low Power Microelectronics: Retrospect and Prospect," Proceedings of the IEEE, vol. 83, no.4, pp. 619-635, 1995.
- [3] G.D. Hutcheson, J.D. Hutcheson, "Technology and Economics in the Semiconductor Industry", Scientific American, pp. 40-46, Jan. 1996.

저자 소개

金 起 範

- 1980年 2月 서울대학교 금속공학과 졸업
 1983年 2月 서울대학교 금속공학과 석사졸업
 1990年 9月 stanford 대학 졸업(박사)
 1992年~현재 서울대학교 재료공학부 부교수 재직중

朴 柄 國

- 1978年 3月~1982年 2月 서울대학교 전자공학과 학사
 1982年 3月~1984年 2月 서울대학교 전자공학과 석사
 1984年 9月~1990年 9月 Stanford University 박사
 1990年~1993年 1月 At&T Bell 연구소 연구원
 1993年 2월~1994年 2月 Texas Instruments 연구원
 1994年 3月~현재 서울대학교 전자공학과 조교수
 서울대학교 전기공학부 부교수

韓 民 九

- 1967~1971 서울대학교 전기공학과 학사
 1973~1975 Univ. of Michigan Electrical 공학석사
 1975~1979 Johns Hopkins Univ. 공학박사
 1979~1984 뉴욕 주립대학교 전기공학과 조교수
 1984~현재 서울대학교 전기공학과 교수