

ATM 스위치에서 논리적으로 분할된 버퍼의 셀 스케줄링

正會員 구 창 회*, 나 지 하**, 박 권 철**, 박 광 채**

A Cell Scheduling of a Logically Separated Buffer in ATM Switch

Chang-Hoi Koo*, Na Ji Ha**, Kwon-Chul Park**,
Kwang-Chae Park*** *Regular Members*

요 약

본 논문에서는 ATM 스위치의 단일버퍼를 논리적으로 분할하는 버퍼관리 메카니즘을 제안하고, 컴퓨터 시뮬레이션을 수행하여 할당된 가중치와 제안된 셀 처리 스케줄링 알고리즘(scheduling algorithm)에 대한 트래픽(CBR/VBR/ABR)의 셀 손실확률 및 셀 지연시간을 분석하였다.

제안한 스위치의 버퍼링 시스템은 입력되는 트래픽을 특성별로 분류하여 논리적으로 분할된 버퍼에 저장하고, 스위치의 출력포트로 셀을 전송하기 위하여 동적인 라운드 로빈(round-robin) 서비스를 수행한다. 또한, 버퍼에 가중치를 설정하여 트래픽의 QoS를 보장할 수 있는 4가지의 라운드 로빈 셀 서비스 스케줄링을 분석하였다.

SIMSCRIPT II.5를 이용한 시뮬레이션에서 스위치로 입력되는 트래픽은 트래픽 기술자 파라미터를 이용하여 CBR/VBR/ABR 트래픽이 혼합된 3가지 클래스 트래픽으로 모델링하였으며 VBR과 ABR트래픽은 ON/OFF 소스로, CBR트래픽은 Poisson 소스로 모델링하였다.

본 논문에서 제안하는 버퍼관리 메카니즘과 셀 서비스 알고리즘을 분석한 결과 버퍼에 할당된 가중치의 크기와 가중치를 변화시키는 VC버퍼의 종류, 그리고 적용하는 셀 처리 알고리즘 등에 따라 각 VC가 요구하는 QoS를 보장할 수 있음을 알았다.

ABSTRACT

In this paper, we proposed the mechanism for the buffer allocation and a cell scheduling method with logical separation a single buffer in the ATM switch, and analyzed the cell loss probability and the delay of each traffic (CBR/VBR/ABR) based on the weighted value and the dynamic cell service scheduling algorithm.

*광운대학교 전자통신공학과

**한국전자통신연구원 ATM교환연구실

***조선대학교 전자공학과

論文番號:97200-0612

接受日字:1997年 6月 12日

The proposed switch buffering system classifies composite traffics incoming to the switch, according to the characteristic of traffic, then stores them in the logically separated buffers, and adopts the round-robin service with weighted value in order to transmit cells in buffers through one output port.

We analyzed 4 cell service scheduling algorithms with dynamic round-robin for each logically separated service line of a single buffer, in which buffers have the respective weighted values and 3 classes of mixed traffic which characterized by traffic descriptor. In simulation, using SIMCRIPT II.5., we model the VBR and the ABR traffics as ON/OFF processes, and the CBR traffic as a Poisson processes.

As the results of analysis according to the proposed buffer management mechanism and cell service algorithm, we have found that the required QoS of each VC can be guaranteed depends on a scale of weighted values allocated to buffer, VC buffers that changed the weighted values, and cell scheduling algorithm.

1. 서 론

ATM(Asynchronous Transfer Mode) Forum에서는 다양화되고 통합화된 트래픽특성을 갖는 ATM 망에서 트래픽특성 및 QoS(Quality of Service) 요구사항에 따라 트래픽을 CBR(Constant Bit Rate)트래픽, 실시간 VBR(RT-VBR: Real Time-Variable Bit Rate)트래픽, 비실시간 VBR(NRT-VBR: Non-Real Time-VBR)트래픽, ABR(Available Bit Rate)트래픽 및 UBR(Unspecified Bit Rate)트래픽으로 분류하여 특성에 따른 서비스를 제시하고 있다.^[1]

이와같이 분류된 트래픽을 처리하는 출력버퍼형의 ATM스위치는 처리율과 셀 지연특성이 다른 스위치보다 우수하고, 비균일 트래픽(non-uniform traffic)에서도 우수한 성능을 나타내지만, 출력버퍼의 수가 많이 필요하고 하드웨어의 복잡도가 높으며 내부속도의 증가로 대용량화 하기가 매우 어렵다.^{[2][3]}

또한, ATM 망의 서비스가 다변화되고 각각의 응용서비스 소스로부터 발생하는 트래픽특성이 상이하므로 기존의 버퍼공유 방식으로는 각 트래픽의 요구품질과 전송품질을 보장할 수 없을 뿐만 아니라, 대용량 ATM스위치를 추구할 경우 버퍼내에 혼용되어 저장된 셀의 제어가 어려워질 수 있다. 그러므로, 최근에는 공유버퍼형이 아닌 각각의 특성을 갖는 트래픽(VCs: Virtual Channel's)에 전용버퍼를 할당하는 ATM스위치가 발표되고 있다. 이와같은 출력버퍼형 ATM 스위치는 VC당 논리적인 버퍼를 할당하고 순환(cyclic)서비스를 수행하는 스케줄링을 이용하여 셀을 서비스한다.^[9~12]

각 채널당 서비스를 수행하는 시스템은 Sriram에

의해서 음성/데이터 패킷망에서의 WRR(Weighted Round Robin) 개념이 발표된 후 연구가 계속되어 왔다.^[4] 또한, WRR시스템을 기본으로 하는 연구에서는 구체적인 셀 처리 스케줄링이 제시되어 있지 않으므로 전송지연과 전송손실 등을 정확하게 정의할 수 없을 뿐만 아니라, 시스템 성능지수로서 제한 지연시간(bounded delay)만을 고려하므로 우선순위로 분류된 트래픽의 전반적인 전송성능을 평가하기가 어렵다.^{[6][7]} 그러나, CBR/VBR(RT-VBR, NRT-VBR)/ABR/UBR에 각각 전용버퍼를 할당하여 시스템성능을 분석한 연구결과도 제시되고 있다.^[8]

WRR특성을 도입한 ATM스위치의 일종으로는 일본의 후지쓰(Fujitsu)사에서 발표한 QLP(Quality Line Path) 특성을 갖는 FETEX-150 ESP B160 ATM스위치, Fore 시스템의 ATM스위치 및 Cellware 시스템 등이 있다. 그러나, 이러한 시스템에서도 순환서비스를 수행하는 스케줄링의 동작 및 셀 처리 알고리즘이 정확하게 알려져 있지 않으므로 전송지연과 전송손실 등을 정확하게 정의할 수 없다.^[9~12]

본 논문에서는 동일한 VC에서 발생한 셀이 혼용되지 않고 우선순위에 따라 각각 독립된 전용 버퍼를 점유하는 버퍼할당 메카니즘의 셀 서비스 스케줄링을 제안하고, 컴퓨터 시뮬레이션을 이용하여 성능을 분석한다. 본 논문에서 제안한 모델은 출력버퍼형 ATM스위치를 기본구조로 하며 입력되는 트래픽을 특성별로 분류하여 논리적으로 분할된 버퍼에 저장하고, 스위치의 출력포트(output port)로 셀을 전송하기 위하여 버퍼에 할당된 가중치에 따라 4가지의 동적인 라운드 로빈(dynamic round-robin) 셀 서비스 스케줄링을 수행한다.

성능분석은 SIMSCRIPT II.5를^[13] 이용하여 스위치로 입력되는 VBR과 ABR트래픽은 ON/OFF 소스로, CBR트래픽은 Poisson 소스로 모델링하였고, 4개의 셀 처리 스케줄링 알고리즘의 트래픽 특성, 버퍼의 크기 및 가중치의 변화에 따른 셀 전송손실과 지연시간을 분석하였다.

본 논문의 2장에서는 ATM스위치와 트래픽특성을 고찰하고, 3장에서는 본 논문에서 제안하는 시스템 모델, 셀 서비스 스케줄링 및 입력 트래픽의 시뮬레이션 모델에 대해서 설명한다. 그리고 4장에서 시뮬레이션 결과를 분석하고 5장에서 결론을 맺는다.

II. ATM 스위칭 노드와 트래픽 모델

2.1 스위칭 노드

그림 2-1과 같은 ATM 망의 각 노드는 출력버퍼와 VLSI(Very Large Scale Intergration) 기술의 발전에 따라 넌 블로킹(non-blocking) 특성을 갖는 고속스위치로 구성할 수 있으며, VC접속에 관점을 맞추면 단일서버 단일버퍼(single server single buffer)로 모델링할 수 있다. 이때 서버는 전송선로인 VP(Virtual Path)가 되고, 서버에 의해서 수행되는 서비스는 셀의 전송을 의미한다. 즉, VC접속 특성은 탄뎀큐잉(landem queuing)모델로 평가할 수 있으며 각각의 서버는 VP 또는 전송선로가 된다.^[14]

그림 2-1에서 전송경로상의 Deterministic VP는 순환적으로 서비스되며, 논리적으로 분할되어 각 VP에 할당된 대역폭에 비례한 셀 전송기회를 갖는다. 심지어 VP는 VP내에 전송될 셀이 없을때라도 전송될 셀의 수에 관계없이 전송할 수 있는 기회를 갖게된다. 그러므로 각 Deterministic VP를 독립적으로 모델링할 수 있다.

Stochastic VP는 전송경로상에서 시간 우선순위가 적용되지 않으면 VPI(VP Identifier)에 관계없이 FIFO(First In First Out)방식으로 전송되며, 전송경로의 버퍼는 전송경로내의 다른 VP에 의해서 공유된다. 그러므로, 각 VP내의 트래픽들은 동일한 전송경로내의 다른 VP의 트래픽에 영향을 미치게 된다.

본 논문에서 제안하는 모델은 Deterministic VP 순환서비스를 기본으로하며, 이 방식의 단점인 전송되어질 셀의 수에 관계없이 셀 전송기회가 부여되는 문제점을 개선시키는 모델이다. 이와같은 모델은 Stochastic VP에 비해서 셀이 요구하는(동일한 VCs) QoS에 따른 제어가 용이하고 서비스특성에 따라 독립적으로 셀을 처리할 수 있는 장점을 갖는다.^[14]

2.2 ATM 트래픽 모델

ATM 망의 셀 처리 모델링은 셀의 물리계층 오버헤드(physical layer overhead) 부분을 고려하지 않는다면, 셀 서비스 시간이 고정적이므로 균일분포(dete-

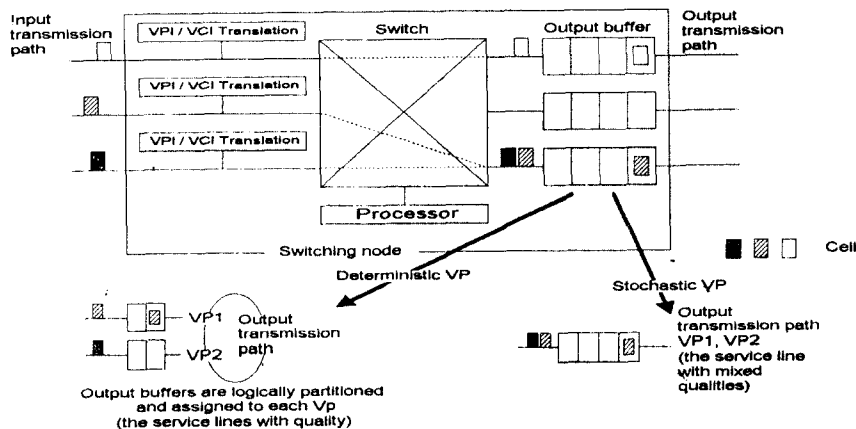


그림 2-1. ATM스위치의 출력 모델
Fig. 2-1. The output model of ATM switch

ministic distribution)로 모델링할 수 있다. 즉, 물리 계층 오버헤드는 셀간 또는 셀에 삽입되는 부분이며, 셀 전송에 대한 전송용량은 SDH(Synchronous Digital Hierarchy) 기본인터페이스를 이용한다면 가상 컨테이너 페이로드(virtual container payload) 부분만을 고려하게 된다. 그러므로, 균일서비스 시간 모델은 그림 2-2와 같이 오버헤드가 균일한 물리계층 모델로 근사시킬 수 있다.^[14]

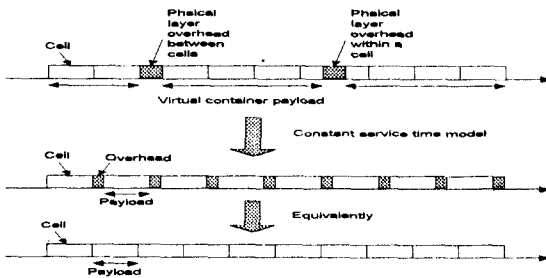


그림 2-2. 셀 도착 프로세스 모델
Fig. 2-2. A model of cell arrival process

III. 시스템 모델링

3.1 버퍼할당 메카니즘

본 논문에서 제안한 그림 3-1과 같은 버퍼할당 메카니즘은 ATM Forum에서 정의한 트래픽 소스에서 발생된 셀이 셀 기술자(cell descriptor)를 통과한 후

각 VC의 특성에 따라 3개의 버퍼에 입력된다. 이때 버퍼 1은 CBR셀과 RT-VBR셀이 점유하고, 버퍼 2는 NRT-VBR셀이 점유하며, 버퍼 3은 ABR셀과 UBR셀이 함께 공유된다. 버퍼의 앞단에 위치한 입력 셀 카운터(input cell counter)는 버퍼에 입력된 셀의 갯수를 측정하고, 셀 서비스 카운터(serviced cell counter)는 출력된 셀의 갯수를 측정함으로써 현재(입의 상태 t)의 버퍼상태 정보, 즉 측정된 버퍼의 길이를 셀 서비스 스케줄러로 전송한다. 한편 셀 서비스 스케줄러는 각 버퍼에 할당된 가중치와 셀 카운터, 셀 서비스 카운터에서 전송된 버퍼의 길이를 비교하여 3개의 버퍼를 자동적으로 서비스하는 순환서비스 알고리즘에 따라 FIFO방식으로 셀 서비스를 수행한다.

입력 셀 카운터 값과 출력된 각 버퍼의 셀 갯수를 비교하므로써 버퍼에 존재하는 셀 갯수를 측정할 수 있음은 물론, 입의의 시간 t에 버퍼의 상태를 체크하여 할당된 가중치와 비교한 후 셀 서비스 스케줄링을 수행한다. 이와 같이 어떠한 버퍼의 서비스를 시작한 후에 도착하는 셀은 현재의 서비스 알고리즘과 가중치에 영향을 주지않고 다음주기에 측정된 셀 수에 누적되도록 하였다. 또한 버퍼 1과 버퍼 2는 유한개의 셀을 저장할 수 있는 유한버퍼(finite buffer)로 가정하였고, ABR셀과 UBR셀을 저장하는 버퍼 3은 셀 손실이 없는 무한버퍼(infinite buffer)로 가정하였다.

3.2 셀 서비스 스케줄링

버퍼에 저장된 셀을 서비스하는 셀 서비스 스케줄

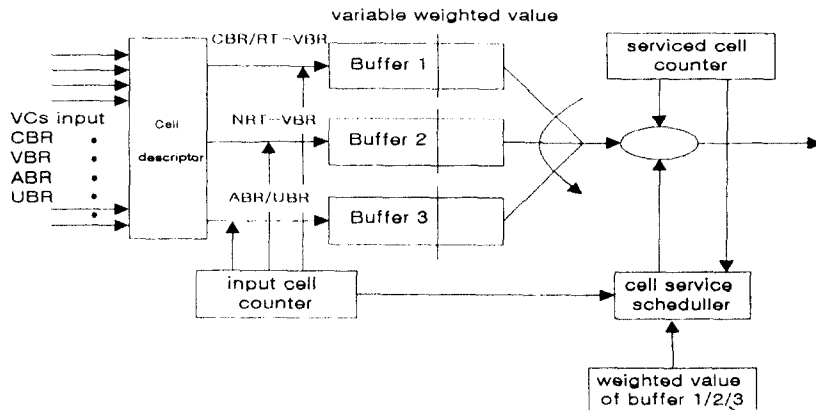


그림 3-1. 제안한 버퍼할당 메카니즘
Fig. 3-1. The proposed buffer allocation mechanism

링은 각 셀에 대해 대역폭을 할당하므로써 트래픽 클래스에 따라 요구되는 QoS를 보장하게 된다. 그러나 대역폭 할당이 정적(static)이라면 다른 버퍼가 가상적으로 비어 있더라도(virtually empty) 임의의 다른 버퍼의 폭주현상을 제어할 필요가 없으나, 동적(dynamic)이라면 현재의 버퍼상태에 따라 다른 버퍼의 서비스를 동적으로 제어할 필요가 있다.

시간 우선순위와 공간 우선순위에 따라 전송순위와 전송지연을 적절히 만족시켜야 하는 셀 처리 스케줄링은 그림 3-1과 같이 순환서비스를 기초로 한다. 그림 3-1의 모델에서 3개의 버퍼가 순환적으로 균일하게 서비스를 받는다면 트래픽특성에 따른 우선순위 제어가 이루어지지 않는 기본적인 형태가 된다. 그러나 우선순위를 할당하려면 3개의 버퍼를 차동적으로 서비스하는 알고리즘을 적용하면 된다.

CBR트래픽에 최고의 우선순위가 주어지고 그 다음으로 VBR트래픽이 서비스받게 된다면, CBR과 VBR 트래픽이 대역폭을 할당받은 후 잉여대역폭(surplus bandwidth)은 ABR과 UBR 트래픽이 할당받기 때문에 ABR/UBR트래픽은 CBR과 VBR트래픽보다 저 우선순위로 서비스받게 된다. 결국, CBR/VBR트래픽을 우선적으로 서비스한 후에 ABR/UBR버퍼의 셀을 서비스하므로 고 우선순위 트래픽(CBR/VBR)에 영향이 미치지 않는다. 그러나, CBR/RT-VBR트래픽이 요구하는 전송지연과 NRT-VBR트래픽이 요구하는 전송지연은 ABR/UBR트래픽이 요구하는 전송지연에 비해서 매우 민감하므로 두 개의 버퍼(버퍼 1, 2) 간에 이루어지는 서비스 스케줄링이 고려되어야만 한다. 이와같이 우선순위 서비스를 고려한 대역폭 할당은 제안한 모델에 가중치와 버퍼 서비스 순서를 적용하므로써 다음과 같은 4가지의 셀 서비스 스케줄링을 고려할 수 있다.

```

IF {CBR Queue is Empty}
  IF {VBR Queue is Empty}      // VBR loop
    Call ' ABR '
  ELSE
    IF {Current VBR Queue > Weighted-VBR Values}
      Service till Weighted-VBR Values
      Call ' ABR '
    ELSE
      Service till Current VBR Queue Size
      Call ' ABR '

```

```

ENDIF
ENDIF
ELSE
  IF {Current CBR Queue > Weighted-CBR Values}
    Service till Weighted-CBR Values
    # Algorithm 1 : No call any subroutine or loop
    # Algorithm 2 : Go to VBR loop
    # Algorithm 4 : Go to VBR loop
  ELSE
    Service till Current CBR Queue Size
    # Algorithm 1 : No call any subroutine or loop
    # Algorithm 3 : Go to VBR loop
    # Algorithm 4 : Go to VBR loop
  ENDIF
ENDIF
ENDIF

```

- Subroutine ABR -

```

IF {ABR Queue is Empty}
  RETURN
ELSE
  Service till Weighted-ABR Values
ENDIF
RETURN

```

셀 처리 알고리즘 1은 CBR버퍼가 비어있을 때 VBR버퍼의 셀을 서비스하고, ABR버퍼는 CBR버퍼와 VBR버퍼에 할당된 가중치에 따라 VBR버퍼를 서비스한 후 서비스 받게된다. 셀 처리 알고리즘 2는 알고리즘 1의 셀 처리 스케줄링과 VBR버퍼에 저장된 셀 수가 할당된 가중치 이상일 때만 VBR버퍼의 셀을 서비스한다. 셀 처리 알고리즘 3은 알고리즘 1의 스케줄링과 CBR 버퍼내에 존재하는 셀 수가 할당된 가중치 이하일 때만 VBR버퍼를 서비스한다. 그러므로 셀 처리 알고리즘 1, 2, 3은 VBR버퍼와 ABR/UBR버퍼에 비해 CBR버퍼에 많은 대역폭을 할당하므로써 우선순위 서비스가 적용된다. 끝으로, 셀 처리 알고리즘 4는 현재의 버퍼길이가 가중치를 비교한 후 알고리즘 2와 3의 셀 처리 스케줄링을 수행하는 것으로서 가중치가 동일하다면 CBR과 VBR에 우선순위가 적용되지 않는 알고리즘이다.

위에서 제시한 셀 처리 알고리즘은 CBR/RT-VBR 셀을 최고우선순위, VBR/NRT-VBR셀을 중간우선순위 트래픽으로 설정하고, ABR/UBR셀을 최저우선순위로 할당하므로써 ABR/UBR셀의 전송성능은 보장할 수 없다. 그러나, ATM Forum에서 정의하는 ABR/UBR셀 전송은 CBR과 VBR셀 전송에 영향을

미치지 않고, 현재 전송대역중 잉여대역폭만을 이용하므로 위에서 설정한 알고리즘을 이용할 수 있다.

이와 같은 4개의 알고리즘은 입력되는 트래픽의 특성, 할당된 버퍼의 크기와 버퍼에 할당된 가중치에 따라서 셀 서비스 성능이 변할 수 있다. 또한 CBR버퍼의 가중치, VBR버퍼의 가중치 및 ABR버퍼의 가중치 중 어떤 것이 변하는가에 따라라도 셀 전송성능(셀 전송지연, 셀 전송손실)에 미치는 영향이 다를 수 있다.

3.3 트래픽 모델

다수의 CBR트래픽 소스에서 발생된 셀은 중첩(supposed)되어 입력되므로 포아송분포(Poisson distribution)로 모델링할 수 있다. 그러므로 본 논문에서는 시뮬레이션을 위한 CBR셀의 입력트래픽 모델링은 포아송 확률분포에 따라 발생시켰다. 그러나, VBR셀은 버스트성이 매우 강해 포아송 확률분포로 모델링하면 오차가 크므로 최근의 연구에서는 MMPP(Markov Modulated Poisson Process)모델과 ON/OFF 입력트래픽 모델로 수학적인 분석을 한다. 이와같은 ON/OFF 소스모델은 ON/OFF 크기(ON time length/OFF time length), 평균 비트속도(average bit rate), 최대 비트속도(peak bit rate) 및 활성인자(activity factor : P)등 몇 개의 파라미터를 이용하여 모델링할 수 있다.^[15]

본 논문에서는 VBR트래픽 소스모델을 셀 간격(Δ)과 ON구간 길이 및 활성인자등의 파라미터를 이용하여 모델링하였다. 이때 활성인자 P는 평균 비트율과 최대 비트율의 비로 정의된다. 셀 간격은 단위시간으로 정규화(normalized)시켜서 활성인자에 따라 셀 간격이 설정되도록 하였고, 버스트 구간은 지수 확률분포(exponential probability distribution)로 발생시켰다. 본 연구의 시뮬레이션에서 사용한 ON/OFF

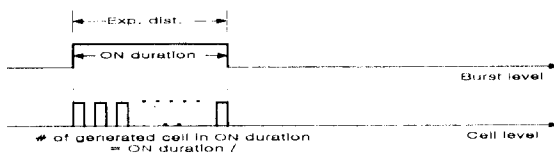


그림 3-2. ON/OFF 소스의 셀 발생패턴
Fig. 3-2. A cell generation pattern of ON/OFF source

소스의 셀 발생패턴은 그림 3-2와 같다.

ABR트래픽의 특성은 명확하게 모델링되어 있지 않으나 LAN-to-LAN 연결 트래픽 등이 ABR특성을 갖기 때문에 VBR트래픽에 비하여 ON구간이 매우 길고, 활성인자가 매우 낮은(1에 가까운) 특성을 갖는 ON/OFF트래픽으로 모델링할 수 있다. 그러므로 본 논문에서의 ABR트래픽 발생패턴은 ON구간이 길고, 활성인자가 1인 ON/OFF트래픽으로 모델링하였다. 표 3-1은 제안한 메카니즘의 성능분석을 위한 시뮬레이션에서의 VBR 입력트래픽 모델과 혼합된 트래픽형태이다.(클래스 A, B, C)

표 3-1. VBR 입력트래픽 형태와 시뮬레이션 트래픽 모델
Table 3-1. The simulation traffic models and VBR input traffic patterns

	E[B]	E[X]	Activity P	Type	Mixed Traffic
VBR-A	10	50	0.2	Class-A	VBR-A + Poisson CBR
VBR-B	10	20	0.5	Class-B	VBR-B + Poisson CBR
VBR-C	20	40	0.5	Class-C	VBR-C + Poisson CBR

표 3-1에서 E[B]는 VBR트래픽의 평균 ON기간을 나타내고, E[X]는 평균 ON기간동안 발생하는 평균 셀 갯수를 나타낸다. CBR트래픽은 입력트래픽 세기(traffic intensity)를 0.5로 고정하고, ABR트래픽은 평균 ON기간 E[B]를 30으로, 활성인자를 1로 모델링하였다. 또한, RT-VBR, NRT-VBR 및 UBR트래픽은 별도로 모델링하지 않고 CBR, VBR 및 ABR트래픽과 동일한 특성을 갖는 것으로 가정하였다.

IV. 성능분석 및 고찰

4.1 CBR/VBR 스케줄링

제안한 그림 3-1의 버퍼할당 메카니즘에서 ABR/UBR트래픽은 버퍼가 없고, CBR과 VBR트래픽의 버퍼만 존재할 경우의 성능을 분석한다. ATM Forum의 ABR과 UBR트래픽에 대한 정의에서 CBR셀과 VBR셀의 서비스에 영향을 주지않는 잉여대역폭만을 이용하는 서비스로 정의되어 있으므로 CBR셀과 VBR셀은 ABR/UBR셀 서비스의 영향을 거의 받지 않도록 구성하였다.

알고리즘 1은 CBR버퍼에 할당된 가중치를 고정시키고, VBR버퍼에 설정된 가중치의 영향만을 받으므로, VBR버퍼에 설정된 가중치를 변화시키면서 셀 손실률과 지연시간을 구할 수 있다. 결과는 나타내지 않았지만 CBR트래픽을 우선적으로 처리하므로 VBR셀의 지연시간과 손실률보다 CBR셀의 지연시간과 손실률이 매우 적게 나타남을 예상할 수 있다.

그림 4-1과 4-2는 알고리즘 2를 적용하고 VBR버퍼에 설정된 가중치를 변화시켰을 때 CBR셀의 지연시간과 VBR셀의 손실확률을 나타낸 것이다. VBR-C와 혼합된 CBR셀에 비해서 VBR-A/B와 혼합된 CBR셀의 지연시간이 매우 작음을 알 수 있다. 또한, CBR버퍼의 가중치를 변화시키면 CBR셀의 지연시간이 우수하고, VBR버퍼의 가중치를 변화시키면 VBR셀의 손실확률이 우수하다.

그림 4-3과 4-4는 알고리즘 3을 적용하고 VBR버퍼에 설정된 가중치를 변화시켰을 때, CBR 셀의 지연시간과 VBR셀의 손실확률을 나타낸 것이다. VBR-C와 혼합된 CBR셀의 지연시간이 VBR-A/B가 혼합된 CBR셀의 지연시간보다 큼을 알 수 있다. 그러나, VBR-A와 혼합된 CBR셀은 VBR버퍼의 가중치가 200 셀 정도면 VBR-B와 혼합된 CBR셀의 지연시간보다 작다.

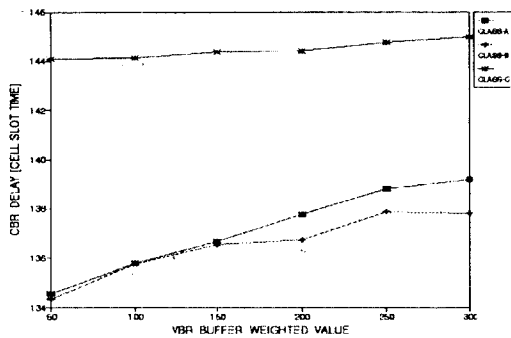


그림 4-1. VBR버퍼의 가중치 변화에 따른 CBR셀의 지연 시간
(알고리즘 2, CBR버퍼/가중치: 150/30[cells], VBR 버퍼: 500[cells])

Fig. 4-1. CBR cell delay according to the variation of VBR buffer weighted value
(Algorithm 2, CBR buffer/weighted value: 150/30[cells], VBR buffer: 500[cells])

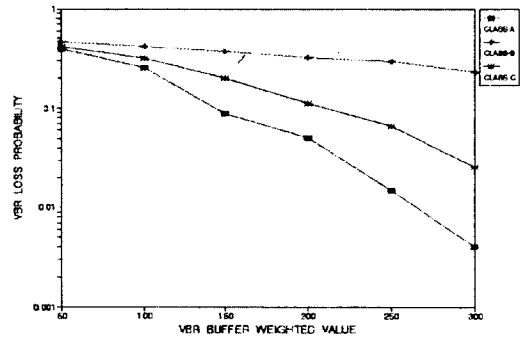


그림 4-2. VBR 버퍼의 가중치 변화에 따른 VBR셀의 손실 확률
(알고리즘 2, CBR버퍼/가중치: 150/30[cells], VBR 버퍼: 500[cells])

Fig. 4-2. VBR cell loss probability according to the variation of VBR buffer weighted value
(Algorithm 2, CBR buffer/weighted value: 150/30[cells], VBR buffer: 500[cells])

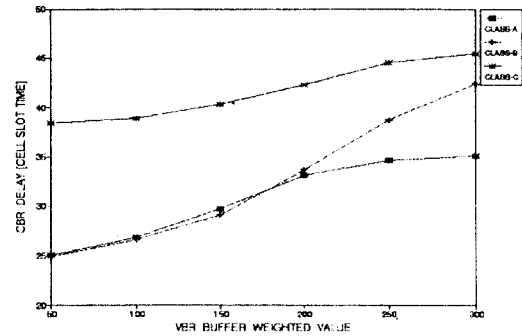


그림 4-3. VBR버퍼의 가중치 변화에 따른 CBR셀의 지연 시간
(알고리즘 3, CBR버퍼/가중치: 150/30[cells], VBR 버퍼: 500[cells])

Fig. 4-3. CBR cell delay according to the variation of VBR buffer weighted value
(Algorithm 3, CBR buffer/weighted value: 150/30[cells], VBR buffer: 500[cells])

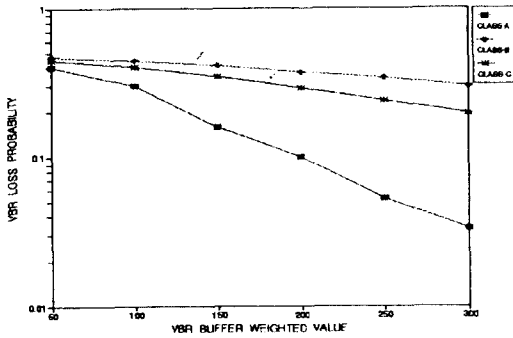


그림 4-4. VBR 버퍼의 가중치 변화에 따른 VBR셀의 손실 확률

(알고리즘 3, CBR버퍼/가중치: 150/30[cells], VBR 버퍼: 500[cells])

Fig. 4-4. VBR cell loss probability according to the variation of VBR buffer weighted value

(Algorithm 3, CBR buffer/weighted value: 150/30[cells], VBR buffer: 500[cells])

이상과 같이 CBR/VBR 스케줄링의 분석결과를 종합해 보면, CBR셀의 지연시간을 보장하기 위해서는 알고리즘 3을 적용하여 VBR버퍼에 설정된 가중치를 변화시킬 경우가 가장 우수하고, VBR셀의 손실을 보장하기 위해서는 알고리즘 2를 적용하여 VBR버퍼의 가중치를 변화시킬 때 가장 우수함을 알 수 있다. 지연시간과 셀 손실은 상호 trade-off관계를 가지므로 알고리즘 3을 적용하여 VBR버퍼에 설정된 가중치를 변화시켜 지연시간과 손실특성이 가장 우수한 가중치를 설정하는 것이 바람직하다.

4.2 CBR/VBR/ABR Scheduling

ABR/UBR셀은 전송지연에는 매우 둔감하지만 전송손실에는 매우 민감하므로 성능분석 시 버퍼의 크기를 무한대(infinite buffer size)로 가정하여 전송지연만을 측정하였다. 성능분석은 알고리즘 2와 알고리즘 3을 적용하고, CBR버퍼의 크기와 가중치는 150[cells]과 30[cells], ABR셀의 버스트 크기는 30[cells]로 고정하였다. 또한, ABR버퍼에 설정된 가중치는 10[cells], 30[cells] 및 50[cells]로 고정하였고, 클래스 A 트래픽만을 고려하여 VBR버퍼에 할당된 가중치를 변화시키면서 측정하였다.

그림 4-5와 4-6은 알고리즘 2를 적용하였을 때 VBR셀의 가중치 변화에 따른 VBR셀의 손실확률과 ABR셀의 지연시간을 나타내고 있다. 그림에서 알 수 있듯이 ABR셀의 가중치는 VBR 셀 손실에 영향을 미치지 않음을 알 수 있다. 그러나 VBR버퍼에 설정된 가중치가 200[cells] 이상이 되면 ABR버퍼의 가중치가 증가할수록 VBR셀 손실이 증가함을 알 수 있다. 또한, ABR셀의 지연시간은 ABR버퍼에 설정된 가중치가 증가할수록 감소함을 알 수 있다.

그림 4-7과 4-8은 알고리즘 3을 적용한 결과로서 알고리즘 2를 적용한 결과와 비교하면 ABR 셀의 지연

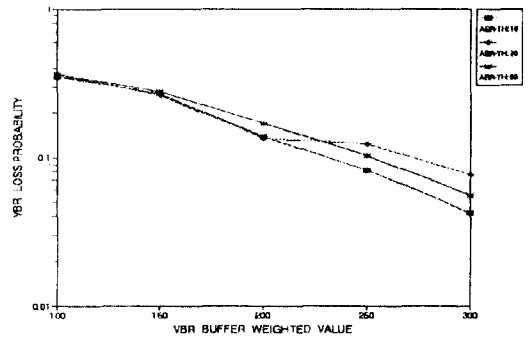


그림 4-5. VBR 버퍼의 가중치 변화에 따른 VBR셀 손실 확률 (알고리즘 2)

Fig. 4-5. VBR cell loss probability according to the variation of VBR buffer weighted value

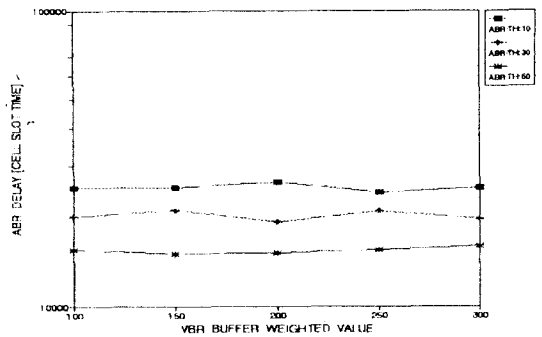


그림 4-6. VBR 버퍼 가중치 변화에 따른 ABR셀 지연시간 (알고리즘 2)

Fig. 4-6. ABR cell delay according to the variation of VBR buffer weighted value

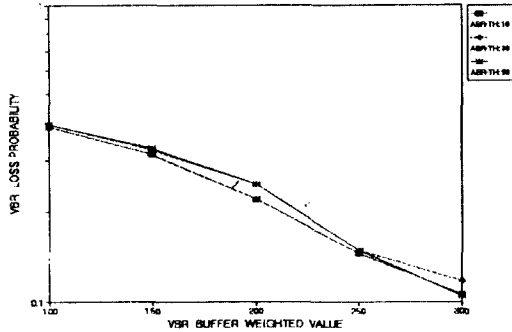


그림 4-7. VBR 버퍼 가중치 변화에 따른 VBR 셀 손실 확률 (알고리즘 3)

Fig. 4-7. VBR cell loss probability according to the variation of VBR buffer weighted value

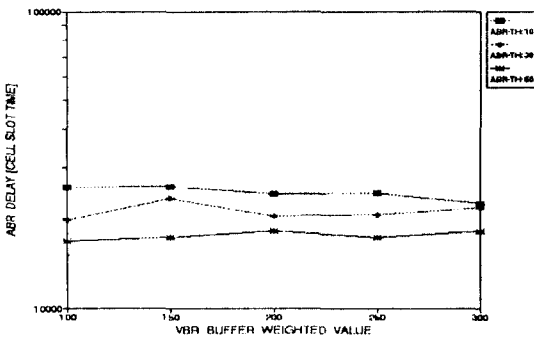


그림 4-8. VBR 버퍼 가중치 변화에 따른 ABR 셀 지연시간 (알고리즘 3)

Fig. 4-8. ABR cell delay according to the variation of VBR buffer weighted value

시간은 거의 비슷하지만, VBR 셀의 손실 확률은 알고리즘 2를 적용할 경우가 더 우수함을 알 수 있다. 그림 4-5를 그림 4-2의 클래스 A와 비교하면 ABR 트래픽에 의해서 VBR 셀의 손실이 증가함을 알 수 있다. 또한, 그림 4-7을 그림 4-4와 비교해 보아도 ABR 트래픽은 VBR 셀의 손실을 증가시킴을 알 수 있다.

V. 결론

본 연구에서는 ATM Forum에서 정의하고 있는 CBR/VBR/ABR/UBR 트래픽이 ATM 스위치로 입력

될 때 트래픽의 QoS 특성을 만족시키기 위한 버퍼할당 방식과 셀 처리 스케줄링을 제안하였다. 제안한 버퍼관리 메커니즘의 성능을 분석하기 위하여 컴퓨터 시뮬레이션을 수행하여 셀 처리 스케줄링에 따라 각각의 트래픽이 점유하는 ATM 스위치의 버퍼 크기를 추정하고, 서비스 클래스의 QoS를 만족하는 셀 지연시간과 셀 손실을 추출하여 서비스 특성별 ATM 스위치의 버퍼 점유율을 분석하였다.

그 결과, CBR/VBR의 입력 트래픽에서는 CBR 셀의 지연시간을 보장하기 위하여 알고리즘 3을 적용하여 VBR 버퍼의 가중치를 변화시키고, VBR 셀의 손실을 보장하기 위해서는 알고리즘 2를 적용하여 VBR 버퍼의 가중치를 변화시키면 가능하다. 그러나 CBR 셀의 지연시간과 VBR 셀의 손실을 모두 보장하려면 알고리즘 3을 적용하여 VBR 셀의 가중치를 변화시키면서 최적치를 찾으므로써 성능을 유지할 수 있다. 한편 CBR/VBR/ABR 등의 트래픽에서는 알고리즘 2를 적용할 경우, ABR 셀의 가중치가 200 이하에서는 VBR 셀의 손실에 미치는 영향이 적지만 200 이상에서는 VBR 셀 손실이 증가한다. 그러므로 알고리즘 2가 더 효과적임을 알 수 있다. 이와 같이 버퍼에 할당된 가중치의 크기와 적용하는 셀 처리 알고리즘에 따라 각각의 VC가 요구하는 QoS가 변화하고, 가중치를 변화시키는 VC 버퍼의 종류에 따라 성능이 변화되는 것을 알 수 있었다.

앞으로의 연구과제는 본 논문에서 제안한 버퍼할당 방식과 셀 처리 스케줄링을 해석할 수 있는 수학적 모델링과 멀티미디어 트래픽을 효과적으로 표현할 수 있는 트래픽 기술자 파라미터를 적용하여 다양한 입력 트래픽에 대하여 성능을 분석하고, ABR 트래픽 제어가 가능한 버퍼할당 방식과 셀 처리 스케줄링을 개발하는 것이다.

참고 문헌

1. Shirish S. Sathaye, "Traffic Management Specification Version 4.0", ATM Forum/95-0013, Feb., 1995.
2. F. A. Tobagi, "Fast Packet Switch Architectures for Broadband Integrated Services Digital Networks", *Proceeding of the IEEE*, Vol. 78, No. 1, pp.133~

- 167, January 1990.
3. H. Suzuki, "Output-Buffer Switch Architecture for Asynchronous Transfer Mode", *ICC '89*, pp.99~103, June, 1989.
 4. F. A. Tobagi, T. Kwok and F. M. Chiussi, "Architecture, Performance and Implementaton of the Tandem Banyan Fast Packet Switch", *IEEE JSAC*, Vol. 9, No. 8, pp.1173~1193, October, 1991.
 5. K. Sriram, "Methodologies for Bandwidth Allocation, Transmission Scheduling, and Congestion Avoidance in Broadband ATM Networks", *Computer Networks and ISDN Systems* 26, pp. 43~59, North-Holland, 1993.
 6. K. Mezger, David W. Petr, "Bounded Delay for Weighted Round Robin with Burst Crediting", *Technical Report TISL-10230-08*, May 1995.
 7. K. Mezger, David W. Petr, "Bounded Delay for Weighted Round Robin", *Technical Report TISL-10230-07*, May 1995.
 8. C. H. Koo, K. C. Park and K. C. Park, "A New Cell Scheduling Method with Logical Separation of a single Buffer in the ATM Switch", *ISS '97* Submitting.
 9. "FETEX-150 ESP B 160 Traffic Management", Fujits
 10. "ForeRunner ATM Switch Architecture", Fore systems, April 1996.
 11. "Magellan MPS: Nortel's traffic management system", Nortel Magellan, 1996.
 12. "Cellware", Cellware GmbH Berlin, Germany
 13. The CACI, Inc. -Federal "SIMSCRIPT II.5 Reference Handbook", Los Angeles, 1995.
 14. H. Saito, "Teletraffic Technologies in ATM Network", Artech House, 1995.
 15. A. Baiocchi. "Loss Performance Analysis of an ATM Multiplexer Loaded with High-Speed ON-OFF Sources", *IEEE JSAC*, Vol. 9, No. 3, pp.388~392, 1991.

구 창 회(Chang-Hoi Koo)

정회원

한국통신학회 논문지 95년 제20권 6호 참조



나 지 하(Na Ji Ha)

정회원

1969년 2월 28일생

1991년: 서울시립대학교 전자공학과 졸업(공학사)

1993년: 3월~현재: 한국전자통신연구원 연구원.

※주관심분야: ATM 스위치, 통신용 ASIC 설계, 논리회로 합성



박 권 철(Kwon-Chul Park)

정회원

1953년 10월 8일

1977년 2월: 고려대학교 전자공학과(학사)

1979년 2월: 고려대학교 대학원 전자공학과(석사)

1988년 2월: 고려대학교 대학원 전자공학과(박사)

1982년 2월~현재: 한국전자통신연구원 ATM교환연구실장

박 광 채(Kwang-Chae Park)

정회원

한국통신학회 논문지 96년 제 21권 3호 참조