

DS/CDMA 모뎀 구조와 ASIC Chip Set 개발

正會員 김 제 우*, 박 종 현**, 김 석 중**, 심 복 태***, 이 흥 직***

A Development of DS/CDMA MODEM Architecture and Its Implementation

Je-Woo Kim*, Jong-Hyeon Park**, Seok-Jung Kim**, Bok-Tae Sim***,
Heung-Jik Lee*** *Regular Members*

요 약

본 논문에서는 기준신호를 나타내는 하나의 파일럿채널과 다수의 트래픽채널을 갖는 DS/CDMA용 송수신기 구조를 제안한다. 파일럿채널은 데이터 변조가 되지 않은 순수 PN 부호성분을 전송하며 수신단에서 PN 동기 및 동기복조의 기준신호로 이용한다. 또한 이러한 구조는 순방향뿐만 아니라 역방향 링크에도 적용된다. 제안된 DS/CDMA 방식의 특징은 다음과 같다.

첫째, 트래픽채널의 확산방식은 I-phase 및 Q-phase의 확산부호를 파일럿채널의 그것과 교차하게 배치한 interleaved quadrature-spreading(IQS) 구조를 갖는데 이는 기존의 확산방식에 비해 데이터 신호의 영교차율을 줄여 송신단 출력신호 레벨의 변화를 작게 한다. 둘째 PN 부호의 초기동기 및 동기추적시 임계값을 적용적으로 자동 설정하며, 초기동기시 PN 부호를 한 칩씩 이동하게 하여, 기존의 방식에 비해 초기동기 시간을 절반으로 줄이게 했으며, 수신부에서 PN 부호발생기를 하나만 사용하여 초기동기 및 동기추적이 되게 했다. 또한 state machine을 이용하여 재동기 timing을 자동설정 하도록 설계했다. 셋째, 본 방식에서는 자동주파수조정 (automatic frequency control: AFC)기능, 입력신호의 크기에 따라 능동적으로 유효한 출력 레벨을 조절하는 자동 레벨조정 (automatic level control: ALC)기능, bit-error-rate (BER)을 자동계산하는 기능, 인접 채널과의 간섭을 최소화하기 위한 스펙트럼 성형기능 등을 도입하여 사용자 편의를 도모했다. 넷째, 데이터 전송속도를 16Kbps~1.024Mbps로 가변이 되게 함으로써 다양한 용용에 대처할 수 있게 설계했다.

한편, 본 논문에서 제안한 DS/CDMA 모뎀구조는 다양한 simulation을 통하여, 알고리즘 검증 과정을 거쳤으며, 제안된 DS/CDMA 모뎀 구조는 VHDL을 이용하여 ASIC으로 구현하였다. DS/CDMA 용 ASIC은 송신부 ASIC 과 수신부 ASIC으로 나누어 개발 하였으며, 한개의 ASIC당 3개의 채널을 동시에 수용할 수 있으며, 다수의 ASIC을 사용하여 여러 채널의 다중접속이 가능하다. 제작완료된 ASIC은 기능시험을 완료했으며 실제 line-of-sight

*부산대학교 전자공학과

**삼성전자 정보통신(본) 산업전자(사) 안전개발실

***삼성전자 기술총괄 ASIC연구센터

論文番號: 96327-1015

接受日字: 1996年 10月 15日

(LOS)시스템 구현에 적용중이다.

ABSTRACT

In this paper, we suggest an architecture of DS/CDMA tranceiver composed of one pilot channel used as reference and multiple traffic channels. The pilot channel-an unmodulated PN code-is used as the reference signal for synchronization of PN code and data demodulation. The coherent demodulation architecture is also exploited for the reverse link as well as for the forward link. Here are the characteristics of the suggested DS/CDMA system. First, we suggest an interlaced quadrature spreading(IQS) method. In this method, the PN code for I-phase 1st channel is used for Q-phase 2nd channels and the PN code for Q-phase 1st channel is used for I-phase 2nd channel, and so on-which is quite different from the existing spreading schemes of DS/CDMA systems, such as IS-95 digital CDMA cellular or W-CDMA for PCS. By doing IQS spreading, we can drastically reduce the zero crossing rate of the RF signals. Second, we introduce an adaptive threshold setting for the synchronization of PN code, an initial acquisition method that uses a single PN code generator and reduces the acquisition time by a half compared the existing ones, and exploit the state machines to reduce the reacquisition time. Third, various kinds of functions, such as automatic frequency control(AFC), automatic level control(ALC), bit-error-rate(BER) estimator, and spectral shaping for reducing the adjacent channel interference, are introduced to improve the system performance. Fourth, we designed and implemented the DS/CDMA MODEM to be used for variable transmission rate applications -from 16Kbps to 1.024Mbps.

We developed and confirmed the DS/CDMA MODEM architecture through mathematical analysis and various kind of simulations. The ASIC design was done using VHDL coding and synthesis. To cope with several different kinds of applications, we developed transmitter and receiver ASICs separately. While a single transmitter or receiver ASIC contains three channels (one for the pilot and the others for the traffic channels), by combining several transmitter ASICs, we can expand the number of channels up to 64. The ASICs are now under use for implementing a line-of-sight (LOS) radio equipment.

I. 서 론

대역확산 통신 방식은 초기에는 주로 군용 통신 시스템에 적용되어 왔으나, Cooper와 Nettleton이 이동 통신에 대역확산 통신 방식을 적용하는 논문을 발표 하면서[1, 2] 연구가 활발히 이루어지게 되었으며, 최근 디지털 통신에 대한 기술 개발이 급격히 발전되고 대역확산 통신방식의 다양한 장점이 널리 알려지면서 이에 대한 연구가 활발히 진행 중이다[3-5].

대역확산 기술을 이용한 통신방식중 주로 연구되는 방식은 직접확산(direct sequence: DS)방식과 주파수 도약(frequency hopping: FH)으로[6-9], 이들의 대표적인 응용분야는 주파수 공용통신 시스템(trunked radio system: TRS), 부호분할 다중접속(부호 division

multiple access: CDMA)방식 디지털 셀룰라 시스템, 개인 휴대 통신 시스템(personal communication system: PCS) 및 위성통신등이 있다[6-9, 12, 13]. 특히 이 중에서도 CDMA 셀룰라 시스템과 PCS 시스템은 그 기술적, 경제적 파급효과가 매우 크기 때문에 많은 연구가 행해지고 있다[3, 4, 10, 11, 15-17].

CDMA 방식을 이용한 셀룰라 시스템의 대표적인 예는 한국, 미국 등에서 차기 표준 디지털 셀룰라[10, 11]로 채택하여 개발중에 있는 DS/CDMA 시스템 [14-16]을 들 수 있다. 현재 상용화가 추진중인 표준 DS/CDMA 시스템의 칩레이트는 1.2288Mcps, 펄스 성형된 RF 대역폭은 1.25MHz이다. 순방향 링크는 파일럿채널, 동기채널, 페이징 채널 및 다수의 순방향 트래픽채널로 구성되는데, 이들 모든 순방향 링크 채

널은 동일한 PN 부호와 PN offset 을 사용하고, 각 채널간의 구분은 직교부호인 Walsh 부호에 의해서 이루어지며, 최대 64개 채널을 부호에 의해 구분하는 것이 가능하다. 데이터 변조는 파일럿채널을 이용한 동기 BPSK(binary phase shift keying)변조, 반송파 변조방식은 QPSK(quadrature phase shift keying)를 채택하고 있다. 이와같은 순방향 링크의 quadrature spreading 구조는 일반적인 bi-phase spreading 방식에 비해 협대역 간섭에 대한 처리이득이 3dB 크다[8]. 그러나 I-phase PN 부호와 Q-phase PN 부호 그리고 파일럿채널, 동기채널, 페이징 채널 및 다수의 순방향 트래픽채널 데이터의 조합에 의해 각 채널의 합신호인 I-phase 및 Q-phase의 데이터 신호가 동시에 영이 되는 경우가 발생할 수 있다. 따라서 이들 합신호인 I-phase 및 Q-phase 신호를 이용하여 반송파 변조를 수행하게 되면 결국 반송파의 출력은 on/off 동작을 하게 되어 on/off keying 변조가 되는 경우가 발생한다. 또한 어느 특정 채널, 예를들어 파일럿채널의 이득을 타 채널 보다 크게하여 송신한다면, 비록 반송파의 출력은 on/off 동작을 하지는 않으나 역시 데이터의 조합에 따라 심한 진폭 변동을 나타내게 된다.

본 논문에서는 이와같이 기존의 이동통신용 DS/CDMA 시스템과는 다른 DS/CDMA 시스템의 구조를 제안한다. 본 논문에서 제안하는 DS/CDMA 시스템의 송신기 구조는 이동통신용 DS/CDMA의 순방향 링크 구조와 유사하나, 칩레이트는 4.096Mcps로 상대적으로 높고, 반송파당 채널 대역폭도 5MHz이며, 데이터 전송속도는 처리이득을 조정함으로써 16Kbps-1.024Mbps 로 다양하게 변화시킬 수 있다.

제안한 시스템은 기준신호를 나타내는 하나의 파일럿채널과 다수의 트래픽채널을 갖는 구조이며, 확산방식은 직접확산에 의한 interlaced quadrature-spreading (IQS) 구조를 갖는다. 본 논문에서 제안하는 IQS 방식은 I-phase 및 Q-phase 신호가 동시에 영이 되는 영교차 현상을 완화하여, 송신기의 전력증폭기의 선형성에 대한 부담을 줄이고 스펙트럼 특성을 개선하며, 수신기에서는 신호의 on/off 현상이나 심한 진폭 변동을 줄여 동기 및 데이터클럭복원 특성을 개선할 수 있다. 또한 본 논문에서 제안하는 수신기 구조에서는 PN 초기동기 및 동기추적시 필요한 임계값은 적용적으로 자동으로 설정하여, 자동이득제어

(automatic gain control:AGC)기능에 크게 의존하지 않고 능동적으로 입력신호의 변화에 대처할 수 있게 했으며, PN 부호 발생 방법과 PN 초기동기 및 PN 동기추적을 효율적으로 수행하게 했으며, 데이터 복조시 파일럿채널을 이용하여 트래픽 데이터를 동기복조 한다. 나아가 Jet Propulsion Laboratory(JPL)의 signal-to-noise ratio estimator(SNORE) 알고리즘을 이용하여 [19] bit error rate(BER)을 on-line으로 계산할 수 있게 설계했다.

한편, 본 논문에서 제안한 구조를 이용하여 DS/CDMA 시스템용 ASIC을 구현하였다. 또한 ASIC 설계시 VHDL을 이용하여 설계하므로써 설계의 유연성 및 설계 변경의 용이성 등의 장점을 갖고 있다. 개발한 DS/CDMA 용 ASIC은 최대 3개의 채널을 수용할 수 있으며, 송신부와 수신부 ASIC으로 나누어 설계하여 송수신기의 개발시 각각 필요한 만큼의 송수신 채널 수를 구성할 수 있게 했으며, 다수의 ASIC을 사용하여 부호에 의해 최대 64개 채널을 구현하는 것이 가능하다.

본 논문의 구성은 제1장 서론에 이어 제2장에서는 개발된 DS/CDMA 시스템의 사양에 대해 기술한다. 제3장에서는 DS/CDMA 시스템의 송수신기 구조를 제안하는데, 여기서는 IQS 방식을 이용한 확산 및 역확산과정, 직교부호에 의한 채널 분리, 스펙트럼 성형을 위한 디지털 필터링, 파일럿채널을 이용한 동기복조 방식, BER 예측기, automatic level control(ALC) 등에 대해 기술한다. 제4장에서는 DS/CDMA 수신기의 초기동기 및 동기추적 방법과 함께 적응 임계값 기법과 DPLL(digital phase locked loop)을 이용한 PN 초기동기 및 PN 동기추적 방식, state machine을 이용한 재동기, 주파수 자동제어 등에 대해 논한다. 제5장에서는 알고리즘 개발과 simulation 결과 및 하드웨어 시험결과에 대해 기술한다. 마지막으로 제6장에서는 결론을 맺는다.

II. DS/CDMA MODEM의 사양

개발된 DS/CDMA MODEM은 칩레이트가 4.096 Mcps이며, 데이터 전송속도는 16K~1.024Mbps까지 다양하게 변화시킬 수 있게 설계되어 있으며, 56 탭의 FIR 여파기로 스펙트럼 성형을 행해 RF 대역에서

차지하는 주파수대역을 조절할 수 있게 설계했다. 또한 MODEM은 송신부와 수신부를 각각 따로 설계하여 송신기와 수신기를 각각 독립적으로 구성할 수 있게 했으며, 송수신부는 각각 3채널씩을 수용하고 각 채널별로 송신 출력을 제어할 수 있도록 이득조절기능을 갖도록 하였다. 3개의 채널중 하나를 파일럿채널로 할당하여 동기 복조가 가능하도록 했으며, 한꺼번에 두 채널을 송신 또는 수신할 수 있다. 각 채널은 Walsh 부호로 분리할 수 있게 되어 있고, 2개 이상의 여러 채널을 전송하고자 할 때는 송신용 MODEM을 여러개 병렬연결하면 된다. 여러개의 송신부 또는 수신부를 병렬 연결하면, 여러 채널중 하나만 파일럿채널로 할당하고 나머지는 필요한 채널로의 할당이 가능하다.

데이터 변조는 BPSK이며, 반송파 변조는 QPSK이고, 복조는 파일럿채널을 이용하여 항상 동기복조가 되도록 설계했다. 또한 송신부의 성형 여파기는 계수당 12비트로 양자화 했으며, 여파는 PN 칩당 4샘플이고, 내부연산은 최대 19비트로 행했다. Digital-to-analog (D/A) 변환은 12비트로 하였는데, 19비트 신호를 12비트 신호로 변환하기 위하여 7비트 truncation을 제어할 수 있도록 하였다.

수신부에서 analog-to-digital (A/D)변환은 샘플당 8비트이고, 샘플링율은 16.384MHz이며 내부연산은 최대 43비트이다. 최종 복조된 데이터는 최대 43비트의 신호 레벨중 유효한 레벨을 자동추적하는 ALC 회로를 거쳐 최적의 신호 레벨을 판단하여 4비트의 mantissa와 6비트의 exponent로 출력되는데, 이렇게 복조된 데이터를 출력하여 오류정정부호의 사용시연판정이 되도록 했다. MODEM 내부의 신호처리를 위한 부분은 가급적 외부에서 변수값을 지정하지 않고 자동적으로 연산하여 수행하도록 설계하여 이용자가 MODEM 내부를 잘 모르더라도 시스템 설계가 가능하도록 구성했다. 또한 시스템 동작 초기에 채널의 BER 특성을 관측하기 위해 MODEM 내부에 특정 데이터 열을 이용하여 BER 특성을 알 수 있게 했으며, 이와는 별도로 데이터 전송중에도 BER 예측이 가능하도록 JPL의 SNORE 알고리즘을 복조부 내부에 구현하였다. 또한 데이터 전송률등 시스템 설계에 필요한 변수들은 CPU에 의해 외부제어가 가능하도록 설계했다. 개발된 MODEM의 사양을 표로 정리하

면 다음 표 1과 같다.

표 1. DS/CDMA MODEM 사양
Table 1. Specifications of DS/CDMA MODEM

변수	사양	비고
확산방식	Direct Sequence Spread Spectrum	
chip rate	최대 4.096 Mcps	가변가능
데이터 rate	16K~1.024 Mbps	가변가능
처리 이득	6~24 dB	가변가능
channel 분리	Orthogonal covering	64x64 Walsh부호 이용
channel수/chip	3 channels	ASIC chip 당
최대접속 channel 수	64 channels	64 Walsh 부호
PN 부호s	M-sequence(주기 32768)	I/Q phase 각각
필스 성형	56 tap FIR filter (프로그램 가능)	default:(BT=0.5) equiripple filter
데이터 변조	BPSK	
데이터 복조	Coherent BPSK	pilot channel 이용
반송파 변조	QPSK	
A/D 변환	4 samples/chip, 8 bits/sample	sampling rate: 16.384MHz
D/A 변환	4 samples/chip, 12 bits/sample	sampling rate: 16.384MHz
BER estimator	SNORE	JPL algorithm

Ⅲ. DS/CDMA MODEM의 송수신부 구조

그림 1과 2는 각각 제안된 IQS 방식을 이용한 DS/CDMA MODEM의 송수신부 구조를 나타낸다. 송신부에서는 채널간 직교분리, 확산, 데이터 변조, 필스 성형, 이득조절, 비트 truncation 등을 수행하며, 수신부에서는 PN 부호의 동기 및 동기추적에 의한 역확산, 동기복조, BER 예측, 자동레벨제어, 자동주파수 제어, 클럭 및 timing 복원 등을 수행한다.

1. 송신부 구조

그림 1은 송신기 구조를 나타낸다. 송신부는 ASIC 당 세개의 채널을 수용하도록 구성되어 있으며, 각

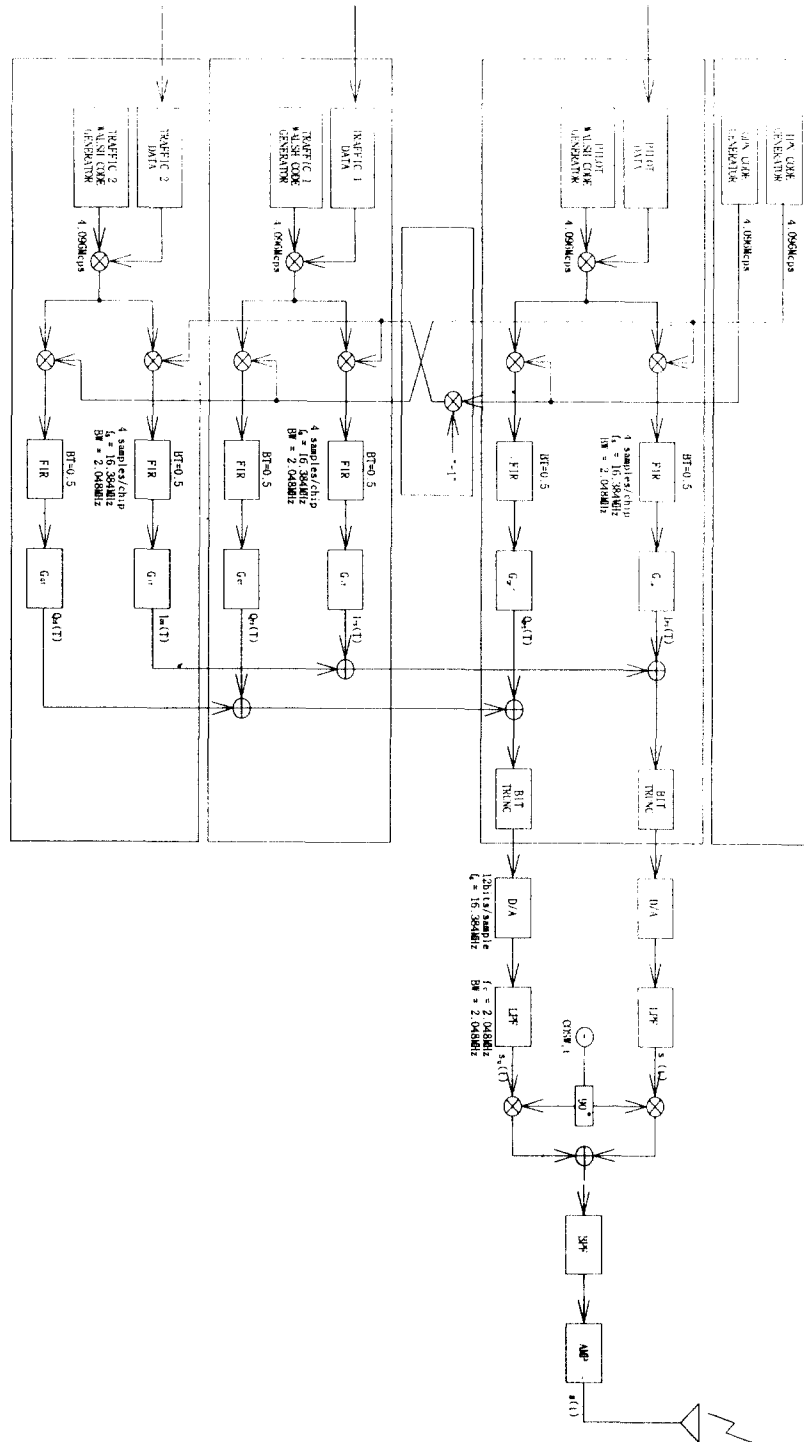


그림 1. DS/CDMA MODEM의 송신부 구조
 Fig. 1 Transmitter Architecture of DS/CDMA MODEM.

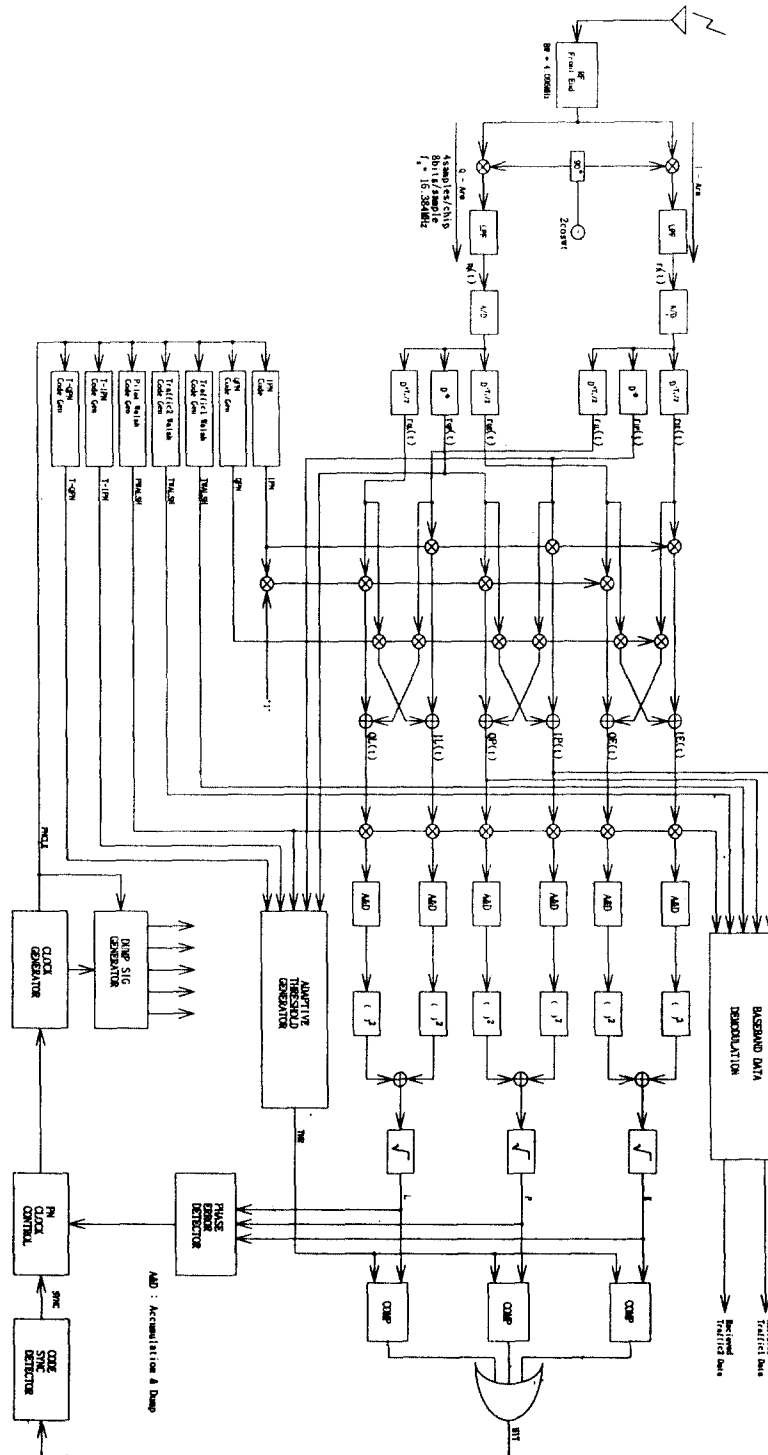


그림 2 DS/CDMA MODEM의 수신부 구조
Fig. 2 Receiver Architecture of DS/CDMA MODEM

채널은 Walsh 부호로 분리된다. 이 세가지 채널중 하나를 파일럿채널로 이용할 수 있으며, 이동통신의 지구국처럼 여러개의 순방향 채널이 필요하다면 그림 1과 같은 송신부 MODEM을 여러개 병렬로 연결하고 이중 한개의 채널을 파일럿채널로 이용하면 필요한 수만큼의 채널 수를 얻을 수 있으며, 최대 64개의 채널을 구성할 수가 있다. 송신부의 데이터 변조는 그림 1과 같이 I-phase/Q-phase에 각각 동일한 데이터가 입력되는 BPSK 변조이지만 반송파의 입장에서 보면 I-phase와 Q-phase의 데이터가 서로 다른 PN 부호에 의해 변조되는 QPSK 변조 형식을 갖는다.

이 구조에서 특징적인 것은 IQS 변조방식을 이용하는 것인데, 파일럿채널의 I-phase와 Q-phase에 각각 곱해지는 PN 부호와 다른 채널의 I-phase와 Q-phase에 곱해지는 PN 부호가 서로 엇갈려 있는데, 파일럿채널의 I-phase 용 PN 부호는 다른 채널의 Q-phase용 PN 부호로 이용되고, 파일럿채널의 Q-phase 용 PN 부호는 -1이 곱해져 다른 채널의 I-phase용 PN 부호로 이용된다는 점이다. 이렇게 함으로써 I-phase와 Q-phase가 입력 데이터의 패턴에 따라 동시에 영이 되는 경우를 방지함으로써 RF 출력단에서의 전력증폭기의 선형성에 대한 부담을 줄일 수가 있다.

이러한 구조가 아닌 IS-95의 표준안에서처럼 각 채널의 I-phase와 Q-phase의 PN 부호가 모든 채널에 대해 동일한 경우와 제안된 구조와의 차이는 다음과 같다. 예를들어 파일럿채널과 트래픽채널이 각각 1채널 씩 있다고 가정하면, 파일럿채널의 확산된 데이터와 트래픽채널의 확산된 데이터의 합이 영이 되면 I-phase와 Q-phase의 신호는 동시에 영이 된다. 반면 제안된 IQS 방식에서는 I-phase의 파일럿채널과 트래픽채널의 확산된 데이터를 합한 값이 영이 되면 Q-phase에서는 영이 되지 않고, Q-phase에서 영이 되면 I-phase에서 영이 되지 않는다. 따라서 I-phase와 Q-phase의 확산된 데이터를 합한 값이 동시에 영이 되는 경우가 발생하지 않는다. 이점이 제안된 방식과 IS-95에서의 변조방식의 차이이다.

PN 부호가 곱해진 각 채널의 I-phase/Q-phase 신호들은 각각 디지털여파기를 거쳐 펄스성형이 되어 RF 영역에서의 요구 주파수 대역내로 RF 출력신호가 제한되게 한다. 이렇게 여파된 신호들은 채널별로 적절히 이득조절 되고, 각 phase 별로 더해진 후 비트

truncation과 D/A 변환 과정을 거쳐 저역여파된 다음 각 phase에 해당하는 반송파와 곱해지고, 다시 서로 더해져 RF 전단부를 거쳐 방사된다.

2. 수신부 구조

그림 2는 IQS 방식에 의한 변조를 행했을 때의 수신기 구조이다. 우선 입력된 RF 신호는 RF 전단부를 거쳐 I-phase와 Q-phase로 갈라져 각각 위상차가 90도 만큼 차이가 나는 반송파와 곱해져 저역필터를 거쳐 반송파 성분이 제거되어 저역신호로 되고, A/D 변환기를 거쳐 디지털 신호로 된다. 디지털로 변환된 신호는 각각 PN 부호의 반 칩에 해당하는 지연기인 3개의 기억소자에 기억된다. 이렇게 입력신호를 지연시켜 복조기의 입력신호로 이용하는 것은 역확산 과정의 PN 부호 발생기를 early/punctual/late의 세개의 신호로 발생 시키는 대신 입력신호를 조절하여 하나의 PN 부호 발생기만을 이용하고자 하는 것이다.

그림 2에서 IQS 확산에 대한 역확산 과정을 보면 I-phase 및 Q-phase 입력신호는 지연기를 거쳐 각각 early/punctual/late 신호를 발생하고 이를 근간으로 DPLL을 형성한다. Quadrature 역확산에 의한 I-phase 신호는 I-phase PN 부호와 입력 I-phase 신호와의 곱과 Q-phase PN 부호와 입력 Q-phase 신호와의 곱을 더함으로써 얻어진다. 반면, Q-phase 신호는 Q-phase PN 부호와 입력 I-phase 신호와의 곱과, I-phase PN 부호에 -1을 곱한 것과 입력 Q-phase 신호와의 곱을 더하여 얻어진다. 이렇게 얻어진 I-phase 및 Q-phase 신호는 Walsh 부호가 제거 된 후, 각각 일정 시간만큼 더해져 동기부로 전달된다. 동기부에 대한 자세한 사항은 제 4장에서 자세하게 기술한다. 수신부에서는 파일럿채널에 대해 역확산이 이루어지면 여러 채널에 대한 동기복조가 동시에 이루어질 수 있으므로 여러 채널의 정보를 동시에 복원할 수 있으며, 개발된 DS/CDMA MODEM에서는 한개의 ASIC을 이용하여 두 채널의 정보를 동시에 복원할 수 있다. 수신부에서는 역확산, 데이터 복조, 클럭 복원의에도 ALC, AFC, BER 예측 기능 등을 추가하여 성능향상을 도모했다.

3. 확산 및 역확산

IQS 방식에 의한 확산과 역확산 과정 및 데이터 복

조 과정은 다음과 같다. 분석을 간단히 하기 위해 파일럿채널과 한개의 트래픽채널을 가정하며, PN 부호의 동기화는 확립된다고 가정한다. 송수신부 구조를 개념적으로 다시 그리면 각각 그림 3 및 그림 4와 같다. 그림 3에서 파일럿의 데이터는 항상 1로 둔다. 그림 3에서 $s_I(t)$, $s_Q(t)$, $s(t)$ 를 각각 구하면 다음과 같다.

$$s_I = [w_0(t)P_I(t) - d(t)w_i(t)P_Q(t)] \cos \omega_c t \quad (1)$$

$$s_Q = [w_0(t)P_Q(t) - d(t)w_i(t)P_I(t)] \sin \omega_c t \quad (2)$$

$$s(t) = [w_0(t)P_I(t) - d(t)w_i(t)P_Q(t)] \cos \omega_c t + [w_0(t)P_Q(t) + d(t)w_i(t)P_I(t)] \sin \omega_c t \quad (3)$$

여기서 ω_c 는 반송파 주파수이다. 그림 4를 이용하여 수신부의 동작을 살펴보면 입력신호 $r(t)$ 는 다음과 같이 주어진다.

$$r(t) = s(t - \tau) + n(t) = [w_0(t - \tau)P_I(t - \tau) - d(t - \tau)w_i(t - \tau)P_Q(t - \tau)] \cos(\omega_c t + \varphi(t)) + [w_0(t - \tau)P_Q(t - \tau) + d(t - \tau)w_i(t - \tau)P_I(t - \tau)] \sin(\omega_c t + \varphi(t)) + n(t) \quad (4)$$

여기서 τ 는 시간 지연성분, $\varphi(t)$ 는 송수신 국부발진기의 주파수 편차 및 시간 지연에 따른 위상성분이며, $n(t)$ 는 잡음성분이다. 수신전개를 간단히 하기 위해 $n(t)$ 는 없다고 가정한다. 여기서 수신기 국부발진기의 출력신호를 2채 $\omega_c t$ 라 하면 저역역파된 I-phase 및 Q-phase 신호 $r_I(t)$, $r_Q(t)$ 는 각각 다음과 같다.

$$r_I(t) = [w_0(t - \tau)P_I(t - \tau) - d(t - \tau)w_i(t - \tau)P_Q(t - \tau)] \cos(\varphi(t) + \theta) + [w_0(t - \tau)P_Q(t - \tau) + d(t - \tau)w_i(t - \tau)P_I(t - \tau)] \sin(\varphi(t) + \theta) \quad (5)$$

$$r_Q(t) = -[w_0(t - \tau)P_I(t - \tau) - d(t - \tau)w_i(t - \tau)P_Q(t - \tau)] \sin(\varphi(t) + \theta) + [w_0(t - \tau)P_Q(t - \tau) + d(t - \tau)w_i(t - \tau)P_I(t - \tau)] \cos(\varphi(t) + \theta) \quad (6)$$

여기서 θ 는 잡음에 의한 위상변화량을 나타낸다. 이들 신호를 이용하여, 역확산된 기준신호(파일럿채널의 신호) $r_{RI}(t)$, $r_{RQ}(t)$ 을 구하면 다음과 같다.

$$r_{RI}(t) = r_I(t)w_0(t) + r_Q(t)w_0(t)P_Q(t) = [P_I(t - \tau)P_I(t)w_0(t - \tau)w_0(t) - d(t - \tau)P_Q(t - \tau)P_I(t)]$$

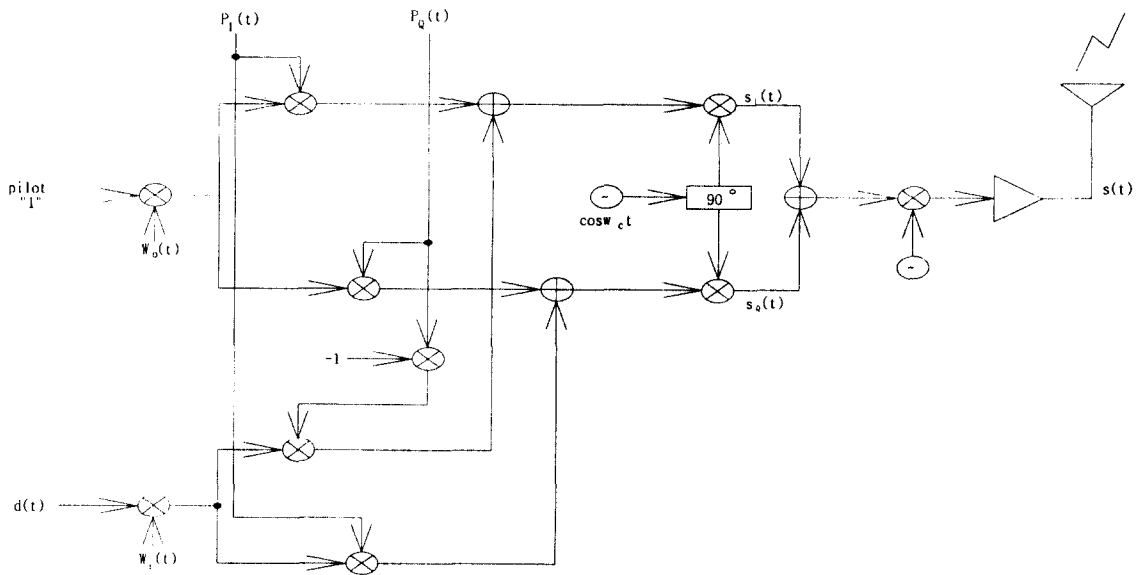


그림 3. DS/CDMA 변조부의 개념도
Fig. 3 Conceptual Block Diagram of DS/CDMA Modulator

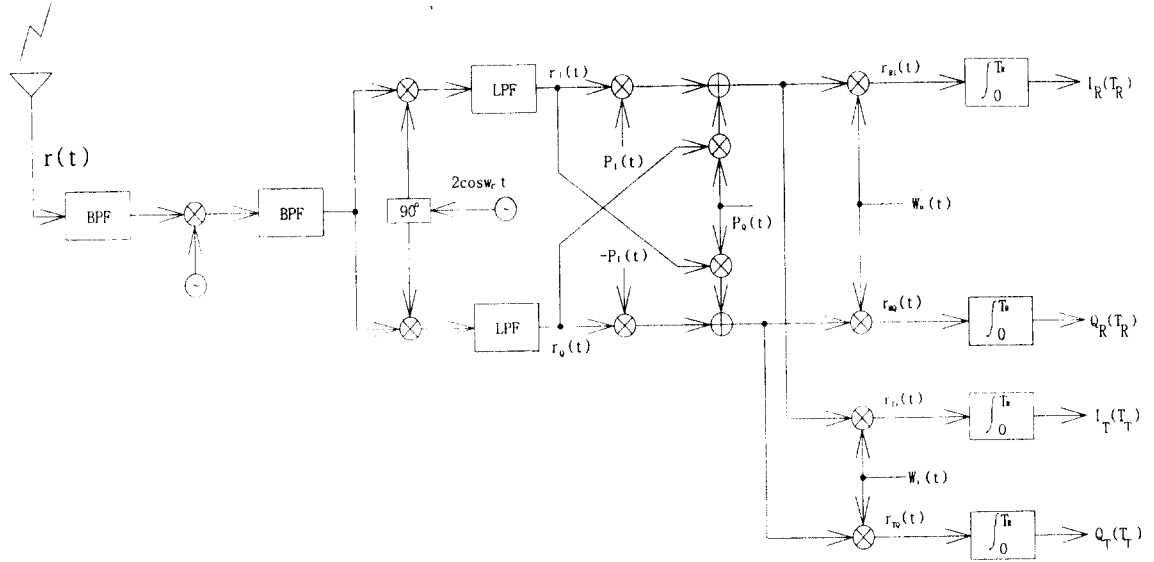


그림 4. DS/CDMA 복조부의 개념도
 Fig. 4 Conceptual Block Diagram of DS/CDMA Demodulator

$$\begin{aligned}
 & w_i(t-\tau)w_0(t)]\cos(\varphi(t)+\theta) \\
 & + [P_Q(t-\tau)P_I(t)w_0(t-\tau)w_0(t) + d(t-\tau)P_I(t-\tau)P_I(t) \\
 & \quad w_i(t-\tau)w_0(t)]\sin(\varphi(t)+\theta) \\
 & - [P_I(t-\tau)P_Q(t)w_0(t-\tau)w_0(t) - d(t-\tau)P_Q(t-\tau)P_Q(t) \\
 & \quad w_i(t-\tau)w_0(t)]\sin(\varphi(t)+\theta) \\
 & + [P_Q(t-\tau)P_Q(t)w_0(t-\tau)w_0(t) + d(t-\tau)P_I(t-\tau)P_Q(t) \\
 & \quad w_i(t-\tau)w_0(t)]\cos(\varphi(t)+\theta) \quad (7)
 \end{aligned}$$

$$\begin{aligned}
 r_{RQ}(t) &= r_I(t)w_0(t)P_Q(t) - r_Q(t)w_0(t)P_I(t) \\
 &= [P_I(t-\tau)P_Q(t)w_0(t-\tau)w_0(t) - d(t-\tau)P_Q(t-\tau)P_Q(t) \\
 & \quad w_i(t-\tau)w_0(t)]\cos(\varphi(t)+\theta) \\
 & + [P_I(t-\tau)P_Q(t)w_0(t-\tau)w_0(t) + d(t-\tau)P_I(t-\tau)P_Q(t) \\
 & \quad w_i(t-\tau)w_0(t)]\sin(\varphi(t)+\theta) \\
 & + [P_I(t-\tau)P_I(t)w_0(t-\tau)w_0(t) - d(t-\tau)P_Q(t-\tau)P_I(t) \\
 & \quad w_i(t-\tau)w_0(t)]\sin(\varphi(t)+\theta) \\
 & - [P_Q(t-\tau)P_I(t)w_0(t-\tau)w_0(t) + d(t-\tau)P_I(t-\tau)P_I(t) \\
 & \quad w_i(t-\tau)w_0(t)]\cos(\varphi(t)+\theta) \quad (8)
 \end{aligned}$$

식 (7)과 (8)에서 확산부호의 동기가 확립되면 $\tau=0$ 가 되고, $P_I(t)P_I(t)=1$, $P_Q(t)P_Q(t)=1$, $w_0(t)w_0(t)=1$ 이므로, 이 경우 $r_{RI}(t, \tau=0)$ 및 $r_{RQ}(t, \tau=0)$ 는 각각 다

음과 같이 주어진다.

$$\begin{aligned}
 r_{RI}(t, \tau=0) &= [P_I(t)P_I(t)w_0(t)w_0(t) - d(t)P_Q(t)P_I(t)w_i(t)w_0(t)] \\
 & \quad \cos(\varphi(t, \tau=0)+\theta) \\
 & + [P_Q(t)P_I(t)w_0(t)w_0(t) + d(t)P_I(t)P_I(t)w_i(t)w_0(t)] \\
 & \quad \sin(\varphi(t, \tau=0)+\theta) \\
 & - [P_I(t)P_Q(t)w_0(t)w_0(t) - d(t)P_Q(t)P_Q(t)w_i(t)w_0(t)] \\
 & \quad \sin(\varphi(t, \tau=0)+\theta) \\
 & + [P_Q(t)P_Q(t)w_0(t)w_0(t) + d(t)P_I(t)P_Q(t)w_i(t)w_0(t)] \\
 & \quad \cos(\varphi(t, \tau=0)+\theta) \\
 & = 2(\cos(\varphi(t, \tau=0)+\theta) + d(t)w_i(t)w_0(t)\sin(\varphi(t, \tau=0)+\theta)) \quad (9)
 \end{aligned}$$

$$\begin{aligned}
 r_{RQ}(t, \tau=0) &= [P_I(t)P_Q(t)w_0(t)w_0(t) - d(t)P_Q(t)P_Q(t)w_i(t)w_0(t)] \\
 & \quad \cos(\varphi(t, \tau=0)+\theta) \\
 & + [P_Q(t)P_Q(t)w_0(t)w_0(t) + d(t)P_I(t)P_Q(t)w_i(t)w_0(t)] \\
 & \quad \sin(\varphi(t, \tau=0)+\theta) \\
 & + [P_I(t)P_I(t)w_0(t)w_0(t) - d(t)P_Q(t)P_I(t)w_i(t)w_0(t)] \\
 & \quad \sin(\varphi(t, \tau=0)+\theta)
 \end{aligned}$$

$$\begin{aligned}
 & -[P_Q(t)P_I(t)w_0(t)w_0(t) + d(t)P_I(t)P_I(t)w_i(t)w_0(t)] \\
 & \cos(\varphi(t, \tau=0) + \theta) \\
 & = 2(\sin(\varphi(t, \tau=0) + \theta) - d(t)w_i(t)w_0(t)\cos(\varphi(t, \tau=0) + \theta))
 \end{aligned} \tag{10}$$

마찬가지로 i번째 트래픽채널의 신호 $r_{TI}(t, \tau=0)$ 및 $r_{TQ}(t, \tau=0)$ 를 구하면 다음과 같다.

$$\begin{aligned}
 r_{TI}(t, \tau=0) & = 2(w_i(t)w_0(t)\cos(\varphi(t, \tau=0) + \theta) \\
 & + d(t)\sin(\varphi(t, \tau=0) + \theta))
 \end{aligned} \tag{11}$$

$$\begin{aligned}
 r_{TQ}(t, \tau=0) & = 2(w_i(t)w_0(t)\sin(\varphi(t, \tau=0) + \theta) \\
 & - d(t)\cos(\varphi(t, \tau=0) + \theta))
 \end{aligned} \tag{12}$$

여기서, $r_{RI}(t, \tau=0)$, $r_{RQ}(t, \tau=0)$, $r_{TI}(t, \tau=0)$ 및 $r_{TQ}(t, \tau=0)$ 를 Walsh 부호의 한 주기 이상 되는 적분구간(파일럿채널의 적분구간은 T_R , 트래픽채널의 적분구간은 T_T 로 가정하고, 한 적분 구간내에서의 위상변화는 무시할 수 있다고 가정한다)으로 적분하면 Walsh 부호의 직교성에 의해 이 적분기의 출력은 각각 다음과 같이 주어진다.

$$\begin{aligned}
 I_R(T_R) & = \int_{T_R} r_{RI}(t) dt \\
 & = 2 \int_{T_R} (\cos(\varphi(t, \tau=0) + \theta) + d(t)w_i(t)w_0(t)\sin(\varphi(t, \tau=0) + \theta)) dt \\
 & = 2T_R \cos(\varphi(t, \tau=0) + \theta)
 \end{aligned} \tag{13}$$

$$\begin{aligned}
 Q_R(T_R) & = \int_{T_R} r_{RQ}(t) dt \\
 & = 2 \int_{T_R} (\sin(\varphi(t, \tau=0) + \theta) - d(t)w_i(t)w_0(t)\cos(\varphi(t, \tau=0) + \theta)) dt \\
 & = 2T_R \sin(\varphi(t, \tau=0) + \theta)
 \end{aligned} \tag{14}$$

$$\begin{aligned}
 I_T(T_T) & = \int_{T_T} r_{TI}(t) dt \\
 & = 2 \int_{T_T} (w_i(t)w_0(t)\cos(\varphi(t, \tau=0) + \theta) + d(t)\sin(\varphi(t, \tau=0) + \theta)) dt \\
 & = 2T_T d(t)\sin(\varphi(t, \tau=0) + \theta)
 \end{aligned} \tag{15}$$

$$\begin{aligned}
 Q_T(T_T) & = \int_{T_T} r_{TQ}(t) dt \\
 & = 2 \int_{T_T} (w_i(t)w_0(t)\sin(\varphi(t, \tau=0) + \theta) - d(t)\cos(\varphi(t, \tau=0) + \theta)) dt \\
 & = -2T_T d(t)\cos(\varphi(t, \tau=0) + \theta)
 \end{aligned} \tag{16}$$

식 (13)과 (14)에서 구해지는 $I_R(T_R)$, $Q_R(T_R)$ 를 이용하여 PN 부호의 동기화를 확립할 수 있으며, 따라서 역확산을 수행할 수 있다. 또한 식 (15)와 (16)에서 보는 바와 같이 BPSK에서와는 달리 국부발진기의 출력을 BPSK의 복조기와 동일하게 했을 때 신호의 크기가 2배로 크게 나타난다. 따라서 이러한 연유로 데이터 변조는 BPSK로 하고, 반송과 변조를 QPSK형태로 하면 협대역 간섭에 대한 성능이 3dB 개선됨을 알 수 있다. 여기서 동기수행을 위해 T_R 을 충분히 길게 하면 유리하나, 송수신기사이의 주파수편차에 영향을 받으므로 이를 고려하여 T_R 값을 정해야 한다.

4. 데이터 복조

데이터 복조를 위해서는 위의 식들 (13), (14), (15) 및 (16)의 $I_R(T_R)$, $Q_R(T_R)$, $I_T(T_T)$, $Q_T(T_T)$ 를 이용하여 데이터 복조를 수행할 수 있으며, 이러한 동기복조 과정은 다음과 같다.

파일럿채널의 복조신호를 $S_R(T_R) = I_R(T_R) + jQ_R(T_R)$ 라 하고, 트래픽채널의 신호를 $S_T(T_T) = I_T(T_T) + jQ_T(T_T)$ 라 하면 복조된 데이터 $d(T_T)$ 는 트래픽채널 신호와 기준신호인 파일럿채널 신호와의 위상차이를 구하면 되고, 따라서 $d(T_T)$ 는

$$\begin{aligned}
 d(T_T) & = \text{imag}(S_T^*(T_T)S_R(T_R)) \\
 & = I_T(T_T)Q_R(T_R) - Q_T(T_T)I_R(T_R) \\
 & = T_T \sin(\varphi(t, \tau=0) + \theta) \times 2T_R d(t)\sin(\varphi(t, \tau=0) + \theta) \\
 & \quad + 2T_T \cos(\varphi(t, \tau=0) + \theta) \times 2T_R d(t)\cos(\varphi(t, \tau=0) + \theta) \\
 & = 4T_T^2 d(t) [\cos^2(\varphi(t, \tau=0) + \theta) + \sin^2(\varphi(t, \tau=0) + \theta)] \\
 & = 4T_T^2 d(t)
 \end{aligned} \tag{17}$$

로 주어진다. 여기서 $\text{imag}\{X\}$ 는 X 의 허수부를 나타내고, *은 complex conjugate를 나타낸다. T_R 과 T_T 의 관계는 잡음과 송수신기의 주파수 편차에 따라 달리 선정해야 한다. 즉, 잡음이 작고 주파수 편차가 작을 때는 T_R 을 크게 해도 괜찮으나, 그렇지 않을 경우는 T_R 을 T_T 와 같게 두거나 2~3배 이내로 해야 한다. 이러한 복조과정을 거쳐 파일럿채널과 트래픽채널의 상관기 출력을 이용하여 동기복조가 가능하게 된다. 여러개의 트래픽채널이 존재해도 마찬가지로 과정을 거쳐 각 채널에 대한 데이터 복조가 가능하다. 이 동기 복조기의 구조를 그림으로 표현하면 그림 5와 같다.

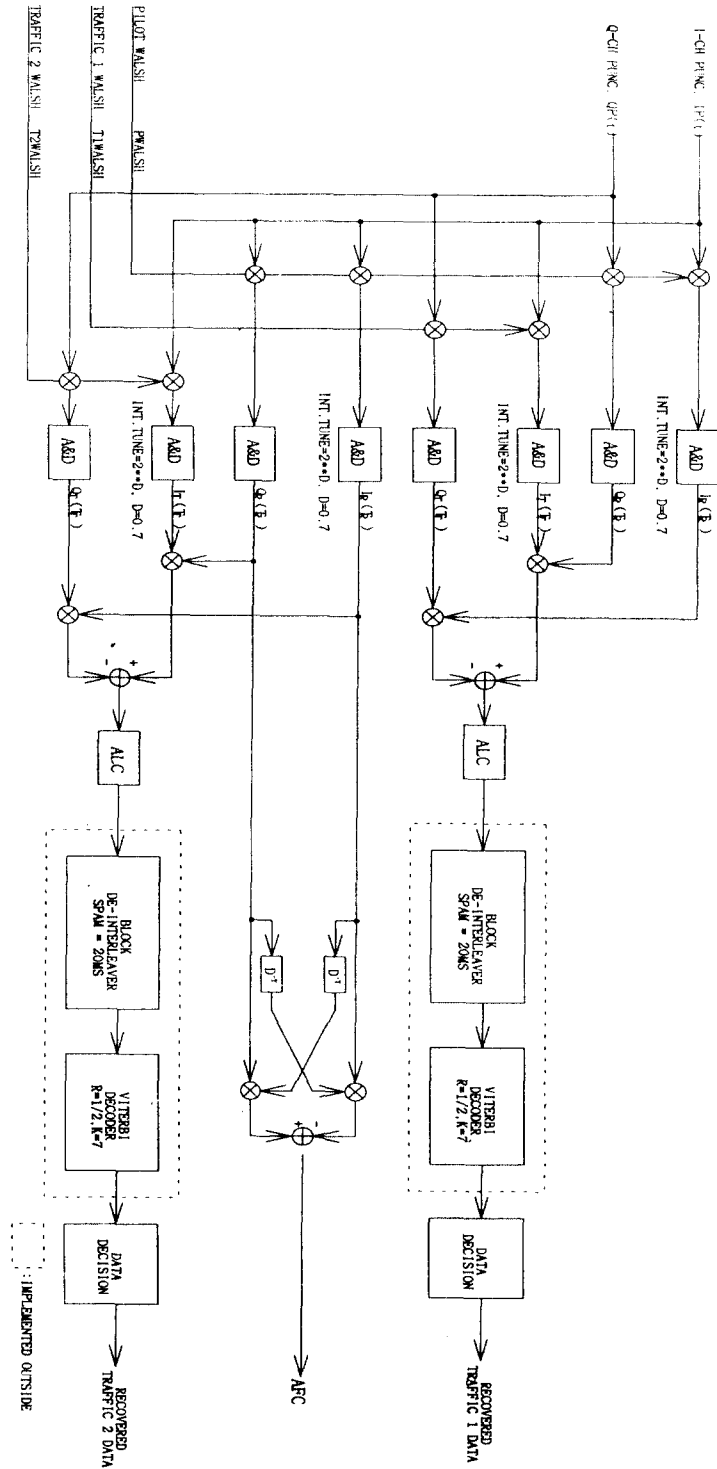


그림 5. DS/CDMA 복조부 구조
 Fig. 5 Architecture of DS/CDMA Demodulator

5. BER 예측기

복조부에서 복조된 데이터의 BER 예측치를 제공하기 위해 DS/CDMA MODEM에서는 두가지 기능을 제공한다. 첫번째는 초기에 채널을 개설할때의 BER 특성을 파악하기 위해 송신부와 수신부가 서로 알고 있는 데이터열을 보내 이 데이터의 어려움을 계산하여 실제 BER 특성을 알 수 있는 기능이고, 두번째는 채널이 개설되고 데이터 복조가 진행되고 있는 상태에서 on-line 으로 BER 특성을 예측하여 추출하는 기능이다. 두번째 기능을 위해 JPL에서 개발한 SNORE 알고리즘[19] 을 이용하였다. SNORE 알고리즘은 복원된 클럭에 근거하여 복원된 신호의 전력과 잡음의 전력을 추출하여 BER을 계산하는 것으로 그 과정은 다음과 같다.

입력된 기저대역신호를 $y(t)$, 데이터 천이시각으로 예측된 timing이 $\hat{\tau}_i$ 라 하면 결정된 i 번째 신호 I_i 는 다음과 같다.

$$I_i = \int_{\hat{\tau}_i}^{\hat{\tau}_{i+1}} y(t) dt \quad (18)$$

이때 적분하는 데이터 갯수를 N 이라 하면, 결정된 신호의 평균치 m_m 은 다음과 같다.

$$m_m = \frac{1}{N} \sum_{i=1}^N |I_{m+i-i}| \quad (19)$$

식 (18)과 (19)를 이용하여 잡음 전력 σ_m^2 은

$$\sigma_m^2 = \sum_{i=1}^N (|I_{m+i-i}| - \frac{1}{N} \sum_{j=1}^N |I_{m+i-j}|)^2 \quad (20)$$

으로 주어진다. 기저대역 신호의 평균치 m_m 와 잡음 전력 σ_m^2 을 이용하여 E_b/N_o 을 구하면

$$E_b/N_o = \frac{m_m^2}{\sigma_m^2/(N-1)} \quad (21)$$

이 된다. 여기서 $N \gg 1$ 이면 식 (21)은

$$E_b/N_o = \frac{m_m^2}{\sigma_m^2/N} \quad (22)$$

이 된다. 동기복조의 경우 BER과 E_b/N_o 의 관계를 쉽게 예측할 수 있으므로 식 (21)로 주어지는 신호대잡음비를 구하면 된다. 본 DS/CDMA MODEM에서는

식 (19)로 주어지는 신호의 평균치와 식 (20)으로 주어지는 잡음전력을 계산하여 MODEM의 출력으로 제공된다. 따라서 사용자는 이 두가지 값을 이용하여 BER 특성을 on-line으로 추출할 수 있다.

6. 자동레벨제어

수신부에서 8비트로 A/D변환하여 역확산등의 과정을 거쳐 데이터를 복조하기까지는 여러단계의 연산과정을 거친다. 이러한 연산과정을 거치면 입력신호의 크기에 따라 필요한 내부연산자의 연산 비트수가 달라지며, 경우에 따라서는 underflow 혹은 overflow가 생기게 되거나, 유효한 신호영역의 데이터가 출력되지 않을 수가 있기 때문에 내부 연산을 수행하거나 연산된 결과를 출력할 때 유효한 영역의 데이터가 출력되도록 자동적으로 레벨을 조절할 필요가 있다. 본 MODEM에서는 데이터 전송률이 다양하게 제공되고, 입력신호의 변화율이 40 dB 정도가 되어도 동작하도록 설계되어 있으므로 내부연산의 효율적 수행 및 출력된 결과가 항상 유효한 영역의 데이터가 되도록 데이터 복조단 뒤에 ALC 기능을 수행하고 있다. 복조된 데이터는 후단의 신호처리를 위해 ALC 회로를 거쳐 유효한 신호레벨만을 추출하여 4비트의 mantissa와 6비트의 exponent로 출력한다.

7. 펄스 성형 여파기

디지털 신호를 펄스 성형 하는 목적은 변조된 신호를 반송파에 실어 전송할 때 주어진 RF 대역밖의 주파수 영역에 영향을 주지 않기 위해서이다. 본 논문에서 구현된 송신부 MODEM은 디지털 여파기의 탭수가 56이고, 칩당 4샘플씩 내부 연산이 최대 19비트를 처리하게 되어 있다. 따라서 사용자가 여파기 계수를 구하여 MODEM 내부의 레지스터에 기록함으로써 원하는 형태의 성형 여파기를 구성할 수가 있다. 사용자의 편의를 위해 default 값으로 BT=0.5가 되도록 equiripple 여파기의 계수를 내부에 기록하여, 사용자가 특별한 값을 지정하지 않을 경우 이 값이 자동적으로 쓰이게 된다.

IV. 동기, 동기추적 및 자동주파수 제어

DS/CDMA MODEM의 동기부의 동작은 그림 2에

나타나 있다. 여기서 초기동기 및 동기추적용으로 쓰이는 신호는 파일럿채널만이 이용된다. 그림 2에서 특징적인 것은 PN 부호 발생기의 신호가 종래의 방식에 비해 단지 한개뿐이라는 점과, 초기동기를 위해 종래의 방식에서는 punctual 경로의 신호만 이용하는 것을 punctual 경로뿐 만 아니라 early와 late 경로의 신호를 모두 이용한다는 점이다. 종래의 방식에서는 반칩씩 차이가 나는 early/late/punctual 세개의 PN 발생기 신호가 나와 punctual 경로의 PN 부호 발생기 신호는 초기동기용으로 쓰이고, early 경로와 late 경로의 PN 발생기 신호는 동기추적용으로 쓰인다. 그러나 본 방식에서는 입력신호를 각각 반 칩씩 시간 차이가 나는 early/punctual/late 신호를 발생하여 한개의 PN 발생기에서 출력되는 신호와 곱해 동기 루프를 구동시키는데 사용된다. 또한 early/punctual/late 의 세 경로 신호를 모두 이용함으로써 초기동기 시간을 종래의 방식에 비해 반으로 줄일 수가 있다.

1. 초기동기

초기동기를 위해서 stepped serial 탐색방식을 이용한다 [8, 9, 18]. 이 방식의 과정은 다음과 같다. 역확산된 신호를 일정구간 만큼 더한 값(식 (13)과 (14)의 $I_R(T_R)$, $Q_R(T_R)$)이 주어진 임계값과 비교하여, 주어진 임계값보다 작으면, PN 부호 발생기의 클럭을 제어하여 PN 부호를 한 클럭 만큼 hold 한 다음 다시 앞의 과정을 반복한다. 만일 역확산하여 일정구간 더한 값이 주어진 임계값 보다 크면 HIT 신호가 발생되고, 일단 초기동기가 확립되었다고 가정하여 동기용 state machine을 구동하여 클럭을 현재의 phase로 동작시킨다. 이렇게 한 다음 다시 몇 구간의 신호를 주어진 임계값과 비교하여 역확산 신호가 임계값보다 크면 state를 하나씩 증가시키고 작으면 state를 하나씩 감소한다. 천이된 state가 일정한 값에 도달하면 최종적으로 초기동기가 확립되었다고 판단하여 동기추적 상태로 제어를 넘겨준다. 반면 천이된 state가 초기상태로 회귀하면 false alarm에 의한 현상이라 판단하여 다시 PN 부호 발생기의 클럭을 제어하여 초기동기 과정을 수행한다.

종래의 방식에서는 punctual 경로에 해당하는 한 경로의 신호만을 이용하여 위의 과정을 수행하나 본 방식에서는 그림 2처럼 early/punctual/late 의 세 경로

를 전부 이용한다. Early/punctual/late의 세 경로의 신호는 각각 파일럿채널에 해당하는 역확산 부호로 역확산되어 일정 구간동안 더해져(각 경로에 해당하는 $I_R(T_R)$, $Q_R(T_R)$ 전력이 구해진다. 이렇게 구해진 각 경로의 전력은 적응임계값 발생기에서 얻어진 임계값과 비교된다. 이중 한 경로의 신호라도 주어진 임계값보다 크면 HIT 신호를 발생하여 동기를 위한 state machine을 구동한다. 이렇게 함으로써 종래의 방식에서 HIT 신호가 발생하지 않을 때 반 칩씩 PN 부호 발생기의 출력이 변하도록 클럭을 조정하는 것을 한 칩씩 PN 부호 발생기의 출력이 변하도록 클럭을 조정함으로써 초기동기 시간을 반으로 줄일 수가 있게 된다. 또한 punctual 신호뿐만 아니라 early 및 late 신호도 이용하므로써 입력신호가 early 혹은 late 루프에 포착이 되더라도 이를 감지 할 수 있으므로 sync loss 의 확률을 줄일 수 있다.

2. 동기추적

일단 초기동기가 확립되면, 파일럿채널의 early 경로와 late 경로의 신호만을 이용하여 동기추적을 수행한다. 동기추적은 early와 late 신호의 합을 scaling factor와 곱하여 이를 punctual 신호와 비교한다. 동기추적은 디지털 PLL 처럼 구동하여 early 경로의 출력과 late 경로의 출력의 차로 주어지는 에러신호가 최소가 되도록 PN 부호 발생기의 클럭을 제어한다. DS/CDMA MODEM에서는 PN 부호 발생기의 출력이 1/4칩씩 변하도록 설계했으며, 이 경우 입력신호의 PN 부호의 위상과 수신부의 PN 부호 발생기의 PN 부호의 위상 사이에는 최대 1/8칩 만큼의 오차가 있을 수 있으나, 이 오차에 의한 성능 열화는 평균적으로 0.5dB 정도이다[18]. 동기추적 동작중에도 각 경로의 신호들은 임계값과 비교하는데, 세 경로의 신호가 모두 임계값보다 작으면 동기용 state machine의 state를 하나씩 감소시키며, 어느 하나라도 임계값보다 크면 다시 state를 하나씩 증가시킨다. 이 때 감소된 state가 초기 state가 되면 동기 루프는 다시 재동기 동작으로 되어 초기동기 부터 다시 시작한다. 이때 재동기는 동기를 놓친 상태의 PN 부호로부터 창(window)을 썬워 현재의 PN 부호 위상을 전후하여 창내에 해당하는 몇개의 PN 부호 위상에 대해서만 집중적으로 초기동기를 다시 수행하게 함으로써 재

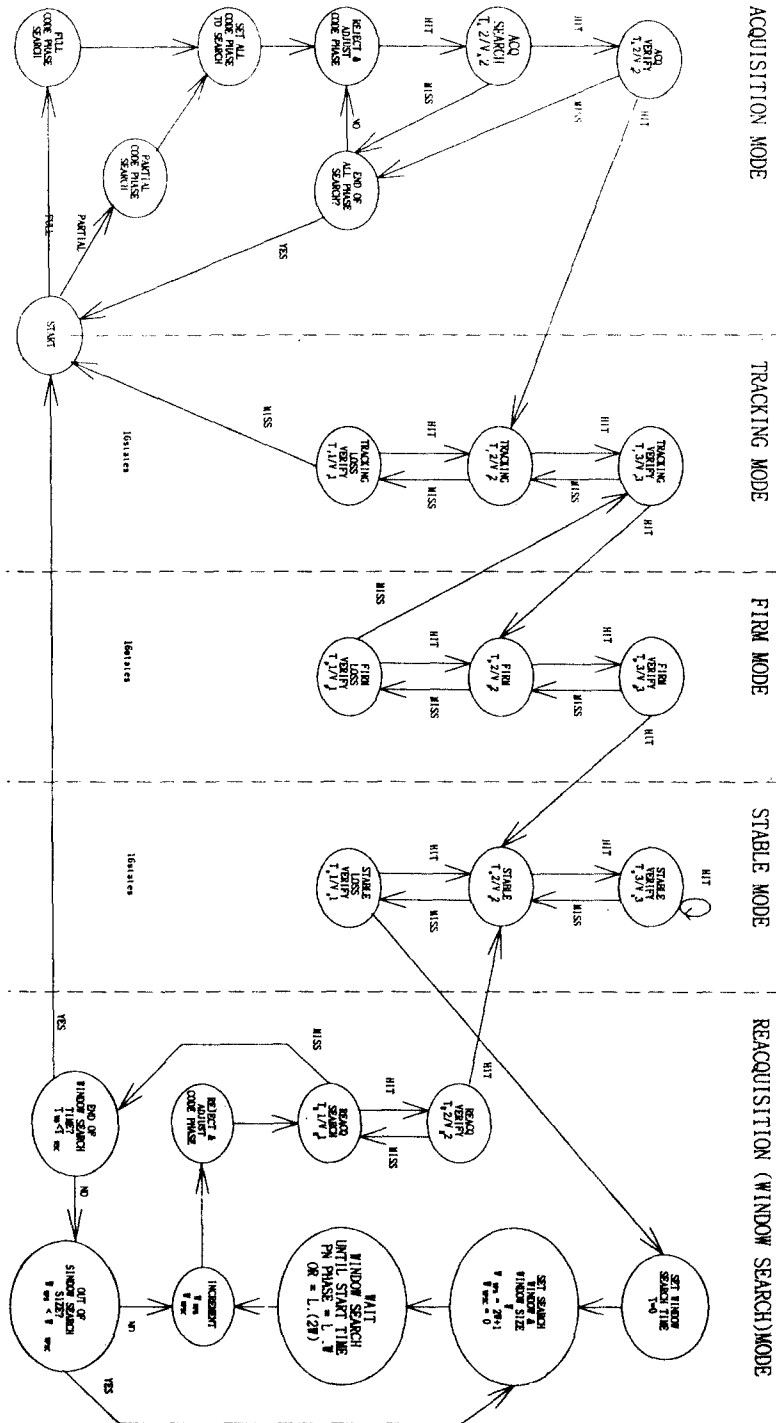


그림 6. PN 부호 동기부의 상태천이도

Fig. 6 State Transition Diagram of Synchronization Strategy

동기 시간을 크게 줄일 수 있게 했으며, 이 창내에서 초기동기가 확립되지 않을 때는 PN 부호의 모든 phase에 대해 초기동기를 수행한다. 초기동기와 동기 추적을 위한 strategy는 실제 그림 6과 같이 대단히 복잡한 state machine으로 구성되어 있으며, acquisition mode, tracking mode, firm mode, stable mode, reacquisition(창 탐색) mode 등 5개의 mode로 이루어져 있다. 5개의 각 mode는 최대 16개의 state를 갖는 서로 다른 state machine으로 구성되어 있고, 각 mode의 state 수는 CPU에 의해 제어가 가능하다.

3. 자동 임계값 설정

이동통신과 같은 무선통신 환경에서는 입력신호의 크기가 시간적으로 심하게 변하게 된다. 따라서 이러한 입력신호의 시간적 변화를 보상하기 위해서는 수신부에 자동이득제어(AGC) 기능을 부가하여 A/D 변환기의 입력신호 레벨을 일정하게 유지해 줄 필요가 있다. 그러나 때때로는 이러한 자동이득 제어기능만으로는 입력신호 레벨을 일정하게 유지하기 어렵다. 따라서 제안된 방식의 DS/CDMA MODEM에서 입력신호가 어느 정도 변하더라도, CDMA MODEM의 복조부가 동기를 수행하는데 지장이 없도록 PN 부호 동기부의 임계값을 입력신호의 변화에 따라 자동적으로 변하는 자동임계값 설정기능을 구현하였다. 이렇게 함으로써 복조부의 성능이 자동이득제어 기능에 크게 의존하는 것을 줄였다. 자동임계값 설정 방식의 기본적인 아이디어는 입력신호의 크기와 잡음레벨을 IIR 여파기를 이용하여 감지하고, 이 잡음레벨에 forgetting factor와 weighting factor를 작용시켜 자동적으로 적절한 임계값을 발생토록 한다.

4. 클럭 복원

DS/CDMA 방식에의 클럭 복원은 TDMA나 FDMA와는 달리 PN 부호에 대한 동기가 확립되면 용이하게 추출해 낼 수 있다. 따라서 초기동기가 확립되고 동기추적을 수행하면 PN 부호 발생기의 제어 클럭이 바로 복원된 클럭의 기준 클럭으로 이용하여 필요한 만큼의 분주를 행하여 복원된 클럭을 발생시킬 수 있다.

5. 자동 주파수 제어

주파수 자동 제어 기능은 송수신부 국부발진기의

주파수 차이를 극복하기 위해 수신부의 국부발진기의 주파수가 송신부의 국부발진기의 주파수 신호를 자동적으로 따라가게 하는 기능이다. 실제로 이동통신과 같은 무선환경에서 송수신부의 주파수편차를 위상까지 맞춘다는 것은 어려울 뿐만 아니라 현실적으로 큰 의미가 없다. 특히 그림 4와 같은 quadrature 복조방식에서는 송수신부 사이의 주파수 편차만 어느정도 이하로 줄여 주기만 하면, 성능에 하자가 없는 변복조를 수행할 수 있다. 이 자동주파수제어 기능을 위해서도 PN 부호 동기와 마찬가지로 파일럿채널의 신호만 이용하고, 특히 punctual 경로의 신호만으로 제어한다. 참고문헌 [20]의 optimal phase estimator를 이용한 자동주파수 제어를 구성하면 PLL 루프의 제어 신호를 구하는 과정은 다음과 같다. Punctual 경로의 파일럿채널이 역확산되고 일정시간 T_R 만큼 적분한 I-phase와 Q-phase의 신호를 각각 $I_{Rp}(T_R)$, $Q_{Rp}(T_R)$ 라 하면 PLL 루프의 제어신호는 다음과 같다. 여기서 index k는 k번째 디지털 신호를 나타낸다.

$$V_c(k) = I_{Rp}(kT_R)Q_{Rp}((k-1)T_R) - Q_{Rp}(kT_R)I_{Rp}((k-1)T_R) \quad (23)$$

이 신호를 D/A 변환하여 여파한 다음 수신부의 VCO나 VCTCXO의 입력으로 사용하면 자동 주파수 제어가 된다.

V. 알고리즘개발, 응용 및 simulation 결과

이 장에서는 본 논문에서 제안한 DS/CDMA MODEM의 알고리즘 개발, 응용 및 시험결과에 대해 간단히 언급한다.

1. 알고리즘 개발

본 논문에서 제안된 DS/CDMA MODEM의 개발을 위해서 초기에 변조부와 복조부의 구조를 수학적으로 모델링 한 다음 workstation 상에서 알고리즘의 검증을 위해 C-언어로 각종 simulation을 행하였다. 이렇게 simulation한 결과를 토대로 ASIC을 구현하였다. ASIC구현시 중요 변수는 simulation 결과치 중 최적의 값을 default로 설정하게 하였고, 또한 다양한

환경에 적용이 가능하도록 이들 변수의 일부는 CPU에 의해 제어가 가능하도록 하였다.

2. ASIC 구현

본 논문에서 제안한 DS/CDMA 구조는 수학적 모델링 및 C-언어로 검증한 결과를 토대로 ASIC으로 구현 하였다. DS/CDMA MODEM의 ASIC 구현 범위는, 송신부 ASIC은 그림 1에서 D/A 변환기 후단을 제외한 부분이고, 수신부 ASIC은 그림 2에서 A/D 변환기 전단을 제외한 모든 부분이 포함된다. ASIC 설계는 이식성, 유연성, 변경성 등이 용이한 VHDL을 이용하였는데, 제안된 구조를 VHDL로 coding하여 합성한 후 logic simulation을 거쳐 ASIC화 했다. 이때 ASIC 구현시 설계 및 구현상 오류를 최소화 하기 위해 C-언어로 integer simulation 한 결과와 VHDL로 coding하여 합성한 logic simulation 결과를 비교하여 두 simulation 결과가 정확히 일치하는가를 확인하였다. ASIC은 송신부와 수신부를 필요한 채널 수 만큼 구현할 수 있도록 송신부와 수신부를 분리하여 각각 구현했으며, ASIC당 최대 3개의 채널을 수용할 수 있도록 하였고, 다수의 ASIC을 병렬로 연결하여 채널을 확장할 수 있도록 하였다. 송수신부 ASIC은 CMOS gate array로 각각 약 10만 gate 수준으로 구현 되었다. 그림 7은 구현한 MODEM ASIC의 외관을 보인다.

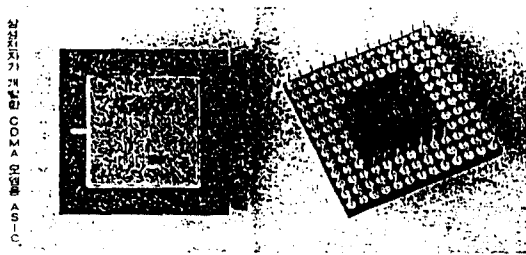


그림 7. ASIC화된 MODEM의 외관
Fig. 7 Outview of MODEM ASIC

3. 응용

본 논문에서 제안된 DS/CDMA MODEM은 마이크로웨이브 MUX 용 MODEM으로 직접 적용된다. 적용코자 하는 장비에서는 전송하고자 하는 데이터

가 16K~1.024Mbps로 다양하게 요구되며, 특히 전송 데이터와는 별개로 시스템 관리나 시스템 설치시 운용자가 서로 통화할 수 있는 order-wire line이 필요하여 음성을 전송할 수 있는 수십 Kbps 대의 전송 채널도 함께 구현하여 DS/CDMA 다중접속이 가능하게 구성하였다.

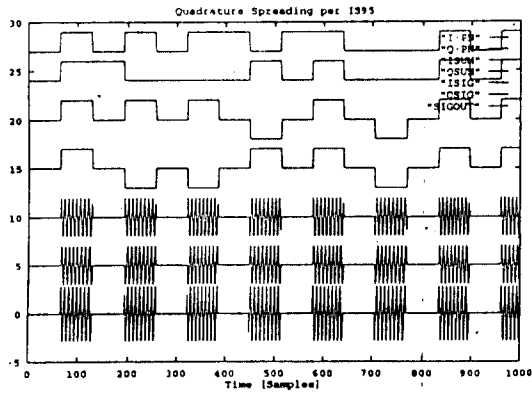
한편, 개발한 DS/CDMA MODEM의 응용범위는 현재 개발중인 장비뿐만 아니라, 여러개의 MODEM을 병렬로 연결하여 고속 데이터 전송용으로도 사용이 가능하며, 처리이득을 24dB 이상 수용할 수 있으므로 특히 잡음이 심한 환경에서 높은 처리이득이 요구되는 시스템에도 응용이 가능하다. 또한 한개의 ASIC으로도 데이터 전송률을 수십 Kbps 대의 저속 뿐만 아니라 Mbps 대의 데이터도 전송 가능하므로 Wireless Local Loop(WLL)등 여러 방면에 적용이 가능하리라 생각한다.

4. Simulation 결과

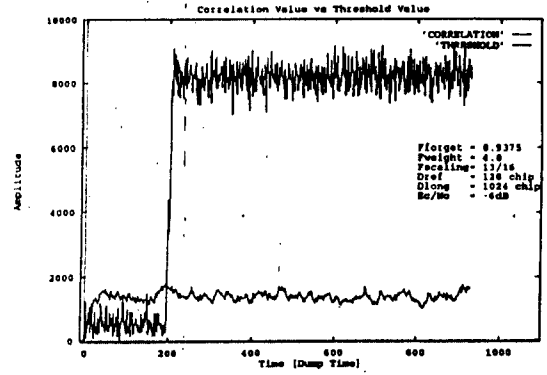
본 논문에서는 제안된 DS/CDMA MODEM의 개발을 위해서 초기에 변조부와 복조부의 구조를 수학적으로 모델링 한 다음 성능 검증을 위해 C-언어로 각종 simulation을 행하였다. 이중 몇가지의 결과를 분석한다.

그림 8은 파일럿채널과 한개의 트래픽채널을 이용하여 동기 변복조 시스템을 구성할 때 기존의 방식(IS-95의 DS/CDMA 셀룰라 시스템)으로 I-phase와 Q-phase 신호를 PN 부호로 확산했을 때(그림 8(a))와 제안된 IQS 방식을 이용하여 확산했을 때(그림 8(b))의 RF 출력신호를 나타낸다. 그림 8에서 알 수 있듯이 기존의 방식에서는 RF 출력신호가 마치 on/off keying 변조된 것과 같은 출력형태를 보이나, 제안된 방식에서는 항상 일정한 출력신호 레벨을 보인다. 따라서 제안된 방식을 이용하면 데이터특성에 관계없이 반송파출력이 안정된 변조신호를 얻을 수 있다. 특히 역방향 링크의 구조도 순방향과 마찬가지로 파일럿채널을 이용한 동기복조 방식을 이용할 경우 역방향 링크에 제안된 구조를 이용하면 이동국에서의 변조특성을 개선할 수가 있다.

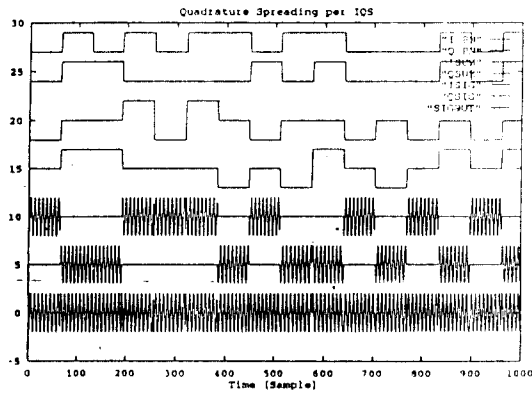
그림 9는 자동 임계값 발생기의 동작 결과를 보인다. 그림 9에서 (a)는 $E_c/N_o = -3dB$, (b)는 $E_c/N_o = -6dB$, (c)는 $E_c/N_o = -9dB$, (d)는 $E_c/N_o = -12dB$



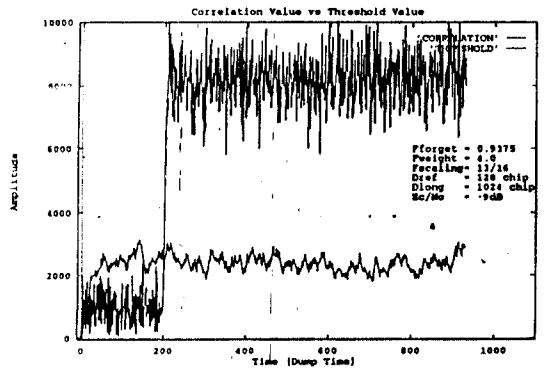
(a)



(b)



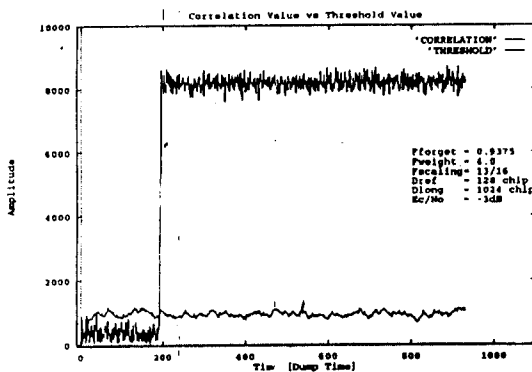
(b)



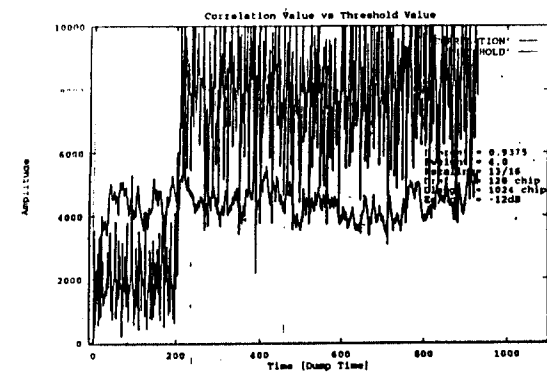
(c)

그림 8. 파일럿을 이용한 동기 변복조 시스템의 송신부 RF 출력신호 (a) IS-95 변조방식

Fig. 8 RF Signal Waveforms of Cohrtrny System Using 파일럿 Signal (a) Spreading per IS-95 (b) Spreading per IQS



(a)



(d)

그림 9. 자동 임계값 발생기에 대한 Simulation 결과. (a) $E_c/N_o = -3dB$ (b) $E_c/N_o = -6dB$ (c) $E_c/N_o = -9dB$ (d) $E_c/N_o = -12dB$

Fig. 9 Simulation results of adaptive 임계값 generation. (a) $E_c/N_o = -3dB$ (b) $E_c/N_o = -6dB$ (c) $E_c/N_o = -9dB$ (d) $E_c/N_o = -12dB$

인 경우에 임계값과 동기 루프의 상관값을 추적한 것이다. 그림 9를 보면 잡음 환경이나 입력신호의 크기가 변화함에 따라 자동 임계값 발생기 또한 임계값을 자동적으로 설정함을 볼 수 있다.

그림 10과 그림 11은 제안된 방식의 성능을 나타낸다. 그림에서 IQS 방식과 IS-95방식의 성능이 높은 E_b/N_0 에서 이상적인 BPSK보다 우수한 것처럼 나타나는 것은 이들 방식에서 비트 에너지는 파일럿신호의 에너지를 제외한 순수한 데이터만의 에너지를 나타낸다. 전체 에너지 대 BER은 그림에서 E_b/N_0 의 값을 우측으로 파일럿신호의 에너지만큼 천이해서 그래프를 나타내면 된다. 그래프를 데이터의 에너지만 나타낸 것은 실제 응용에서 파일럿의 전력을 데이터의 전력과 달리 할당할 수 있기 때문이다.

그림 10은 송수신간의 반송파 주파수 편차가 0ppm, 0.1ppm, 0.5ppm 및 1.0ppm 일때의 IQS DS/CDMA MODEM의 성능과 coherent BPSK와의 BER 특성을 보인 것이다. coherent BPSK의 경우 이론적인 값

을 보인 것이고, IQS 방식의 DS/CDMA MODEM은 파일럿채널과 하나의 트래픽채널에 대한 simulation 결과이다. Simulation에서 사용한 주요 환경을 보면, 시험 데이터는 약 100만개 비트, 칩레이트는 4.096MHz, 데이터율은 256kbps, 따라서 수행이득은 $PG = 12\text{dB}$, 반송파 주파수는 1.8GHz, A/D 및 D/A 변환기의 샘플링율은 4 samples/chip 등이고, 동기 루프의 파일럿신호 적분시간은 1024 혹은 2048 칩, 데이터 복조기에서 기준신호인 파일럿채널 phase 적분시간은 64 혹은 512 칩인데 적분시간은 주파수 편차에 따라 적절한 값을 선택하였으며, 펄스 성형은 행하지 않은 것을 보였다. 또한 그림 9는 수행이득을 반영한 것이므로 실제로 PN 칩의 에너지대 잡음의 비인 E_c/N_0 은 $E_b/N_0 - 12\text{dB}$ 를 하면 된다. 그림 10을 보면 반송파의 주파수 편차가 어느정도 존재하더라도 변수값을 잘 선택하여 사용하면 원하는 성능을 얻을 수 있음을 알 수 있다. 그림 10에서 제안된 방식의 IQS 방식의 성능이 낮은 E_b/N_0 에서 이상적인 BPSK보다 나쁜것은

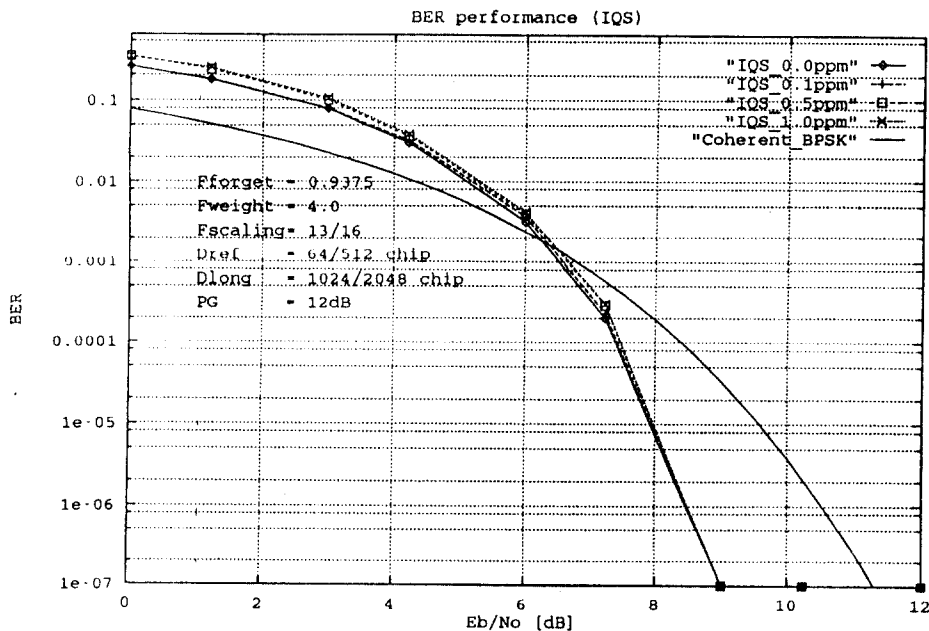


그림 10. AWGN 채널에서 주파수편차에 따른 IQS 방식의 DS/CDMA MODEM의 BER 특성.

Fig. 10 BER performances of IQS spreading in AWGN3 채널.

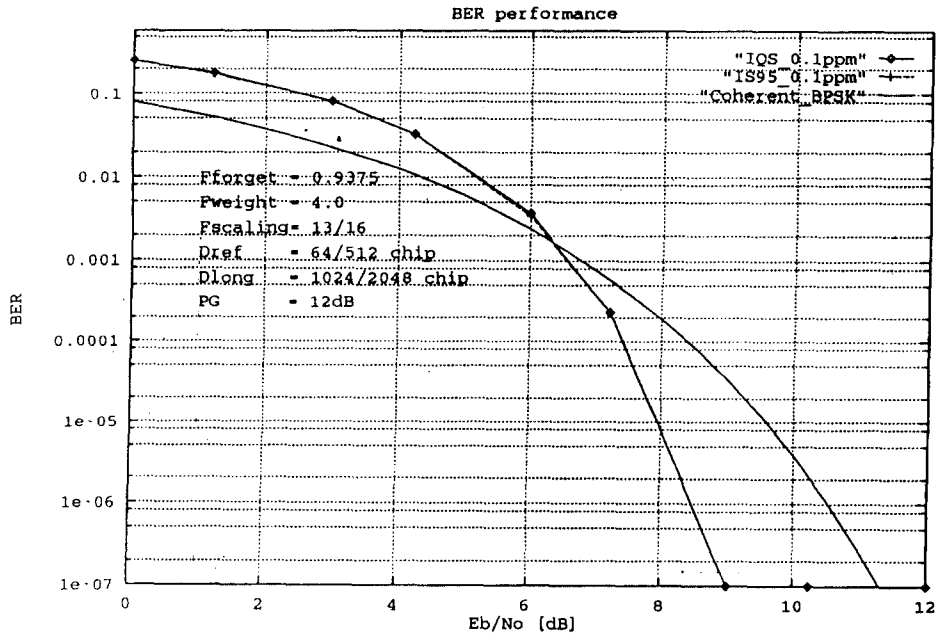


그림 11. Coherent-BPSK, IS-95 DS/CDMA MODEM 및 IQS DS/CDMA MODEM의 BER 특성 비교.

Fig. 11 BER performances of Coherent-BPSK, IS-95 DS/CDMA and IQS DS/CDMA MODEMs.

E_b/N_0 이 낮은 경우는 잡음에 의해 기준신호의 위상을 정확히 복원해 내지 못하지만, 반면 coherent BPSK의 경우 이론적으로 반송파의 주파수 및 위상은 정확히 복원된다는 가정하에 해석한 결과이기 때문이다.

그림 11은 coherent BPSK, 본 논문에서 제안한 IQS DS/CDMA 및 IS-95의 DS/CDMA MODEM에 대한 BER 특성을 송수신간의 반송파 주파수 편차가 0.1ppm 존재할 때의 경우를simulation 한 결과를 보인 것이다. 그림 11을 보면 제안한 IQS DS/CDMA MODEM과 IS-95의 DS/CDMA MODEM의 성능은 거의 유사함을 알 수 있다. 그러나 상기 결과는 IS-95의 경우 데이터와 PN 부호의 조합에 의해 반송파의 on/off 혹은 진폭변동에 따른 변조 특성에 대한 전력 증폭기의 비선형성에 대한 영향을 고려하지 않았고, 전력 증폭기가 이상적인 경우로 가정한 것이다. 만약 IS-95의 경우 반송파의 on/off 특성 혹은 진폭변동에 따른 전력증폭기의 비선형성과 이로 인한 PN 동기

혹은 클럭 복원부의 영향을 고려한다면 IS-95의 DS/CDMA MODEM 구조에 비해 제한한 IQS 방식의 DS/CDMA MODEM은 추가의 이득이 존재할 것으로 생각된다.

VI. 결 론

본 논문에서는 IQS 방식을 이용한 DS/CDMA 시스템용 송신기 수신기 구조를 제안하였다. 제안된 방식은 I-phase 및 Q-phase 데이터 신호가 확산시 동시에 영이되는 현상이 나타나지 않는다. 따라서 송신기의 경우 증폭기의 요구 선형특성에 대한 부담이 상대적으로 적고, 수신기의 입장에서 신호의 on/off 현상이나 심한 진폭 변동이 생기지 않으므로 PN 동기 확립 및 데이터 클럭 복원이 용이하게 이루어지며 그 성능 또한 상대적으로 우수하다. 또한 순방향, 역방향에 관계없이 기준신호로 파일럿채널을 사용하여 PN 부호의 동기동기 및 동기추적을 용이하게 하고, 데이

타 복조시 동기복조기를 구성하는 것이 가능하도록 한다.

본 논문에서 제안하는 수신기 구조에서는 PN 초기 동기 및 동기추적시 필요한 임계값은 적응적으로 자동으로 설정하는 방법과 PN 초기동기 및 PN 동기추적을 위한 새로운 방식을 제안하여 초기동기 시간을 반으로 줄이고, 창 탐색방식을 도입하여 재동기시 동기포착 시간을 줄이며, 세개의 PN 발생기를 이용하는 대신 입력신호를 반 칩씩 지연시켜 사용함으로써 한개의 PN 발생기를 이용한다. 또한 확산처리 이득을 24dB까지 제공하여 잡음이 심한 환경에서도 사용이 가능하게 했으며, 한개의 송신용 ASIC으로도 데이터 전송률을 수십 Kbps에서 수 Mbps까지 전송이 가능하게 설계하여 다양한 응용에 적용할 수 있게 했다. 이외에도 자동레벨조절 기능, BER 예측 기능, 자동주파수 조절 기능 등을 내장하여 시스템 성능 향상을 꾀하였다.

한편, 본 논문에서 제안한 DS/CDMA 시스템 구조는 여러차례의 알고리즘 검증 과정을 거쳤으며, 다양한 응용에의 적용을 위해 MODEM ASIC을 송신부 ASIC과 수신부 ASIC으로 나누어 개발하였다. DS/CDMA MODEM ASIC은 설계시 VHDL coding 및 synthesis 하여 개발하였으며, 제작 완료된 ASIC은 시스템에 실장하여 필드시험 중이다.

참 고 문 헌

1. R.A. Scholtz, "The origins of Spread Spectrum Communications", IEEE Trans. on comm., Vol. Com-30, No. 5, pp. 882-854, May 1982.
2. G.R. Cooper and R.W. Nettleton, "A Spread Spectrum technique for high capacity mobile communications", in IEEE Trans. Veh. Tech. Conf. Rec., pp. 98-103, Mar. 1977.
3. D.L. Schilling, L.B. Milstein, R.L. Pickholz, M. Kullback and F. Miller, "Spread Spectrum for Commercial Communications," IEEE Commun. Magazine, pp 66-79, Apr. 1991.
4. D.L. Schilling, R.L. Pickholz and L.B. Milstein, "Spread Spectrum goes Commercial," IEEE Spectrum, Vol. 27, No. 8, pp 40-45, Aug. 1990.
5. R.C. Dixon, Spread Spectrum Systems, John Wiley & Sons, 1976.
6. G.R. Cooper and C.D. McGillem, Modern Communications and Spread Spectrum, McGraw-Hill, 1986.
7. R.E. Ziemer and R.L. Peterson, Digital Communication and Spread Spectrum Systems, McMillan, 1985.
8. J.K. Holmes, Coherent Spread Spectrum Systems, New York, John Wiley, 1982.
9. Simon, M.K., Omura, J.K., Scholtz, R.A. and Levitt B.K, Spread Spectrum Communications, Computer science press, 1985.
10. An Overview of the Application of CDMA to Digital Cellular Systems and Personal Cellular Network, TIA TR45.5 Subcommittee, Mar. 28, 1992. Qualcomm.
11. TIA/EIA/IS95, Mobile Station-Base Station Compatibility Standard for Dual-Mode Wideband Spread Spectrum Cellular System, TIA/EIA Interim Standard, July 1993.
12. M.K. Simon, J.K. Omura, R.A. Scholtz and B.K. Levitt, Spread Spectrum Communications Handbook, McGraw-Hill Inc., 1994.
13. R.L. Pickholtz, D.L. Schilling and L.B. Milstein, "Theory of Spread Spectrum Communications: A Tutorial," IEEE Trans. Commun., Vol. COM-30, No. 5, pp 855-884, May 1982.
14. D.L. Schilling, "Spread Spectrum for PCN", IEEE Commun. Magazine, pp 30-32, Mar. 1991.
15. The CDMA Network Engineering Handbook, Mar. 1, 1993. Qualcomm.
16. A.J. Viterbi, CDMA Principles, Jan. 16, 1992, Qualcomm.
17. W.C.Y. Lee, "Overview of Cellular CDMA," IEEE Trans. Veh. Tech., Vol. 40, No. 2, pp 291-301, May 1991.
18. S.S. Rappaport and D.M. Grieco, "Spread Spectrum Signal Acquisition: Methods and Technology," IEEE Commun. Magazine, Vol. 22, No. 6, pp 6-21, June 1984.

19. D. W. Boyd, "Signal-to-noise ratio monitoring: Error analysis of the signal-to-noise ratio estimator," JPL SPS 37-39, vol, IV.
20. H. Meyer and G. Ascheid, Synchronization in Digital Communications, vol-I, John Wiley and Sons, 1990.



김 제 우(Je-Woo Kim) 정회원
 1983년 2월: 서울대학교 전자공학과 졸업
 1985년 2월: 한국과학기술원 전기 및 전자공학과 석사
 1990년 2월: 한국과학기술원 전기 및 전자공학과 박사

1990년 3월~1993년 2월: 삼성전자 정보통신연구소 선임연구원
 1993년 3월~1995년 2월: 수원대학교 정보통신공학과 전임강사
 1995년 3월~1997년 2월: 수원대학교 정보통신공학과 조교수
 1997년 3월~현재: 부산대학교 전자공학과 조교수
 1993년 3월~현재: 삼성전자 정보통신부문 방산개발실 자문위원

※주관심분야: 대역확산통신, 디지털통신, 이동통신 시스템, 디지털 모델설계, 디지털 신호처리, phased array 신호처리등



박 종 현(Jong-Hyeon Park) 정회원
 1986년 2월: 경북대학교 전자공학과 졸업
 1988년 2월: 동대학원 석사
 1988년 3월~1991년 7월: KAIST 및 KIST 연구원
 1991년 7월~현재: 삼성전자 정보통신(본) 기간네트워

크사업부 선임 연구원

※주관심분야: 대역확산통신, 디지털통신, 이동통신 시스템, 디지털 모델설계등



김 석 중(Seok-Jung Kim) 정회원
 1992년 2월: 성균관 대학교 전자공학과 졸업
 1992년 3월~현재: 삼성전자 정보통신(본) 기간네트워크사업부 전임 연구원

※주관심분야: 디지털 신호처리, 대역확산통신, 디지털통신, 디지털 모델설계등



심 복 태(Bok-Tae Sim) 정회원
 1988년 2월: 서울대학교 전자공학과 졸업
 1990년 2월: 한국과학기술원 전기 및 전자공학과 석사
 1990년 3월~현재: 삼성전자 ASIC 설계 센터 선임 연구원

※주관심 분야: 디지털 모델 설계, 이동통신 시스템, 화상 신호처리등

이 흥 직(Heung-Jik Lee) 정회원
 1986년 2월: 광운대학교 전자공학과 졸업
 1988년 2월: 동대학원 석사
 1988년 3월~현재: 삼성전자 ASIC 설계 센터 선임 연구원