

범용 DSP를 이용한 3 채널 디지털 CVSD 전송율 변환기 개발

正會員 최 용 수*, 강 홍 구**, 김 성 윤*, 박 영 철***, 윤 대 회*

Development of a 3 Channel Digital CVSD Bit-Rate Converter Using a General Purpose DSP

Yong-Soo Choi*, Hong-Goo Kang**, Sung-Youn Kim*, Young-Cheoul Park***,
Dae-Hee Youn* *Regular Members*

요 약

본 논문에서는 서로 다른 전송율을 갖는 3 채널 CVSD 시스템들간의 효과적인 통신을 위한 비트율 변환 시스템을 제안한다. 제안된 변환 시스템은 디지털 영역에서 구현되며 특히 32 Kbps와 16 Kbps CVSD 시스템들간의 변환 문제가 연구된다. 아날로그 영역에서 구현되는 기존의 CVSD 전송율 변환 시스템은 외부 잡음에 의해 신호가 쉽게 손상될 수 있다는 문제가 생긴다. 본 논문에서는 이러한 문제점을 해결하기 위해 외부 잡음에 강인한 디지털 CVSD 전송율 변환 시스템을 개발한다. 제안된 시스템은 CVSD 부호화 과정을 거쳐 전송된 비트열을 복호화하고, 복호화된 신호의 샘플링 주파수를 변환한 후 새로운 전송율로 부호화한다. 본 연구에서는 샘플링 주파수 변환 과정에서 선형 위상 특성은 문제가 되지 않으므로 시스템의 계산량을 줄이기 위해 FIR 필터 대신 IIR 필터를 사용한다. 그 결과 범용 DSP 한 개로 3 채널 변환 시스템을 실시간 구현할 수 있었다. 또한 시정수를 모르는 경우의 변환 실험을 하였으며 만족할 만한 결과를 얻었다.

ABSTRACT

This paper presents a bit-rate conversion system for efficient communications between 3 channel CVSD systems with different bit-rates. The proposed conversion system is implemented in the digital domain and specially, the conversion problem between 32 Kbps and 16 Kbps CVSD systems is studied. The conventional conversion system

*연세대학교 전자공학과

**AT&T Research Lab., Murray Hill, NJ, USA

***삼성의료원 생명공학연구소

論文番號:97034-0123

接受日字:1997年 1月 23日

implemented in the analog domain allows signals to be easily degraded by external noises. To overcome this problem, a digital CVSD bit-rate conversion system robust to external noises is developed. The new system decodes CVSD bit sequences and converts sampling rates of decoded signals, then encodes signals at target bit-rates. Since linear phase property does not matter in this application, instead of FIR filters a IIR filter is employed to reduce the system complexity. Therefore, a 3 channel digital CVSD bit-rate conversion system was successfully real-time implemented using a general purpose DSP. In addition, conversion problems with unknown time constants were experimented and good experimental results were obtained.

I. 서 론

음성 신호 부호화는 통신 채널을 효율적으로 사용하기 위해서는 필수적인 과정이다. 파형 부호화 방식 중 One-bit 또는 two-level DPCM(Differential Pulse Code Modulation)으로 불리는 DM(Delta Modulation) 방식의 특징은 송수신 단에서 워드 단위로 프레임을 나눌 필요가 없다는 장점을 가지며, 일반적으로 신호의 크기에 따라 스텝 크기를 가변시키는 ADM(Adaptive Delta Modulation)이 널리 사용되고 있다. 이전에 부호화한 3-4 개의 연속적인 DM 비트를 관찰하여 스텝 크기를 증가시키거나 감소시키는 CVSD(Continuously Variable Slope Deltamodulation)는 ADM의 대표적인 방법이며, "digitally controlled DM"이라고도 알려져 있다[1-7]. CVSD 부호화 방식은 40 Kbps의 전송율로 56 Kbps의 log-PCM에 해당하는 음질을 얻을 수 있고, 낮은 전송율에서도 우수한 성능을 보이기 때문에 디지털 통신 시스템에서 널리 사용되고 있다[1]. 그런데, 실제 사용되는 CVSD 부호화 시스템은 원하는 성능의 정도에 따라 다양한 전송율을 갖도록 설계된다. 만약, 통신망이 다양한 전송율을 갖는 여러 개의 CVSD 시스템을 수용하고 있다면, 각 CVSD 시스템간에 정보를 상호 전송할 경우에는 문제가 발생한다. 이러한 문제를 해결하기 위해서는 전송율 변환 과정이 필수적이다[7-9].

CVSD 전송율 변환 시스템 설계시 요구되는 조건은 전송율 변환 과정에서 생기는 왜곡을 최소화할 수 있어야 한다는 것이다. 가장 간단한 방법은 CVSD codec을 사용하여 아날로그 영역에서 복호화하고 다시 부호화하는 것이다. 이 방법에서는 전송된 비트열은 CVSD 복호화기를 사용하여 복호화 및 D/A(Digital to Analog) 변환되고, 아날로그 변환된 신호는 다

시 A/D 변환되고 CVSD 부호화기를 통해 새로운 전송율로 부호화된다. 그러나, 이 방법은 D/A와 A/D 변환으로 발생하는 잡음 및 외부 환경에 의해 신호가 손상될 수 있다는 문제가 생긴다. 따라서 변환 과정에서 생기는 부가적인 왜곡을 최소화하기 위해서는 디지털로 구현되는 전송율 변환 시스템이 효과적이다[7-9].

본 논문에서는 서로 다른 전송율을 갖는 두 개의 CVSD 신호를 디지털 영역에서 동시에 복호화하여 전송율을 변환하고, 다시 새로운 전송율로 부호화할 수 있는 알고리즘을 개발하고 이를 실시간 구현한다. 실시간 시스템 설계시 요구되는 조건은 기존의 CVSD 전송율 변환 시스템에 부가되는 하드웨어가 최소화될 수 있어야 한다는 것이다. 즉, 실시간 시스템을 구동하기 위한 프로그램이 최적화 되어야 하며, 개발된 알고리즘을 구현하기 위해 선택된 프로세서가 소비하는 클럭수를 최소화함으로써 가능한 최대 채널을 수용할 수 있어야 한다. 이를 위해 본 논문에서는 샘플링 주파수 변환을 위한 디지털 필터로 IIR 필터를 사용하며, 범용 DSP(Digital Signal Processor)인 TMS320C30을 사용하여 개발된 알고리즘을 실시간으로 구현할 수 있는 시스템을 제안한다.

본 논문의 구성은 다음과 같다. II 장에서 디지털 CVSD 부호화 알고리즘을 설명하고, III 장에서 기존의 아날로그 전송율 변환 시스템과 개발된 디지털 전송율 변환 시스템에 대해 살펴보고, IV 장에서 실시간 3 채널 디지털 CVSD 전송율 변환 시스템을 제안한다. V 장에서는 제안된 CVSD 전송율 변환 알고리즘의 성능을 관찰하고, 마지막으로 VI 장에서 결론을 맺는다.

II. 디지털 CVSD 부호화

1. 디지털 CVSD 부호화기 및 복호화기

음성 부호화를 위한 많은 DM 시스템들에서 사용되는 적응(adaptation) 알고리즘들은 음성 신호의 순간적인 변화 보다 느린 적응율로 스텝 크기를 변화시킨다. 그러한 부호화기들에서 전형적인 스텝 크기의 적응율(time constants)은 피치 주기(5-10 ms)에 해당하며, 이러한 "피치단위 압축확장(pitch-companded)" 알고리즘은 일반적으로 "음절단위 압축확장(syllabically-companded)" 알고리즘이라고 불린다[1]. 가장 느린 음절단위 적응은 locally stationary linear DM 시스템과 같다. ADM의 일종으로 음절단위 적응을 하는 CVSD 부호화기 및 복호화기를 각각 그림 1과 그림 2에 나타내었다[1][8-10].

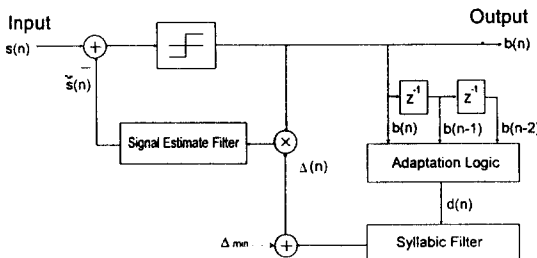


그림 1. 디지털 CVSD 부호화기.
Fig. 1 Digital CVSD encoder.

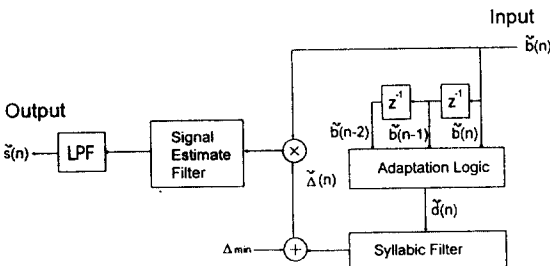


그림 2. 디지털 CVSD 복호화기.
Fig. 2 Digital CVSD decoder.

CVSD는 이진 부호열로부터 과도기울기(slope overload)[11]를 검출하며, 이때 음절단위의 스텝 크기 적응을 한다. 변화된 스텝 크기는 일종의 누설(leaky) 적분기인 신호 추정 필터(signal estimate filter)의 입력으로 사용되어 CVSD 부호화기의 입력으로 들어오는 음성신호를 예측한다.

과거의 부호화된 3 개의 이진 DM 출력으로부터 과도기울기를 검출하는 적응 논리는 다음과 같다.

$$d(n) = \begin{cases} 1 & \text{if } b(n) = b(n-1) = b(n-2) \\ 0 & \text{otherwise} \end{cases} \quad (1)$$

적응 논리의 결과로 얻어진 $d(n)$ 은 음절단위 필터(syllabic filter)의 입력이 되며 (2)와 같은 방법으로 새로운 스텝 크기를 결정한다.

$$\Delta(n) = (1 - \alpha)\Delta(n-1) + \alpha d(n) \quad (2)$$

여기서 변수 α 는 음절단위 필터의 시정수를 결정하는 패러미터이다. 결정된 스텝 크기와 CVSD 부호화기의 출력 부호는 신호 추정 필터의 입력이 되며, 신호 추정 필터는 (3)과 같은 방법으로 입력 음성 신호 $s(n)$ 을 예측한다.

$$\tilde{s}(n) = (1 - \beta)\tilde{s}(n-1) + \beta \Delta(n) b(n) \quad (3)$$

여기서 변수 β 는 신호 추정 필터의 시정수를 결정하는 패러미터이다.

2. CVSD 시정수 패러미터 값 결정

CVSD 부호화기의 전송율에 따라 시정수 패러미터 α 와 β 는 적절한 값으로 결정되어야 한다. 본 논문에서 사용된 전송율에 따른 디지털 CVSD 복/부호화기의 시정수 패러미터 값들은 표 1과 같다[8][9].

표 1. 디지털 CVSD 시정수 값.

Table 1. Digital CVSD time constant values.

| | 시정수 | 32 Kbps CVSD 패러미터 | 16 Kbps CVSD 패러미터 |
|------------------------|--------|----------------------|----------------------|
| Syllabic Filter | 5.2 ms | $\alpha = 0.005$ | $\alpha = 0.012$ |
| Signal Estimate Filter | 1.0 ms | $\beta = 0.03$ | $\beta = 0.06$ |

(2)에서 스텝 크기 $\Delta(n)$ 이 실제적인 시스템에 응용되기 위해서는 다음과 같이 최대, 최소 값에 제한을 갖는 것이 바람직하다[1].

$$\Delta_{\min} \leq \Delta(n) \leq \Delta_{\max} \quad (4)$$

여기서 Δ_{\min} 은 idle 채널 잡음(granular noise)의 레벨을 제어하는 값이며, Δ_{\max} 는 과도기울기 왜곡 정도를 제어한다.

음성이 일반적으로 묵음으로 시작한다고 가정하면, 스텝 크기의 초기값 $\Delta(0)$ 는 Δ_{\min} 으로 설정하는 것이 바람직하다. 스텝 크기의 최대 값과 최소 값의 비율 ($\Delta_{\max}/\Delta_{\min}$)은 일반적으로 100이며, 이 값은 40 dB의 동적 범위(dynamic range)를 의미하며, 이 값은 문장 길이의 음성 신호의 동적 범위에 해당한다. Δ_{\max} 는 최대 분산을 갖는 음성 구간에서 과도기울기를 제어하는 스텝 크기 값인 Δ_{opt} 와 근사한 값을 가져야 하며, Δ_{opt} 는 양자화된 신호의 확률 분포에 따라 결정된다[1].

$$\Delta_{opt} = E[X|x > 0] = E[|X|] \quad (5)$$

$$\Delta_{\min} = \Delta_{\max}/100 \approx \Delta_{opt}/100 \quad (6)$$

여기서 X 는 양자화된 신호를 나타낸다. 표 2는 (5), (6)에 의해 구한 CVSD 전송율에 따른 최소 스텝 크기 Δ_{\min} 이며, 실제 변환 실험을 통해 비교적 만족할만한 성능을 보였다.

표 2. 전송율에 따른 CVSD 최소 스텝 크기.
Table 2. CVSD minimum step sizes related to bit-rates

| | Δ_{opt} | Δ_{\min} |
|--------------|----------------|-----------------|
| 16 Kbps CVSD | 6.0e-6 | 6.0e-8 |
| 32 Kbps CVSD | 3.6e-6 | 3.6e-8 |

III. CVSD 전송을 변환 알고리즘

CVSD 부호화 시스템은 목적에 따라 서로 다른 전송율을 갖도록 설계된다. 그러므로 기존에 설치된 각 방식의 통신망을 계속 이용하면서 각각의 CVSD 통신망 사이에 정보 교환을 위해서는 전송율의 상호 변환이 요구된다. 본 장에서는 서로 다른 전송율을 갖는 CVSD 통신단간의 음성 정보 교환을 위해 전송율을 상호 변환하는 알고리즘에 대해 살펴보기로 한다. CVSD 부호화 시스템에서 전송율 변환이 이루어지는

영역에 따라 아날로그 방법과 디지털 방법으로 나눌 수 있다.

1. 아날로그 변환 알고리즘

먼저 아날로그 영역 접근 방법으로는 그림 3에서와 같이 CVSD 부호화기와 복호화기를 직렬로 연결하여 전송율을 변환하는 방법이 있다[7-9].

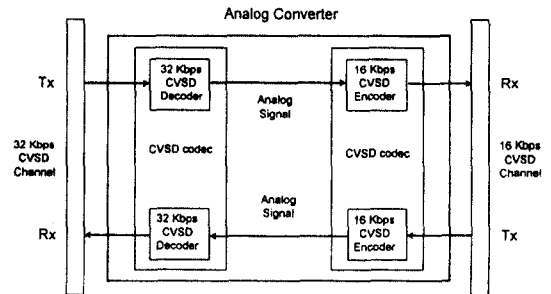


그림 3. 아날로그 방식으로 구현한 CVSD 변환 과정.(32 Kbps \leftrightarrow 16 Kbps).

Fig. 3 Analog CVSD bit-rate conversion procedure.

예를 들어 32 Kbps 전송율을 갖는 CVSD 부호화열을 16 Kbps 전송율을 갖는 채널로 변환하기 위해서는 32 Kbps 모드로 동작하는 CVSD 복호화기를 거쳐 아날로그 음성 신호로 변환한 후, 다시 이 신호를 16 Kbps 모드로 동작하는 CVSD 부호화기에 가하여 새로운 16 Kbps의 CVSD 부호화열을 얻어내는 것이다. 이 방법은 CVSD 부호화기와 복호화기를 직렬로 연결하여 구현하는 방법이기 때문에 구현이 쉽다는 장점이 있지만, 양 방향 한 채널 CVSD 신호를 처리하기 위해 2 개의 CVSD codec이 사용되어야 하며, 주변 상황에 의해 발생하는 잡음에 의해 신호가 쉽게 손상될 수 있다는 문제점이 있다. 따라서 디지털 영역 변환 방법을 사용하는 것이 효과적이다.

2. 디지털 변환 알고리즘

디지털 CVSD 전송율 변환 시스템의 구조는 그림 4와 같다[7-9].

예를 들어, 32 Kbps CVSD 부호화열을 16 Kbps 부호화열로 변환하는 과정을 살펴보자. 먼저 32 Kbps CVSD 부호화열을 디지털 영역에서 복호화하여 32 KHz 샘플링 주파수의 PCM 신호로 변환한다. 변환된

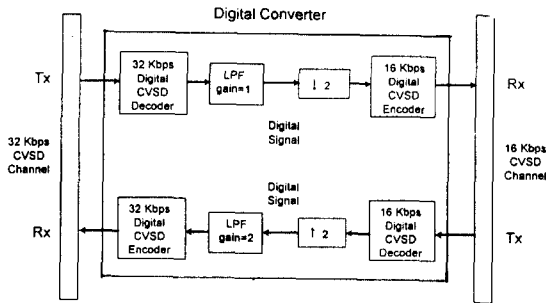


그림 4. 디지털 방식의 CVSD 전송을 변환 과정-(32 Kbps ⇔ 16 Kbps).

Fig. 4 Digital CVSD bit-rate conversion procedure.

PCM 신호는 전송율을 낮추기 위하여 간축(decimation) 필터를 사용하여 16 KHz의 PCM 신호로 변환한 후, 마지막으로 16 KHz PCM 신호를 CVSD 부호화기를 사용하여 부호화함으로써 최종으로 16 Kbps 전송율을 갖는 CVSD 부호화열을 얻게 된다. 16 Kbps 부호를 32 Kbps 부호로 변환하는 경우에도 보간(interpolation) 필터를 사용함으로써 유사한 과정을 거쳐 변환할 수 있다[7-9].

디지털 변환 알고리즘을 구현하기 위해서는 CVSD 신호를 복/부호화하고 간축 및 보간 필터링을 수행할 수 있는 프로세서가 필요하다. 만약 전송율 변환 알고리즘이 계산량 면에서 최적화 되어 있다면, 하나의 프로세서로 처리할 수 있는 최대 채널 수는 프로세서의 처리 속도에 의해 결정된다.

3. 보간 및 간축을 위한 디지털 저역 통과 필터

CVSD 전송을 변환 시스템을 구현하는데 필요한 디지털 저역 통과 필터(LPF)의 성능은 보간 및 간축 과정의 성능뿐만 아니라 전체적으로는 전송을 변환 시스템의 성능을 결정하는 중요한 요소가 된다. 보간 및 간축 과정에서 사용되는 디지털 저역 통과 필터는 동일한 샘플링 주파수를 가지며 동일한 차단 주파수를 갖는다. 그러므로 두 과정에서 사용되는 필터는 동일한 것을 사용한다. 보간 및 간축을 위한 디지털 저역 통과 필터는 변환 시스템에 필요한 기준 성능과 계산량을 적절히 고려하여 설계되어야 한다. 본 논문에서는 CVSD 전송을 변환 시스템에서 요구되는 성능을 고려하여 다음과 같은 조건을 만족하는 디지털 저역 통과 필터를 설계한다.

조건-1) 샘플링 주파수 f_s 는 32 KHz 이다.

조건-2) 차단 주파수 f_c 는 3.4 KHz이다.

조건-3) 통과대역(passband)과 차단대역(stopband)에서 동일한 리플(equiripple)을 갖는다. 즉,
 $\delta_s = \delta_p$.

조건-4) 통과대역 리플 A_p 는 0.1 dB 이하이며, 차단대역 감쇄 A_s 는 35 dB 이상이다.

조건-5) 천이 폭(transition width) Δf 는 1 KHz 이하이다.

조건-6) 가능한 가장 적은 수의 필터 계수를 필요로 한다.

일반적으로 보간 및 간축을 위해서는 선형 위상(linear phase) 특성을 갖는 FIR(Finite Impulse Response) 필터가 사용되며, FIR 필터를 설계하는 방법에는 window, optimal, frequency-sampling 등이 있다[12][13]. 이 중에서 optimal 방법이 요구 조건에 가장 우수한 성능을 보인다. FIR 필터 길이(filter length)는 48로 하였을 때 보간 및 간축 과정에서 만족할 만한 성능을 보인다고 알려져 있다[7]. 그림 5는 48 탭 optimal 저역 통과 필터의 주파수 응답이다.

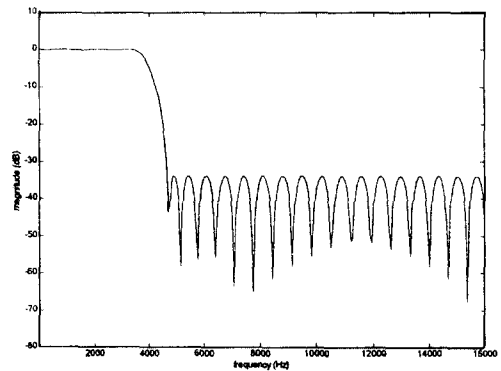


그림 5. 48 탭 optimal 저역 통과 필터의 주파수 응답.
 Fig. 5 Frequency response of a 48 tap optimal LPF.

디지털 CVSD 전송을 변환 시스템에 48 탭 길이의 FIR 필터를 사용할 경우, 최대 2 채널이 수용 한계이므로 필터 길이를 48 이하로 해야 한다. 그러나 FIR 필터는 선형 위상을 보장하는 장점이 있는 반면에 프로세서에 부과되는 계산량 감소를 위해 필터 길이를 줄이면 급격한 성능 저하가 발생한다는 단점이 있다.

이러한 문제점은 IIR(Infinite Impulse Response) 필터를 사용하여 해결될 수 있다. IIR 필터는 선형 위상 특성은 없지만 주어진 필터 요구 조건(specification)에 대해서 FIR 필터 보다 적은 수의 필터 계수들을 필요로 하므로 필터링에 소요되는 계산량을 크게 줄일 수 있으며, IIR 필터의 종류에는 butterworth, chebyshev I, chebyshev II, elliptic 필터가 있다[12][13]. 이 중에서 elliptic 필터는 통과대역(passband)과 차단대역(stopband)에서 동일한 리플(equiripple)을 가지며, IIR 필터 중에서 주어진 필터 성능에 대해서 가장 작은 필터 차수가 필요하다. IIR 필터를 설계할 때, 일반적으로 위상 응답이 관심사일 때는 butterworth 필터가 선호되지만 그렇지 않을 경우에는 elliptic 필터를 사용하는 것이 바람직하다.

표 3은 FIR 필터와 IIR 필터에 대한 보간 및 간축 과정에 필요한 연산량이다. 표 3에서 연산량은 16 KHz로 샘플링된 PCM 신호 한 샘플을 기준으로 입력 신호의 '0' 값을 고려한 것이며, N_F 는 FIR 필터 길이(filter length)이며 N_I 는 IIR 필터 차수(filter order)이다. 예를 들어, $N_F=48$, $N_I=4$ 일 때 FIR 필터와 IIR 필터에 대한 연산량은 각각 96과 35로서 큰 차이가 있음을 알 수 있다.

표 3. FIR 필터와 IIR 필터에 대한 연산량 비교.

Table 3. Comparison of operations for FIR and IIR filters.

| | decimation (32 KHz → 16 KHz) | interpolation (16 KHz → 32 KHz) |
|-----|---------------------------------|------------------------------------|
| FIR | N_F | N_F |
| IIR | $3(N_I + 1)$ | $4(N_I + 1)$ |

전송을 변환 과정에서 생기는 위상 왜곡은 주관적인(perceptual) 음질에는 큰 영향을 주지 않으므로, 본 논문에서는 3 채널을 수용하기 위해서 연산량이 적은 IIR 저역 통과 필터를 사용한다. 필터 차수는 3 채널 변환 시스템의 실시간 구현이 가능한 최대 필터 차수 4로 결정하였다. IIR 필터의 구조는 필터 상태 메모리 면에서 효율적인 direct form II를 사용하였다. 그림 6은 본 논문에서 사용된 4 차 elliptic 저역 통과 필터의 주파수 응답을 보여준다.

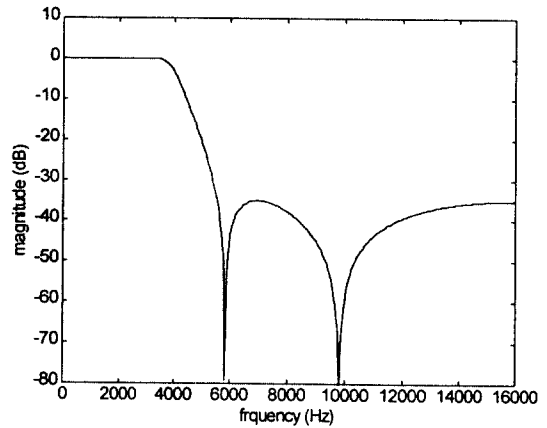
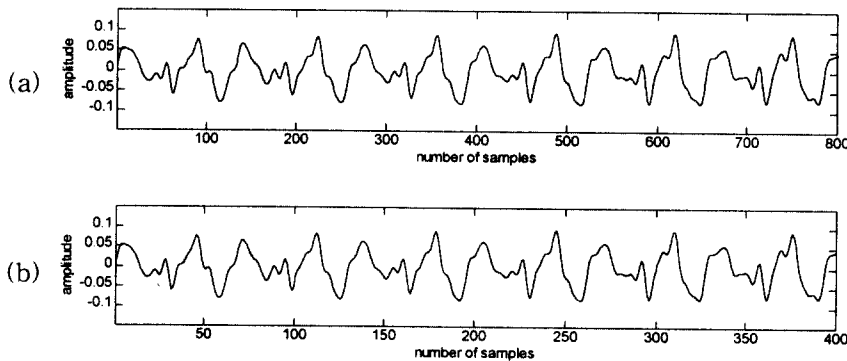


그림 6. 4 차 elliptic 저역 통과 필터의 주파수 응답.

Fig. 6 Frequency response of a 4th order elliptic LPF.

그림 7은 32 KHz로 샘플링된 실제 음성 신호를 2:1 간축한 예를 보여준다. (a)는 원래의 32 KHz로 샘플링된 음성 신호이고, (b)는 48 탭 길이의 optimal FIR 저역 통과 필터를 사용하여 2:1 간축한 16 KHz 음성



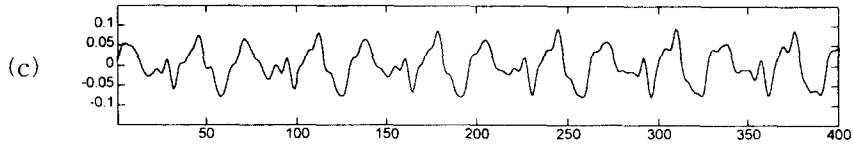


그림 7. 32 KHz 샘플링된 실제 음성 신호의 간축.

(a) 원래의 음성 신호.

(b) 48 탭 optimal 저역 통과 필터를 사용하여 간축한 신호.

(c) 4 차 elliptic 저역 통과 필터를 사용한 간축한 신호.

Fig. 7 Decimation of a speech signal sampled at 32 KHz.

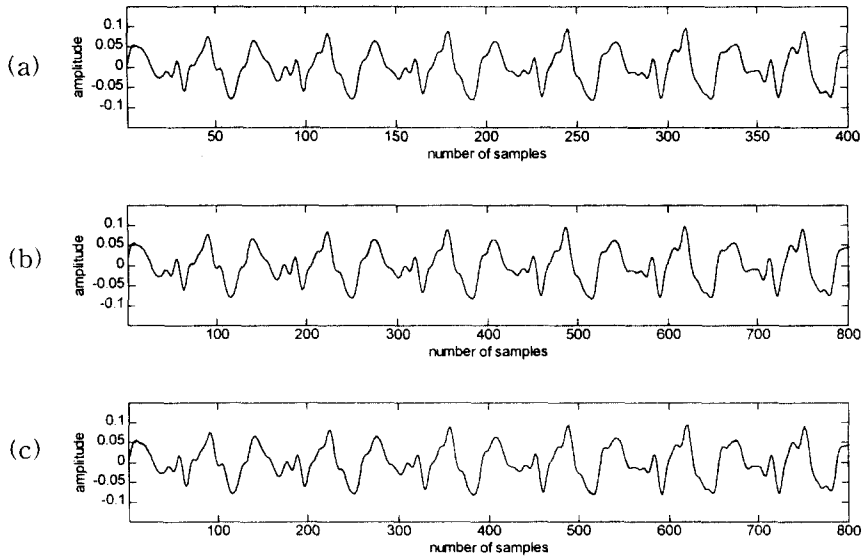


그림 8. 16 KHz 샘플링된 실제 음성 신호의 보간.

(a) 원래의 음성 신호.

(b) 48 탭 optimal 저역 통과 필터를 사용하여 간축한 신호.

(c) 4 차 elliptic 저역 통과 필터를 사용한 간축한 신호.

Fig. 8 Interpolation of a speech signal sampled at 16 KHz.

신호이고, (c)는 4차 elliptic IIR 저역 통과 필터를 사용하여 2:1 간축한 16 KHz 음성 신호이다.

그림 8은 16 KHz로 샘플링된 실제 음성 신호를 1:2 보간한 예를 보여준다. (a)는 원래의 16 KHz로 샘플링된 음성 신호이고, (b)는 48 탭 길이의 optimal FIR 저역 통과 필터를 사용하여 1:2 보간한 32 KHz 음성 신호이고, (c)는 4차 elliptic IIR 저역 통과 필터를 사용하여 1:2 보간한 32 KHz 음성 신호이다.

그림 7과 8에서 실제 음성 신호를 사용하여 보간 및 간축 실험을 했을 때 성능의 차이가 없음을 확인할 수 있으며, 또한 주관적인 음질에서도 차이가 없음을 청취 실험을 통해서 확인하였다.

IV. 실시간 시스템 설계

CVSD 전송을 변환 시스템 구현을 위해 설계된 실

시간 시스템의 전체 구조는 그림 9와 같다. 실시간 시스템은 크게 가입자 회로 및 CVSD 부호화부, 인터페이스부, 디지털 신호처리부로 나뉜다.

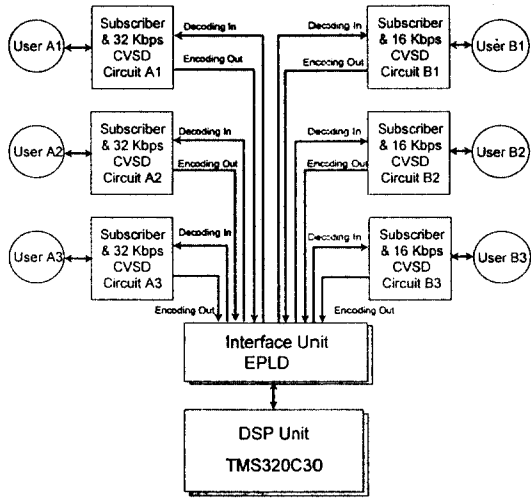


그림 9. 개발된 3 채널 디지털 CVSD 전송율 변환 시스템.
Fig. 9 3 channel digital CVSD bit-rate conversion system developed.

가입자 회로부는 최종적인 전화 사용자의 음성 신호를 전기적인 음성 신호로 변환하며, 가입자와 교환기 사이에 연결된 양방향 전송 채널을 독립된 두 개의 단방향 채널 신호로 변환하는 역할을 한다. 또한 CVSD 변환부는 가입자 회로부에 의해 변환된 송/수신 채널의 음성 신호를 각각 CVSD 부호화열(code sequence)로 변환하는 역할을 한다. 본 논문에서는 MX.COM Inc. 사의 MX629 CVSD codec을 사용하였다. MX629는 단일칩 안에 복/부호화기를 동시에 수용할 수 있는 양방향(full duplex) codec으로서 입/출력 필터를 내장하고 있다. 또한 MX629는 클락을 변환함으로써 CVSD 전송율을 조절할 수 있는데, 1.024 MHz를 기본 클락으로 사용하며 기본 클락과 동기되어 있는 복/부호화 클락의 속도에 의해 전송율이 결정된다. 즉, 1.024 MHz의 기본 클락이 가해지고 복/부호화 클락으로 32 KHz가 가해질 경우 MX629는 32 Kbps CVSD 복/부호화기로 동작한다. 가입자 회로 및 CVSD 변환부의 구조도를 그림 10에 나타내었다.

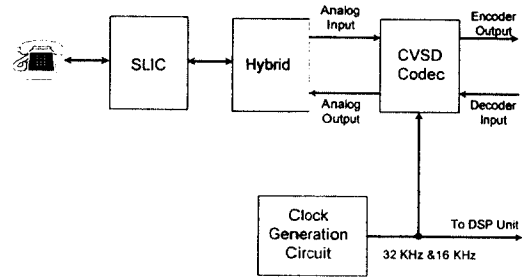


그림 10. 가입자 회로 및 CVSD 변환부.
Fig. 10 Subscriber & CVSD circuit.

인터페이스부에서는 직렬로 전송되는 CVSD 비트열을 32 Kbps 채널에 대해서는 8 비트 단위로 분리하고, 16 Kbps 채널에 대해서는 4 비트 단위로 분리하여 디지털 신호처리부로 병렬로 전달하거나 디지털 신호처리부에 의해 변환된 CVSD 비트열을 32 Kbps 채널에 대해서는 8 비트 단위로, 16 Kbps 채널에 대해서는 4 비트 단위로 직렬 변환하여 가입자 및 CVSD 회로부에 전달하는 역할을 한다. 인터페이스부는 직렬-병렬(serial to parallel) 변환 소자와 병렬-직렬(parallel to serial) 변환 소자로 구성되며, 이들 소자들은 CVSD 변환부에서 사용되는 클락에 의해 제어된다. 이들 소자에 가해지는 변환 동기 신호는 CVSD 칩에 사용되는 encoding 및 decoding 클락을 8 분주하여 사용하게 된다. 이 신호는 또한 DSP에 가해지는 인터럽트 신호로 사용된다. 따라서 병렬-직렬 변환 제어 신호, 즉 DSP의 인터럽트 신호는 CVSD 칩이 32 Kbps 모드에서 동작하는 경우 초당 4000번 발생하게 된다. 실제 구성된 시스템에서 인터페이스부는 EPLD를 사용하여 구성하였다.

디지털 신호처리부는 Texas Instruments사의 TMS320C30 [15] 프로세서를 사용하여 구성하였다. EPROM에는 변환 과정에 필요한 알고리즘을 구현하기 위한 프로그램이 저장되며, 기타 필요한 데이터 메모리는 TMS320C30에 내장되어 있는 2 K 워드의 내부 메모리를 사용한다.

실시간 디지털 CVSD 전송율 변환 알고리즘의 흐름도는 그림 11에 나타내었다. 그림 11의 변환 과정은 3 채널에 대해서 각각 독립적으로 수행되도록 시스템을 설계하였다.

V. 실험 결과

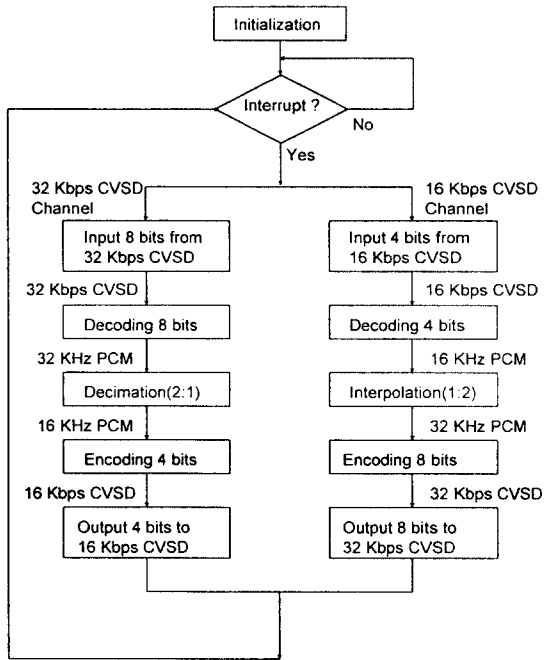


그림 11. 실시간 디지털 CVSD 전송율 변환 알고리즘의 흐름도.

Fig. 11 Flowchart of a real-time digital CVSD bit-rate conversion algorithm.

설계된 실시간 시스템은 32 Kbps 채널에 대해서는 8 KHz 클럭 주기로 인터럽트 신호가 발생하며, 이 때 8 비트 단위로 입출력을 수행한다. 16 Kbps 채널에 대해서는 4 KHz 클럭 주기로 인터럽트 신호가 발생하며, 이 때 4 비트 단위로 입출력을 수행한다. 입출력은 병렬 포트를 통해 이루어지며, 변환 프로그램은 인터럽트 서브루틴에 모두 포함되어 있다. 32 Kbps 채널로부터 읽어들이는 8 비트의 부호화열은 복호화와 2:1 간축한 후, 다시 부호화하여 4 비트의 16 Kbps CVSD 부호를 만들어 낸다. 이와 동시에 16 Kbps 채널에서는 읽어들이는 4 비트 신호를 복호화하고 1:2로 보간한 후, 다시 부호화하여 8 비트의 32 Kbps CVSD 신호를 만들어낸다.

한 채널에 대한 수행 시간은 TMS320C30의 최대 성능에 비해 약 27%의 프로세싱 부하(processing load)가 필요하였다. 따라서 한 개의 프로세서로 최대 3 채널에 대한 동시 변환 시스템 구현이 가능하였다.

일반적으로 CVSD codec의 시정수는 권장 값들이 사용되는 것이 일반적인 경우이지만, 제작된 codec에 따라 약간씩 차이가 발생할 수 있다. 본 장에서는 구성된 디지털 CVSD 전송율 변환 시스템의 복/부호화기의 시정수가 실제 사용된 아날로그 CVSD codec의 시정수와 다를 경우의 성능 변화를 실험을 통해 관찰한다.

먼저, 표 4에서와 같이 디지털 CVSD 시정수가 실제로 사용된 아날로그 복/부호화기의 시정수보다 작은 경우에 대해 모의 실험을 하였다.

그림 12는 표 4의 시정수 패러미터 값들을 사용하여 32 Kbps CVSD 신호를 16 Kbps CVSD 신호로 변환한 실험 결과를 보여준다.

표 4. 실제보다 작은 디지털 CVSD 시정수 값(32 Kbps CVSD → 16 Kbps CVSD).

Table 4. Digital CVSD time constant values smaller than real ones.

| | 32 Kbps CVSD 부호화기 | 32 Kbps CVSD 복호화기 | 16 Kbps CVSD 부호화기 | 16 Kbps CVSD 복호화기 |
|------------------------|-----------------------------|-----------------------------|----------------------------|-----------------------------|
| Syllabic Filter | 5.2 ms ($\alpha = 0.005$) | 2.6 ms ($\alpha = 0.012$) | 3.1 ms ($\alpha = 0.02$) | 5.2 ms ($\alpha = 0.012$) |
| Signal Estimate Filter | 1.0 ms ($\beta = 0.03$) | 0.5 ms ($\beta = 0.06$) | 0.6 ms ($\beta = 0.1$) | 1.0 ms ($\beta = 0.06$) |

시정수가 실제보다 작은 경우 복호화된 32 KHz PCM 신호의 동적 범위(dynamic range)가 증가하였음을 알 수 있다. 이는 디지털 복호화기의 스텝 폭이 증가함에 따라 발생한 결과이다. 반면 간축된 후 다시 부호화되어 16 Kbps 채널에 의해 복호화된 신호는 동적 영역이 원래신호의 정도에 그침을 관찰할 수 있다. 이러한 현상은 16 Kbps CVSD 신호를 32 Kbps CVSD 신호로 변환하는 과정에서도 관찰할 수 있다.

또한, 표 5에서와 같이 디지털 복/부호화기의 시정수가 실제로 사용된 아날로그 복/부호화기의 시정수보다 큰 경우에 대해 모의 실험하였다.

그림 13에서 디지털 CVSD 복호화기의 시정수가 실제보다 큰 경우에도 복호화된 32 KHz PCM 신호

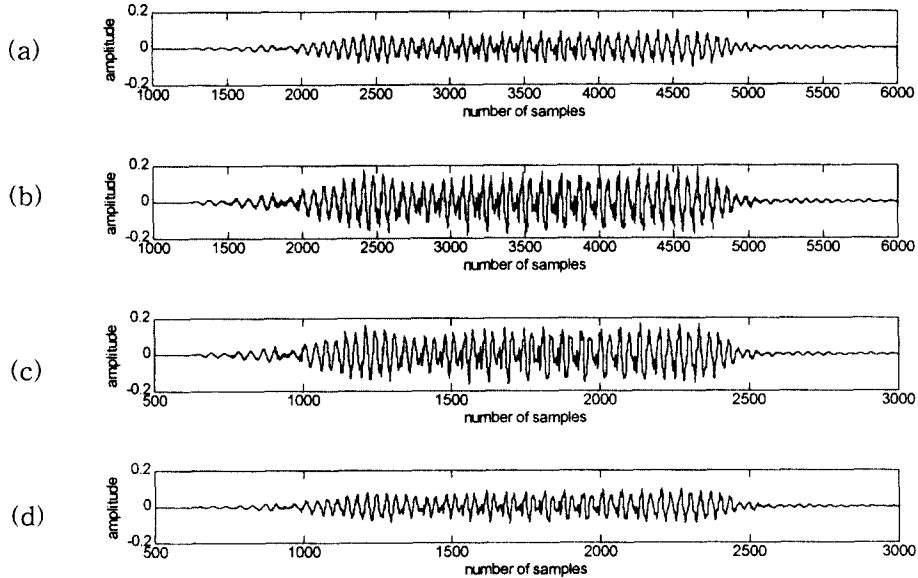


그림 12. 디지털 CVSD 시정수가 실제보다 작은 경우의 변환(32 Kbps CVSD ⇔ 16 Kbps CVSD).

- (a) 원신호.
- (b) 32 Kbps CVSD로 부호화한 후 복호화한 신호.
- (c) (b)의 신호를 16 KHz로 2:1 간축한 신호.
- (d) (c)의 신호를 16 Kbps로 부호화한 후 복원한 신호.

Fig. 12 Conversion for digital CVSD time constant values smaller than real ones.

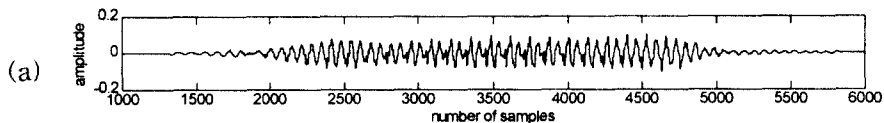
표 5. 실제보다 큰 디지털 CVSD 시정수 값-(32 Kbps CVSD ⇒ 16 Kbps CVSD).

Table 5. Digital CVSD time constant values larger than real ones.

| | 32 Kbps CVSD 부호화기 | 32 Kbps CVSD 복호화기 | 16 Kbps CVSD 부호화기 | 16 Kbps CVSD 복호화기 |
|---------------------------|--------------------------------|---------------------------------|---------------------------------|--------------------------------|
| Syllabic Filter | 5.2 ms ($\alpha = 0.005$) | 10.4 ms ($\alpha = 0.003$) | 12.5 ms ($\alpha = 0.005$) | 5.2 ms ($\alpha = 0.012$) |
| Signal Estimate Filter | 1.0 ms ($\beta = 0.03$) | 2.0 ms ($\beta = 0.016$) | 2.1 ms ($\beta = 0.03$) | 1.0 ms ($\beta = 0.06$) |

는 원신호에 비해 작은 동적 범위를 갖지만, 간축 후 다시 부호화하여 16 Kbps CVSD 채널로 다시 전송하였을 때 복원된 신호는 원신호와 유사한 동적 범위를 갖고 있음을 확인할 수 있다.

결과적으로, 디지털로 구성된 복부호화기의 시정수가 실제와 다른 경우에도 CVSD 전송율 변환시스템의 성능은 비교적 안정되어 있음을 알 수 있다. 16 Kbps CVSD 신호를 32 Kbps CVSD 신호로 변환한 경우에도 유사한 결과를 얻을 수 있었다.



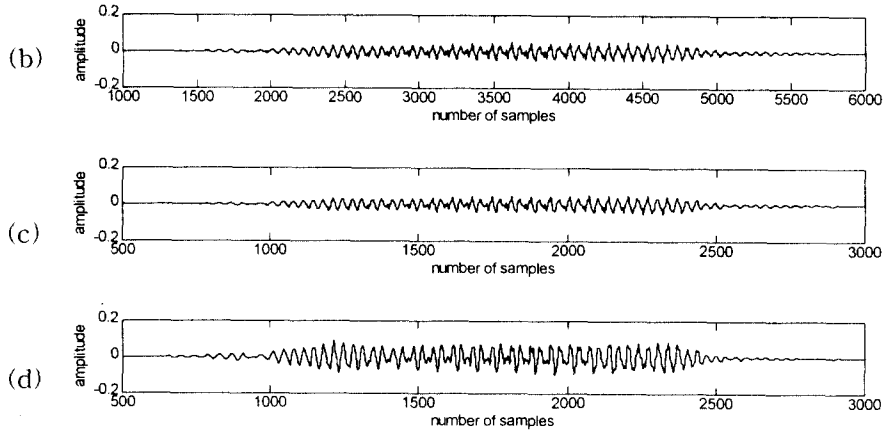


그림 13. 디지털 CVSD 시정수가 실제보다 큰 경우의 변환 (32 Kbps CVSD ⇔ 16 Kbps CVSD).

- (a) 원신호.
- (b) 32 Kbps CVSD로 부호화한 후 복호화한 신호.
- (c) (b)의 신호를 16 KHz로 2:1 간축한 신호.
- (d) (c)의 신호를 16 Kbps로 부호화한 후 복원한 신호.

Fig. 13 Conversion for digital CVSD time constant values larger than real ones.

VI. 결 론

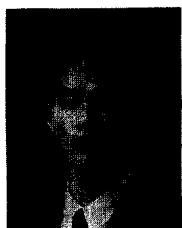
본 논문에서는 서로 다른 전송율을 사용하는 CVSD 채널간의 음성정보통신을 위해 CVSD 부호의 전송율을 디지털 영역에서 변환할 수 있는 알고리즘을 개발하였고, 이를 실시간 시스템으로 구현하였다. 개발된 디지털 변환 시스템은 서로 다른 전송율을 갖는 두개의 CVSD 신호를 동시에 복호화하고 샘플링 주파수를 변환하고, 다시 새로운 전송율로 부호화한다. 샘플링 주파수 변환을 위한 저역 통과 필터로는 변환 시스템의 채널 수용 능력을 증가시키기 위해서 일반적으로 사용되는 FIR 필터 대신 IIR 필터를 사용하여 음질 저하 없이 연산량을 크게 감소시켰다. 컴퓨터 모의 실험을 통한 결과에서 CVSD codec의 시정수를 모르는 경우에도 시스템의 성능에는 큰 영향이 없음을 확인하였다. TMS320C30 프로세서를 사용하여 디지털 CVSD 전송율 변환부를 실시간 구현하였다. 또한 구성된 시스템은 프로그램의 크기가 TMS320C30이 갖고 있는 내부 프로그램 메모리에 수용할 수 있는 크기이기 때문에 디지털 신호처리부의 하드웨어

를 최소화할 수 있었다. 실시간 실험 결과 한 개의 프로세서로 최대 3 채널의 양방향 변환 시스템이 가능하였다. 설계된 디지털 CVSD 전송율 변환시스템의 성능을 컴퓨터 시뮬레이션으로 관찰하였으며, 전체적인 왜곡특성을 관찰하였다. 또한 실시간 시스템의 성능을 on-line 실험을 통해 성능의 일관성을 확인하였다.

참 고 문 헌

1. N. Jayant and P. Noll, *Digital Coding of Waveforms: Principles and Applications to Speech and Video*, Prentice-Hall Englewood Cliffs, N.J., 1984.
2. J. B. O'NEAL, JR, "Waveform Encoding of Voiceband Data Signal," *Proc. of IEEE*, Vol. 68, No. 2, Feb. 1980.
3. R. Steele, *Delta Modulation Systems*, Pentech Press London, 1975.
4. N. S. Jayant, "Adaptive Quantization with a One-bit Memory," *BSTJ*, Sept. 1973.

5. C. K. Un and H. S. Lee, "A Study of the Comparative Performance of Adaptive Delta Modulation Systems," *IEEE Trans. on Communications*, Vol. Com-28, No. 1, Jan. 1980.
6. J. A. Greeks and K. Riemens, "Code Modulation with Digitally Companding for Speech Transmission," *Philips tech. Rev.*, 1970.
7. 정홍, *PCM/ADM and ADM/PCM Code Conversion*, Kaist 석사학위논문, 1979.
8. 연세대학교 전자공학과, *PCM/ADM Transcoder 개발*, 삼성전자 주식회사 최종보고서, Dec., 1988.
9. 배연수, "디지털 영역에서 구현되는 CVSD 전송을 변환시스템," 연세대학교 석사학위논문, 1992.
10. 성원용, 김진율, 이황수, "메모리 비트에러에 강한 음성 부호화기의 구현," 전자공학회지, 제 29권 B 편, 제 12호, 1992.
11. E. N. Protonotarios, "Slope Overload Noise in Delta Modulation Systems," *BSTJ*, Nov. 1976.
12. E. C. Ifeachor and B. W. Jervis, *Digital Signal Processing: A Practical Approach*, Addison-wesley, 1993.
13. T. W. Parks and C. S. Burrus, *Digital Filter Design*, John Willey & Sons, 1987.
14. Texas Instruments, *TMS320C30 User's Guide*, 1992.



최 용 수(Yong-Soo Choi) 정회원

1970년 출생

1993년 3월: 연세대학교 전자공학과 졸업(공학학사)

1995년 3월: 연세대학교 대학원 전자공학과 졸업(공학석사)

1995년 3월~현재: 연세대학교 대

학원 전자공학과 박사과정 재학

※주관심분야: 음성 신호처리, 음성 부호화, 음질 평가, 실시간 시스템

강 홍 구(Hong-Goo Kang) 정회원

1995년 8월: 연세대학교 전자공학과 졸업(공학박사)

1996년 3월~현재: 미국 AT & T Murray Hill 연구소 연구원

한국통신학회논문지, vol. 20, No. 6, June, 1995. 참조.



김 성 윤(Sung-Youn Kim) 정회원

1970년 출생

1994년 3월: 연세대학교 전자공학과 졸업(공학학사)

1996년 3월: 연세대학교 대학원 전자공학과 졸업(공학석사)

1996년 3월~현재: 연세대학교 대

학원 전자공학과 박사과정 재학

※주관심분야: 음성/오디오 부호화, 실시간 시스템



박 영 철(Young-Cheoul Park) 정회원

1964년 출생

1986년 3월: 연세대학교 전자공학과 졸업(공학학사)

1988년 3월: 연세대학교 대학원 전자공학과 졸업(공학석사)

1993년 3월: 연세대학교 전자공학

과 졸업(공학박사)

1993년 8월~1995년 11월: Pennsylvania State University Postdoc

1996년 3월~1997년 2월: 삼성전자 반도체 사업부 선임연구원

1997년 3월~현재: 삼성의료원 생명공학연구소 선임연구원

※주관심분야: 적응신호처리, 능동소음제어, 의용신호처리, 실시간 시스템

윤 대 회(Dae-Hee Youn)

정회원

한국통신학회 논문지, Vol. 20, No. 6, June, 1995. 참조.