

# ATM망에서 ABR 서비스를 위한 이진 피드백 스위치 알고리즘의 성능 해석

正會員 金東號\*, 趙有濟\*, 安閔榮\*\*, 朴弘植\*\*

## Analysis of a Binary Feedback Switch Algorithm for the ABR Service in ATM Networks

Dong Ho Kim\*, You Ze Cho\*, Yoon Young An\*\*, Hong Shik Park\*\* *Regular Members*

※본 논문은 정보통신부의 '96 대학기초연구지원사업과 한국전자통신연구원의 일부 지원에 의해 수행되었음.

### 요 약

본 논문에서는 ATM망에서 ABR(Available Bit Rate) 서비스를 위한 이진 피드백(binary feedback) 스위치 알고리즘의 성능을 해석하였다. 이진 피드백 스위치는 EFCI(Explicit Forward Congestion Indication) 스위치라고도 부르는데, 데이터 셀의 EFCI 비트의 처리 방법에 따라 셀이 스위치로 입력될 때 버퍼의 임계치를 조사하여 EFCI 비트를 처리하는 방식(EFCI with Input cell Processing: EFCI/IP)과 출력될 때 버퍼의 임계치를 조사하여 처리하는 방식(EFCI with Output cell Processing: EFCI/OP)으로 나누어 구현할 수 있다.

본 논문에서는 EFCI 비트 처리 방법에 따른 두 가지의 이진 피드백 스위치의 알고리즘의 구현 방식을 제안하고 이들의 성능을 평형 상태에서 송신원의 ACR(Allowed Cell Rate)과 스위치의 큐 길이의 변화를 유체 흐름 근사법을 이용하여 해석하였다. 이를 이용하여 이진 피드백 스위치의 평형 상태에서 큐 길이의 최대값과 최소값에 대한 상·하한치를 유도하였다. 그리고, ABR 파라미터들의 변화에 따른 큐 길이의 최대값과 최소값의 영향을 분석하였다.

### ABSTRACT

In this paper, we investigated the performance of a binary feedback switch algorithm for the ABR(Available Bit Rate) service in ATM networks. A binary feedback switch is also called EFCI(Explicit Forward Congestion Indi-

\*慶北大學校 電子電氣工學部

\*\*韓國電子通信研究院

論文番號:96274-0830

接受日字:1996年 8月 30日

cation) switch and can be classified into input cell processing(IP) scheme and output cell processing(OP) scheme according to processing methods for the EFCI bit in data-cell header.

We proposed two implementation methods for the binary feedback switch according to EFCI-bit processing schemes, and analyzed the ACR(Allowed Cell Rate) of source and the queue length of switch for each scheme in steady state. In addition, we derived the upper and lower bounds for maximum and minimum queue lengths, respectively, and investigated the impact of ABR parameters on the queue length.

## I. 서 론

CBR(Constant Bit Rate), VBR(Variable Bit Rate)과 같은 대역폭 할당을 통한 품질 보장형 서비스가 사용되고 남은 링크의 가용 대역폭을 최대한 활용하여 전송하기 위한 ABR(Available Bit Rate) 서비스에 대한 연구가 ATM 포럼을 중심으로 활발히 연구되고 있다. ABR 서비스는 피드백에 의한 흐름제어를 사용하여 최소 셀률(Minimum Cell Rate:MCR)에 대한 보장만 하고 망의 상태에 따라 최대 셀률(Peak Cell Rate:PCR)까지 동적으로 가용 대역폭을 활용하여 트래픽을 전송하게 된다[1].

ABR 흐름제어에서 송신원은 일정한 수의 셀을 전송할 때마다 하나의 순방향 RM(Resource Management) 셀을 망으로 전송한다. 그리고 수신원으로부터 되돌아오는 역방향 RM 셀이 신고 오는 정보에 따라 자신의 ACR(Allowed Cell Rate)을 조정한다.

지금까지 제안된 대표적인 전송률 기반의 ABR 스위치로는 크게 이진 피드백(binary feedback) 스위치와 ER(Explicit Rate) 피드백 스위치로 나눌 수 있다. ER 피드백 스위치는 VC(Virtual Connection) 간의 전송률의 공평한 몫인 fair share와 입력 부하의 정도를 고려하여 각 VC마다 망에서 허용할 수 있는 전송률인 ER 값을 결정하여 역방향 RM 셀의 ER 필드에 실어 송신원에 알리게 된다[1].

이진 피드백 스위치는 EFCI(Explicit Forward Congestion Indication) 스위치라고도 부르는데, ATM 셀의 헤더에 있는 EFCI 비트를 이용하여 망이 폭주 상태인지 아닌지를 구분하는 두 가지 상태만을 수신원에 알리게 된다. 수신원은 도착하는 데이터 셀의 EFCI 비트를 조사하여 해당 VC의 EFCI 상태를 테이블에 저장한 후, 해당 VC의 순방향 RM 셀을 수신하면 테이블의 상태에 따라 역방향 RM 셀의 CI(Congestion

Indication) 비트를 이용하여 송신원에 폭주 발생과 해제를 알린다[1]. 이러한 이진 피드백 스위치는 EFCI 비트의 처리 방법에 따라 셀이 스위치의 버퍼로 들어올 때 버퍼의 임계치를 조사하여 셀을 처리하는 EFCI/IP(EFCI with Input cell Processing) 방식과 버퍼에서 나갈 때 임계치를 조사하여 셀을 처리하는 EFCI/OP(EFCI with Output cell Processing) 방식으로 나눌 수 있다.

지금까지 이진 피드백 스위치의 평형 상태에서의 해석에 대해 많은 연구가 이루어지고 있으나 모든 연구가 EFCI/OP 방식에만 치중되어 있다[2]-[4]. [2]와 [3]에서는 송신원의 PCR과 MCR, 그리고  $N_{rm}$ 의 영향을 무시하고 큐 길이의 최대값과 최소값을 구함에 따라 실제 큐 길이의 최대값은 과대 평가(overestimation)하고 최소값은 과소 평가(underestimation)하는 문제점이 있다. 그리고, [4]는 송신원의 PCR과  $N_{rm}$ 은 고려하여 큐의 최대값의 상한치만을 해석하였으며 이 논문 역시 실제 큐 길이의 최대값을 과대 평가하는 경향이 있다. 본 논문에서는 송신원의 PCR과 MCR, 그리고  $N_{rm}$  파라미터를 고려하여 큐의 최대값의 상한치와 최소값의 하한치를 실제 큐 길이에 보다 정확하게 해석한다.

본 논문에서는 이진 피드백 스위치를 구현 방법에 따라 EFCI/IP와 EFCI/OP 방식으로 구분하고 유체 흐름 근사법(fluid flow approximation)을 이용하여 평형 상태에서 ACR과 큐의 길이의 변화를 해석한다. 이를 이용하여 평형 상태에서 큐 길이의 최대값과 최소값에 대한 상·하한치를 유도한다. 그리고, PCR, MCR, RIF(Rate Increase Factor), RDF(Rate Decrease Factor) 등과 같은 ABR 파라미터들의 변화에 따른 큐 길이의 최소값과 최대값의 영향을 분석한다.

논문의 구성은 서론에 이어 II장에서는 이진 피드백 스위치를 해석하기 위해 고려된 망 모델을 소개하

고, 평형 상태에서 송신원의 ACR과 스위치의 큐 길이의 변화를 해석한다. III장에서는 II장에서 구한 결과들을 이용하여 큐 길이의 최대값과 최소값에 대한 한계치를 유도한다. IV장에서는 ABR 파라미터 변화에 따른 큐 길이의 최대값과 최소값의 영향을 분석한다. 마지막으로 V장에서 결론을 맺는다.

## II. 이진 피드백 스위치의 평형 상태 해석

여기서는 이진 피드백 스위치의 동작을 간략히 설명하고, 이진 피드백 스위치의 성능 해석을 위해 고려한 망 모델과 파라미터들의 정의를 소개한다. 그리고 유체 흐름 근사법을 이용하여 평형 상태에서 송신원의 ACR과 스위치에서 큐 길이의 변화를 유도한다.

### 2.1 이진 피드백 스위치의 동작

이진 피드백 스위치는 EFCI 스위치라고도 부르는데, ATM 셀의 헤더에 있는 EFCI 비트를 이용하여 망이 폭주인지 아닌지를 구분하는 두 가지 상태만을 수신원에게 알리게 된다. 수신원은 도착하는 데이터 셀의 EFCI 비트를 조사하여 해당 VC의 EFCI 상태를 테이블에 저장한 후, 해당 VC의 순방향 RM 셀을 수신하면 테이블의 상태에 따라 역방향 RM 셀의 CI 비트를 이용하여 송신원에 폭주 발생과 해제를 알린다.

이러한 이진 피드백 스위치는 폭주 판단을 위해 스위치의 버퍼의 임계치를 사용하며 스위치의 큐 길이가 폭주가 발생한 것으로 판단하는 임계치를 넘으면, 폭주를 알리기 위해 데이터 셀의 헤더에 있는 EFCI 비트를 마킹한다. 이러한 마킹 과정은 큐 길이가 폭주가 해제된 것으로 판단하는 임계치 이하로 줄어들 때까지 계속된다. 이진 피드백 스위치는 EFCI 비트의 처리 방법에 따라 셀이 스위치의 버퍼로 들어올 때 버퍼의 임계치를 조사하여 셀을 처리하는 EFCI/IP 방식과 버퍼에서 나갈 때 임계치를 조사하여 셀을 처리하는 EFCI/OP 방식으로 나눌 수 있다.

### 2.2 망 모델 및 파라미터의 정의

본 논문에서 이진 피드백 스위치의 성능을 해석하기 위해 고려한 망 모델은 그림 1에서와 같이 N개의 동질(homogeneous)의 트래픽 소스들이 하나의 병목 ATM 링크를 공유하여 전송하는 것으로 가정하였다.

각 송신원은 infinite greedy 소스로 전송할 셀이 무한히 많다고 가정하였다. 이는 송신원이 망에서 허용된 최대의 전송률로 송신할 셀을 항상 가지고 있음을 의미한다. 그리고, 모든 송신원들이 동일한 ABR 파라미터를 가지고 같은 시간에 셀 전송을 시작한다고 가정하였다. 또한, 스위치에서 역방향 RM 셀에 대한 큐잉 지연과 처리 지연은 없다고 가정하였다. 즉, 역방향 RM 셀이 수신원으로부터 송신원에 전파되는데 걸리는 시간은 전파지연에만 의존한다.

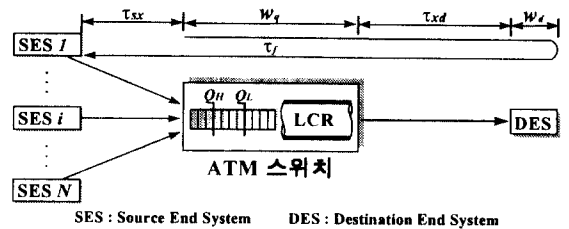


그림 1. 망 모델

Fig. 1 Network model.

먼저 본 논문에서 해석을 위해 사용되는 파라미터들에 대하여 정의를 하면 다음과 같다.

- $N$ : 활성중인 송신원의 수.
- $LCR$ (Link Cell Rate): 병목 링크의 전송용량.
- $Q_H$ : 스위치에서 폭주가 발생한 것으로 판단하는 버퍼의 임계치.
- $Q_L$ : 스위치에서 폭주가 해제된 것으로 판단하는 버퍼의 임계치.
- $Q_{max}$ : 평형 상태에서 큐 길이의 최대값.
- $Q_{min}$ : 평형 상태에서 큐 길이의 최소값.
- $\tau_{sx}$ : 송신원에서 스위치까지의 전파지연 시간.
- $\tau_{sd}$ : 스위치에서 수신원까지의 전파지연 시간.
- $\tau_{sds}$ : 스위치의 상황이 송신원에 통지되는데 걸리는 전파지연 시간의 합. 즉, 스위치에서 수신원까지의 전파지연 시간과 수신원에서 송신원까지의 전파지연 시간의 합( $=\tau_{sx} + 2 \cdot \tau_{sd}$ ).
- $\tau_r$ : 송신원에서 수신원까지의 왕복 전파지연 시간( $=2 \cdot (\tau_{sx} + \tau_{sd})$ ).
- $w_q$ : 스위치에서 EFCI 비트의 상태가 바뀐 데이터 셀을 전송하는 데 걸리는 큐잉 지연 시간을 나

타내는 변수.

- $w_d$ : 수신원이 EFCI 비트의 상태가 바뀐 데이터 셀을 받은 후 이를 송신원에 알리기 위한 순방향 RM 셀을 받는 데까지 걸리는 지연 시간을 나타내는 변수.
- $\tau_f$ : 스위치의 상황이 수신원을 경유하여 송신원에 도착하는 데 걸리는 시간을 나타내는 변수(=  $w_q + \tau_{xds} + w_d$ ).

### 2.3 송신원의 ACR과 스위치 버퍼의 큐 길이 해석

본 절에서는 유체 흐름 근사법(fluid flow approximation)을 이용하여 평형 상태에서 임의의 시간  $t$ 에서 송신원의 전송률의 변화  $ACR(t)$ 와 스위치에서 큐 길이의 변화  $Q(t)$ 를 해석한다.

#### 2.3.1 송신원의 전송률의 변화 $ACR(t)$ 의 해석

ABR 흐름제어에서 송신원은  $(N_{rm} - 1)$ 개의 셀을 전송한 후 하나의 순방향 RM 셀을 망으로 반드시 전송하여야 한다. 그리고 수신원에서 되돌아오는 역방향 RM 셀의 CI 비트의 상태에 따라 자신의 ACR을 조정한다. CI=1인 RM 셀을 수신한 송신원은 전송률 감소분을 결정하는 파라미터 RDF를 이용하여 자신의 ACR을 다음과 같이 감소 시켜야 한다[1].

$$ACR = \max\{MCR, (ACR - RDF \cdot ACR)\} \quad (1)$$

반면, CI=0인 역방향 RM 셀을 수신하게 되면 송신원은 전송률 증가분을 결정하는 파라미터 RIF를 이용하여 자신의 ACR을 다음과 같은 수식에 따라 증가시키게 된다[1].

$$ACR = \min\{PCR, (ACR + RIF \cdot PCR)\} \quad (2)$$

본 논문에서는 버퍼의 범람에 의한 셀 손실과 버퍼 고갈에 의한 링크 이용 효율 저하를 방지할 수 있는 ABR 파라미터를 결정하고자 한다. 이를 위해서 먼저 버퍼 크기가 무한대로 가정하고 큐 길이의 최소값이 항상 영보다 큰 경우에 대하여 큐 길이의 최대값과 최소값을 구한 후, 큐 길이의 최대값이 주어진 버퍼 크기를 초과하지 않고, 최소값이 영 이상이 되는 파라미터의 값을 구하면 된다. 큐 길이의 최소값이 항

상 영보다 크다고 가정하면 스위치 버퍼에 항상 전송할 셀이 있으므로, 송신원의 ACR의 변화는 그림 2에서와 같이 ACR이 감소되는 기간인 phase 1과 증가되는 기간인 phase 2가 교대로 반복되는 것으로 볼 수 있다.

먼저, phase 1은 송신원이 ACR을 계속적으로 감소시키는 기간으로써, 스위치의 폭주 상황이 송신원에 통지되어 송신원이 자신의 ACR을 낮추기 시작할 때부터 스위치에서 폭주가 해제되었다는 정보가 송신원에 도달할 때까지 지속된다. 따라서, phase 1은 스위치의 큐 길이가  $Q_H$ 에 이른 후  $\tau_f$  후에 시작되며, 큐 길이가 감소하여 다시  $Q_L$ 에 도달한 후  $\tau_f$  후에 끝나게 된다.

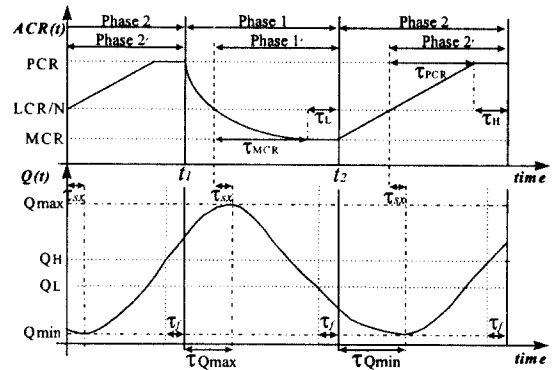


그림 2. 버퍼 고갈 상태가 없는 경우 평형 상태에서 ACR과 큐 길이의 변화

Fig. 2 Dynamic behavior of  $ACR(t)$  and  $Q(t)$  without buffer starvation in steady state.

그리고, phase 2는 송신원이 ACR을 계속적으로 증가시킬 수 있는 기간으로써, 스위치의 폭주 해제 사실이 송신원에 통지되어 송신원이 자신의 ACR을 증가시키기 시작할 때부터 스위치에서 폭주가 발생되었다는 정보가 송신원에 도달할 때까지 지속된다. 따라서, phase 2는 스위치의 큐 길이가  $Q_L$ 에 이른 다음  $\tau_f$  후에 시작되며, 큐 길이가 감소하여 다시  $Q_H$ 에 도달한 다음  $\tau_f$  후에 끝나게 된다.

본 논문에서는, 해석의 편의를 위해 phase  $i$ 가 시작되는 시간  $t_i$ 에서의 ACR의 초기값을  $ACR_i(0)$ 으로 정의한다. 그리고, 현재의 ACR은  $\tau_{sx}$  후에 스위치의 큐 길이에 영향을 미치는데  $\tau_{sx}$  후의 스위치의 큐 길이의

초기값을  $Q_i(\tau_{sx})$ 로 다음과 같이 정의한다.

$$ACR_i(0) \equiv ACR(t_i), \quad Q_i(\tau_{sx}) \equiv Q(t_i + \tau_{sx}).$$

가. Phase 1:  $ACR_1(t)$

스위치에서 폭주가 발생하면 송신원은 CI=1인 역방향 RM 셀을 받게 되고 자신의 ACR을 식 (1)과 같이 MCR에 도달하기 전까지 현재의 ACR 크기에 비례하여 감소시키게 된다. 이 phase에서는 스위치의 버퍼에 전송할 셀이 항상 존재하므로 송신원으로 도착되는 역방향 RM 셀의 도착률은  $LCR/(N \cdot Nrm)$ 으로 일정하다. 따라서, 이때 ACR은 유체 흐름 근사법에 의해 다음과 같은 미분 방정식으로 나타낼 수 있다[3-4].

$$\frac{dACR_1(t)}{dt} = -ACR_1(t) \frac{RDF \cdot LCR}{N \cdot Nrm} \quad (3)$$

식 (3)의 미분 방정식으로부터  $ACR_1(t)$ 는 다음과 같이 구해진다.

$$ACR_1(t) = \max \left\{ MCR, ACR_1(0) e^{-\frac{RDF \cdot LCR}{N \cdot Nrm} t} \right\}. \quad (4)$$

여기서  $ACR_1(0) = ACR(t_1)$ 이다.

나. Phase 2:  $ACR_2(t)$

스위치에서 폭주가 해제되면 CI=0을 가지는 역방향 RM 셀이 송신원으로 전달되므로 송신원의 ACR은 식 (2)에 따라 PCR에 도달하기 전까지 additive하게 증가한다. 이 phase에서도 phase 1에서와 마찬가지로 스위치의 버퍼에 전송할 셀이 항상 존재하므로 역방향 RM 셀은 일정한 도착률  $LCR/(N \cdot Nrm)$ 으로 송신원에 전달한다. 따라서, 이때 ACR은 다음과 같은 미분 방정식으로 나타낼 수 있다[3-4].

$$\frac{dACR_2(t)}{dt} = \frac{RIF \cdot PCR \cdot LCR}{N \cdot Nrm}$$

위의 미분 방정식의 해를 구하면  $ACR_2(t)$ 는 다음과 같이 구해진다.

$$ACR_2(t) = \min \left\{ PCR, ACR_2(0) + \frac{RIF \cdot PCR \cdot LCR}{N \cdot Nrm} t \right\}. \quad (5)$$

2.3.2 스위치의 큐 길이의 변화  $Q(t)$ 의 해석

실제 송신원의 ACR의 변화는  $\tau_{sx}$  시간이 경과된 후에 라야 스위치의 큐 길이에 영향을 미치게 된다. 따라서, 각 phase에서의 스위치에서 큐 길이의 초기값  $Q_i(\tau_{sx})$ 가 주어지면, phase  $i$ 에서 큐 길이의 변화  $Q_i(t)$ 는 해당 phase에서의  $ARC_i(t)$ 를 이용하여 다음과 같이 구할 수 있다.

$$Q_i(t) = \max \left[ 0, Q_i(\tau_{sx}) + \int_{\tau_{sx}}^t \{N \cdot ACR_i(x - \tau_{sx}) - LCR\} dx \right], \quad t > \tau_{sx}. \quad (6)$$

2.3.3 Phase 1'와 phase 2'에서 ACR과 큐 길이의 초기값

본 논문에서는 해석의 편의를 위해 각 phase를 다시 두 부분으로 나누어 해석한다. 먼저 phase 1'는 끝나는 시간은 phase 1과 동일하나 N 개의 송신원들로부터의 ACR의 합이 링크 전송률 LCR과 같게되는 시간에서 시작한다. 그리고, phase 2' 역시 끝나는 시간은 phase 2와 동일하나 phase 1'와 마찬가지로 ACR이 LCR/N이 되는 시간에 시작된다. 이렇게 각 phase를 세분화하면 그림 2에서 보는 바와 같이 phase 1'가 시작되어  $\tau_{sx}$  후에 스위치의 큐 길이는 최대에 이르게 되며, phase 2'가 시작되고  $\tau_{sx}$  후의 큐 길이가 최소가 됨을 알 수 있다.

즉, phase 1'와 phase 2' 각각의 ACR의 초기값  $ACR_1(0)$ 와  $ACR_2(0)$  그리고 큐 길이의 초기값  $Q_1(\tau_{sx})$ 와  $Q_2(\tau_{sx})$ 는 그림 2에서 볼 수 있듯이 다음과 같다.

$$ACR_1(0) = \frac{LCR}{N}, \quad ACR_2(0) = \frac{LCR}{N},$$

$$Q_1(\tau_{sx}) = Q_{max}, \quad Q_2(\tau_{sx}) = Q_{min}. \quad (7)$$

III. 큐 길이의 최대값과 최소값 해석

본 장에서는 II장에서 구한 평형 상태에서의 ACR과 큐의 길이의 변화 식들을 이용하여 EFCI/IP 방식과 EFCI/OP 방식에 대해 큐 길이의 최대값과 최소값을 유도한다.

3.1 큐 길이의 최대값 해석

스위치의 큐 길이는 버퍼에 도착하는 ACR의 합이 전송 링크 용량 LCR을 초과하는 동안에는 계속 증가하게 된다. Phase 1에서 큐 길이가 최대값  $Q_{max}$ 에 도달하는 데 걸리는 시간을  $\tau_{Q_{max}}$ 라하면 식 (4)를 이용하여 다음과 같이 표현할 수 있다.

$$\begin{aligned} \tau_{Q_{max}} &= ACR_1^{-1} \left( \frac{LCR}{N} \right) + \tau_{sx} \\ &= -\frac{N \cdot Nrm}{RDF \cdot LCR} \ln \left( \frac{LCR}{N \cdot ACR_{max}} \right) + \tau_{sx}. \end{aligned} \quad (8)$$

여기서,  $ACR_{max}$ 는 ACR의 최대값을 나타내며 phase 1에서의 ACR의 초기값인  $ACR_1(0)$ 에 해당한다. 따라서, 큐 길이의 최대값은 식 (4)와 (8)을 식 (6)에 대입하여 다음과 같이 구할 수 있다.

$$\begin{aligned} Q_{max} &= Q_1(\tau_{sx}) + \int_{\tau_{sx}}^{\tau_{Q_{max}}} \{N \cdot ACR_1(t - \tau_{sx}) - LCR\} dt \\ &= Q_1(\tau_{sx}) + \frac{N \cdot Nrm}{RDF} \left\{ \ln \left( \frac{LCR}{N \cdot ACR_{max}} \right) \right. \\ &\quad \left. + \frac{N \cdot ACR_{max}}{LCR} - 1 \right\}. \end{aligned} \quad (9)$$

위의 식 (9)에서  $ACR_{max}$ 와  $Q_1(\tau_{sx})$ 만 결정되면 큐 길이의 최대값  $Q_{max}$ 를 구할 수 있다. 먼저,  $ACR_{max}$ 를 구하기 위해서는 phase 2에서 ACR이 최대로 증가하는데 걸리는 시간  $\tau_{ACR_{max}}$ 를 구해야 하며 다음과 같이 표현된다.

$$\tau_{ACR_{max}} = \min(\tau_{max}, \tau_{PCR}), \quad (10)$$

먼저, 식 (10)에서  $\tau_{max}$ 는 송신원의 ACR이 PCR까지 증가하지 못한 경우의 ACR이 최대로 증가하는데 걸리는 시간을 나타내며 식 (5)와 (7)을 식 (6)에 대입하면 다음과 같이 구해진다.

$$\tau_{max} = \sqrt{\frac{2Nrm(Q_H - Q_{min})}{RIF \cdot PCR \cdot LCR}} + \tau_\gamma + \omega_q + \omega_d. \quad (11)$$

여기서,  $w_q$ 는 폭주 발생을 알리기 위해 EFCI 비트가 마킹된 데이터 셀이 전송될 때까지의 스위치에서의 큐잉 지연 시간을 나타낸다. EFCI/OP 방식인 경우에

는 전송되는 데이터 셀의 EFCI 비트를 처리하기 때문에 스위치에서 큐잉 지연은 없다. 반면에, 버퍼에 입력되는 셀을 처리하는 EFCI/IP 방식의 경우에는 폭주를 판단하는 임계치에 해당하는  $Q_H$ 개의 셀이 출력 링크로 전송된 후에 폭주 발생을 알리는 데이터 셀이 스위치를 빠져나갈 수 있기 때문에  $Q_H/LCR$ 만큼의 큐잉 지연이 발생하므로  $w_q$ 는 다음과 같이 표현된다.

$$w_q = \begin{cases} 0, & EFCI/OP \\ \frac{Q_H}{LCR}, & EFCI/IP. \end{cases} \quad (12)$$

그리고,  $w_d$ 는 수신원이 EFCI 비트의 상태가 바뀐 데이터 셀을 받은 후 이를 송신원에 알리기 위한 순방향 RM 셀을 받는 데까지 걸리는 지연 시간으로 다음과 같이 구해진다.

$$w_d = \begin{cases} \frac{N}{LCR}, & \text{for the best case} \\ \frac{N(Nrm-1)}{LCR}, & \text{for the worst case.} \end{cases} \quad (13)$$

여기서, "best case"는 EFCI 비트가 바뀐 데이터 셀 바로 다음에 해당 VC의 순방향 RM 셀을 받는 경우로 송신원으로 되돌려 보낼 RM 셀을 받는 데 걸리는 지연 시간이 가장 짧은 경우를 의미한다. 반면에, "worst case"는 EFCI 비트가 바뀐 데이터 셀 바로 전에 해당 VC에 역방향 RM 셀을 전송한 경우로 송신원으로 되돌려 보낼 순방향 RM 셀을 받는 데 걸리는 지연 시간이 가장 길어지는 경우를 의미한다. 그리고, 식 (10)에서  $\tau_{PCR}$ 은 송신원의 ACR이 PCR까지 증가할 수 있는 경우에 걸리는 시간으로 식 (5)와 (7)을 이용하면 다음과 같이 구할 수 있다.

$$\tau_{PCR} = \frac{Nrm(N \cdot PCR - LCR)}{RIF \cdot PCR \cdot LCR}. \quad (14)$$

따라서, 식 (11)을 식 (5)에 대입하면 ACR의 최대값은 다음과 같이 구할 수 있다.

$$ACR_{max} = \min \left\{ PCR, \frac{LCR}{N} \left( 1 + \frac{RIF \cdot PCR}{Nrm} \tau_{max} \right) \right\}. \quad (15)$$

또한, phase 1에서의 큐 길이의 초기값  $Q_1(\tau_{sx})$ 는 phase 2'에서의 큐 길이의 초기값과 ACR 그리고 phase 2'의 지속 기간 등을 식 (6)에 대입하면 다음과 같이 나타낼 수 있다.

$$Q_1(\tau_{sx}) = Q_2(\tau_{sx}) + \int_{\tau_{sx}}^{\tau_{ACR_{max}} + \tau_H + \tau_{sx}} \{N \cdot ACR_2(t - \tau_{sx}) - LCR\} dt$$

$$= Q_{min} + \frac{\tau_{ACR_{max}}}{2} \{N \cdot ACR_{max} - LCR\}$$

$$+ \tau_H(L \cdot PCR - LCR). \quad (16)$$

여기서,  $\tau_H$ 는 phase 2'에서 ACR이 최대값에 이른 후 phase 2'가 끝나서 다시 감소하기 전까지 지속되는 기간을 의미한다. Phase 2'는 큐 길이가  $Q_H$ 된 후  $\tau_f$  후에 끝나며,  $Q_H$ 되게 하는 송신원의 ACR이 이미 PCR 까지 증가한 경우와 그렇지 못한 경우에 따라 다음과 같이 구해진다.

$$w_d = \begin{cases} \frac{Q_H - Q_{min} - \frac{RIF \cdot PCR \cdot LCR}{2Nrm} \tau_{PCR}^2}{N \cdot PCR - LCR} + \tau_f + \tau_{sx} & \text{if } Q_2(\tau_{PCR} + \tau_{sx}) < Q_H, \\ \tau_{max} - \tau_{ACR_{max}} & \text{otherwise.} \end{cases} \quad (17)$$

### 3.2 큐 길이의 최소값 해석

스위치의 큐 길이는 스위치의 버퍼에 도착하는 ACR의 합이 전송 링크 용량 LCR보다 낮게 되는 동안에는 계속 감소하게 된다. Phase 2에서 큐 길이가 최소값  $Q_{min}$ 으로 감소하는 데 걸리는 시간을  $\tau_{Q_{min}}$ 라 하면, 식 (5)와 (7)을 이용하여 다음과 같이 표현할 수 있다.

$$\tau_{Q_{min}} = ACR_2^{-1} \left( \frac{LCR}{N} \right) + \tau_{sx}$$

$$= - \frac{Nrm(N \cdot ACR_{min} - LCR)}{RIF \cdot PCR \cdot LCR} + \tau_{sx}. \quad (18)$$

여기서,  $ACR_{min}$ 은 ACR의 최소값을 나타내며 phase 2에서의 초기값인  $ACR_2(0)$ 에 해당한다. 따라서, 큐 길이의 최소값  $Q_{min}$ 은 식 (5)와 (18)을 식 (6)에 대입하여 다음과 같이 구할 수 있다.

$$Q_{min} = Q_2(\tau_{sx}) + \int_{\tau_{sx}}^{\tau_{Q_{min}}} \{N \cdot ACR_2(t - \tau_{sx}) - LCR\} dt$$

$$= Q_2(\tau_{sx}) - \frac{Nrm(N \cdot ACR_{min} - LCR)^2}{2RIF \cdot PCR \cdot LCR} \quad (19)$$

위의 식 (19)에서  $ACR_{min}$ 과  $Q_2(\tau_{sx})$ 만 결정되면 스위치의 최소 큐 길이  $Q_{min}$ 을 구할 수 있다. 먼저,  $ACR_{min}$ 을 구하기 위해서는 phase 1'에서 ACR이 최소로 감소하는 데 걸리는 시간  $\tau_{ACR_{min}}$ 을 알아야 하며 다음과 같이 표현된다.

$$\tau_{ACR_{min}} = \min(\tau_{min}, \tau_{MCR}). \quad (20)$$

먼저, 식 (20)에서  $\tau_{min}$ 은 송신원의 ACR이 MCR보다 큰 경우 ACR이 최소가 되는데 걸리는 시간을 의미하며 다음과 같이 구해진다.

$$\tau_{min} = Q_1^{-1}(Q_L) + \tau_f + w_q + w_d. \quad (21)$$

여기서,  $Q_1^{-1}(Q_L)$ 는  $Q_1(t) = Q_L$ 의 역함수를 의미하고 다음 식을 만족시키는 시간  $t$ 를 의미한다.

$$Q_{max} - \frac{N \cdot Nrm}{RDF} \left( e^{-\frac{RDF \cdot LCR}{N \cdot Nrm} t} - 1 \right) - LCR \cdot t - Q_L = 0 \quad (22)$$

그리고,  $w_d$ 는 식 (13)과 동일하며,  $w_q$ 는 폭주 해제를 알리기 위한 데이터 셀이 스위치의 버퍼에서 지연되는 큐잉 지연시간으로 EFCI 처리 방식에 따라 다음과 같이 구할 수 있다.

$$w_q = \begin{cases} 0, & EFCI/OP \\ \frac{Q_L - 1}{LCR}, & EFCI/IP. \end{cases} \quad (23)$$

그리고, 식 (20)에서  $\tau_{MCR}$ 은 송신원의 ACR이 MCR까지 낮아지는 경우 걸리는 시간으로 식 (4)와 (7)을 이용하여 다음과 같이 구할 수 있다.

$$\tau_{MCR} = - \frac{N \cdot Nrm}{RDF \cdot LCR} \ln \left( \frac{N \cdot MCR}{LCR} \right). \quad (24)$$

따라서, 식 (21)을 식 (4)에 대입하면 ACR의 최소값은 다음과 같이 구할 수 있다.

$$ACR_{\min} = \max \left\{ MCR, \frac{LCR}{N} e^{-\frac{RDF \cdot LCR}{N \cdot Nrm} \tau_{\min}} \right\}. \quad (25)$$

또한, phase 2에서의  $Q_2(\tau_{sx})$ 는 phase 1'에서의 큐 길이의 초기값과 ACR 그리고 지속 시간 등을 식 (6)에 대입하면 다음과 같이 나타낼 수 있다.

$$\begin{aligned} Q_2(\tau_{sx}) &= Q_1(\tau_{sx}) + \int_{\tau_{sx}}^{\tau_{ACR_{\min}} + \tau_L + \tau_{sx}} \{N \cdot ACR_1(t - \tau_{sx}) - LCR\} dt \\ &= Q_{\max} - \frac{N \cdot Nrm}{RDF} \left( e^{-\frac{RDF \cdot LCR}{N \cdot Nrm} \tau_{ACR_{\min}}} - 1 \right) - LCR \cdot \tau_{ACR_{\min}} \\ &\quad + \tau_L(N \cdot MCR - LCR). \end{aligned} \quad (26)$$

여기서,  $\tau_L$ 는 phase 1'에서 ACR이 최소로 감소한 후 phase 1'가 끝나서 다시 증가하기 전까지 지속되는 기간을 의미한다. Phase 1'는 큐 길이가  $Q_L$ 에 이른 다음  $\tau_f$  후에 끝나며,  $Q_L$ 이 될 때 송신원의 ACR에 따라 다음과 같이 구해진다.

$$\tau_L = \begin{cases} \frac{Q_L - Q_{\max} + \frac{N \cdot Nrm}{RDF} \left( e^{-\frac{RDF \cdot LCR}{N \cdot Nrm} \tau_{MCR}} - 1 \right) + LCR \cdot \tau_{MCR}}{N \cdot MCR - LCR} \\ \quad + \tau_f + \tau_{sx} & \text{if } Q_1(\tau_{MCR} + \tau_{sx}) > Q_L, \\ \tau_{\min} - \tau_{ACR_{\min}} & \text{otherwise.} \end{cases} \quad (27)$$

### 3.3 큐 길이의 최대값과 최소값의 상·하한치

큐 길이의 최대값과 최소값의 상·하한치는 큐 길이의 수신원이 EFCI 비트의 상태가 바뀐 데이터 셀을 받은 후 이를 송신원에 알리기 위한 순방향 RM 셀을 받는 데까지 걸리는 지연 시간  $w_d$ 의 값을 “worst case”로 해석한 결과를 대입하면 구할 수 있다.  $w_d$ 의 값을 “worst case”로 해석한 경우가 큐의 최대값의 상한치와 최소값의 하한치가 되는 이유는 망의 상황이 송신원으로 전달되는 시간이 길어질수록 큐의 최대값은 더욱 증가하고 최소값은 더욱 감소하기 때문이다.

## IV. 수치 결과 분석

본 장에서는 앞 장에서 해석한 큐 길이의 최대값과 최소값의 상·하한치를 이용하여 ABR 파라미터 변화에 따른 이진 피드백 스위치의 성능을 분석한다. 먼저,

스위치의 버퍼 크기가 무한대라는 가정 하에서 ABR 파라미터 변화가 큐 길이의 최대값의 상한치와 최소값의 하한치에 미치는 영향을 분석한다. 그리고, ABR 파라미터 변화에 따른 EFCI/IP 방식과 EFCI/OP 방식의 성능을 비교 분석한다.

표 1에는 성능 분석을 위해 사용한 ABR 파라미터의 값들을 나타내었으며, 특별한 언급이 없는 경우 모든 결과는 이를 이용하여 구한다. 그리고, 그림 3에서 9까지는 버퍼 크기가 무한대라고 가정할 경우에 ABR 파라미터 변화에 따른 큐 길이의 변화를 나타내고 있다. 그림에서 점선은 EFCI/OP 방식을 나타내고 실선은 EFCI/IP 방식의 결과를 나타낸다.

표 1. 고려된 ABR 파라미터의 값

Table 1. ABR parameter values considered.

LCR	PCR	MCR	N	Nrm	RIF	RDF	$Q_H, Q_L$	FRTT, $\tau_r$
150 Mbps	150 Mbps	0	10	32 cells	1/16	1/16	2500 cells	0.5 msec

먼저, 그림 3에서 6까지는 송신원의 ABR 파라미터 변화에 따른 큐 길이의 최소값과 최대값에 대한 상·하한치의 영향을 나타내고 있다. 그림 3에는 송신원의 피크 셀룰에 따른 큐 길이의 영향을 나타내고 있다. 그림 3을 통해 알 수 있듯이 피크 셀룰이 증가할수록 EFCI 비트의 처리방법에 관계없이 큐 길이의 최대값은 증가하나 최소값은 거의 일정함을 알 수 있다. 이러한 이유는 ACR의 증가폭은 PCR에 비례하여 증가하는 반면, 감소폭은 PCR에는 거의 무관하기 때문이다.

그림 4에는 송신원의 최소 셀룰을 증가시킬 경우 큐의 길이의 영향을 나타내고 있으며, 최소 셀룰이 증가할수록 큐의 최소값은 증가하고 최대값은 감소함을 알 수 있다. 이러한 이유는 송신원의 최소 셀룰이 증가할수록 버퍼가 비어 있을 확률이 낮아지며, ACR이 PCR로 증가하는 데 걸리는 시간이 줄어들기 때문이다.

그림 5에는 송신원의 ACR의 증가에 관련된 파라미터인 RIF의 변화에 대한 큐 길이 영향을 나타내고 있다. RIF의 값이 증가할수록 EFCI 비트의 처리 방식에 관계없이 큐의 최대값이 증가함을 알 수 있다.



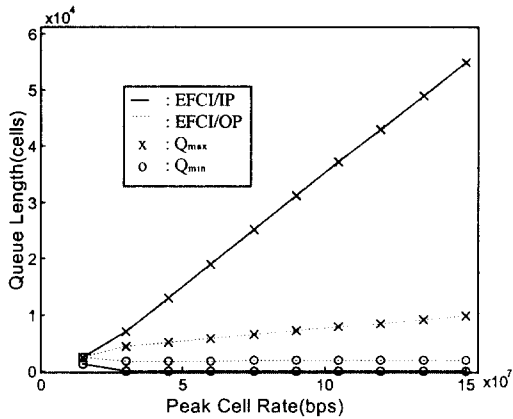


그림 3. 송신원의 최대 셀률에 따른 큐 길이  
Fig. 3 Queue length vs. peak cell rate (infinite buffer).

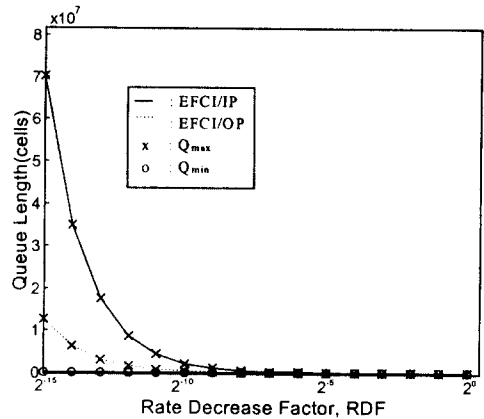


그림 6. RDF에 따른 큐 길이  
Fig. 6 Queue length vs. RDF (infinite buffer).

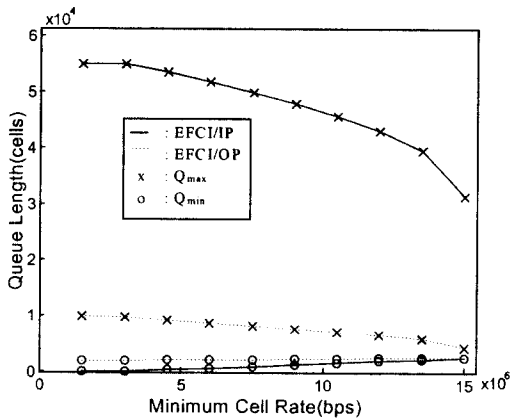


그림 4. 송신원의 최소 셀률에 따른 큐 길이  
Fig. 4 Queue length vs. minimum cell rate (infinite buffer).

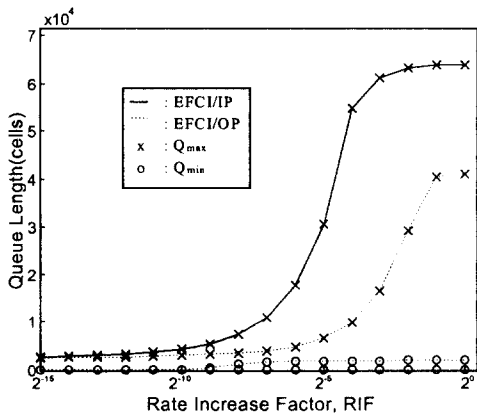


그림 5. RIF에 따른 큐 길이  
Fig. 5 Queue length vs. RIF (infinite buffer).

그리고, RIF 파라미터가 증가할수록 한 번에 증가시킬 수 있는 ACR의 폭이 크기 때문에 EFCI/IP 방식과 EFCI/OP 방식의 성능의 차이가 심함을 알 수 있다. 또한, RIF의 범위에 따라 큐 길이의 최대값의 증가율이 크게 달라짐을 볼 수 있으며, RIF가 작은 영역과 큰 영역에서의 RIF의 변화에 따른 큐 길이의 최대값의 증가율에 비해 중간 영역의 RIF 변화에 따른 큐 길이의 최대값의 증가율이 급격히 증가함을 알 수 있다. RIF가 작은 영역에서 증가율의 둔화는 ACR의 증가분이 RIF에 변화에 민감하지 않으므로 발생하고, 큰 영역에서 증가율의 둔화는 송신원의 ACR의 증가가 PCR에 의해 제한 받기 때문에 발생한다.

그림 6에는 송신원의 ACR의 감소에 관련된 파라미터인 RDF의 변화에 대한 큐 길이의 영향을 나타내고 있다. RDF가 증가할수록 큐 길이의 최대값이 급격히 감소하는데, 이러한 이유는 RDF의 값이 1에 근접할수록 ACR의 증가분에 비해 감소분이 훨씬 더 크기 때문이다.

그림 7에는 망의 폭주 발생과 해제를 판단하는 버퍼의 임계치가 동일한 경우, 임계치의 변화에 따른 큐 길이의 영향을 나타내고 있다. 버퍼의 임계치가 높을수록 큐 길이의 최대값은 EFCI 비트의 처리 방식에 관계없이 증가함을 알 수 있다. 그리고 임계치가 높을수록 EFCI/OP 방식에서는 큐 길이의 최소값 역시 증가하는 반면, EFCI/IP 방식은 스위치에서의 큐잉 지연으로 인해 폭주해제 셀을 받는 데 걸리는 시간이 증

가함으로 인해 최소값이 오히려 감소함을 알 수 있다.

그림 8에는 종단간 왕복 전파지연 시간  $\tau_r$ , FRTT (Fixed Round-Trip Time)의 변화에 따른 큐 길이의 영향을 나타내고 있으며, EFCI 비트 처리 방식에 관계없이 전파지연이 증가할수록 망 상황이 송신원으로 전달되는 데 걸리는 시간이 증가하기 때문에 큐의 최대값은 증가하고 최소값은 감소함을 알 수 있다. 그리고, 왕복 전파 지연  $\tau_r$ 이 스위치에서의 지연시간  $w_q$ 에 비해 매우 긴 경우에는 EFCI/IP 방식과 EFCI/OP 방식의 성능을 차이가 줄어들음을 알 수 있다.

그림 9에는 활성 중인 송신원의 수의 변화에 따른 큐 길이의 영향을 나타내고 있으며, 송신원의 수가 증가할수록 EFCI 비트의 처리 방식에 관계없이 큐 길이의 최소값은 감소하고 최대값은 증가함을 알 수 있다. 그리고 송신원의 수가 증가할수록 EFCI/IP 방식과 EFCI/OP 방식의 성능 차이가 더 두드러짐을 볼 수 있다.

이상의 모든 결과를 통해 알 수 있듯이, 이진 피드백 스위치의 성능은 EFCI 비트의 처리 방식에 관계없이 ABR 파라미터 변화에 매우 민감함을 알 수 있다. 그리고, 왕복 전파지연 시간의 영향이 스위치에서의 큐잉 지연 보다 훨씬 큰 경우를 제외한 모든 성능 면에서 EFCI/IP 방식에 비해 EFCI/OP 방식이 훨씬 더 우수한 성능을 나타냄을 알 수 있다. 이러한 이유는 EFCI/OP 방식이 EFCI/IP 방식에 비해 망 상황에 대한 정보를 보다 신속히 송신원으로 전달하는 데서

기인한다. 그러나, EFCI/IP 방식은 스위치의 입력단에서 VPI/VCI(virtual path identifier/virtual channel identifier) 변환 등을 포함한 셀 헤더의 처리가 한 번만에 모두 이루어질 수 있으므로, EFCI 비트 설정을 위해 출력되는 셀의 헤더를 한 번 더 처리해야 하는 EFCI/OP 방식에 비해 간단히 구현할 수 있다는 장점을 가진다.

따라서, 구현은 다소 복잡하더라도 높은 망 성능을 보장하기 위해서는 EFCI/OP 방식을 사용하는 것이 바람직하며, EFCI/OP 방식에 비해 성능은 다소 떨어지더라도 간단히 구현하기 위해서는 EFCI/IP 방식을 사용하는 것이 더 바람직함을 알 수 있다.

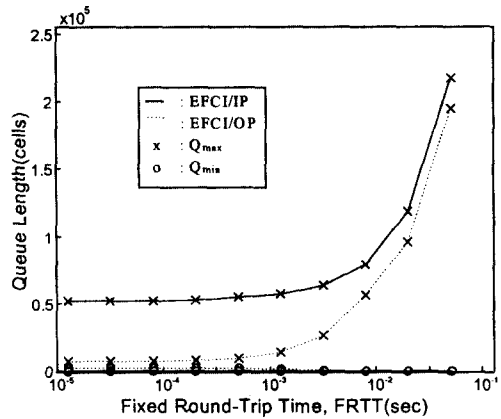


그림 8. 왕복 전파 지연에 따른 큐 길이  
Fig. 8 Queue length vs. fixed round-trip delay (infinite buffer).

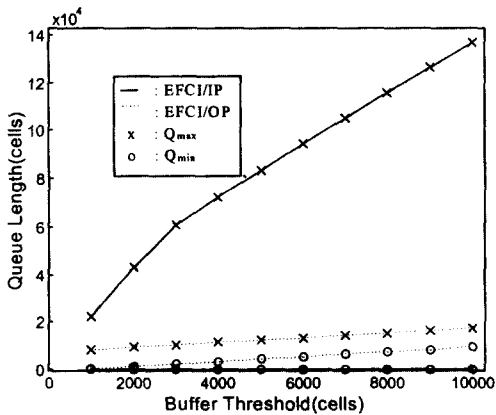


그림 7. 버퍼 임계치에 따른 큐 길이  
Fig. 7 Queue length vs. buffer threshold (infinite buffer).

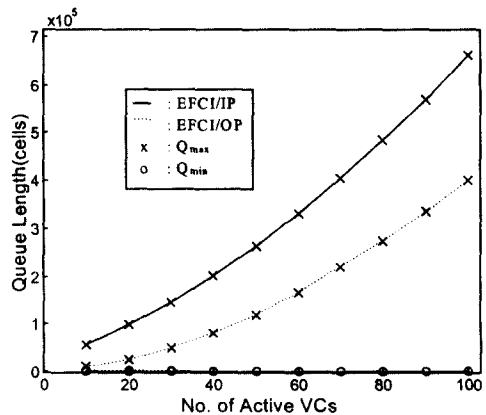


그림 9. 활성중인 송신원수에 따른 큐 길이  
Fig. 9 Queue length vs. the number of active VCs (infinite buffer).

V. 결 론

본 논문에서는 ATM망에서 ABR 서비스를 위한 이진 피드백 스위치 알고리즘의 성능을 해석하였다. 이진 피드백 스위치의 구현 방법을 데이터 셀 헤더 내의 EFCI 비트의 처리 방법에 따라 IP 방식과 OP 방식으로 분류하고, 평형 상태에서 송신원의 ACR과 스위치의 큐 길이의 변화를 유체 흐름 근사법을 이용하여 해석하였다. 이를 이용하여 평형 상태에서 큐 길이의 최대값과 최소값에 대한 상 하한치를 유도하였으며, ABR 파라미터들의 변화에 따른 큐 길이의 최대값과 최소값의 영향을 분석하였다.

성능 분석 결과, 이진 피드백 스위치의 성능은 EFCI 비트의 처리 방식에 관계없이 RIF와 RDF 등의 ABR 파라미터 변화에 매우 민감함을 알 수 있었다. 그리고, 왕복 전파 지연 시간의 영향이 스위치에서의 큐잉 지연에 비해 매우 큰 경우를 제외하고는 EFCI/IP 방식에 비해 EFCI/OP 방식이 훨씬 더 우수한 성능을 나타냄을 알 수 있었다. 결론적으로, 구현은 다소 복잡하더라도 우수한 ABR 서비스 성능을 보장하기 위해서는 EFCI/OP 방식을 사용하는 것이 보다 바람직함을 알 수 있었다.

참 고 문 헌

1. The ATM Forum Technical Committee, "Traffic Management specification version 4.0," *ATM Forum Contribution 95-0013R1*, 1996.
2. C. Ikeda, H. Suzuki, H. Ohsaki, and M. Murata, "Recommendation parameter set for binary switch," *ATM Forum Contribution 95-1482*, 1995.
3. H. Ohsaki, M. Murata, H. Suzuki, C. Ikeda, and H. Miyahara, "Parameter tuning of rate-based congestion control algorithm for ATM networks," *ATM Forum Contribution 95-1483*, 1995.
4. M. Ritter, "Network buffer requirements of the rate-based control mechanism for ABR services," *IEEE INFOCOM'96*, 1996.



**金 東 號(Dong Ho Kim)** 정회원  
 1992년 2월:경북대학교 전자공학과 졸업(공학사)  
 1994년 2월:경북대학교 전자공학과(공학석사)  
 1994년 3월~현재:경북대학교 전자전기공학부 박사과정

※주관심분야:초고속 정보통신망, ATM 트래픽 제어



**趙 有 濟(You Ze Cho)** 정회원  
 1982년 2월:서울대학교 전자공학과 졸업(공학사)  
 1983년 8월:한국과학기술원 전기 및 전자공학과(공학석사)  
 1988년 8월:한국과학기술원 전기 및 전자공학과(공학박사)

1989년 3월~현재:경북대학교 전자전기공학부 부교수  
 1992년 8월~1994년 1월:Univ. of Toronto, 객원교수  
 ※주관심분야:ATM 트래픽 제어, 무선 ATM, 멀티미디어 통신



**安 閔 榮(Yoon Young An)** 정회원  
 1991년 2월:경북대학교 전자공학과 졸업(공학사)  
 1993년 2월:경북대학교 전자공학과(공학석사)  
 1993년 3월~현재:한국전자통신연구원 ATM정합연구실

※주관심분야:ATM 트래픽 제어, B-ISDN Signalling



**朴 弘 植(Hong Shik Park)** 정회원  
 1977년 2월:서울대학교 공과대학(공학사)  
 1986년 8월:한국과학기술원 전기 및 전자공학과(공학석사)  
 1995년 2월:한국과학기술원 전기 및 전자공학과(공학박사)

1977년 3월~현재:한국전자통신연구원 근무 현 ATM 정합연구실장  
 ※주관심분야:ATM 정합 기술, ATM 프로토콜, ATM 트래픽 제어, ATM 시스템 성능 분석