

바리스터와 LC 필터를 조합한 교류 전원용 서지보호장치

(Surge Protective Device Combined with Varistor
and LC Filter on AC Power Circuits)

이복희* · 이경옥** · 안창환*** · 이승철**** · 박정웅*****

(Bok-Hee Lee · Kyoung-Ok Lee · Chang-Hwan Ahn ·
Seung-Chil Lee · Jung-Wung Park)

요 약

본 논문은 교류 전원용 바리스터와 LC필터를 조합한 서지 보호장치에 대해서 기술하였다. 지금까지 교류 전원용 서지 보호장치로써 바리스터만이 주로 사용되어 왔으나, 이것은 급상승하고 높은 잔류전압 때문에 보호되어야 할 장비에 해로운 결과를 초래하는 경우도 있다. 따라서 본 연구에서는 교류 전원용 서지 보호장치의 차단 성능을 향상시키기 위하여 바리스터와 LC필터로 구성된 조합형 서지 보호장치를 설계·제작하였다. 그리고 서지 보호장치의 동작특성과 차단 성능의 분석에 대한 실험을 1.2/50(μs) 임펄스 발생기를 적용하여 수행하였다.

결론적으로 본 연구에서 제시한 조합형 서지보호장치는 서지 전압을 더욱 낮게 제한할 수 있고, dV/dt 의 값을 매우 낮은 값으로 감소시키며, LC필터에 의해 출력단의 고주파 전압을 효과적으로 감쇠시킬 수 있기 때문에 전자시스템의 손상과 전도를 더욱 더 효과적으로 방지할 수 있다.

Abstract

This paper describes the surge protective device combined with varistor and LC low pass filter on AC power circuits. Up to now varistors alone have been used as a surge protective device on AC power circuits, but it gives negative effects on the equipments to be protected due to the steep rise and high remnant voltage. Therefore in this work, for the purpose of improving the cutoff performance of surge protective device on AC power circuits, the hybrid-type surge protective device with varistor and LC filter was designed and prepared. And the experiments for operational characteristics and clamping performance of the surge protective device were carried out with an 1.2/50(μs) impulse generator.

*정회원 : 인하대 공대 전기공학과 부교수

**정회원 : 인하대 대학원 전기공학과 박사과정

***정회원 : 인하대 대학원 전기공학과 박사과정

****정회원 : 인하대 대학원 전기공학과 박사과정

*****정회원 : 인하공업전문대학 항공기계과 교수

접수일자 : 1997. 4. 23

As a result, the proposed surge protective device with the combination of varistors and LC filter can limit the surge voltage to lower value and reduce the value of dV/dt to very small values. Also the attenuation of high-frequency voltages across the output port is effectively provided by LC filter. Therefore this result may be all the more helpful avoiding both damage and upset of electronic systems.

1. 서 론

최근 각종 산업의 기술진보에 따라 에너지원으로서의 전력의 중요성은 극히 높아지게 되었고, 또한 고도정보화사회의 진전에 따라 OA, BA, FA의 기능을 가진 빌딩이 각지역에서 건설되었으며, 이들의 경제적이고 신뢰성있는 운전을 위해서는 과전압에 대한 보호대책이 중요한 문제로써 대두되어 왔다. 전기설비에 발생하는 이상전압으로서는 전력선으로부터 침입해 온 뇌서지 과전압, 설비내부에서 발생하는 개폐서지 과전압 등이 대표적이지만, 이들 이상전압에 의해 발생하는 정전사고의 과반수 이상은 뇌장해에 의한 것이라고 발표되어 왔다. 특히 컴퓨터, 제어기기, 의료용 전자기기, 교통신호제어기 등에서 집적회로와 반도체 소자를 이용한 여러 가지 전자정보기기의 보급이 급증되고, 이들 전자정보기기가 회로의 구성 및 소자들의 특성상 낙뢰 또는 유도뢰에 의해서 발생하는 뇌서지의 장해를 받기 쉬우며, 통신선로와 같이 대기중에 노출된 경우는 뇌방전에 의해서 방사되는 전자 잡음(Electromagnetic Noise)이 문제시되고 있다. 특히 컴퓨터, 제어기기 등이 통신/신호전송 선로에 접속되어 있기 때문에 문제의 심각성은 점점 고조되고 있다. 그러므로 외부로부터 유입되는 뇌서지 특성을 파악하고, 전력 및 정보통신설비에 유입되는 서지에 대한 분석은 효과적인 보호를 위해 필수적이며, 대부분의 설비기기가 상용 전원에서부터 전력을 공급받고 있으므로 전원회로를 통하여 침입하는 서지에 대한 보호대책은 전력공급의 신뢰도와 전자기기 및 정보통신설비의 보호 차원에서 중요한 연구과제이다.^{1) 2)}

서지보호대책 기술은 차폐 및 접지, 필터 사용, 비선형소자의 사용으로 대별할 수 있다. 이 중에서 차폐 및 접지기술은 H.W. Ott³⁾, R. Morrison⁴⁾ 등의 많은 연구자들에 의해 소개되었지만, 이 기술만으로

는 낙뢰와 핵무기에 의한 전자장에 대해서 설비기기를 충분히 보호하지 못하는 것으로 밝혀졌다. 또한, 미국무성⁵⁾에서는 LC필터와 비선형 서지보호소자인 가스튜브 또는 바리스터를 조합하는 방법을 제시하였으나 LC필터와 가스튜브의 조합은 이상전압이 입사되었을 때 스파크 갭에서 속류(follow current) 때문에 전원선에서 필터의 사용은 적당하지 않다고 지적했다. 금속산화물 바리스터(Metal Oxide Varistor : MOV)만으로 된 서지보호장치는 일본 마쯔시타전기의 M. Matsuoka⁶⁾ 등의 연구진에 의해 개발 및 제조되어 저전압(1[kVrms]이하)설비의 전원선을 따라 진전하는 이상전압으로 인한 전자시스템의 보호와 인덕터에 흐르는 전류가 차단될 때 유도성 부하단의 전압을 제한하는 용도로서 비선형 소자중에서 가장 좋은 성능을 가진 보호소자로 인정되어 널리 사용되어 왔다. B. Roehr⁷⁾는 바리스터, 인덕터 및 애벌란시아이오드를 조합한 보호장치를 제안하면서 인덕터와 캐패시터가 이상전압 및 스위칭 노이즈를 감쇠시킬 수 있음을 제시하였고, R.B.Standler⁸⁾도 바리스터만으로도 피이크 전압을 제한하지만 바리스터와 저역필터의 조합은 dV/dt 의 값을 매우 낮은 값으로 줄이는데 필요하다고 지적하였다. 이와 같이 바리스터는 그 동작특성에 따라 다소의 차이는 있지만 MOV만으로 된 서지보호장치는 대체적으로 대전류에 대해서 높은 잔류전압이 나타나고, 차단전압에서는 급상승의 제한전압과 고주파 성분이 많이 포함되어 있으므로 또 다른 문제를 야기시킬 수 있다.

따라서 본 연구에서는 이러한 바리스터만을 이용한 뇌서지보호장치의 단점을 개선하고, 보다 효과적인 뇌서지의 차단을 위해 바리스터와 LC필터를 조합한 2단 서지보호장치를 설계·제작하게 되었으며, 이의 동작 특성과 서지차단성능을 파악하기 위한 실험을 수행하고, 그 결과에 대해 분석·검토하였다.

또한, 본 실험을 위해서 낙뢰 및 전원회로에서의 과도현상에 기인하는 서지를 시뮬레이션하고, IEC와 IEEE 등 국제규격으로 정해진 1.2/50[μ s] 표준뇌 임펄스전압발생기를 본 연구실에서 설계·제작하여 사용하였으며^{9)~12)}, 단상 교류 전원용으로 사용되는 바리스터만의 동작특성과 본 연구에서 제안하는 바리스터와 LC필터 조합형 서지보호장치의 동작순서 및 각 소자들의 기능에 대해서도 검토하여 각각의 성능을 비교·분석하였다.

2. 실험 장치 및 방법

그림 1은 서지발생기, 축적형 오실로스코프 및 고전압·대전류 프로브 등으로 구성된 실험계의 개략도를 나타내었다. 임펄스전압은 고전압프로브(Tek. P6015A)와 능동형 차동전압 프로브(Tek. P5200)를 이용하여 저장형 오실로스코프(Tek. TDS 520A)로 측정하였다. 또한 임펄스전류는 로고우스키코일형 대전류 프로브를 설계·제작하여 사용하였으며, 그의 주파수대역은 800[Hz]~1[MHz]이고, 감도는 5.56[kA/V]이다.¹³⁾

본 실험에서 제안한 서지보호장치를 구성하는 각 소자에 흐르는 전류와 단자전압을 측정하여 동작순서 및 특성과 그의 역할 등에 대해서 분석하였고, 차단전압에 대한 주파수성분분석(Fast Fourier Transformation: FFT)을 하였다. 임펄스발생기를 이용하여 1.2/50[μ s] 임펄스전압을 1~7[kV]로 가변시키면서 서지보호장치의 임펄스전류-차단전압특성을 측정하였다. 실험에 사용한 인가전압은 1.2/50

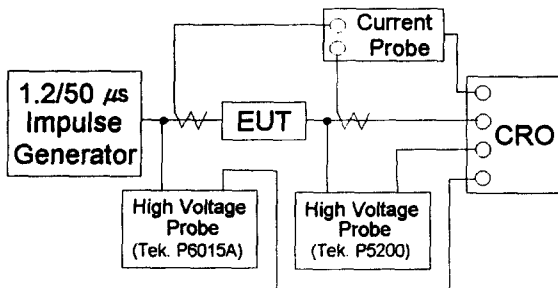


그림 1. 실험계의 개략도
Fig. 1. Schematic diagram of the experimental system

[μ s] 임펄스전압이지만 시료인 서지보호장치가 동작하면 서지전류가 흐르게 되고 차단전압이 나타남으로 이에 대한 특성을 평가하였다.

3. 실험결과 및 고찰

3.1 바리스터만의 회로

최근에 서지에 의한 전자기기의 소손이나 컴퓨터를 포함한 정보통신설비의 파손, 오동작 및 전도 등의 피해가 속출하면서 서지보호장치를 내장한 멀티탭의 사용이 늘어나고 있다. 전원용 서지보호장치 중에서 가장 단순한 것으로 바리스터만으로 이루어진 것도 있다. 본 연구에서는 그림 2에 나타난 바와 같이 직류 동작개시전압이 360V인 바리스터(INR14D361)를 사용하였으며, 여기에서 바리스터의 동작개시전압이란 바리스터에 직류전압을 인가하여 1[mA]의 전류가 흐를 때의 단자전압을 의미한다.¹⁴⁾

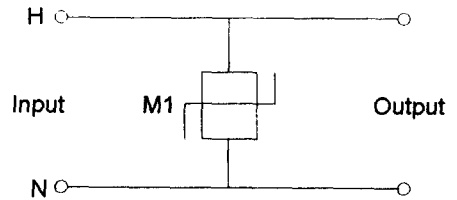
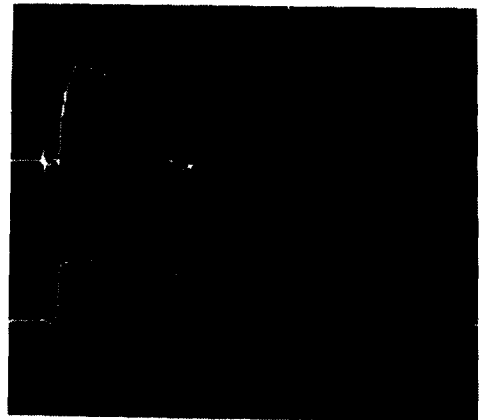


그림 2. 바리스터만의 서지보호회로
Fig. 2. Surge protective circuit with a varistor



상 : 인가전류 [278A/div, 10 μ s/div]
하 : 차단전압 [535V/div, 10 μ s/div]

그림 3. 입력측 전류와 차단전압의 파형
Fig. 3. Waveforms of input current and clamping voltage

그림 3은 그림 2의 회로에 1.2/50(μ s) 임펄스전압을 인가하였을 때 입력측 전류와 출력측 단자전압을 측정할 예를 나타내었다.

1.2/50(μ s) 임펄스전압을 인가하였을 때 서지보호소자인 바리스터가 동작하여 입력측에는 서지전류가 흐르게 된다. 이것은 전원 또는 전자회로에 임펄스전압이 입사되어 절연파괴가 일어나거나 피보호기가 소손된 경우의 특성과 매우 유사한 결과이다. 그림 3에서 위쪽의 파형은 임펄스전류가 상승하기 이전의 부정현상으로 1.2/50(μ s) 임펄스전압이 인가되어 바리스터가 동작하기 이전의 잡음신호이다. 차단전압은 거의 평탄하게 제한되지만 매우 급준하게 상승하는 파형을 나타내고 있다. 이와 같은 급준성의 차단전압에 의한 유도작용으로 컴퓨터의 일시적 전도(Upset)와 같은 장애가 발생한다. 1.2/50(μ s) 임펄스전압을 인가하였지만 바리스터에 의해 임펄스전압이 제한되므로 인가전압을 독립변수로 나타낸다는 것은 불가능하다. 그러므로 본 논문에서는 1.2/50(μ s) 임펄스전압을 인가시켜 바리스터의 동작에 의해 흐르는 전류를 변수로하여 차단전압 특성을 나타내었다.

그림 4에는 입력측의 전류피크값에 대한 차단전압의 피크값의 관계를 나타내었다. 그림 4에서처럼 인가전류값이 300[A]에서 900[A]까지 증가시킴에 따라 차단전압도 약 590[V]에서 660[V]로 상승하였으며, 강한 서지가 인가되면 바리스터의 제

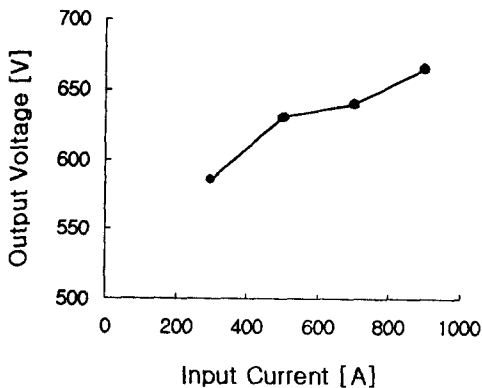


그림 4. 1.2/50(μ s) 전압파형에 대한 전류 - 차단 전압 관계
Fig. 4. I-V relationship in an 1.2/50(μ s) voltage waveform

한전압이 높아져 내전압 특성이 약한 전자기기의 보호에는 효과적이지 못하므로 가급적 차단전압을 낮게 제한하는 것이 바람직하다.

따라서 임펄스전압을 낮은 전압으로 제한하기 위해서는 바리스터에 다른 소자를 조합하여 차단전압 특성을 개선할 필요가 있다. 동작개시전압이 낮은 바리스터를 사용하는 것은 차단용량이 감소하고 정상운전전압이 제한되기 때문에 낮은 동작개시전압을 가지는 바리스터를 선택하는 것은 적합하지 못하다. 따라서 바리스터에 수동성 필터를 적절히 조합하여 차단전압을 낮추는 것이 효과적이다.

그림 3의 바리스터 차단전압에 대한 고속푸리에변환(fast Fourier transformation : FFT)의 결과를 그림 5에 나타내었으며, 차단전압의 급상승과 급강하에 상응하는 고주파 성분이 많이 포함되어 있음을 알 수 있다. 임펄스전압을 차단하는 기능을 가진 소자만으로 구성된 서지보호장치가 동작하게 되면 입사되는 임펄스전압을 급속하게 차단하므로 서지보호장치의 차단전압 파형은 급준성으로 상당량의 고주파 성분을 포함하게 되어 전자유도 또는 전도와 같은 장애를 초래하는 경우도 있다. 이와 같은 급준성의 차단전압은 피보호기나 접속선로를 통해 전파되어 피보호 시스템의 소손이나 오동작을 일으키게 되는 경우도 있으므로 서지 보호장치의 설계단계에서 비효과적인 요인의 제거와 성능의 향상에 대한 검토가 필요하다.¹⁵⁾

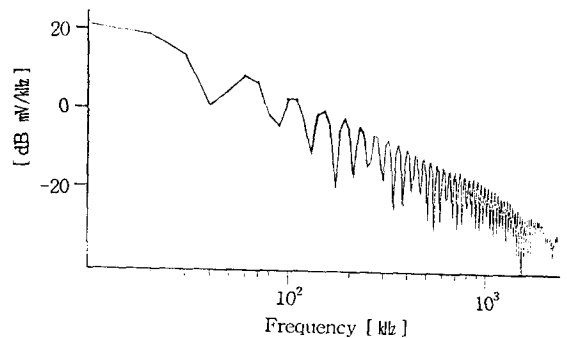


그림 5. 차단전압의 FFT
Fig. 5. FFT of the clamping voltage

3.2 바리스터와 LC필터를 조합한 서지 보호회로

3.1절에서 살펴본 바와 같이 바리스터만을 사용하여 임펄스전압을 제한하는 경우는 인가전류의 상승과 더불어 차단전압도 증가한다는 것과 차단전압이 급격히 상승 또는 강하되는 현상인 과도적 성능의 단점을 가지고 있다. 따라서 본 연구에서는 전류의 급격한 변화는 인덕터 L로 그리고 급준성의 전압은 캐패시터 C를 적용하여 차단전압특성을 개선하는 방법을 적용하였다.

그림 6에 나타낸 바와 같이 바리스터에 인덕터와 커패시터를 접속하는 회로를 구성하였다. 그림 5의 결과에서 알 수 있는 바와 같이 1.2/50(μ s)의 임펄스전압에 대해서는 대체로 10(kHz) 이상의 고주파 성분이 포함되어 있으며, 지속시간이 수백(μ s)~수(ms)인 개폐서지는 뇌임펄스전압 보다 완만한 상승시간을 가지므로 개폐서지에 의한 주파수 성분을 고려하여 LC필터의 차단 주파수를 5(kHz)로 설정하였다. LC filter에서 인덕턴스 L과 캐패시터 C의 값을 결정할 때 수식적으로 계산하는 방법으로는 입력값에 영향이 많아 계산이 복잡하기 때문에 본 연구에서는 LC filter의 L과 C의 값을 최적의 상태로 결정하기 위해 PSPICE 프로그램을 이용하였다. 이때 차단 주파수를 더 낮게 설정하게 되면 L과 C의 값이 증가하여(차단 주파수를 더 낮게 할 수 있지만) 인덕터 L과 캐패시터 C의 외형이 너무 커져서 시스템내에서 많은 용적을 차지하게 되므로 효과적이지 못하다. 따라서 이러한 경제적 관점을 고려하여 본 연구에서는 LC필터에서 L의 값을 34(μ H), C의 값을 30(μ F)의 조건으로 결정하였다. 또한 뒷단 바리스터(INR14D221)의 동작개시전압은 220(V)이다.

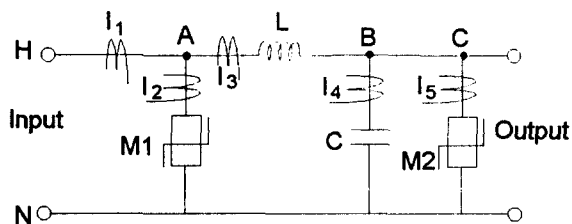
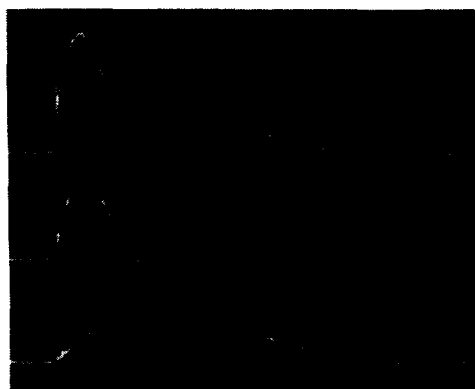
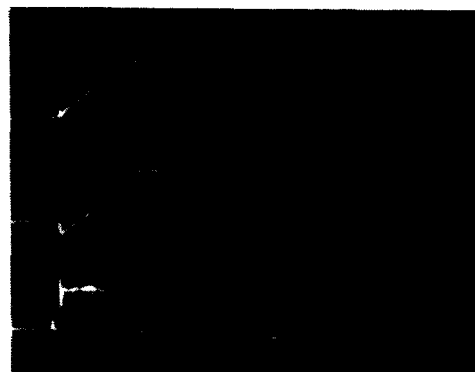


그림 6. 바리스터와 LC필터를 조합한 서지보호회로
Fig. 6. Surge protective circuit combined with varistor and LC filter

그림 7은 그림 6의 회로에 1.2/50(μ s) 임펄스 전압을 인가했을 때 각 구성요소의 전류특성을 조사하기 위해서 측정한 전류 파형이다. 그림 7(a)는 그림 6의 주 회로(I_1), 분기 회로(I_2, I_3)에 흐르는 전류파형을 나타낸 것이며, 이 때 주 회로는 앞단의 바리스터 M1과 LC필터의 분기 회로에 흐르는 전류를 합한 값과 같다. 또한 그림 7(b)는 LC필터의 전류(I_3), 캐패시터 C 및 뒷단의 바리스터 M2에 흐르는 전류(I_4, I_5) 파형을 각각 나타낸 것이다. 이 때 뒷단의 바리스터는 앞단의 바리스터와 마찬가지로 인가된



상 : 주 회로 전류 [278A/div, 10 μ s/div]
중 : 바리스터 전류 [190A/div, 10 μ s/div]
하 : LC필터 전류 [234A/div, 10 μ s/div]
(a) I_1 와 I_2, I_3 의 전류 파형



상 : LC필터 전류 [234A/div, 10 μ s/div]
중 : 캐패시터C 전류 [190A/div, 10 μ s/div]
하 : 뒷단 바리스터 전류 [40A/div, 10 μ s/div]
(b) I_3 와 I_4, I_5 의 전류 파형

그림 7. 각 소자에 흐르는 전류파형
Fig. 7. Current waveforms of each components

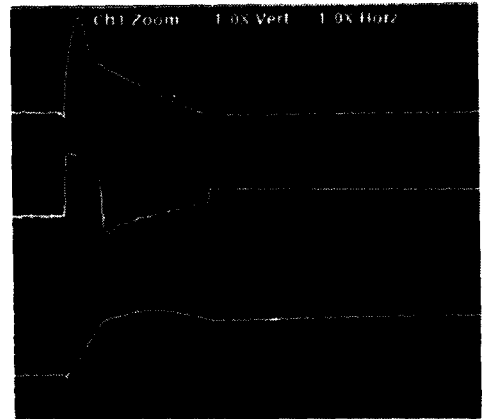
서지전압에 의해 흐르는 단락전류의 주기 동안만 흐르고, 1.2/50[μ s] 임펄스 전압이 바리스터에 흐르는 기간 동안 LC필터의 전류는 거의 직선적으로 상승하다가 바리스터의 턴 오프(turn off)와 함께 서서히 감소되며, 전류 영점까지의 시간은 LC값에 의해서 정해진다는 사실을 알 수 있다. 그림 8은 그림 6의 회로에 1.2/50[μ s] 임펄스 전압을 가변시키면서 인가했을 때, 주 회로의 인가전류에 대한 앞단 바리스터의 단자전압과 출력단 차단전압 파형을 측정하여 나타낸 것이다. 여기에서 임펄스 인가전류 파형의 약 15[μ s]이후의 전류는 그림 7과 비교해 보면 LC필터에 의해 흐르는 전류라는 것을 알 수 있다.

또한 앞단 바리스터의 단자전압 파형에서 약 15[μ s]까지는 바리스터에 의해 제한된 전압이고, 그 이후의 전압은 LC필터의 단자전압으로 나타나며, 약 55[μ s]에서는 앞·뒷단의 바리스터가 턴 오프되면서 캐패시터 C에 축적된 전하에 의한 단자전압을 나타내고 있다.

그리고 출력단자전압의 파형은 캐패시터 C의 단자전압과 동일하고, 초기에는 캐패시터 C의 충전에 의해 단자전압이 서서히 상승하며, 충전이 완료된 후에는 거의 일정한 전압으로 유지되는 것을 알 수 있다.

그림 9는 1.2/50[μ s] 전압파형에 대한 전류와 차단전압 관계를 나타낸 것이다. 임펄스 전압이 인가되었을 때 앞단 바리스터의 단자전압은 LC필터의 효과 때문에 입사된 임펄스전류의 크기에 따라 거의 일정한 값을 갖지만, 출력단 전압은 캐패시터 C의 작용으로 선형적 증가특성을 나타내었다. 즉, 이것은 임펄스 전압이 그림 6의 보호장치에 입사되었을 때 앞단의 바리스터에 의해 차단되며, 출력 단자전압은 LC필터에 의해 파형의 상승시간이 완만해진다는 것을 의미한다.

그림 10은 그림 8의 출력측 단자전압에 대한 주파수 성분을 분석한 결과이다. 이것은 그림 5의 바리스터만에 의해 차단된 전압파형을 FFT분석한 결과와 비교해 볼 때 LC필터의 효과로 앞단 바리스터의 급상승 차단전압을 완만하게 변화시키므로써 고주파 성분이 10(dB) 이상 대단히 감소된 특성을 갖는다는 것을 나타낸 것이다.



상 : 인가전류 [278A/div, 20 μ s/div]
 중 : 앞단 바리스터의 단자전압 [535V/div, 20 μ s/div]
 하 : 출력단자전압 [182V/div, 20 μ s/div]

그림 8. 입력측 전류와 차단전압의 파형
 Fig. 8. Waveforms of input current and clamping voltage

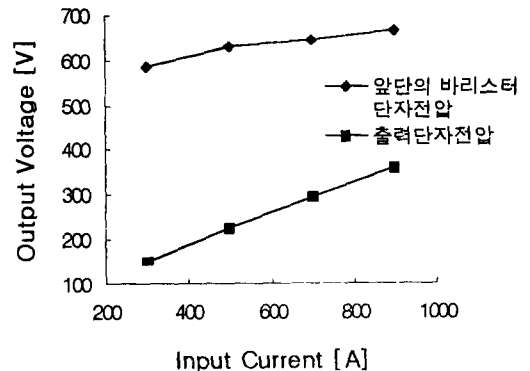


그림 9. 1.2/50[μ s] 전압파형에 대한 전류 - 전압 관계
 Fig. 9. I - V relationship in an 1.2/50[μ s] voltage waveform

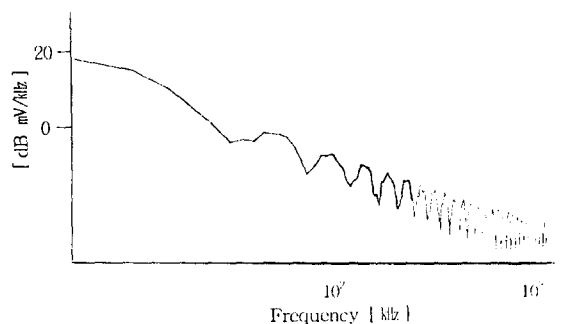


그림 10. 차단전압의 FFT
 Fig. 10. FFT of the clamping voltage

본 연구결과를 종합해 보면 정보화시대의 도래로 전자기기의 소형화와 복잡다단화로 이어져 전자부품의 내전압 특성이 더욱 낮아지는 실정에서 보다 우수한 성능의 서지보호장치가 필요하게 되었다. 따라서 본 연구에서 제안된 조합형 2단 서지보호장치는 기존의 바리스터만을 사용하는 경우 보다 제한전압이 상당히 낮아지는 우수한 특성을 갖는다.

4. 결론

바리스터만의 서지보호장치와 바리스터와 LC필터를 조합한 서지보호장치에 1.2/50[μ s] 임펄스 전압을 인가시켰을 때, 각 소자의 동작 및 차단전압 특성과 주파수성분을 분석한 결과 다음과 같은 결론을 얻었다.

(1) 바리스터와 LC필터를 조합한 서지보호장치에 1.2/50[μ s] 임펄스전압을 인가하였을 때 바리스터와 필터는 거의 동시에 동작하였다.

(2) 바리스터와 LC필터를 조합한 서지보호장치는 서지보호장치에 1.2/50[μ s] 임펄스전압을 인가하여 입력전류를 300[A]에서 900[A]로 증가시켰을 때 바리스터만의 서지 보호장치와 비교하여 출력단의 차단전압을 각각 약 250[%]에서 540[%]정도의 비율로 상당히 감소시켰다.

(3) 제안된 서지보호장치에서의 LC필터는 임펄스 전압이 입사되었을 때 앞단 바리스터의 동작에 따른 급상승의 차단전압 파형을 완만히 상승하도록 변화시킬 뿐만 아니라 일부의 입사에너지를 분배시킨다. 즉, LC필터는 바리스터의 차단전압이 급준성이고, 입사전류의 증가에 따라 제한전압이 상승하는 단점을 보완해 주며, 뒷단의 바리스터는 캐패시터 C의 단자전압을 제한시키는 역할을 한다.

(4) 출력단 전압에 대한 고속푸리에변환(fast Fourier transformation : FFT) 분석으로부터 바리스터만 사용한 서지보호장치보다 본 연구에서 제안된 하이브리드형 서지보호장치는 고주파 성분을 10 [dB] 이상 감쇠시키는 특성을 나타내었다.

결론적으로 본 연구에서 제시한 조합형 서지보호장치는 바리스터만으로도 서지전압을 차단할 수는

있지만, 서지 전압을 더욱 낮게 제한할 수 있고, dV/dt 의 값을 매우 낮은 값으로 감소시키며, LC필터에 의해 출력단의 고주파 전압을 효과적으로 감쇠시킬 수 있는 우수한 특성을 갖기 때문에 정보/전자기기의 고안정성과 고신뢰성의 확보측면에서 앞으로 중요한 역할을 할 것으로 기대된다.

참 고 문 헌

- 1) 望月 外 3人, "ビル・工場の電力系統における 雷サージ防護技術", 電気設備學會紙, pp. 666~670, 平成 元年. 9.
- 2) R.A. Harris and M. Darveniza, "The Transient Blocking Device : A State of the Art Development in Protection for Sensitive Electronic Systems", Proc. of International Conference on Electromagnetic Compatibility, pp. 168~175, 1995.
- 3) H.W. Ott, "Noise Reduction Techniques in Electronic Systems", Wiley, New York, pp.294, 1976.
- 4) R. Morrison, "Grounding and Shielding Techniques in Instrumentation", 2nd Ed., Wiley, New York, pp. 146, 1977.
- 5) U.S. Department of Defense, Defense Civil Preparedness Agency TR-61A, "EMP Protection for Emergency Operating Centers", July 1972. (Reprinted as Lawrence Livermore Laboratory Report PEM-8.)
- 6) M. Matsuoka, T. Masuyama, and Y. Iida, "Non-linear Resistors", U.S. Patent 3, 496, 512, 17, 1977.
- 7) B. Roehr, "An Effective Transient and Noise Barrier for Switching Power Supplies", Power Conversion International Conference, Munich, pp. 189-194, 1986.
- 8) R.B. Standler, "Use of Low-Pass Filters to Protect Equipment from Transient Overvoltages on the Mains", IEEE Industry Applications Society Industrial and Commercial Power Systems Conference Proceedings, pp. 66~73, 1988.
- 9) IEEE Power Engineering Society, IEEE Recommended Practice On Surge Voltages In Low Voltage AC Power Circuit; IEEE C62.41-1991, pp. 22~98, 1991.
- 10) General Electric Co., "Transient Voltage Suppression Manual, Second Edition, pp.37~108 1978.
- 11) Underwriters Laboratories Inc, "Standard for Transient Voltage Surge Suppressors : UL 1449, 1st Edition, 1985.
- 12) Surge Protective Devices Committee of the IEEE Power Engineering Society, "An American National Standard, IEEE Guide on Surge Testing for Equipment Connected to Low-Voltage AC Power Circuits; ANSI /IEEE C62.45-1987, IEEE, pp. 9~49, 1987.

13) 이복희, "전력통신용 보안장치 적용기술연구", 기
초전력공학공동연구소 제1차년도 중간보고서, pp.
199~206, 1996. 9.
14) R.B. Standler, Protection of Electronic Circuit from
Overvoltags, John wiley & Sons, pp. 284~308.

1989.
15) W.C. Hart and E.W. Malone, Lightning and Lightning
Protection, Interference Control Technologies, Inc, pp.
2.2~4.24, 1979.

◇ 著 者 紹 介 ◇



이 복 희(李福熙)

1954년 6월 29일생. 1980년 인하
대 공대 전기공학과 졸업. 1987년
동 대학원 전기공학과 졸업(박사).
1988년~1989년 일본 동경대학 생
산기술연구소 객원연구원. 1990년~현재 인하대
공대 전기공학과 부교수.



이 승 칠(李承七)

1943년 4월 1일생. 1971년 인하대
공대 전기공학과 졸업. 1997년 서
울산업대 산업대학원 안전공학과
졸업(석사). 1971년~현재 한진건
설주식회사 근무. 현재 인하대 대학원전기공학과
박사과정.



이 경 옥(李京沃)

1960년 6월 24일생. 1987년 인하
대 공대 전기공학과 졸업. 1989년
동 대학원 전기공학과 졸업(석사).
현재 동 대학원 전기공학과 박사
과정.



박 정 응(朴正雄)

1944년 8월 9일생. 1971년 인하대
공대 전기공학과 졸업. 1982년 동
대학원 전기공학과 졸업(석사).
1979년~현재 인하공업전문대학
항공기계과 교수.



안 창 환(安昌煥)

1959년 11월 4일생. 1983년 원광
대 공대 전기공학과 졸업. 1991년
인하대 대학원 전기공학과 졸업
(석사). 현재 동 대학원 전기공학
과 박사과정.