[논 문] 한국재료학회지
Korean Journal of Materials Research
Vol. 7, No. 11 (1997)

Ni/3C-SiC 계면의 Ohmic 특성

김인회 · 정재경* · 박재근* · 신무환

명지대학교 무기재료공학과
*삼성전자 반도체 제조본부

Ohmic Characteristics of Ni/3C-SiC Interface

In Hwae Kim, Jae Kyung Jung*, Jea Gun Park*, and Moo Whan Shin

Department of Inorganic Materials Engineering, Myung Ji University, 446-728
**Semiconductor Manufacturing, Samsung Electronics*

(1997년 8월 30일 받음, 1997년 10월 8일 최종수정본 받음.)

초 록 본 연구에서는 3C-SiC의 ohmic 접합에 대하여 그 전기적 특성과 미세구조의 상관관계에 대하여 분석하였다. 표준사진식각 공정을 통하여 ohmic접합 금속으로서 Ni을 진공증착시켜 일련의 TLM 패턴으로 열처리에 따르는 전류-전압 특성을 조사하였고 TEM, SEM, AES, EDS를 사용하여 Ni/SiC 계면에 대한 미세구조, 화학적 특성을 분석하였다. 열처리 온도와 시간을 통한 thermal budget이 증가함에 따라서 접촉저항이 감소되었으며 그 값은 10^{-2}~$10^{-4}\Omega cm^2$의 범위에 속하였다. EDX와 AES를 통하여 750℃ 이상의 열처리 후 silicide($NiSi_2$)의 주변에 carbon 층이 형성되는 것을 확인하였으며, 열처리 온도가 증가함에 따라서 island형 silicide의 크기가 조밀해지며 SiC 와의 접착성이 향상됨을 알 수 있었다. Ni/3C-SiC ohmic 접합의 전기적 특성은 계면에 생성되는 silicide와 carbon의 형성거동에 의하여 결정되는 것으로 믿어진다.

Abstract This paper discusses about the relationship between the electrical properties and the microstructure characteristics of the ohmic contact in 3C-SiC. Ni TLM patterns were fabricated using the standard photolithography process for the measurement of contact resistivity. Contact Resistivity obtained ranged from 10^{-2} to 10^{-4} Ohm-cm^2 and decreased with annealing temperature and time. The size of the silicide in island type was decreased and the connectivity of the silicide was improved with the annealing temperature. EDX result of Ni contact to 3C-SiC revealed that a silicide of Ni_2Si was formed during the annealing performed at or above 750℃. Chemical Depth profiles of AES showed that the silicides were coated with carbon phase. It is believed that the electrical properties of the Ni/3C-SiC contact are dominated by the formation of silicide and carbon-containing region at the interface.

1. 서 론

고출력, 고주파 및 고온응용을 위한 반도체 전력소자의 요구가 급증함에 따라서 SiC를 비롯한 광대역 반도체에 대한 관심이 고조되고 있다. 반도체 소자가 고출력의 소자성능을 구현하기 위하여는 FET(Field-Effect-Transistor)의 경우 source와 drain간의 항복전압이 높아야 하며, gate에서의 누설전류가 최소화되어 large-signal 특성에서의 부하전류 및 전압특성이 최적화 되어야 한다. 고주파용 소자를 위해서는 소자 활성화층으로 사용되는 반도체의 포화전류속도와 캐리어의 이동도가 높아야 하며, 이때 고주파용 소자의 성능척도가 되는 JFM(Jone's Figure of Merit) 및 BFM(Baliga's Figure of Merit)의 높은 수치를 기대할수 있게 된다[1]. 한편 소자의 고온 작동시에는 반도체 캐리어의 이동도 및 이동속도가 저하되어 특히 높은 출력이 요구되는 전력소자의 경우, RF 작동중의 전류밀도가 강조되며 이는 출력 및 전력부과 효율의 직접적인 저하원인이 된다[2,3].

에너지 gap이 약 2.3eV가 되는 3C-SiC는 간접천이형 광대역 반도체로서, 청색 광원용 광전소자재료로서는 직접천이형인 GaN에 비하여 그 특성이 상대적으로 열약하나 우수한 전자물성으로 인하여 고주파, 고온작동용 전력소자 개발을 위한 차세대 소재로서 각광을 받게 되었다. 3C-SiC는 상온에서 전자의 포화속도가 약 2×10^7cm/sec, 전자의 이동도가 약 1000cm^2/v · sec에 이르며 열전도도가 약 5.0W/cm.K로써 GaAs보다 약 10배가 높다. 이러한 SiC의 우수한 전자물성을 이용한 많은 prototype 소자들의 성능은 기존의 Si 이나 GaAs 소자들을 월등히 앞서고 있다[4].

신뢰성 있는 ohmic 접합은 모든 반도체 소자의 제작에 있어서 가장 기본적인 필수조건이다. Ohmic 접합은 반도체 칩(chip)안의 개별소자들간 뿐아니라 이들을 외부회로와 연계 시키고 있으며, 소자의 활성층간에서 발생되는 전압강하(voltage drop)에 비하여 훨씬 적은 전압강하를 갖고 필요한 전류를 공급할 수 있어야 한다. 또한 대부분의 반도체 소자들이 소자제작 공정중이나, 제작후 소자작동시 고온이나 열악한 환경속에 노출되는 경우가 많으므로, ohmic 접합은 낮은 접촉저항치 뿐만아니라, 열적 · 화학적

안정성이 요구된다. 에너지 갭이 Si이나 GaAs에 비하여 상대적으로 큰 SiC의 경우 높은 에너지 장벽으로 인하여 낮은 접촉저항의 구현은 SiC 소자제작에 있어서 중요한 과제가 되어 오고 있다.

6H-SiC나 4H-SiC의 경우에 Ni, Ag, Ta, Mo 등이 n-type에 대하여 ohmic 접합을 형성하며, p-type 경우 Al이나 Au 등이 ohmic 접합에 사용된다. n-type 6H-SiC에 있어서 접촉저항의 수치는 SiC의 도핑농도에 따라서 변화되지만 일반적으로 보고되는 접촉저항은 약 10^{-2}~$10^{-5}\Omega cm^2$의 범위이며, 금속증착조건과 증착후 열처리 조건에 따라서 그 값이 가변적인 것으로 알려져 있다. Hirabayashi[5] 등은 3C-SiC photodiode에 대하여 상압 고온 열처리 및 아르곤 분위기 속에서의 고온정압 처리결과 서로 상이한 역전류밀도를 나타내었음을 보고하였다. 비교적 epi성장이 3C-SiC에 비하여 용이한 6H나 4H-SiC의 경우에는 소자제작을 위한 ohmic 및 schottky 접합에 대한 연구보고가 비교적 활발한 편이나, 열처리에 따르는 전기적 특성이나, 미세구조적 연계성에 관한 상세한 연구와 정량적인 접촉저항에 대한 자료는 아직 미흡한 실정이며, 더욱이 전자의 이동도가 6H 및 4H SiC보다 우수한 것으로 알려진 3C-SiC의 접합특성과 열처리 효과에 관한 연구는 더욱 미비한 것으로 알려져 있다. 특히 생산라인을 통한 소자제작시 최적 열처리 조건을 결정하는 것은 생산비 단가와 직결되므로, 이에 대한 충분한 연구가 요구되고 있다.

따라서 본 연구에서는 Si기판위에 성장된 단결정 3C-SiC표면과 Ni과의 Ohmic 접합특성을 열처리 방법에 따라서 분석 하였다. 접촉저항(Contact Resistance)은 TLM (Transmission Line Measurement) 방법에서 전류-전압 특성으로부터 구하였고 AES(Auger Electron Spectroscopy), TEM(Transmission Electron Microscopy), 및 EDS (Energy Dispersive Spectroscopy)등을 통하여 Ni/SiC 계면을 분석하였다.

2. 실 험 방 법

본 연구에서 사용된 3C-SiC 웨이퍼는 HOYA로부터 공급받았다. 약 1㎛ 두께의 SiC epi 층은 4° off(100) Si 기판위에 기상증착방법으로 성장되었으며, epi층의 전자농도는 약 $1\times10^{19}/cm^3$이다. 기판으로 사용된 Si는 반절연성으로서 저항이 1000Ohm · cm 보다 높기 때문에 Ni/SiC 간의 저항 측정시 상대오차를 최소화 할 수 있었다. STM으로 측정된 웨이퍼 표면의 거칠기는 약 2.5nm 내외의 경면으로서 접합특성 분석에 적당하였다. 적당한 크기로 잘라진 SiC 웨이퍼위에 표준사진식각 공정을 통하여 직사각형 TLM 패턴을 형성하였다. 감광제를 도포하기전 SiC 표면을 H_2SO_4 : H_2O_2(4 : 1)용액으로 120℃에서 10분 정도 세척하였으며, 같은 방식의 세척을 Ni증착전에도 수행하였다. 일반적으로 SiC표면에 대한 금속박막의 접착력은 Si표면에 대한 것보다 뒤떨어지는 것으로 보고되기 때문에 SiC에 대한 최적화된 PR 공정을 찾기 위하여 Si 웨이퍼와 동시에 많은 예비실험을 수행하였다. 표준사진식각공정 후에 얻어진 pattern위에 evaporator를 사용하여 Ni pad를 증착하였다. 금속증착시의 압력은 10^{-6}torr이었으며, 약 6분 증착한 후 280nm 두께의 Ni 박막이 형성되었고, aceton을 사용하여 lift off방식으로 원하는 직사각형 TLM 패턴을 얻었다. 이때 패턴의 크기는 200×70㎛이며 일련의 패턴들이 200~700㎛ 사이의 거리를 두고 한 set를 이루게 하여 접촉 패턴의 거리에 대한 접촉저항의 변화를 조사하려 하였다. Ni/SiC 접합에 대한 열처리는 pre-heated된 tube형 furnace에서 비교적 높은 온도(750~1030℃)에서 서로 다른 시간(10, 20, 30, 60분)동안 수행하였고, 열처리 동안과 냉각(냉각속도 5℃/min) 중에는 Ar(99.999%)을 흘려주었다.

Ni/SiC 접합의 ohmic 특성분석을 위하여 I-V 측정기 (HP 4140B pA Meter)로 부터 접촉저항 및 접촉 고유저항을 구하였으며, 이때 접촉저항은 다음 식으로부터 계산되었다.

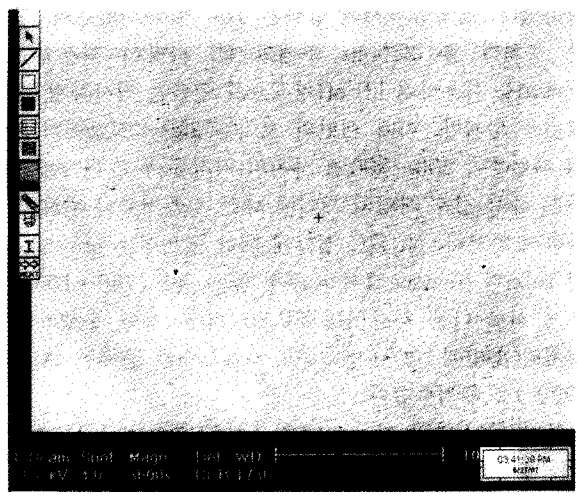
$$R_c=\frac{R_2l_1-R_1l_2}{2(l_1-l_2)} \quad (1)$$

여기서 R_1 및 R_2는 전류전압 특성에서 측정된 두 패턴 set의 총 저항 값이며 l_1, l_2는 이 두 패턴 set간의 거리이다. 서로 다른 열처리 결과에 따르는 접촉저항은 약 6-7개의 접촉 패턴을 측정하여 평균값을 취하였으며 lift-off 중 완전한 직사각형 형태를 갖지 못한 패턴은 측정에서 제외하였다. 접촉저항에 미치는 열처리 효과의 미세구조 및 화학적 변화를 관찰하기 위하여 TEM(Transmission Electron Microscopy), SEM(Scanning Electron Microscopy), AES (Auger Electron Spectroscopy), EDS(Energy Dispersive Spectroscopy) 등으로 Ni/SiC 계면을 분석하였다.

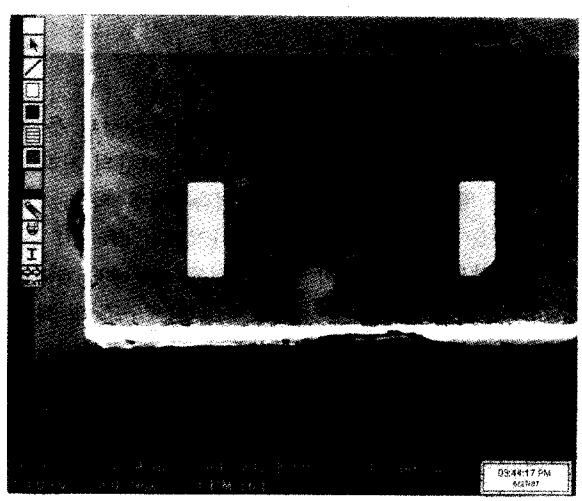
3. 결과 및 고찰

본 실험에선 Ni/3C-SiC간의 전기적, 미세구조적 접촉특성을 조사하였고 이들의 상관관계를 규명하려 하였다. 한편 lift-off 후에 Ni패턴의 SiC에 대한 접착력이 Si에 비하여 우수하지 않기 때문에 완전한 직사각형 형태를 갖지 못한 패턴은 측정에서 제외하였다. 증착된 Ni 들의 표면은 비교적 균일한 두께와 평활도를 갖고 있었다. Fig. 1(a)와 (b)는 증착된 Ni의 표면과 완전한 직사각형 형태의 Ni패턴 및 peel-off된 패턴을 보여주고 있다.

Fig. 2는 열처리를 하지 않은 TLM pattern의 I-V 특성을 보여준다. 이 결과를 보면 curve type은 전형적인 Schottky 특성을 보이는 것을 알수 있지만 누설전류가 커서 blocking capability가 아주 열약한 Schottky 특성을 보이고 있다. Crofton등[6]의 결과도 같은 현상을 보여주고 또한 활성층이 같은 doping concentration일 경우 3C-SiC를 사용했을 때가 6H-SiC를 사용했을 때 보다 누설전류가 큰 것을 볼 수 있다. 만일 두 경우의 계면에서의 상태가 화학적으로나 미세구조적으로 비슷하다면 이것은 3C-SiC의 에너지 갭(2.2eV)이 6H-SiC(2.86eV) 보다 낮기 때문에 에너지 장벽을 넘는 전자의 유입이 쉽기 때문인 것



(a)



(b)

Fig. 1. Surface morphology of the evaporated Ni on 3C-SiC surface (a) and TLM patterns showing rectangular shape (b). Due the poor adhesion of Ni onto SiC, some patterns were partly peeled-off as is shown in the Figure.

으로 해석할 수 있다. 본 실험에서 사용된 시편의 도핑농도가 일반적인 Schottky diode에서 사용되는 시편의 도핑농도보다 월등히 높기 때문에 일반적으로 캐리어의 transport현상의 원인으로 제기되는 확산과 터널링 중에서 터널링 기구에 의한 장벽통과가 야기되며 비교적 낮은 온도에서는 대부분의 터널링 캐리어들의 인입이 페르미 준위에서 발생되지만, 온도의 증가와 함께 Fermi-Dirac분포함수의 tail이 증가하면서 Fermi-Dirac 분포함수의 peak가 증가하며, thermionic-field emission에 의한 leakage가 발생한다. 본 실험에서 관찰된 다른 문헌들에 비하여 비교적 낮은 blocking capability는 바로 높은 도핑에 기인한다고 여겨진다.

Fig. 3은 TLM pattern을 750, 800, 950, 1000, 1030℃에서 30분간 열처리 했을 때의 I-V 특성을 보여준다. Fig.

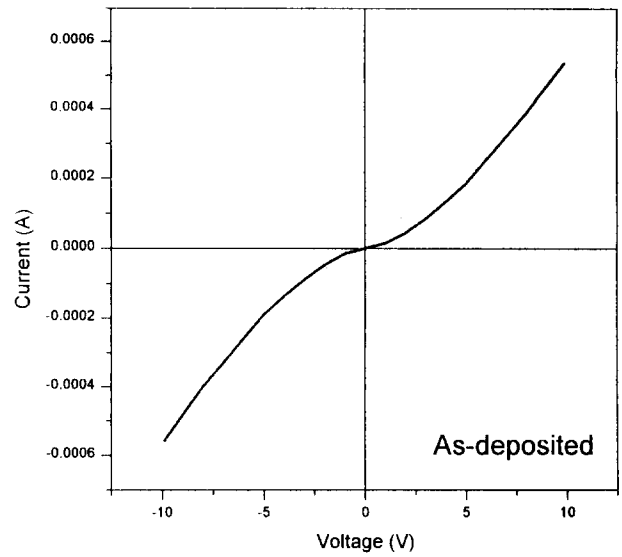


Fig. 2 Current-voltage characteristics of as-deposited Ni/3C-SiC contact. The Ni contact reveals a Schottky characteristics before annealing.

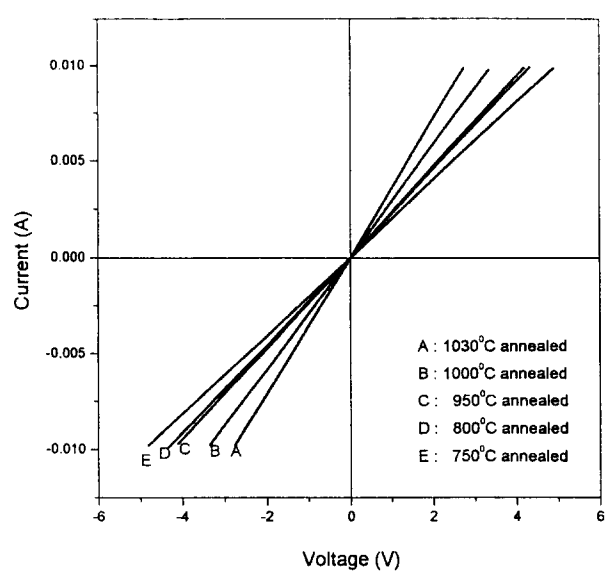


Fig. 3. Current-voltage characteristics of Ni/3C-SiC contact after annealing at several temperatures. The annealing was carried out under the Ar atmosphere.

3을 보면 Schottky 특성의 Ni/3C-SiC 계면이 열처리를 한 후 ohmic 특성으로 변화하는 것을 알 수 있고 열처리 온도가 증가할수록 ohmic 특성은 향상되는 것을 볼 수 있다. 그리고 TLM으로부터 접촉저항을 계산하는 $RC=(R_2l_1-R_1l_2)/2(l_1-l_2)$ 식을 이용하여 접촉저항을 계산한 결과 1030℃의 열처리 온도에서 최저치의 접촉고유저항 2.5×10^{-4}ohm-cm^{2}을 얻었다(Fig. 4). 열처리 온도 증가에 따른 ohmic 특성의 향상은 이미 많은 문헌에서 발표된 결과와 일치하며 Ni/3C-SiC 계면에서의 화학적 변화를 의미한다. 또한 본 실험에서 서로 다른 거리간의 접촉저항을 측정한 결과 간격이 넓은 pad 간의 저항이 더욱 커야함에도 불구하고 실제로는 거리에 따르는 접촉저항의 변화는 미비하거

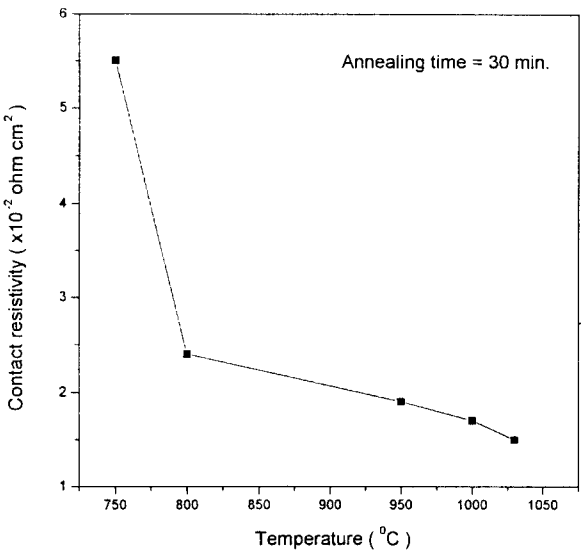


Fig. 4. Contact resistivity($\times 10^{-2}$ Ohm-cm^2) vs annealong temperature. The resistivity is decreased as the annealing temperature is incresaed.

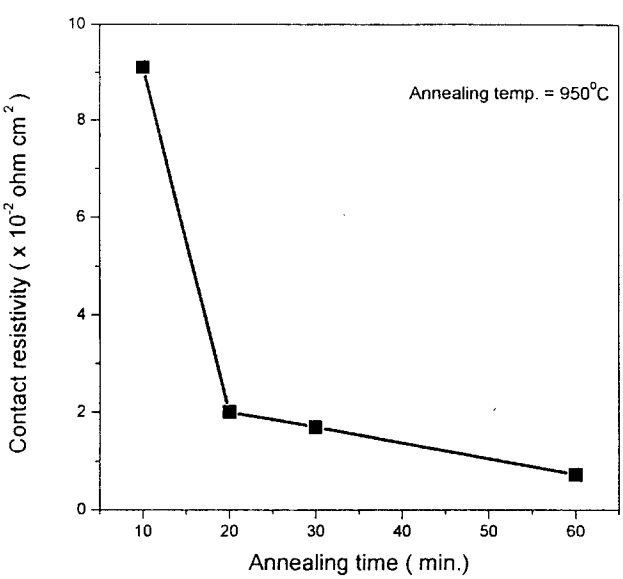


Fig. 5 Contact resistivity($\times 10^{-2}$ Ohm-cm^2) vs annealong time at an annealing temperature of 950℃. The resistivity is decreased with the annealing time.

나 특정한 편향성을 보여주지는 못했다. 이것은 Ni pad와 SiC의 계면에서의 특성이 전체 접촉저항의 값을 결정하는 요소가 됨을 의미한다. 즉 전체 접촉저항의 값은 Ni/SiC 계면간의 저항과 두 Ni pad 사이의 SiC로 부터의 저항의 합으로 측정되지만 Ni/SiC 계면에서의 접촉저항값이 상대적으로 높기 때문이며 이러한 추론은 높은 도핑농도를 가짐으로서 전도도가 우수한 SiC 층을 사용한 본 실험의 특성으로부터 더욱 확실한 근거를 갖게된다. Hallin 등[7]의 결과에 의하면 열처리 온도와 사용된 금속이 같을 경우 접촉저항을 측정하는 TLM measurement를 rectangular의 방법으로 측정하는 것보다 circle형의 방법으로 측정하는 것이 더 향상된 접촉저항을 얻을수 있는 것을 볼 수 있고 an

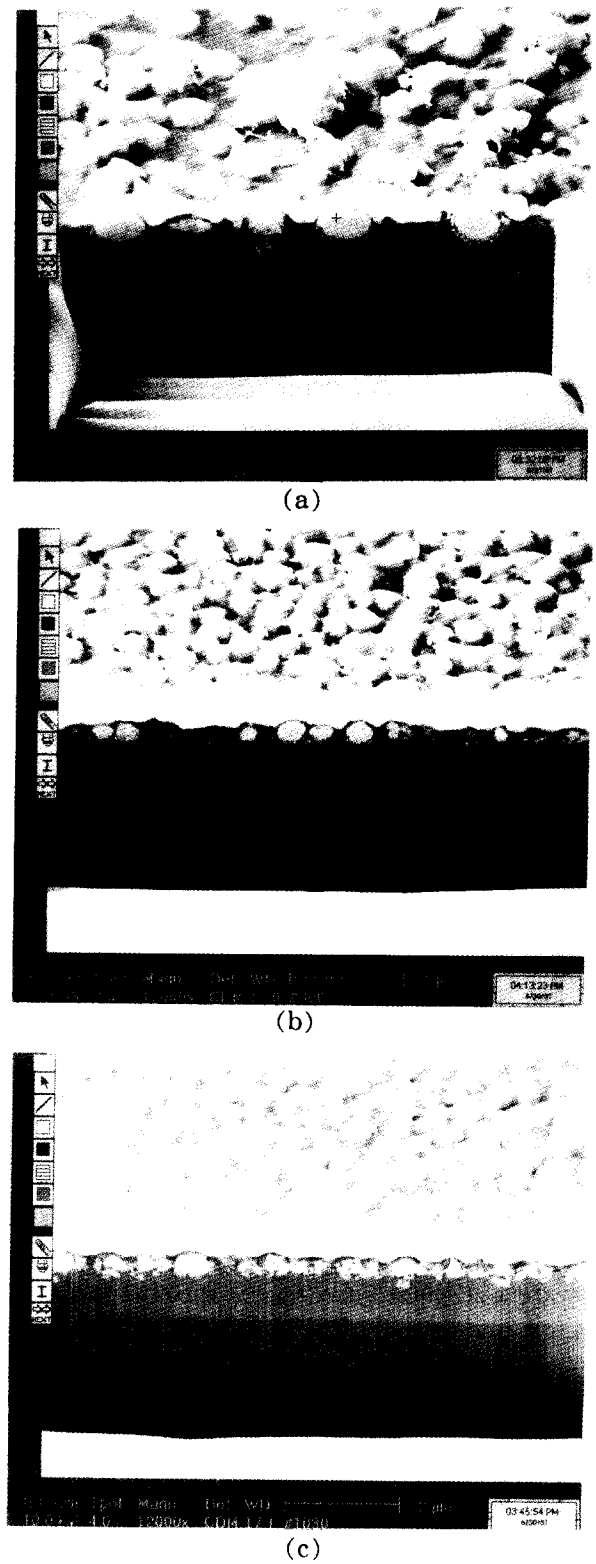


Fig. 6. SEM micrographs of Ni/3C-SiC interface after annealing at a) 750 ℃ b) 950 ℃ and c) 1030 ℃.

nealing temperature, time이 증가함에 따라 접촉저항이 향상되는 것을 알 수 있다. Porter의 연구결과[9]를 보면 접촉고유저항이 10^{-4}~10^{-5} ohm-cm^{2}의 결과가 나왔는데 본 실험과의 이런 수치적 차이는 TLM pattern size의 차이로부터 설명되어질 수 있으며, 발표된 문헌들에 의하면 일반적으로 contact pad의 size가 줄어들수록 접촉저항의 향상

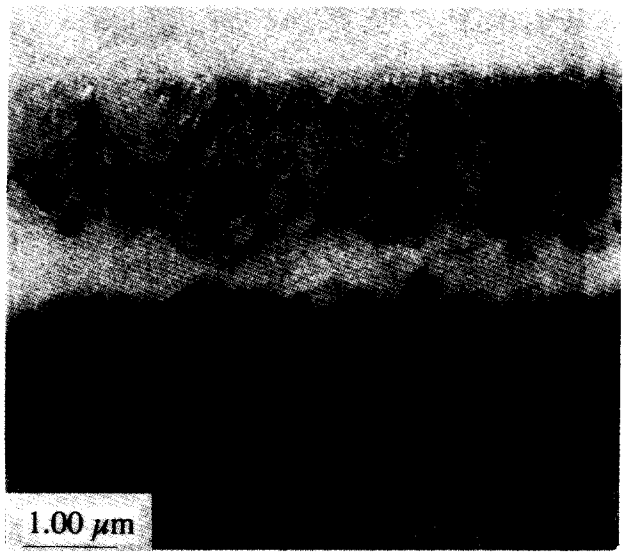
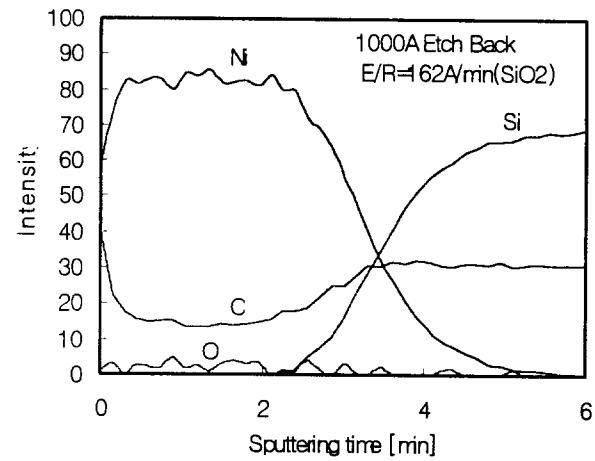


Fig. 7. cross sectional TEM micrograph of the Ni/3C-SiC interface.

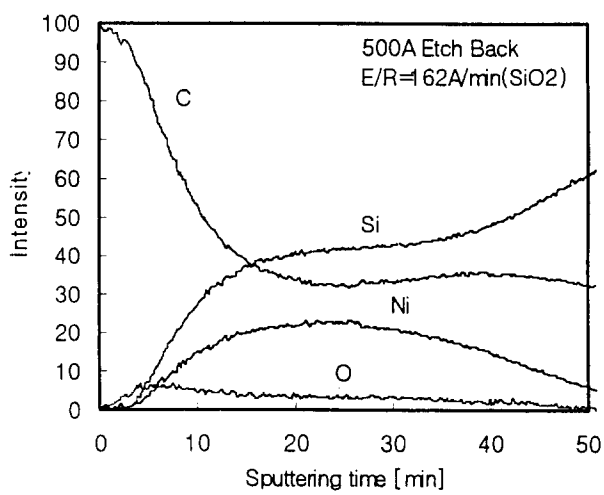
이 관찰되었다. Fig. 4는 열처리 온도에 따른 접촉저항에 대한 결과이다. 열처리 온도가 증가할수록 접촉저항이 낮아지는 것을 볼 수 있고 750~800℃ 사이에서 접촉저항이 급격히 낮아지는 것을 볼 수 있는데 이는 접촉저항에 관여하는 silicide가 750~800℃에서 대부분 생성되기 때문으로 생각되고 그 이상의 온도에서는 더 이상의 silicide 생성없이 기존의 silicide가 성장하기 때문에 접촉저항의 급격한 변화는 없는 것으로 생각된다.

Fig. 5는 950℃에서 열처리 시간에 따른 접촉저항을 나타낸 것이다. 이 결과를 보면 전체적으로는 열처리 시간이 증가할수록 접촉저항이 낮아지는 것을 볼 수 있고 10~20min 사이에서 접촉저항이 급격히 낮아지는 것을 알 수 있다. 이런 현상은 silicide가 생성된후 성장해서 연결될 만큼의 열처리 시간이 필요하다는 것을 보여준다. 따라서 Fig. 4 및 Fig. 5의 결과를 보면 열처리 온도, 시간이 접촉특성에 영향을 주는 중요한 인자임을 알 수 있다. 더욱이 본 실험에서 일반적으로 Ni pad 간의 거리의 함수로서 접촉저항 값이 편향된 경향을 갖기 어려운 결과에도 불구하고, Ni/SiC 간의 계면 특성이 열처리의 온도와 시간이 변화됨에 따라 일정한 특성을 나타내는 것은 열처리 효과가 접촉저항에 대한 결정인자임을 보여주고 있으며, 특별히 열처리 온도에 따르는 Ni/SiC 계면의 미세구조적 변화는 중요한 의미를 갖고 있기 때문에 이 계면에 대한 미세구조 분석과 화학적 분석을 수행하였다.

Fig. 6은 여러 다른 온도에서 열처리한 후의 Ni/SiC 계면에 대한 SEM 사진이다. 일반적으로 metal/SiC계면은 400℃~600℃에서 열처리를 하면 SiC가 Si와 C로 분리된다고 보고되는데 따라서 이때 생기는 silicide는 SiC에서 Si가 소모되어 생성되므로 Metal/SiC 계면에서는 C-rich composition을 갖게 된다고 믿어진다.[7] SEM 분석에서 보듯이 Ni/3C-SiC 계면에 silicide가 생성된 것을 볼 수 있다. 그리고 열처리 온도가 증가할수록 이 silicide는 더 이상



(a)



(b)

Fig. 8. Depth profiles of AES for the a) as-deposited and b) 950℃ annealed Ni/3C-SiC contact for 30 minutes.

의 생성없이 size가 조밀해지면서 서로 연결되는 것을 볼 수 있다. Fig. 7은 이에 대한 TEM cross-section 사진이다. AES 분석에서 알 수 있듯이(Fig. 8) Ni/3C-SiC 계면에 생긴 silicide는 $NiSi_2$임을 알 수 있으며, TEM 사진에서는 미립형의 형태로 관찰되고 있다. 한편 실리사이드 주변의 희미한 상은 AES 분석을 통하여 C 상임을 알 수 있었다(Fig. 8). 본 연구에서 관찰된 silicide의 성분은 Porter등[9]의 보고와 일치한다. Fig. 8은 as-deposited 된 시편과 950℃에서 30분간 열처리한 시편의 AES 분석 결과이다. 그림 9의 AES 분석결과를 보면 Ni/3C-SiC 계면에서 C-rich composition을 갖는 것을 볼 수 있는데 이는 열처리시 온도 지배함수인 확산도가 Si보다는 C가 더 크고 silicide 생성시 계면의 Si가 소모되어 생기게 된 것으로 생각되며 통상 이 C-rich composition이 전기적 특성을 악화시킨다고 알려져 있다[7]. 이와같이 열처리 온도와 시간이 증가함에 따라서 접촉저항이 낮아지는 것은 미세구조 관찰에

서 나타났듯이 Ni/3C-SiC 계면에서 생기는 silicide 및 이를 둘러싸고 있는 carbon이 I-V 특성을 지배하기 때문인 것으로 믿어지며 이에 대한 자세한 mechanism의 규명은 현재 계속 진행되고 있다.

4. 결 론

Ni/3C-SiC 접촉특성을 전기적, 미세구조적으로 분석한 결과 열처리 이전의 접합특성은 Schottky 특성을 나타내었고 열처리를 함에 따라 ohmic 특성을 얻었다. 열처리 온도를 750℃, 800℃, 950℃, 1000℃, 1030℃로 하여 30분간 열처리를 한 결과 온도가 증가할수록 접촉저항이 향상되는 것을 알 수 있었고 최저 $2.5\times10^{-4}\Omega$-cm^{2}의 접촉저항을 얻었다. 또한 950℃에서 열처리 시간을 10분, 20분, 30분으로 변화시키며 열처리를 한 결과 열처리 시간이 증가할수록 접촉저항이 감소되는 것을 볼 수 있었다. 이러한 열처리 온도와 시간에따른 접촉저항의 변화를 미세구조적으로 분석한 결과 계면에서 생긴 silicide가 전기적 특성에 관여하는 것을 알 수 있었고 열처리 온도와 시간이 증가할수록 silicide는 조밀해지며 상호 연결되어 가는 것을 알 수 있었다. 이러한 silicide의 화학적 특성 및 미세구조적 특성이 Ni/SiC의 접촉저항에 결정적 변수임을 발견하였다.

감사의 글

본 연구는 '96년도 교육부 반도체분야 학술연구조성비(ISRC 96-E-1105)에 의하여 연구되었음.

참 고 문 헌

1. J.A. Powell, P. G. Neudeck, L.G. Matus, and J. B. Pett, Material Research Society Symposium Proc., 242, 495-505, (1992).
2. M.W. Shin, G.L. Bilbro, and R.J. Trew, Proc. IEEE/Cornell Conference on Advanced Concepts in High Speed Semiconductor Devices and Circuits, pp. 421, (1993).
3. M.W. Shin, R.J. Trew, and G.L. Bilbro, IEEE Electron Device Lett., 15, 8, 292, (1994).
4. 신무환, 전기전자재료학회지, 9권 9호, pp. 969, (1996).
5. Y. Hirayabashi, S. Misawa, and Yoshida, Ins. Phys. Conf. Ser., 142, 709, (1996).
6. J. Crofton, E. D. Luckowski, J. R. Williams, T. Isaacs-Smith, M. J. Bozack, R. Siergiej, Inst. Phys. Conf. Ser. 142, 654, (1996).
7. C. Hallin, R. Yakimova, V. Krastev, Ts. Marinova, and E. Janzen, Inst. Phys. Conf. Ser. 142, 423, (1996).
8. C.R. Crowell and V.L. Rideout, Appl. Phys. Lett. 14. 85-88, 1 Feb. (1969).
9. L. Porter, R.C. Glass, R.F. Davis, J.S. Bow, M.J. Kim, and R.W. Carpender, Mat. Res. Soc. Symp. Proc., 182, 471, (1993).