

Si(100)기판위에서의 C49 ZrSi₂의 형성과 특성 연구

김 상 범 · 전 형 탁

한양대학교 금속공학과

Formation and Microstructural Properties of C49 ZrSi₂ Thin Films on Si(100) Substrates

Sangbeom Kim and Hyeongtag Jeon

Department of Metallurgical Engineering, Hanyang Univ., Seoul, Korea 133-791

(1997년 5월 22일 받음, 1997년 9월 18일 최종수정본 받음)

초 록 Si(100) 기판 위에 형성시킨 Zr-silicide의 전기적, 물리적 특성에 관한 연구를 하였다. Zr 박막은 전자빔 증착기를 사용하여 증착하였으며, 500°C부터 800°C까지 100°C 간격으로 열처리하여 Zr-silicide를 형성시켰다. 각 온도에서 열처리된 Zr-silicide 시편의 상형성, 전기적 특성, 화학적 조성, 표면 및 계면 형상을 XRD, four-point probe, AES, TEM과 HRTEM으로 분석하였다. 분석 결과 600°C부터 Zr과 Si기판의 계면에서 C49 ZrSi₂의 생성이 관찰되었다. Zr-silicide 박막의 비저항은 C49 ZrSi₂의 형성에 영향을 받는 것으로 관찰되었으며, 500°C 열처리 후에는 184.3 $\mu\Omega\text{-cm}$ 이었던 저항값이 C49 ZrSi₂가 형성되기 시작한 600°C 열처리 후에는 74.3 $\mu\Omega\text{-cm}$ 로 낮아졌으며, C49 ZrSi₂가 박막에 완전히 형성된 800°C 열처리 후에는 32 $\mu\Omega\text{-cm}$ 의 낮은 저항을 나타내었다. 형성된 C49 ZrSi₂ 박막은 균질한 화학적 조성을 하고 있음을 AES 분석으로 확인하였다. Zr-silicide의 표면 및 계면의 형상을 TEM과 HRTEM으로 관찰하였으며, 600°C 열처리 후에 계면에서 ZrSi₂의 상형성이 시작되는 것을 관찰하였다. 800°C 열처리 후에도 계면과 표면형상은 비교적 균질한 형상이 유지되었음이 관찰되었으며, 이는 C49 ZrSi₂가 높은 온도에서도 잘 응집되지 않으며 고온 안정성을 가지는 재료임이 관찰되었다.

Abstract The electrical and physical properties of Zr-silicide on Si(100) substrates have been investigated. The zirconium thin films were deposited on Si(100) substrates by using the electron-beam evaporation system and followed by thermal annealing at temperatures between 500°C and 800°C with 100°C increments. The Zr-silicide thin films were formed and analyzed with XRD, four-point probe, AES, TEM, and HRTEM to verify the phase formation, the electrical properties, the chemical analysis, and the surface and interface morphologies. The formation of C49 ZrSi₂ was observed at the Zr/Si interface after annealed at 600°C. The sheet resistivities were found to be affected by the formation of the C49 ZrSi₂. The Zr-silicide thin film annealed at 600°C showed the significant drop of resistivity values from 184.3 $\mu\Omega\text{-cm}$ to 74.3 $\mu\Omega\text{-cm}$, which was due to the formation of C49 ZrSi₂ at the Zr/Si interface. The resistivity value of ZrSi₂ exhibited to be 32 $\mu\Omega\text{-cm}$ after annealing at 800°C. The chemical analysis of C49 ZrSi₂ had been done with AES and exhibited a good stoichiometry of ZrSi₂. The surface and interface morphologies of Zr-silicide were examined by TEM and HRTEM. The formation of C49 ZrSi₂ was observed at the Zr/Si interface after annealing at 600°C. The surface and interface morphologies of the ZrSi₂ film annealed at 800°C showed relatively uniform morphologies, which indicated that C49 ZrSi₂ thin films had high resistance to the agglomeration and high thermal stability.

1. 서 론

최근 반도체 소자의 제조기술이 급속히 발전됨에 따라 대용량화, 고집적화 및 소형화에 부응하는 재료개발이 요구되어지고 있다. 현재 내화성 금속 재료를 이용한 실리사이드(refractory metal silicide)가 contact이나 interconnection 재료로 많은 연구가 되어지고 있다. WSi₂, MoSi₂, TiSi₂와 같은 내화성 금속 실리사이드는 낮은 비저항과 높은 온도 안정성을 보이기 때문에 많은 연구가 진행되고 있다¹⁾. 특히 TiSi₂는 내화성 금속 실리사이드 중에서 가장 낮은 비저항 (13~25 $\mu\Omega\text{-cm}$)²⁾과 높은 온도 안정성을 가지는 재료로서 가장 활발히 연구되어지고 있는 재료이다^{3~4)}. TiSi₂는 그 구조적 특성상 저온(450~650°C)에서는 준안

정상인 저심 사방정계 구조의 C49 TiSi₂가 형성되며, 고온(650°C 이상)에서는 안정상인 면심 사방정계 구조의 C54 TiSi₂가 형성된다^{5~6)}. 따라서 열처리 온도가 높아짐에 따라 형성된 silicide가 650°C 부근에서 상변화(C49상→C54상)가 일어나 전기적, 물리적 특성 변화가 생기며 C54 TiSi₂ 형성시 표면을 거칠게 하는 응집화 현상이 발생하여 실제 소자에 적용시키는데 문제점으로 제기되고 있다^{7~8)}.

본 실험에서는 Zr을 이용한 ZrSi₂에 대하여 연구하였다. Zr은 Ti와 주기율표에서 같은 족(IVa)에 속하여 Ti-silicide가 가지고 있는 낮은 비저항과 높은 온도 안정성을 나타내는 재료로 간주된다. Si(100) 기판 위에 Zr을 증착 열처리하여 형성된 ZrSi₂는 비교적 낮은 비저항(35~40 $\mu\Omega\text{-cm}$)과 응집이 높기 때문에(ZrSi₂: 1650~1700°C, TiSi₂:

1540°C) 후속 고온 열처리시 높은 온도 안정성 등으로 차세대 반도체 소자의 재료로서 주목을 받는 금속 실리사이드 중의 하나이다. 또한 Zr-silicide 형성시 실리콘 소모량이 Ti-나 Co-silicides보다 적기 때문에 균질한 ZrSi₂/Si 계면을 얻을 수 있을 것으로 예상되며, ZrO₂의 생성열이 SiO₂의 생성열보다 낮기 때문에 ZrSi₂/Si 계면에 존재하는 자연 산화막의 제거능력이 우수하여 균질한 계면을 얻을 수 있다.⁹⁻¹⁰⁾ 그리고 그 구조상 안정상인 저심 사방정계 구조의 C49 상¹¹⁻¹²⁾만을 가지기 때문에 TiSi₂에서 관찰되는 상변화에 따르는 특성변화가 나타나지 않는다. 그러나 아직 C49 ZrSi₂의 성장과 특성에 대하여서는 체계적인 연구가 되어지지 않고있어 본 연구에서는 C49 ZrSi₂의 형성과 형성된 박막의 전기적 특성, 화학적 조성, 표면 및 계면에 관하여 연구를 하였다. Zr 박막은 고진공 하에서 Si(100) 기판에 증착되었으며, 열처리후 XRD (X-ray diffraction)로 ZrSi₂의 상형성을 관찰하였으며, four-point probe로 전기적 특성을, TEM (transmission electron microscopy)과 HRTEM (high resolution TEM)으로 표면 및 계면 형상을, AES (Auger electron spectroscopy)로 형성된 상의 화학적 성분분석을 하여 C49 ZrSi₂의 특성에 대해 연구하였다.

2. 실험방법

본 실험에 사용된 기판은 B-도핑된 비저항 9~12 Ωcm인 p-형 Si(100) 기판을 사용하였다. 실험은 Si 기판의 세정, Zr-silicide 박막의 증착 및 열처리, 그리고 각 온도에서 형성된 Zr-silicide 박막의 분석으로 하였다.

Si 기판의 유기 오염물을 제거하기 위해 piranha (H₂SO₄:H₂O₂ = 4:1) 세정을 10분간 실시한 후 초순수로 세척 후 N₂ blowing 하였으며, 기판 표면의 자연 산화막을 제거하기 위해 희석 불산 용액 (HF:H₂O = 1:50) 세정을 하였다. 불산 세정후 수소로 종단된 기판을 N₂ blowing한 후 터보 펌프가 장착된 전자빔 증착기(electron-beam evaporation system)에서 진공을 1~2×10⁻⁶ torr로 유지한 후 전자빔으로 Zr을 가열하여 500Å의 박막을 증착하였다. 증착시 Zr의 증착속도는 2~3 Å/sec 정도로 유지하였으며, quartz crystal oscillator로 증착된 박막의 두께를 측정하였다. Zr 증착후 저항 가열식 진공로에서 500°C부터 800°C까지 100°C간격으로 10분 동안 열처리하였으며, 이때 진공도는 6×10⁻⁶ torr 이하로 유지하였다.

열처리한 Zr-silicide 시편을 XRD를 사용하여 ZrSi₂의 상형성을 관찰하였으며, 전기적 특성 변화를 four-point probe로 측정하였고, 표면 및 계면의 형상을 TEM과 HRTEM으로, Zr-silicide 박막의 화학적 조성을 AES를 사용하여 분석하였다.

3. 결과 및 고찰

본 실험에서는 Si(100) 기판에 Zr을 전자빔 증착기를 사용하여 증착하였으며, 각 온도에서 열처리한 Zr-silicide 시편의 상형성을 XRD를 사용하여 분석하였다. 그림 1은

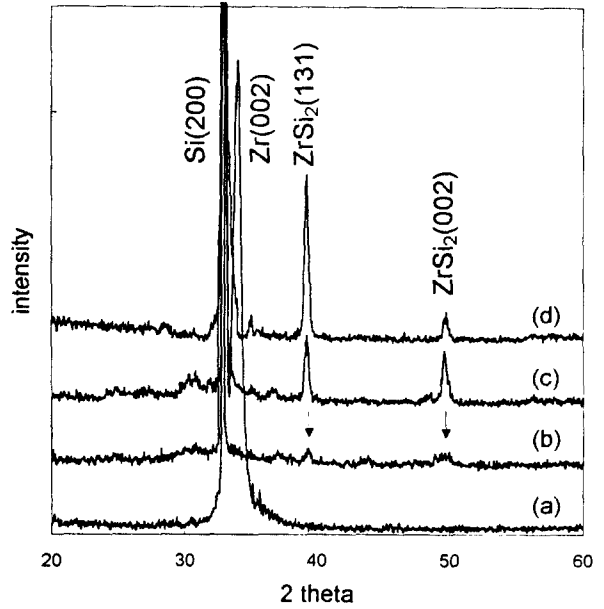


Fig. 1. XRD spectra of the Zr/Si thin films annealed at (a) 500°C, (b) 600°C, (c) 700°C, and (d) 800°C

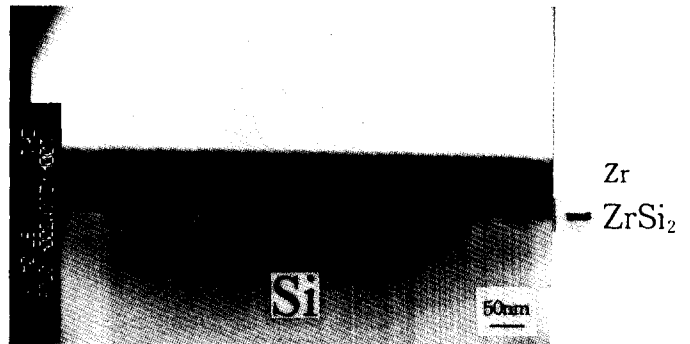


Fig. 2. TEM micrograph of the Zr/Si thin film after annealing at 600°C

500°C부터 800°C까지 100°C 간격으로 10분 동안 열처리한 시편의 XRD 분석결과이다. 500°C 열처리한 그림 1 (a)의 XRD 분석결과를 보면 Si(200)과 Zr(002)의 peak이 관찰되었으며 Zr-silicide의 상형성은 관찰되지 않았다. 그림 1 (b)의 600°C 열처리 후의 XRD를 관찰해보면 Si(200) peak 이외의 뚜렷한 peak이 관찰되지 않았으나, C49 ZrSi₂의 (131)면과 (002)면의 peak이 나타나는 자리에서 intensity가 매우 약하지만 peak이 존재하는 것이 관찰되었다. 이런 형상은 Zr과 Si의 계면에서 C49 ZrSi₂의 핵생성이 시작됨에 의한 것으로 생각된다. 700°C 열처리한 시편의 XRD 결과인 그림 1 (c)에서는 C49 ZrSi₂의 (131)면과 (002)면의 peak이 관찰되었으며, 그림 1 (d)의 800°C 열처리 후에는 Zr과 Si의 박막반응으로 인한 C49 ZrSi₂의 형성이 뚜렷이 관찰되었다.

열처리한 Zr-silicide 박막의 표면과 계면 형상을 단면 TEM을 이용하여 분석하였다. 그림 2는 600°C 열처리한 Zr-silicide 박막의 TEM 사진이다. Si 기판과 증착된 Zr

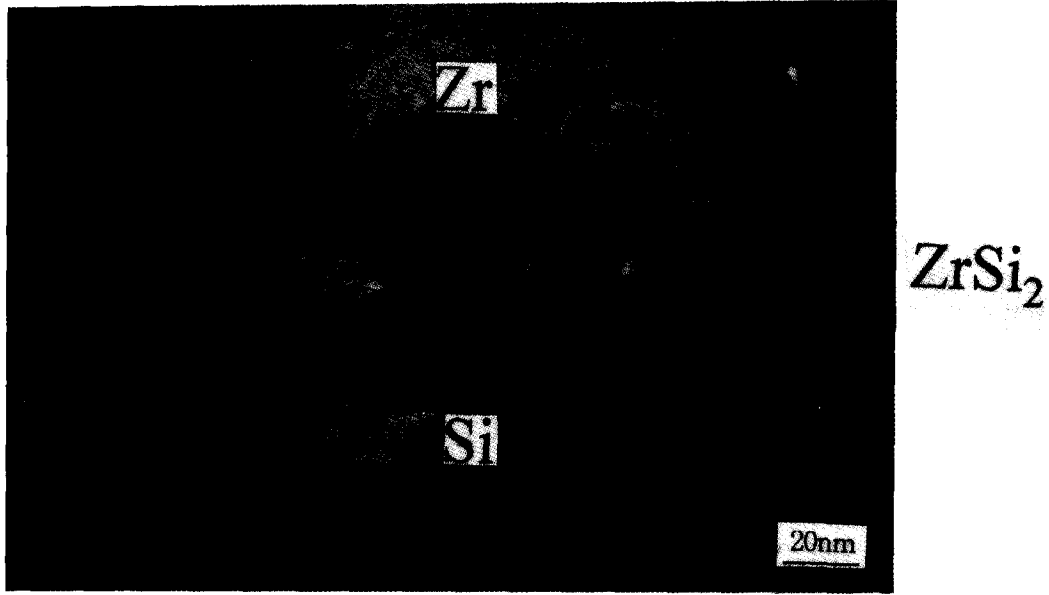


Fig. 3. HRTEM micrograph of the Zr/Si thin film after annealing at 600°C



Fig. 4. TEM micrograph of the Zr/Si thin film after annealing at 800°C

의 계면에서 $ZrSi_2$ 의 핵생성으로 인한 상형성이 관찰되었다. Zr과 Si의 계면에서의 실리사이드화 경향을 좀 더 자세히 관찰하기 위하여 600°C 열처리 한 시편의 HRTEM 고찰을 하였으며 그림 3에 나타내었다. 그림 3의 HRTEM 사진을 보면 Zr 박막과 Si 기판과의 계면에 결정화된 C49 $ZrSi_2$ 가 관찰되었다. C49 $ZrSi_2$ 의 형성은 600°C부터 시작됨을 알 수 있으며, C49 $ZrSi_2$ 의 생성은 Zr/Si의 계면에서 고르게 형성되기 시작하는 것을 관찰할 수 있다. 또한 그림 1 (b)의 XRD 결과에서 나타난 작은 peak은 C49 $ZrSi_2$ 의 형성에 의한 것임을 알 수 있다. 800°C에서 열처리한 Zr-silicide 시편의 TEM 사진을 그림 4에 나타내었다. 형성된 박막은 그림 1 (d)의 XRD 결과로부터 C49 $ZrSi_2$ 가 형성되었음을 알 수 있었으며, 형성된 $ZrSi_2$ 박막의 표면 형상은 매우 균질한 형태를 하고 있음을 알 수 있었다. 그리고 $ZrSi_2$ 의 경우 실리사이드 형성시 Si 소모량이 적기 때문에 (Zr의 Si 소모량: 1.72배, Ti의 Si 소모량: 2.27배, Co의 Si 소모량: 3.64배) 계면의 형태도 다른 금속 실리사이드

에 비해 균질하며 평편한 형상이 유지되고 있음을 보이고 있다. 그림 4의 800°C 열처리 후에도 $ZrSi_2$ 박막은 응집화로 인한 거친 표면 형상이나 박막이 끊어지는 현상은 관찰되지 않았으며 고온 열처리 후에도 높은 온도 안정성을 가지는 재료임을 관찰할 수 있었다. 고온 열처리시 응집화 현상은 반도체 소자가 고집적화 되면서 큰 문제점으로 대두되고 있다. 현재 반도체 소자로서 많은 연구가 되어지고 있는 Ti-silicide 경우에는 낮은 비저항의 장점 등을 가지고 있지만, 650°C 이상의 열처리 공정중 형성된 C54 $TiSi_2$ 의 응집화에 의한 표면이 거칠어지는 단점을 나타내고 있다. 두께의 굴곡이 없는 균질한 박막은 contact 구조 형성시 일정한 contact 저항과 shallow junction의 매우 얇은 박막 등을 형성할 때 중요한 요건이 된다¹³⁾. 즉 계면 및 표면이 불균질하여 국부적으로 얇거나 거의 끊어진 상태를 가질 때 전기 저항 등이 높아지게 되거나, 혹은 전기가 흐르지 않게 되어 반도체 소자로서의 기능을 상실하게 된다. 또 형성된 박막 위에 여러 다층 구조의 소자를 형성하는데 있어서 하부 박막의 표면 거칠기는 다음 단계의 균질한 박막 형성에 영향을 주게 된다. Si 기판에 형성된 박막은 Si 기판과 표면 및 계면 에너지 그리고 격자상수 등 여러 물리적 특성이 다르기 때문에 열처리 공정중 표면이 거칠어지거나 심한 경우 응집화 현상을 일으키게 된다¹⁴⁾. 이러한 박막의 불균질성은 반도체 소자가 고집적화 되어 그 크기가 더욱 작아질수록 더 큰 문제로 지적 되게 된다. 그림 2~4의 TEM 사진을 관찰해보면 800°C 열처리 후에도 C49 $ZrSi_2$ 의 표면 및 계면의 형상은 균질하며 응집화로 인한 거친 표면이나 박막이 끊어지는 현상이 관찰되지 않았으며 따라서 온도 안정성이 높은 silicide임이 관찰되었다.

그림 5는 800°C 열처리 후 형성된 C49 $ZrSi_2$ 박막의 화학적 성분 조성을 분석하기 위해 실시한 AES 분석 결과이다. 실리사이드를 형성할 때 Si 기판 표면에 존재하는 자연

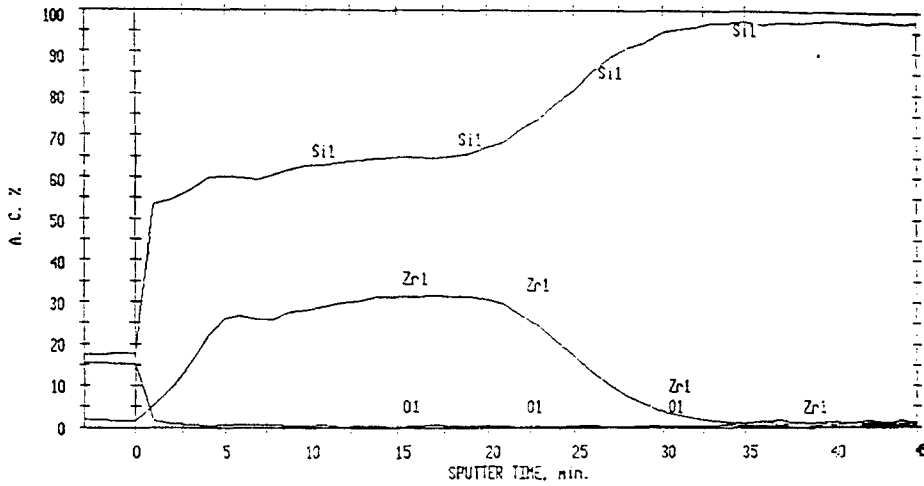


Fig. 5. Auger depth-profile of a ZrSi₂ thin film formed at 800°C

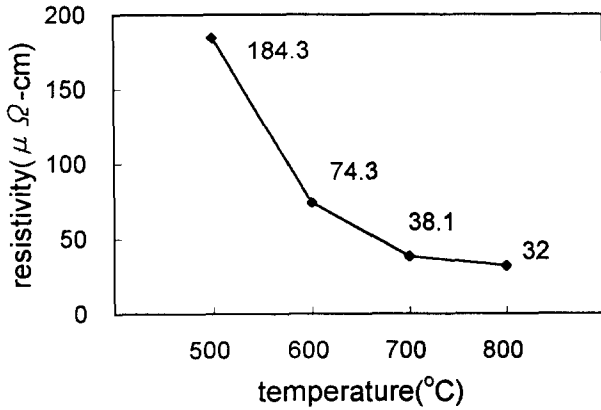


Fig. 6. The resistivity ($\mu\Omega\text{-cm}$) of the Zr/Si thin films as a function of annealing temperatures

산화막 층은 주확산자인 Si이 Zr 박막의 내부로 확산하는데 방해 요소가 되며, 자연 산화막의 취약한 부분을 통하여 실리사이드화 반응이 집중적으로 일어나므로 실리사이드/실리콘 계면이 거칠어지게 된다. Zr을 Si기판에 증착하여 실리사이드 반응을 하는 경우에는 zirconium oxide의 생성열(-87.2 kcal/mole)이 silicon oxide의 생성열(-68.5 kcal/mole) 보다 낮기 때문에 Si 기판의 표면에 잔류하는 자연 산화막을 환원시켜 제거하므로 TEM 사진에서 보듯이 균질한 계면을 얻을 수 있다. 그림 5의 800°C 열처리한 시편의 AES 분석 결과를 보면 박막 내부와 Zr과 Si의 계면에서의 O의 성분은 noise level 이하로 측정되었고, 박막 전반에 걸쳐 균질한 화학적 조성을 하고 있음을 알 수 있다. 박막 내부의 Zr과 Si의 비율은 1:2로 균질하게 나타났으며, 그림 1 (d)의 XRD 분석 결과로부터 형성된 박막은 C49 ZrSi₂임을 알 수 있다.

그림 6은 Zr-silicide의 전기적 특성을 분석하기 위해 four-point probe로 면저항을 측정한 결과이다. 그림 6에서 보듯이 비저항은 184.3 $\mu\Omega\text{-cm}$ 에서 32 $\mu\Omega\text{-cm}$ 로 현저히 저하되었으며, 800°C 열처리 후에는 32 $\mu\Omega\text{-cm}$ 의 낮은 비저항 값이 측정되었다. Zr-silicide의 저항 값은 Zr과 Si

의 박막 반응에 의한 상형성에 의존하는 것으로 관찰되었다. 비정질 상태의 Zr과 Si이 존재하는 500°C 열처리 시편에서는 184.3 $\mu\Omega\text{-cm}$ 의 높은 저항이 관찰되었으며, 600°C 열처리 후에는 저항 값이 74.3 $\mu\Omega\text{-cm}$ 로 급속히 저하되었다. 이런 현상은 600°C 열처리 후에 Zr과 Si의 계면에서 C49 ZrSi₂의 핵생성이 시작되기 때문에 비저항이 감소되었다고 생각된다. 그림 1 (b)의 600°C XRD에서 관찰된 미세한 C49 ZrSi₂ (131)면과 (002)면의 peak과도 그 관련성을 알 수 있으며, 그림 3의 600°C HRTEM 사진에서 저항 감소의 원인이 ZrSi₂의 형성으로 인한 것임을 확인하였다. 700°C 열처리 후에는 38.1 $\mu\Omega\text{-cm}$ 의 비저항 값과 800°C 열처리 후에는 박막 내부 전반에 형성된 C49 ZrSi₂의 형성으로 인한 32 $\mu\Omega\text{-cm}$ 의 낮은 비저항 값을 나타내었으며, 이런 현상은 XRD 분석 결과에서 관찰된 것처럼 C49 ZrSi₂의 형성에 의한 것임을 확인할 수 있었다.

4. 결 론

Si(100) 기판 위에 500Å의 Zr을 증착시키고 500°C부터 800°C까지 100°C 간격으로 열처리하여 Zr-silicide를 형성시켰다. 그리고 이 Zr-silicide 시편을 XRD, four-point probe, TEM, HRTEM, AES 분석을 하여 생성상과 상형성 온도, 전기적 특성, 각 상의 표면 및 계면 형상과 화학적 조성을 조사하였다. 600°C 열처리 후에 Zr과 Si기판의 계면에서 ZrSi₂의 형성이 시작되는 것을 HRTEM으로 관찰하였으며, ZrSi₂의 형성과 성장으로 인해 전기적 저항이 감소하는 것이 관찰되었다. 800°C 열처리 후에는 32 $\mu\Omega\text{-cm}$ 의 낮은 비저항을 나타내었으며 ZrSi₂ 박막 내부의 화학적 조성은 일정하며, Zr과 Si의 성분비가 1:2로 박막 전반에 걸쳐 균질한 상이 형성되었음을 AES 분석으로 확인하였다. Zr-silicide 박막의 표면 및 계면의 형상을 TEM과 HRTEM으로 분석하였는데 고온 공정시 문제시되는 응집화로 인한 표면의 거칠어지는 현상이나 박막이 끊어지는 현상은 나타나지 않았으며, 800°C 열처리 후에도 ZrSi₂ 박막은 표면과 계면에서 평편한 형상을 유지하였다. 본 실험

을 통하여 C49 ZrSi₂는 낮은 저항을 가지며 고온에서도 높은 온도 안정성을 가지는 신뢰성 있는 재료임을 확인할 수 있었다.

감사의 글

본 연구는 한국과학재단의 1995년도 핵심전문연구(과제 번호: 951-0801-016-2)지원에 의해 이루어졌기에 이에 감사드립니다.

참고 문헌

1. S. P. Murarka, 'Silicide for VLSI application' Academic press, Inc.(1983)
2. J. Engqvist, U. Jansson, J. Lu, and J. Carlsson, J. Vac. Sci. Technol., **A12**, 161(1994)
3. S. P. Murarka and D. B. Fraser, J. Appl. Phys., **51**, 342(1980)
4. M. D. Naeem, W. A. Orr-Arienzo, and J. G. Rapp, Appl. Phys. Lett., **66**, 877(1995)
5. I. J. M. M. Raaijmakers and K. B. Kim, J. Appl. Phys., **67**, 6255(1990)
6. R. W. Mann and L. A. Clevenger, J. Electrochem. Soc., **141**, 1347(1994)
7. C. K. Choi, S. J. Yang, and J. Y. Ryu, Appl. Phys. Lett., **63**, 485(1993)
8. H. Jeon, C. A. Sukow, T. W. Honeycutt, G. A. Rozgonyi, and R. J. Nemanich, J. Appl. Phys., **71**, 4269(1992)
9. Y. Dao, D. E. Sayers, and R. J. Nemanich, J. Appl. Phys., **78**, 6584(1995)
10. T. Yamauchi, S. Zaima, K. Mizuno, H. Kitamura, Y. Koide, and Y. Yasuda, J. Appl. Phys., **69**, 7050(1991)
11. M. Setton and J. van der Spiegel, J. Appl. Phys., **70**, 193(1991)
12. J. H. Lin, W. Y. Hsieh, and L. J. Chen, J. Appl. Phys., **79**, 9123(1996)
13. K. L. Saenger, C. Cabral, Jr. L. A. Clevenger, R. A. Roy and S. Wind, J. Appl. Phys., **78**, 7040(1995)
14. C. A. Sukow and R. J. Nemanich, J. Mater. Res., **9**, 1214(1994)