

능동 바이어스 회로로 구현된 저주파 궤환회로를 이용한 발진기의 위상잡음 감소

Phase Noise Reduction in Oscillator Using a Low-frequency Feedback Circuit Based on Active Bias Circuit

張寅奉 · 梁承仁

In-Bong Jang · Seung-In Yang

요 약

발진기의 위상잡음에 영향을 주는 요인은 여러 가지가 있다. 그러나 발진기의 위상잡음은 주로 캐리어(carrier)와 $1/f$ 의 특성을 갖는 DC 근처 저주파 잡음과의 혼합으로 발생되므로, 저주파 플리커 잡음에 의해 지배된다. 본 논문에서는 능동 바이어스 회로로 구현된 저주파 궤환회로를 이용하여 플리커 잡음의 영향을 최소화함으로써 발진기의 위상잡음을 줄이는 기법을 제안하고, DBS 수신기에 사용 가능한 DRO를 제작하였다. 제작된 DRO의 위상잡음을 측정한 결과 10 kHz 오프셋 주파수에서 약 -92 dBc/Hz로 제안된 방법이 상당히 효과적임을 확인하였다.

Abstract

There are several factors that have influence on the phase noise of an oscillator. But one of the major factors is the flicker noise of a transistor, since the phase noise of an oscillator is generated by mixing the carrier with the low frequency noise near the DC having the characteristic of $1/f$. In this paper, we have presented a method on reducing the phase noise of an oscillator by using a low-frequency feedback circuit based on an active bias circuit, and have fabricated a DRO for a DBS receiver. Measurement results show that the phase noise is -92 dBc/Hz at the 10 KHz offset frequency, and from these results we have found out that the reduction method is very effective.

I. 서 론

우리 나라의 최초의 통신, 방송 복합위성인 무궁화 위성이 1995년 8월에 발사되었으며 그 뒤에 무궁화 2호 위성이 발사되었다. 이로 인해 우리 나라도 본격적인 디지털 방식의 직접위성방송(DBS :

direct broadcast satellite)서비스가 개시되었다. DBS는 그 서비스 지역이 광범위하며, 고선명 TV 종합 디지털 방송(ISDB)서비스 등 새로운 방송 서비스를 제공할 수 있다. 또한 낮은 C/N비(carrier to noise ratio)로 시청 가능하며, 디지털 변조 기법을 사용함으로써 전송품질을 향상시켜 고품질의 서비스를 가능하게 한다.

충실대학교 전자공학과(Dept. of Elec. Eng., Soongsil University)
· 논문번호 : 970117-003
· 접수일자 : 1997년 1월 17일

위와 같은 시스템에서 필수적으로 사용되는 발진기는 주위의 온도 변화와 동작환경에 안정한 소형화된 고안정 발진기가 요구된다. 특히 발진기의 위상잡음은 시스템의 성능에 큰 영향을 끼치므로 발진기 설계시 낮은 위상잡음은 필수조건이 된다. 발진기의 위상잡음은 캐리어(carrier)와 $1/f$ 의 특성을 갖는 DC 근처 저주파 잡음과의 혼합으로 발생되므로, 저주파 플리커 잡음에 의해 지배된다.

현재까지 제안된 발진기의 위상잡음을 줄이는 기법들을 살펴보면 다음과 같다. Chen은 발진기의 비선형 특성(전류-전압관계에서)때문에 발생하는 even power를 제거하면 혼합효과가 약해져 캐리어 근처의 잡음이 줄어드는 것을 보였다^[1]. Riddle은 트랜지스터의 소스 결합 쌍을 이용한 밸런스드 발진기(balanced oscillator)가 $1/f$ 잡음의 상향변환에 영향을 주는 resistive 변조를 감소시켜 위상잡음이 줄어드는 것을 실험적으로 보였다^[2]. Hearn은 Chen의 기법과 Riddle의 실험이 $1/f$ 잡음의 상향변환을 완전하게 제거하지 못하는 것을 이론적으로 보였다^[3]. Darwish는 발진기 회로(FET의 소스와 DR사이)에 다이오드 2개(clipping용)를 사용하여 FET가 선형영역에서 동작하도록 함으로써 위상잡음을 줄이는 기법을 제안하였다^[4].

본 논문에서는 능동 바이어스 회로로 구현된 저주파 케환회로를 이용하여 플리커 잡음의 영향을 최소화함으로써 발진기의 위상잡음을 줄이는 기법을 제안한다. 또한 이를 이용하여 위성방송 수신기에 사용되는 X-밴드용 발진기를 제작하고 성능을 측정하였다.

II. 발진기의 위상 잡음을 줄이는 방법

발진기의 위상 잡음에 영향을 주는 요인은 반도체의 플리커 잡음($1/f$ noise), 대신호 조건하에서 반도체의 잡음지수(NF), 그리고 공진기의 필터 특성 등 여러 가지가 있으나^[5], 본 논문에서는 발진기의 위상잡음에 지배적인 영향을 미치는 트랜지스터의 플리커 잡음의 영향을 줄임으로써 발진기의 위

상 잡음을 개선하는 기법을 제안한다. 플리커 잡음을 포함하는 발진기 모델은 그림 1과 같게 된다.

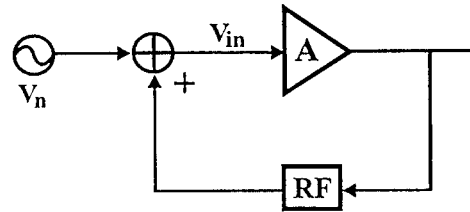


그림 1. 발진기 모델

Fig. 1. Oscillator model.

그림 1에서 V_n 은 플리커 잡음, A 는 플리커 잡음이 없는 증폭기의 이득, RF 루프는 RF 신호의 케환회로이다. 플리커 잡음 V_n 은 케환되는 RF 신호와 합해져 이득 A 를 갖는 증폭기에 입력된다. 이 입력신호는 증폭기의 비선형 특성 때문에 상향 변환(up-conversion)되어 그림 2와 같은 출력 스펙트럼을 갖게 된다.

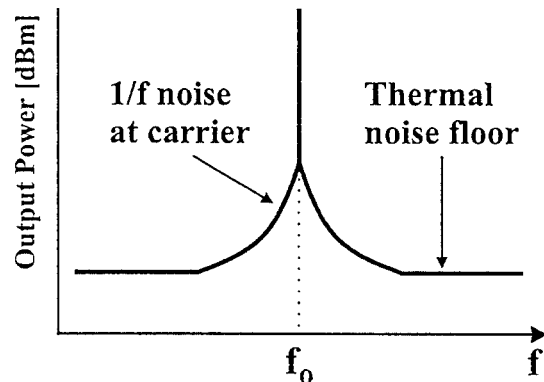


그림 2. 발진기의 출력 스펙트럼

Fig. 2. Oscillator output spectrum.

플리커 잡음은 트랜지스터의 특성으로 고정된 양이므로 플리커 잡음 자체를 줄일 수는 없지만, 상관관계를 갖는 신호로 볼 수 있으므로^[6] 다음의 그림 3과 같이 저주파용 부케환회로를 추가함으로써 증폭기의 입력단에 입력되는 플리커 잡음을 상쇄시켜 발진기의 위상잡음을 감소시킬 수 있겠다.

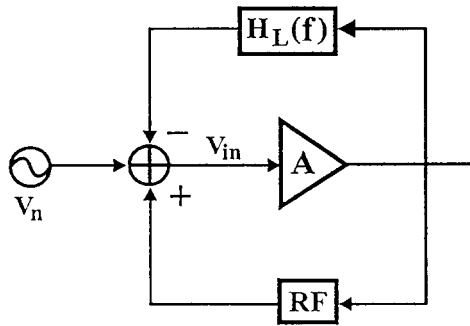


그림 3. 저주파 케환회로를 추가한 발진기 모델
Fig. 3. Oscillator model with low-frequency feedback circuit.

본 논문에서는 발진기의 RF 부분을 먼저 설계한 후에 저주파 케환회로를 추가하므로, 그림 3의 저주파 케환회로 $H_L(f)$ 를 발진 주파수 및 출력 전력 레벨에는 전혀 영향을 주지 않도록 설계한다. 또한 저주파 입장에서 RF 케환회로는 개방 회로이므로 저주파 입장에서 본 발진기 모델은 다음의 그림 4와 같이 나타낼 수 있다.

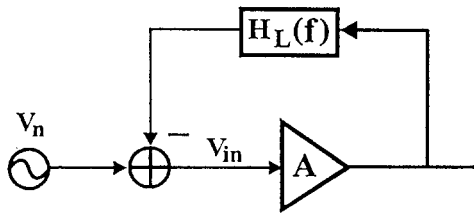


그림 4. 저주파 입장에서 본 발진기 모델
Fig. 4. Oscillator model in the view point of low-frequency.

그림 4에서 플리커 잡음의 입력 V_{in} 은 다음 관계를 갖게 된다.

$$V_{in} = \frac{V_n}{1 + A \cdot H_L} \quad (1)$$

여기서 $|1 + A \cdot H_L| > 1$ 이 되는 적절한 저주파 부케환회로를 추가함으로써 플리커 잡음의 영향은 충분히 줄일 수 있음을 알 수 있다.

III. 발진기의 설계 제작 및 결과 검토

제안된 기법을 이용하여 DBS 수신기에 사용 가능한 DRO(Dielectric Resonator Oscillator)를 상용 카드 톨인 HP-EEsof사의 Libra를 이용하여 설계하였다. 설계에 사용한 FET는 HP-Avantec사의 ATF-13136 이고, $\epsilon_r = 3.2$, $H = 0.635$ mm, dielectric loss tangent = 0.0003인 테프론 기판을 사용하였고, DC 바이어스 조건은 $V_{ds} = 3$ V, $I_{ds} = 25$ mA이고, 설계사양은 표 1과 같다. 설계에 사용한 DRO 회로는 그림 5와 같고, 각 단에서의 반사계수를 그림 5와 같이 정의하면 발진기의 초기 발진조건은 다음의 식과 같다.

표 1. DRO 설계 사양

Table 1. DRO design specification

| | |
|----------------------|---------------|
| 발진 주파수 | 10.678 GHz |
| 출력 전력 | 10 dBm 이상 |
| 제 2 고조파 | -30 dBc 이하 |
| 위상잡음(10 KHz offset) | -80 dBc/Hz 이하 |
| 위상잡음(100 KHz offset) | -90 dBc/Hz 이하 |

$$K < 1 \quad (2)$$

$$\frac{1}{|\Gamma_{IN}|} < |\Gamma_R| \quad (3)$$

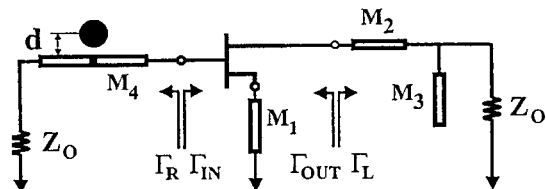


그림 5. DRO 회로
Fig. 5. DRO circuit.

$$\arg\left(\frac{1}{\Gamma_{IN}}\right) = \arg(\Gamma_R) \quad (4)$$

동작 주파수 10.678 GHz에서 발진조건 식 (2)와 (3)을 만족하도록 먼저 단락 스테브 M_1 의 길이와 전송선 M_2 의 길이 및 개방 스테브 M_3 의 길이를 조정 한 후, 식 (4)를 만족하도록 전송선 M_4 의 길이를 조정한다. 그림 6은 발진조건이 만족하도록 회로 정수를 조정 한 다음에 주파수를 바꾸면서 $1/\Gamma_{IN}$ 과 Γ_R 의 궤적을 Smith chart상 에 그림으로 표시한 것이다. 여기에서 화살표 방향이 주파수가 증가하는 방향이고, □ 표는 10.678 GHz에서 $1/\Gamma_{IN}$ 이고, ○ 표는 10.678 GHz에서 Γ_R 로써, 발진 시작조건 식 (3)과 (4)를 만족함을 알 수 있다. $1/\Gamma_{IN}$ 은 FET (ATF13136)의 소신호 S-파라미터로부터 계산된 것으로, 발진을 시작하면 FET는 점차 포화되어 그 부성저항은 작아지므로, $1/\Gamma_{IN}$ 의 궤적은 Smith chart상의 중심으로부터 바깥쪽으로 이동하여 궁극적으로 Γ_R 궤적의 ○ 표 부근에서 접하게 된다. 바로 이 점이 발진 주파수이므로, 초기에 설계한 발

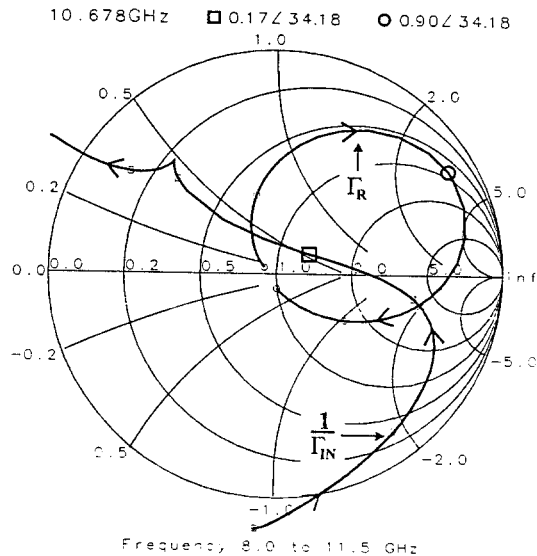


그림 6. 발진기의 Γ_R 과 $1/\Gamma_{IN}$ 의 궤적
Fig. 6. Γ_R , $1/\Gamma_{IN}$ locus of oscillator.

진 주파수가 약간 변할 수 있다.

플리커 잡음의 영향을 줄이기 위한 저주파 케환 회로는 일반적으로 R, L, C 직렬회로를 사용한다. 그러나 케환하고자 하는 플리커 잡음은 저주파 신호이므로 케환회로의 캐패시턴스 C가 대단히 커야 하므로 실제로 구현하기가 어렵다. 그러므로 본 논문에서는 그림 7과 같이 증폭기용 FET의 드레인과 게이트 사이에 PNP 트랜지스터를 이용하여 능동 바이어스 회로를 겸하는 저주파 케환회로를 구성하였다. 그림 5와 같이 DRO를 설계한 후에, 그림 7과 같이 저주파 케환회로를 추가하였으며, 저주파 케

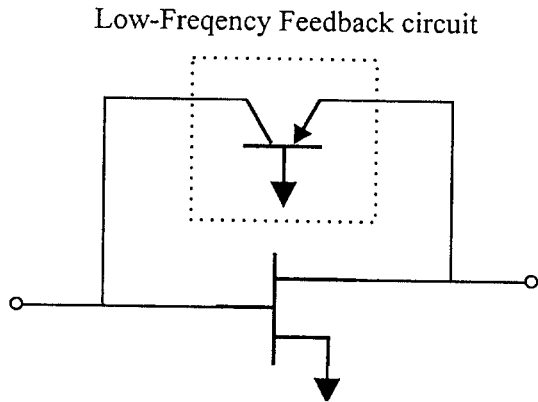


그림 7. 저주파 케환회로를 갖는 증폭기
Fig. 7. Amplifier with low-frequency feedback circuits.

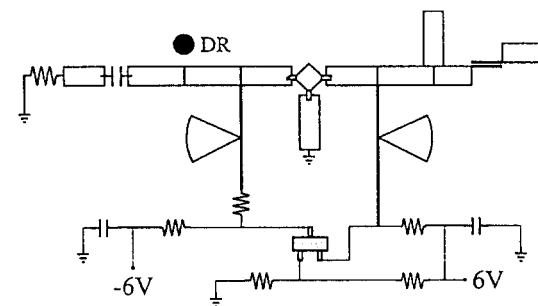


그림 8. 저주파 케환회로를 포함하는 DRO 회로도
Fig. 8. DRO schematic circuit with low-frequency feedback circuit.

환회로를 포함하는 DRO 회로도에는 그림 8에 그림으로 표시하였다. 또한 PCB Layout 필름은 그림 9에 그림으로 표시하였다.

제작된 발진기 회로는 알루미늄 케이스 내에 장착하여 외부의 영향을 차단하였고, 또한 건전지를 사용하여 전원의 영향을 차단하였다. HP사의 HP 8565E 스펙트럼 분석기로 발진기의 출력전력 스펙트럼을 측정하였으며, 그 결과는 그림 10에 그림으로

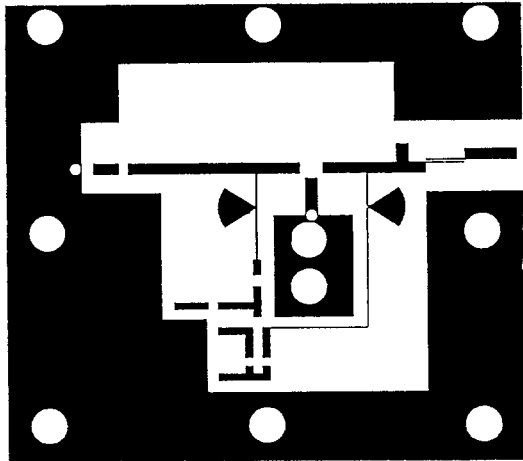


그림 9. 저주파 궤환회로를 포함하는 DRO의 PCB Layout

Fig. 9. DRO PCB layout with low-frequency feedback circuit.

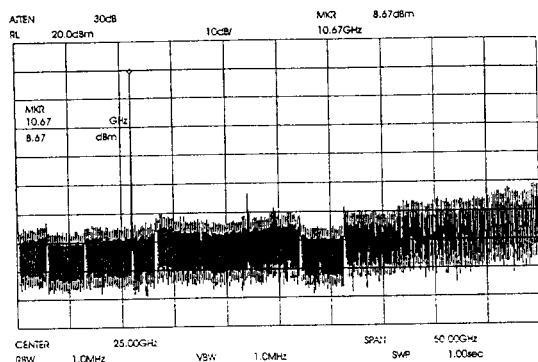


그림 10. 발진기의 출력 스펙트럼

Fig. 10. Oscillator output spectrum.

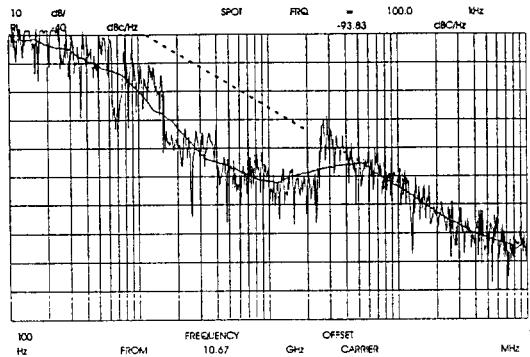


그림 11. 발진기의 위상잡음

Fig. 11. Oscillator phase noise.

로 표시하였다. 제작된 발진기의 발진주파수는 10.67 GHz로 원래의 설계주파수 10.678 GHz와는 0.008 GHz의 차이가 있으나 이는 주파수 조정 나사를 정밀하게 조정하면 발진 주파수를 정확하게 조정할 수 있다. 10.67 GHz에서 출력전력은 8.67 dBm으로 발진기와 스펙트럼 분석기를 연결한 동축 케이블 손실 1.967 dB를 감안하면 10 dBm 이상이고 제 2고조파는 약 -40 dBc로서 설계사양을 만족한다. 그림 11은 위상잡음 측정용 옵션(HP 85671A)이 있는 스펙트럼 분석기 HP 8565A로 발진기의 위상잡음을 측정한 결과이다. 일반적으로 발진기의 위상잡음은 그림 11의 점선과 같은 기울기를 가질 것으로 예측되는데, 측정된 위상잡음은 100 KHz 오프셋 주파수에서 -93.8 dBc/Hz, 10 KHz 오프셋 주파수에서 -92 dBc/Hz로 대략 30 KHz 오프셋 주파수 이하에서 현격하게 감소됨을 알 수 있다. 따라서 오프셋 주파수가 낮은 경우 즉 캐리어 근처에서의 위상잡음은 저주파 궤환회로를 이용함으로써 상당히 감소시킬 수 있음을 알 수 있다.

IV. 결 론

본 논문에서는 능동 바이어스 회로로 구현된 저주파 궤환회로를 이용하여 플리커 잡음의 영향을

줄임으로써 발진기의 위상잡음을 개선하는 설계기법을 제안하였고, DBS 수신기에 사용 가능한 DRO를 제작하였다.

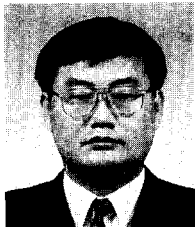
제작된 발진기의 위상잡음은 100 KHz 오프셋 주파수에서 -93.8 dBc/Hz, 10 KHz 오프셋 주파수에서 -92 dBc/Hz이다. 결과로부터, 본 논문에서 적용한 저주파 케환회로가 낮은 오프셋 주파수(캐리어 근처)에서 위상잡음을 현격하게 감소시킴을 확인할 수 있었다. 또한 제안된 기법은 저주파 케환회로에 트랜지스터를 사용함으로써 MMIC 회로에 적용 가능하리라고 생각된다.

참고 문헌

[1] H. B. Chen, van der Ziel, K. Amberiadis, "Reduction of Low Frequency Sidebands in Oscillators", *Noise and Physical System and 1/f Noise*, North Holland Physics Publishers, pp. 333-335, 1983.
 [2] A. N. Riddle, R. J. Trew, "A novel GaAs FET oscillator with low phase noise",

IEEE MTT-S Dig., pp. 257-260, 1985.
 [3] C. Hearn, "Comments on Oscillator with Odd-Symmetry Characteristics Eliminates Low-Frequency Noise Side Bands", *IEEE Trans. on Circuits and Systems*, pp. 329-331, Mar. 1987.
 [4] A. M. Darwish, A. K. Ezzeddine, H-L. A. Hung, F. R. Phelleps, "A New Phase Noise Reduction Technique for MMIC Oscillators", *IEEE MTT-S Dig.*, pp. 463-464, 1992.
 [5] G. D. Vendelin, A. M. Pavio, U. L. Rohde, *Microwave Circuit Design using Linear and Nonlinear Techniques*, John Wiley & Sons, New York, pp. 384-503, 1990.
 [6] M. S. Keshner, "1/f noise", *Proc. IEEE*, vol. 70, pp. 212-218, Mar. 1982.
 [7] R. G. Logers, *Low Phase Noise Microwave Oscillator Design*, Artech House, Norwood, MA, pp. 1-31, 1991.

장 인 봉



1963년 5월 25일 생
 1989년 2월 : 숭실대학교 전자공학과 (공학사)
 1991년 8월 : 숭실대학교 대학원 전자공학과(공학석사)
 1991년~현재 : 숭실대학교 대학원 전자공학과 박사과정

[주 관심분야] MIC, MMIC 회로 설계

양 승 인



1952년 1월 18일 생
 1974년 2월 : 서울대학교 전기공학과(공학사)
 1976년 2월 : 한국과학기술원 전기 및 전자공학과(공학석사)
 1987년 8월 : 한국과학기술원 전기 및 전자공학과(공학박사)

1983년~1984년 : University of Michigan, Radiation Lab. (객원연구원)

1991년~1992년 : University of Colorado, MIMICAD Center (객원교수)

1990년~현재 : 한국통신기술협회 RSG-9 의장

1996년~현재 : 한국전자과학회 학술이사

1997년~현재 : 대한전자공학회 마이크로파 및 전파전파 연구회 전문위원장

1978년~현재 : 숭실대학교 전자공학과 교수

[주 관심분야] 전자파 산란, 수치해석, 안테나, 초고주파 회로