

## BST 축전박막의 누설전류 평가

인태경 · 안건호 · 백성기  
포항공과대학교 재료금속공학과  
(1997년 3월 10일 접수)

### Leakage Current of Capacitive BST Thin Films

Tae-Kyoung In, KunHo Ahn and Sunggi Baik

Department of Materials Science & Engineering,  
Pohang University of Science and Technology  
(Received March 10, 1997)

#### 요 약

Ba<sub>0.5</sub>Sr<sub>0.5</sub>TiO<sub>3</sub> 박막을 RF 마그네트론 스퍼터링법을 이용하여 Pt/Ti/SiO<sub>2</sub>/Si(100) 기판에 증착하였다. 누설전류에 영향을 주는 것으로 알려진 열처리 조건, dopant 효과 등을 평가하고자 이온반경이 Ti와 유사하고 대부분이 T<sub>i</sub> 자리를 치환하는 것으로 알려진 Nb와 Al을 각각 donor와 acceptor로 선택하여 BST 박막에 첨가한 후 누설전류를 측정하였다. 고온에서 in-situ 증착된 BST 박막은 거친 표면 형상을 보이며 낮은 전압에서 파괴가 발생하고, Nb 첨가로 누설전류가 증가하였다. 상온 증착후 후열처리된 박막은 표면 형상의 평활도가 증가하였으며 in-situ로 제조된 박막에 비해 높은 파괴전압과 낮은 누설전류를 나타내었다. 특히 Al이 첨가된 BST 박막의 누설전류밀도는 ~10<sup>8</sup> A/cm<sup>2</sup>로 도핑을 하지 않은 박막이나 Nb가 첨가된 박막에 비해 매우 낮은 누설전류밀도를 나타냈으며, 이는 산화로 인한 산소공공의 감소, 이동 가능한 hole의 감소와 후열처리과정중 계면 및 입계의 산화로 Schottky 장벽이 높아진 결과로 판단된다.

#### ABSTRACT

Ba<sub>0.5</sub>Sr<sub>0.5</sub>TiO<sub>3</sub> thin films were deposited by RF magnetron sputtering method in order to clarify the anneal condition and doping effect on leakage current. Nb and Al were selected as electron donor and acceptor dopants respectively, in the BST films because they have been known to have nearly same ionic radii as Ti and thought to substitute Ti sites to influence the charge carrier and the acceptor state adjacent to the grain boundary. BST thin films prepared in-situ at elevated temperature showed relatively high leakage current density and low breakdown voltage. In order to achieve smooth surface and to improve electrical properties, BST thin films were deposited at room temperature and annealed at elevated temperature. Post-annealed BST thin films showed smoother surface morphology and lower leakage current density than in-situ prepared thin films. The leakage current density of Al doped thin films was measured to be around 10<sup>8</sup> A/cm<sup>2</sup>, which is much lower than those of undoped and Nb doped BST films. The result clearly demonstrates that higher Schottky barrier and lower mobile charge carrier concentration achieved by annealing in the oxygen atmosphere and by Al doping are desirable for reducing leakage current density in BST thin films.

**Key words :** BST thin film, Sputtering, Leakage current, Doping effect

#### 1. 서 론

지금까지 DRAM(Dynamic Random Access Memory)에 사용되던 유전체는 SiO<sub>2</sub>나 silicon nitride (ONO)로 유전율은 6 정도였다. 하지만 반도체 소자의 소형화와 집적

화가 진행되면서 캐패시터의 면적이 크게 작아지고 단위 면적당 요구되는 축전량이 16 Mbit에서는 25 fF/μm<sup>2</sup>로 1 Gbit에서는 100 fF/μm<sup>2</sup>로 증가하게 되었다. ONO 구조를 사용하여 요구되는 축전량을 실현하기 위하여 trench·stack 구조 등을 적용해 왔으나 공정이 복잡해지는 단점

이 있다.<sup>1)</sup> 따라서 높은 유전율을 갖는 것으로 알려진  $Ta_2O_5$ ,  $PbZr_xTi_{1-x}O_3$  (PZT),  $Ba_xSr_{1-x}TiO_3$  (BST) 등이 DRAM용 캐패시터로서 연구되고 있다.

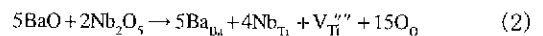
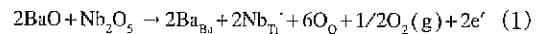
$Ta_2O_5$ 는 박막화 했을 때의 누설전류와 전극의 형성 문제로 인해 이를 이용하여 1 Gbit DRAM을 제조하기는 어려운 것으로 알려지고 있으며<sup>2)</sup>, PZT는 높은 유전율을 지니고 있지만 1 GHz에서 유전율이 40 정도로 낮아지고<sup>3)</sup> Pb의 휘발성, 피로, 열화 등의 문제로 인하여 clock 주파수가 100 MHz 이상인 ULSI (Ultra-large Scale Intergration) DRAM에는 사용이 어려울 것으로 판단되어 진다. BST는 여러 원소로 이루어진 산화물이지만 성분원소의 휘발성이 Pb계에 비하여 낮아 제조 공정에 쉽게 도입할 수 있으며, 2~3 GHz에서도 400~800의 유전율을 나타내고<sup>4)</sup>  $BaTiO_3$ 와  $SrTiO_3$ 의 상대적인 양에 따라 Curie point를 변화시킬 수 있어<sup>4)</sup> DRAM용 캐패시터로의 연구가 활발히 진행되고 있는 재료이다.<sup>2,3,5-10)</sup>

DRAM용 캐패시터에 요구되는 전기적 성질은 큰 축전용량과 낮은 누설전류 밀도이다. 누설전류는 저장된 정보의 손실을 가져오게 되어 refresh cycle을 결정하는 주요인이며, 일반적으로 DRAM cell에 허용되는 누설전류의 최대치는 5 fA/cell 정도이고 실제 제품에서는 이 값의 약 1/10~1/5 정도가 요구된다.<sup>2)</sup>

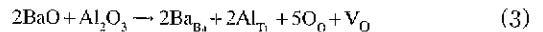
한편 DRAM 캐패시터용으로 연구되고 있는 BST의 누설전류기구는 Schottky emission에 의한 것으로 활발히 논의되고 있으며<sup>2,3,5,7,8,12)</sup>, Schottky 장벽이 생겨난 원인으로서는 결정입계에 존재하는 acceptor 상태가 주목되어 이에 대한 많은 모델들이 제시되었다.<sup>12,14-17)</sup> Gupta<sup>11)</sup>는 ZnO varistor에서 누설전류는 acceptor 첨가로 감소하고 donor 첨가로는 증가함을 보여주었다. Chiang<sup>15)</sup>은 PTC용 thermistor의 경우 양전하를 띠는  $Ti_{gb}^{\bullet}$ ,  $V_o$  혹은 acceptor와 음전하 상태의  $V_{Ba}^{\bullet}$ ,  $V_{Ti}^{\bullet}$  등의 공핍층에 의한 Schottky 장벽의 생성을 제시한 바 있다. Ho<sup>16)</sup>는 환원분위기에서 제조된 Nb 첨가  $BaTiO_3$  산화물 통해 제면 acceptor 상태가 증가함을 보고한 바 있다. Waser<sup>17)</sup>는 acceptor가 첨가된  $BaTiO_3$ 의 제면공간전하층이 산소분압에 관계없이 안정되어 있다는 결과를 보였다. 한편  $BaTiO_3$ 의 누설전류는 dopant에 따라 전도체가 바뀐다고 알려져 있다. Acceptor가 첨가된 경우에는 산소공공과 hole이, donor가 첨가된 경우에는 전자가 누설전류에 기여한다고 한다.<sup>18,19)</sup> 하지만 이러한 여러 모델들은 후막에 대한 것으로 한정되어 있으며, 박막에 대해서는 결정입계<sup>11)</sup>, 주상결정립<sup>2)</sup>, 산소공공<sup>6,12)</sup>, 비화학양론<sup>13)</sup> 등으로 설명되어지고 있으나 연구가 아직 부족한 상태이다.

본 실험은 산소공공과 전자농도가 dopant 첨가로 인

한 결정결함 화학반응으로 제면의 acceptor 상태에 영향을 줌으로써 발생하는 누설전류 변화를 조사하기 위해 Ti와 이온반경이 비슷한 dopant인 Nb과 Al을 각각 donor와 acceptor로 사용하였다. Nb은 다음의 반응식에서와 같이 전자나 혹은 음전하를 띠는 Ti 공공을 형성하므로 양전하를 띠는 산소공공의 생성을 억제하는 것으로 알려져 있으며, 약간의 첨가로도 반응식 (1)보다는 (2)에 따라 Nb<sup>5+</sup>는  $V_{Ti}^{\bullet}$ 에 의해 보상된다고 알려져 있다.<sup>20)</sup> 반면 제면에서는  $V_{Ti}^{\bullet}$ 이 아닌  $Ba_{Ti}^{\bullet}$ 에 의해 보상된다는 보고가 있다.<sup>21)</sup>



한편 acceptor의 하나인 Al은 Ti 자리에 치환되어 산소공공의 생성을 증가시키는 것으로 보인다.<sup>22)</sup>



실험은  $Ba_{0.5}Sr_{0.5}TiO_3$ 에 Nb와 Al을 각각 소량 첨가한 타겟을 스퍼터링법으로 증착하여 박막 내의 산소공공 및 전자의 농도를 조절한 후 표면형상과 누설전류를 측정된 결과를 비교하였다.

## 2. 실험방법

본 실험에서는 99.9%  $BaTiO_3$ 와 99%  $SrTiO_3$ 를 1:1의 몰비로 혼합하고 일반적인 세라믹 제조과정을 거쳐 화학양론조성(stoichiometric composition)의  $Ba_{0.5}Sr_{0.5}TiO_3$  스퍼터링 타겟을 제조하였으며, 하소 온도와 소결 온도는 각각 1100°C와 1200°C로 하였다. 또한, 0.485 mole  $BaTiO_3$ -0.485 mole  $SrTiO_3$ -0.015 mole  $BaCO_3$ -0.015 mole  $SrCO_3$ 에 0.015 mole의  $Nb_2O_5$ 와 0.015 mole의  $Al_2O_3$ 를 각각 첨가하여 donor와 acceptor가 각각 3 mole %씩 첨가된 타겟을 제조하였으며, 이때 하소 온도와 소결 온도는 각각 1150°C와 1300°C로 하였다. 기판은 Pt/Ti/SiO<sub>2</sub>/p-Si(100)을 사용하였고, 13 mm × 13 mm 크기로 절단하여 아세톤, 메탄올, 에탄올의 순서로 5분간 초음파 세척 후 압축 공기를 불어 건조시킨 후 챔버에 장입하였다.

BST 박막의 증착 조건은 Table 1과 같다. 박막은 상온과 고온에서 증착 되었으며, 상온에서 증착된 박막은 결정화를 위하여 전기로에서 550°C, 650°C 혹은 750°C에서 30분간 열처리후 스퍼터링법으로 Pt를 BST 박막의 상부에 증착하여 MIM (metal-insulator-metal) 구조로 만든 후 HP4145B를 이용하여 전기적 물성을 평가하였다. 박막의 상형성은 Rigaku사의 X-선 회절기를 이

**Table 1.** Sputtering Conditions for the Preparation of BST Thin Films

Base Pressure	< $3.0 \times 10^{-6}$ Torr
Working pressure	10 mTorr
Gas composition	pure Ar
Target size	2 in.
RF power	30 W
Deposition temperature	RT, 550°C, 650°C
Substrate	Pt/Ti/SiO <sub>2</sub> /p-Si(100)
Pre-sputtering time	> 60 min

용하여 분석하였으며, 단면 SEM 분석을 통해 증착된 박막의 두께를 측정하였다. Park Science사의 Autoprobe를 이용하여 기판과 박막의 표면형상에 대한 AFM 분석을 하였다.

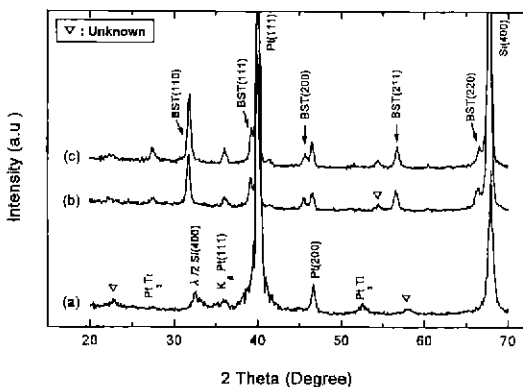
**3. 결과 및 고찰**

**3.1. In-situ 제조된 박막**

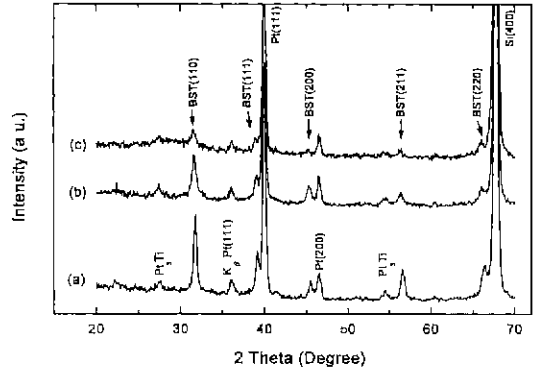
**3.1.1. XRD 분석**

기판온도 550°C 및 650°C에서 증착된 BST 박막의 XRD 결과를 Fig. 1에 나타내었다. 기판에 의한 피크들을 나타내기 위하여 550°C에서 열처리한 Pt 기판의 XRD 패턴도 함께 보였다. 이를 통해 다결정질의 BST 박막이 제조되었음을 알 수 있다. Hwang등<sup>12)</sup>은 스퍼터링법으로 Pt/SiO<sub>2</sub>/Si 기판에 BST 박막을 증착한 경우 다결정질의 박막이 제조되었다고 보고하였고, Peng등<sup>8)</sup>은 Pt/Si 기판에 multi ion beam reactive sputtering법으로 BST 박막을 증착한 경우 다결정질의 박막이 제조되었음을 보고한 바 있으며 본 실험의 결과도 이와 유사하다.

DRAM 제조 공정에서 BST 박막의 증착온도는 다른 반도체 소자 재료의 열적 안정성을 감안해 가능한 한 낮



**Fig. 1.** XRD patterns of (a) substrate annealed at 550°C and BST thin films deposited, (b) at 550°C and (c) at 650°C



**Fig. 2.** XRD patterns of the BST thin films deposited at 550°C : (a) undoped, (b) Al-doped and (c) Nb-doped BST thin films, respectively.

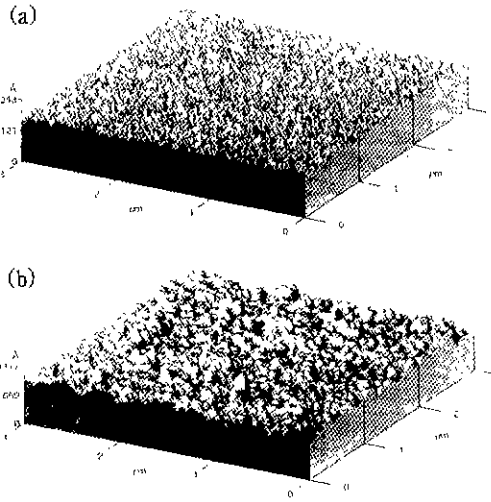
은 온도가 요구되고 있다. 이를 감안하여 본 실험에서는 dopant가 첨가된 박막을 BST상이 형성된 최저온도인 550°C를 기판온도로 하여 제조하였다.

550°C에서 증착된 BST 박막의 dopant 첨가에 따른 XRD 결과를 Fig. 2에 나타내었다. dopant가 첨가된 BST 박막의 결정성이 dopant가 첨가되지 않은 박막에 비해 낮으며, 특히 Nb가 첨가된 BST 박막의 결정성이 가장 낮음을 알 수 있다.<sup>8,21)</sup> Peng 등<sup>8)</sup>은 Nb가 10 mole % 첨가된 BST 박막에서 본 실험의 결과와 유사한 경향을 보고하였는데, 이들은 원자가가 높은 이온이 도입된 박막은 전기적 중성을 유지하기 위해 결함을 생성하고 이는 높은 성장온도와 같이 많은 고용화 에너지(solution energy)를 필요로 하기 때문이라고 설명하였다.

**3.1.2. AFM 분석**

본 실험에서 BST 박막은 550°C 정도의 비교적 고온에서 증착되기 때문에 증착과정 중에 Pt 기판의 결정립 성장, 열팽창 계수 차이에 의한 열응력 등에 의해 허부전극의 표면 형상이 변화하게 되는데, 이를 관찰하기 위하여 Pt 기판을 550°C에서 4시간 동안 열처리하여 AFM 분석을 행하였으며 그 결과를 Fig. 3에 나타내었다. 열처리를 하기전 기판의 평균 거칠기(average roughness)는 약 6.7 Å이고 열처리된 기판의 평균 거칠기는 약 66.9 Å였다. 이로써 기판의 평균 거칠기가 박막 증착 과정 중에 상당히 증가될 수 있음을 알 수 있다.

550°C와 650°C에서 증착된 BST 박막의 AFM 분석 결과를 Fig. 4 (a)와 (b)에 나타내었다. 550°C와 650°C에서 증착된 박막의 평균 거칠기는 각각 약 62.3 Å, 103 Å로 Fig. 3의 550°C에서 단순히 열처리된 Pt 기판의 표면 거칠기와 형상과 유사하다. 또한 Al과 Nb가 첨가된 BST 박막의 경우도 Fig. 4의 (c)와 (d)에서와 같이 표면 거칠기가 상당히 증가하였다. 이는 증착 온도에서 하



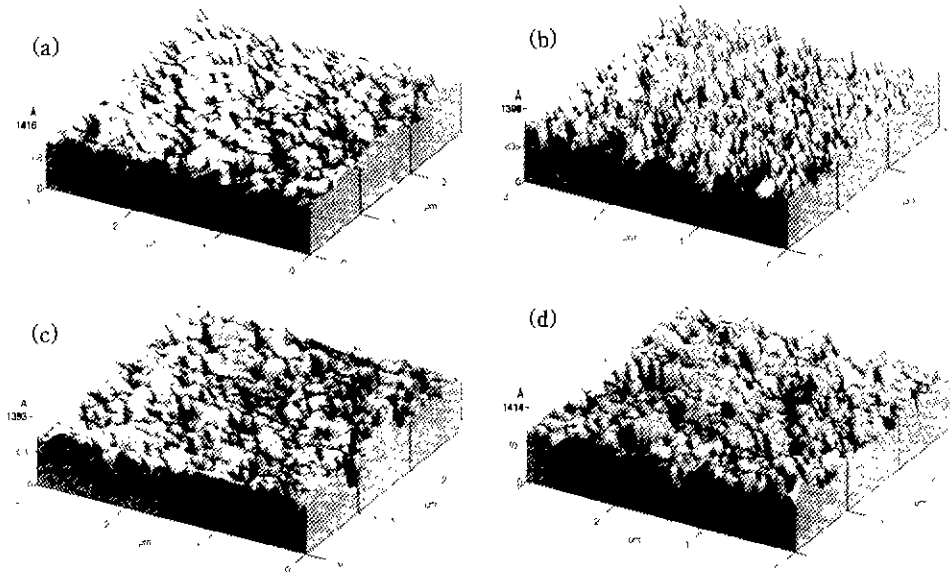
**Fig. 3.** AFM images of Si substrate coated with Pt/Ti. (a) as-received (average roughness : 6.7 Å) and (b) annealed at 550°C (average roughness : 66.9 Å)

부 전극으로 사용된 박막의 입자 성장으로 거칠기가 증가되면서 그 위에 증착 되는 BST 박막이 기판에서 바로 성장하기 때문에 판단된다. Fig. 4의 AFM 분석 결과를 보면 표면에 국부적으로 계곡 (valley) 형태의 부분이 관찰되며 이것은 박막의 전기적 물성을 저해할 것으

로 판단된다.<sup>23,21)</sup> 누설전류 측정에서 모든 박막에 대하여 약 2V의 매우 낮은 파괴전압이 관찰되었고, 이는 깊은 골짜기 있는 곳에서 매우 불규칙한 형태 전장이 가해졌기 때문으로 보인다.

### 3.1.3. 누설전류 측정

550°C에서 증착된 BST 박막을 MIM 구조로 만들어 누설전류를 측정한 결과를 Fig. 5에 나타내었다. 본 연구에서는 상부전극에 양의 전압을 가하여 측정하였다. 120 nm 두께의 BST 박막의 경우 Nb가 첨가된 박막이 높은 누설전류를 나타내는데 비해, Al이 첨가된 박막의 경우는 undoped된 박막과 비슷한 정도의 누설전류를 보인다. 240 nm의 두께를 가지는 BST 박막에서도 이와 유사한 경향을 보이며, 120 nm보다는 낮은 누설전류를 나타내어 박막 두께의 증가에 따라 누설전류는 감소함을 확인할 수 있다.<sup>20)</sup> Nb가 첨가된 박막에서 높은 누설전류를 보이는 것은 전극과의 계면 및 입계 Schottky 장벽이 Nb<sub>2</sub>O<sub>5</sub>에 의해 감소하여 전도 전자의 이동이 용이해진 결과로 판단된다. 그러나 Al의 첨가는 Fig. 5에서와 같이 1.5V의 인가전압에서  $10^{-5} \sim 10^{-6}$  A/cm<sup>2</sup>의 높은 누설전류 밀도를 보이는 것으로 보아 증가해야 할 계면 acceptor 상태가 undoped된 것과 동일한 것으로 판단된다. 이것은 Chiang 등<sup>19)</sup>이 관찰한 acceptor segregation이 충분히 일어나지 못한 결과로 판단된다. 하지만 in-situ 제조된 박막의 미세구조는 일반적으로 주상구조를 보이므로<sup>8)</sup> 입계 Schottky 장벽에 의한 누설전류 억제



**Fig. 4.** AFM images of undoped BST thin films deposited (a) at 550°C (average roughness : 62.3 Å), (b) at 650°C (average roughness : 103 Å), (c) Al-doped (average roughness : 89.4 Å) and (d) Nb-doped (average roughness : 90.9 Å) deposited at 550°C.

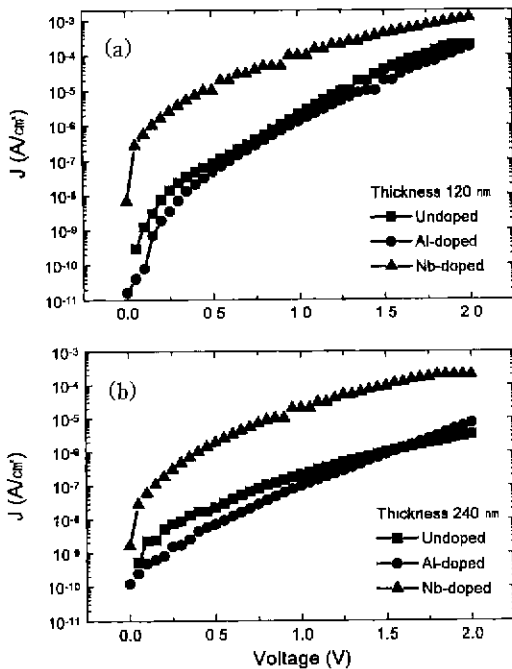


Fig. 5. Semilogarithmic plot of leakage current density vs voltage of (a) 120 nm thick and (b) 240 nm thick BST thin films deposited at 550°C.

효과적으로 이루어지지 못한 것으로 보인다. 또한 파괴 전압이 너무 낮고, 스퍼터링 공정 특성상 평형상태의 결정결합 화학으로 논의하기 힘들다.

### 3.2. 후열처리된 박막

#### 3.2.1. XRD 분석

고온증착시 하부기판의 표면 거칠기 증가가 BST 박막의 표면 형상에 미치는 영향을 최소화하기 위해 BST 박막을 상온에서 증착한 후 후열처리를 하여 결정화시켰다. 550°C, 650°C 및 750°C에서 30분 동안 각각 열처리된 박막의 XRD 결과를 Fig. 6에 나타내었다. 550°C에서 열처리된 박막의 XRD 패턴에서는 (110) 피크가 관찰되지 않으나, 650°C 이상에서 열처리된 박막의 패턴에서는 (110) 피크가 뚜렷하게 관찰되어, 650°C 이상의 열처리로 다결정의 BST 박막이 형성됨을 알 수 있다. 단면 SEM 관찰을 통해 BST 박막의 두께는 100 nm임을 확인하였다.

#### 3.2.2. AFM 분석

Fig. 7은 상온 증착 후 열처리한 박막의 표면 형상을 AFM으로 관찰한 결과를 보여준다. Fig. 8은 측정된 표면 거칠기와 열처리 온도와와의 관계를 보여준다. Al이 첨가된 박막의 경우 상온에서 증착된 박막은 10 Å 이하의 평균 거칠기를 가지고 있으며, 650°C에서 열처리한 박막

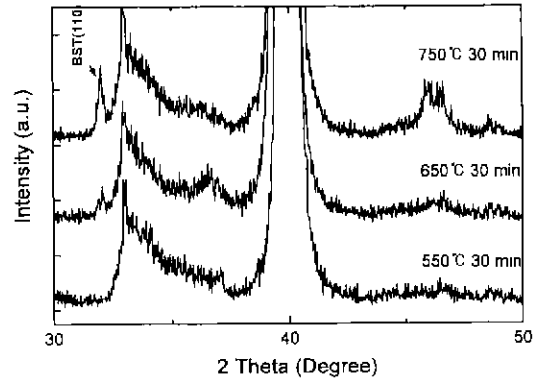


Fig. 6. XRD patterns of BST thin films deposited at room temperature and annealed at various temperatures.

의 경우 표면 거칠기가 17 Å 이하로 다소 증가하였으나 in-situ로 제조한 박막보다는 매우 평활한 박막이 제조되었음을 보여준다. 반면에 750°C로 열처리한 경우에는 표면 거칠기가 66 Å으로 증가하였다. 하지만 Fig. 4의 in-situ로 제조된 박막에서 보이던 계곡형태의 심하게 굴곡된 형상은 보이지 않았다. 따라서 상온 증착후 650°C 후열처리를 통해 결정화된 매우 평활한 박막을 얻을 수 있었고 이 경우 파괴전압이 모두 5V 이상으로, 특히 Al이 첨가된 경우에는 8V 이상의 높은 파괴전압을 얻을 수 있었다. 이는 표면 평활도가 크게 증진된 영향으로 보인다. Nb가 첨가된 박막의 경우도 표면 거칠기가 열처리 과정중 크게 증가하지 않았다. 이는 in-situ 제조된 박막의 XRD 분석에서 기술한 바와 같이, Nb가 첨가된 박막이 성장하기 위해서는 많은 에너지가 필요하기 때문으로 판단된다.<sup>8,12)</sup>

#### 3.2.3. 누설전류 측정

후열처리된 박막을 MIM 구조로 만들어 누설전류를 측정된 결과를 Fig. 9에서 보여주고 있다. 전체적으로 후열처리된 박막은 고온에서 in-situ로 증착된 박막보다 파괴전압이 높으며 또한 낮은 누설전류밀도를 나타낸다. 이는 in-situ로 증착된 거친 주상구조의 박막보다 상온증착후 후열처리되어 불규칙한 다결정 형상의 결정립을 가지는 박막의 전기적 특성이 뛰어난 것을 보여주는 것이다

후열처리된 박막의 누설전류밀도를 dopant에 따라 비교해 보면 Nb이 첨가된 박막( $\sim 10^{-5}$  A/cm<sup>2</sup> at 125 kV/cm)보다, Al이 첨가된 박막이 상당히 낮은 값을 나타내고 있다( $\sim 10^{-8}$  A/cm<sup>2</sup> at 125 kV/cm). 후열처리를 통해 전도체인 산소공공 감소와 전극 계면과 입체의 산화로 Schottky 장벽이 높아지고<sup>6,16,17)</sup>, acceptor인 Al의 첨가는 계면공핍층의 acceptor 상태의 증가<sup>17,19)</sup>와 hole은 증가한 계면의 acceptor에게 잡혀 누설전류를 감소시키는

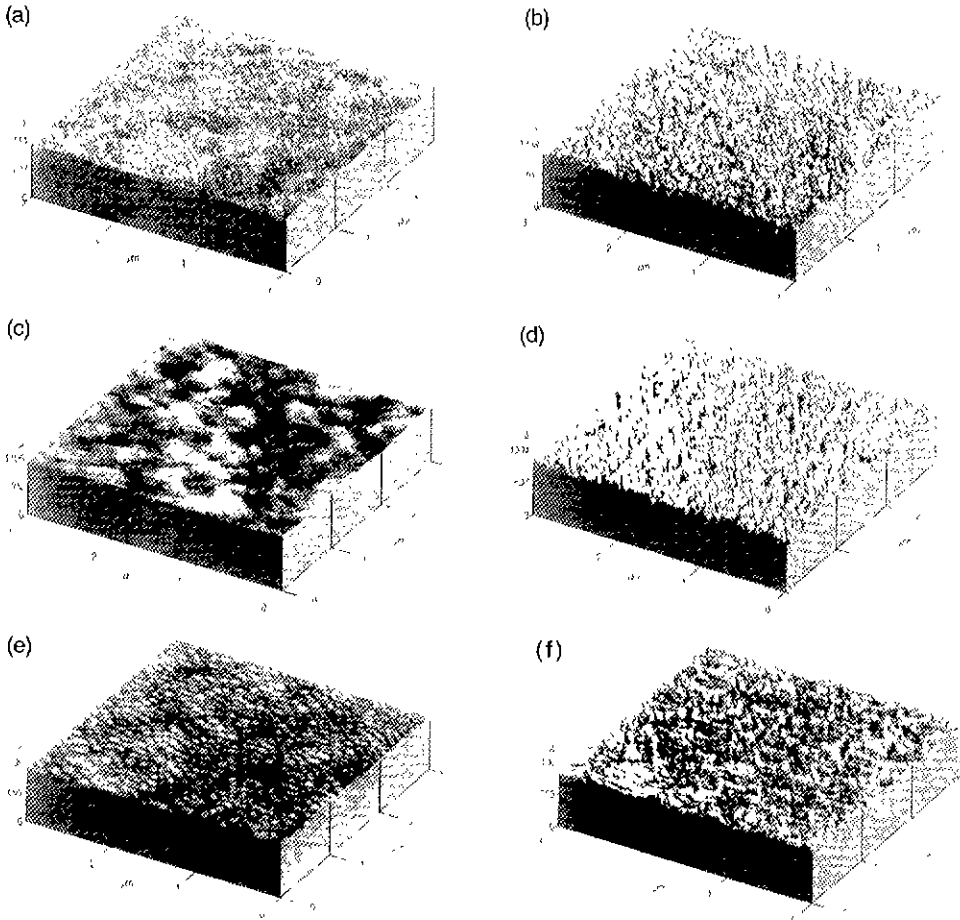


Fig. 7. AFM images of BST thin films.

(a) undoped and annealed at 650°C (average roughness : 13.6 Å), (b) undoped and annealed at 750°C (average roughness : 39.1 Å), (c) Al-doped and annealed at 650°C (average roughness : 17 Å), (d) Al-doped and annealed at 750°C (average roughness : 65.5 Å), (e) Nb-doped and annealed at 650°C (average roughness : 13.6 Å) and (f) Nb-doped and annealed at 750°C (average roughness : 37.5 Å)

것으로 판단된다. Nb의 첨가는 오히려 장벽을 낮추는 것으로 판단되나, 산화로 보상되지 않게된 계면 공핍층의 acceptor 상태가 잔존하여 전도전자의 이동을 억제하는 것으로 보인다.<sup>8,17,19,21)</sup> Al이 첨가된 박막은 열처리 온도가 증가하자 누설전류밀도가 증가하였고 Nb이 첨가된 박막은 반대로 감소하였다. 일반적으로 후열처리된 박막의 누설전류밀도는 열처리 온도의 증가에 따라 감소하는 것으로 보고되고 있다.<sup>12)</sup> 계면 및 입계의 산화가 고온의 열처리 과정에서 진행되어 Schottky 장벽이 더욱 높아지는 것으로 판단되며<sup>16)</sup> Nb이 첨가된 경우 이러한 양상을 보인다. Al이 첨가된 경우 750°C의 고온에서의 열처리로 표면 거칠기가 증가하여 국부적인 전압증가가 생겨 인가전압이 높아질수록 누설전류가 증가

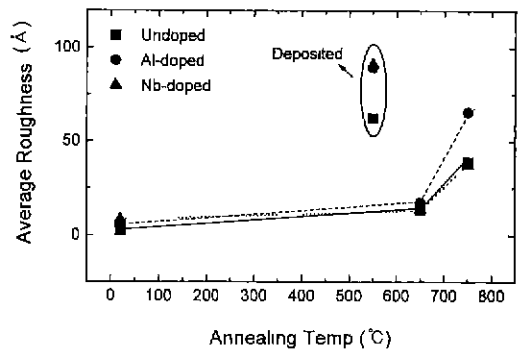


Fig. 8. Morphology change with annealing temperature. (roughness of thin films deposited at high temperature is showed together for comparison)

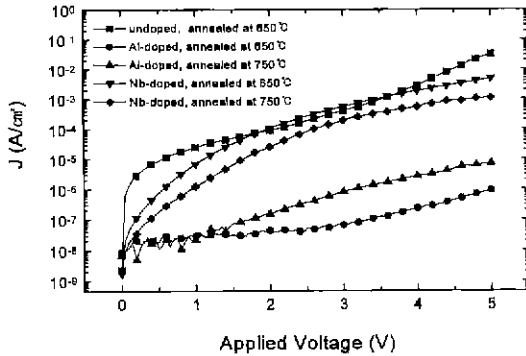


Fig. 9. Semilogarithmic plot of current density vs voltage of various BST thin films deposited at room temperature and annealed at elevated temperatures.

한 것으로 생각되어지나 좀더 정밀한 실험이 요구된다.

#### 4. 결 론

BST 박막의 누설전류에 큰 영향을 미치는 것으로 알려진 열처리 조건, dopant 효과 등을 판단하고자, acceptor로 Al을 donor로 Nb를 각각 3 mole % 첨가된 박막을 스퍼터링법으로 제조하여 분석한 결과 다음의 결론을 얻었다.

1. in-situ로 제조된 박막에 비해 후열처리된 박막의 우수한 전기적 특성으로 보아 전극과 박막의 표면형상 제어와 전극 계면과 입계의 Schottky 장벽제어가 누설전류 억제 위한 중요한 변수로 판단된다.
2. 후열처리된 undoped, Al 그리고 Nb가 첨가된 박막의 누설전류 밀도는 125 kV/cm에서 각각  $\sim 10^{-5}$  A/cm<sup>2</sup>,  $\sim 10^{-8}$  A/cm<sup>2</sup>,  $\sim 10^{-5}$  A/cm<sup>2</sup>로 acceptor인 Al의 첨가는 누설전류를 매우 감소시켰다.
3. Al을 첨가하여 후열처리된 박막은 산화에 의한 계면과 입계 Schottky 장벽의 증가, 산소공공의 감소와 이동 가능한 전도전자 농도의 감소로 상당히 낮은 누설전류를 실현시킬 수 있었다.

#### 감사의 글

본 연구는 1996년도 교육부 신소재분야 연구지원에 의해 이루어졌으며 재정적 지원에 감사드립니다. 아울러 김상섭교수 (순천대학교)의 조언에 감사드립니다.

#### REFERENCES

1. B. Gnade, S. R. Summerfelt and D. Crenshaw. 'in Sci-

ence and Technology of Electroceramic Thin Film," *NATO ASI Series*. Vol **284**, 373, Ed. by O. Auciello and R. Waser, Kluwer Academic Publishers, London (1995).

2. 황철성, '고유전율 박막재료의 ULSI-DRAM에서의 응용현황과 전망,' *요업재료의 과학과 기술*, **9**(6), 605-611 (1994).

3. J. F. Scott, M. Azuma, E. Fujii, T. Otsuki, G. Kano, M. C. Scott, C. A. Paz de Araujo, L.D. McMillan and T. Roberts, "Microstructure-Induced Schottky Barrier Effects in Barium Strontium Titanate (BST) Thin Films for 16 and 64 Mbit DRAM Cells," in *Proc. 8th IEEE Int. Symp. on Applications of Ferroelectrics*, 356-359 (1992).

4. B. A. Wechsler and K. W. Kirby, "Phase Equilibria in the System Barium Titanate Titanate-Strontium Titanate," *J. Am. Ceram Soc.*, **75**(4), 981-984 (1992).

5. S. O. Park, C. S. Hwang, H. -J. Cho, C. S. Kang, H. -K. Kang, S. I. Lee and M. Y. Lee. "Fabrication and Electrical Characterization of Pt/(Ba,Sr)TiO<sub>3</sub>/Pt Capacitors for Ultra large-scale Integrated Dynamic Random Access Application," *Jpn. J. Appl. Phys.*, **35**(2B), 1548-52 (1996).

6. T. Kuroiwa, T. Honda, H. Watarai and K. Sato, "Electrical Properties of SrTiO<sub>3</sub> Thin Films Prepared by RF Sputtering," *Jpn. J. Appl. Phys.*, **31**, 3025-3028 (1992)

7. D. Roy and S. B. Krupanidhi. "Eximer Laser Ablated Barium Strontium Titanate Thin Films for Dynamic Random Access Memory Applications," *Appl. Phys. Lett.*, **62**(10), 1056-1058 (1993).

8. C. J. Peng and S. B. Krupanidhi, "Structures and Electrical Properties of Barium Strontium Titanate Thin Films Grown by Multi-Ion-Beam Reactive Sputtering Technique," *J. Mater. Res.* **10**(3), 708-726 (1995).

9. T. Kawahara, M. Yamamuka, T. Makita, K. Tsutahara, A. Yuuki, K. Ono and Y. Matsui. "Preparation of (Ba, Sr)TiO<sub>3</sub> Thin Films by Chemical Vapor Deposition Using Liquid Sources," *Jpn. J. Appl. Phys.*, **33**(10), 5897-5902 (1994).

10. J. Kim, S. I. Kwun and J. G. Yoon. "Precursor Dependent Properties of Ba<sub>x</sub>Sr<sub>1-x</sub>TiO<sub>3</sub> Thin Films Fabricated by Sol-Gel Method," *Proceedings of the IEEE International Symposium on Applications of Ferroelectrics*, 423- 426 (1995)

11. P. J. Harrop and D. S. Campbell. "Selection of Thin Film Capacitor Dielectrics," *Thin Solid Films*, **2**, 273-292 (1968).

12. C. S. Hwang, S. O. Park, H. -J. Cho, C. S. Kang, H. -K. Kang, S. I. Lee and M. Y. Lee. "Deposition of Extremely Thin (Ba,Sr)TiO<sub>3</sub> Thin Films for Ultra-Large-Scale Integrated Dynamic Random Access Memory Application," *Appl. Phys. Lett.*, **67**(19), 2819-22 (1995)

13. P. C. Van Buskirk, S. M. Bilodeau, J. F. Roeder and P. S. Kirlin, "Metalorganic Chemical vapor-Deposition of

- Complex Metal Oxide Thin Films by liquid source Chemical Vapor Deposition," *Jpn. J. Appl. Phys.* **35**, 2520-25 (1996).
14. T. K Gupta, "Application of Zinc Oxide Varistors," *J. Am. Ceram. Soc.*, **73**(7), 1817-40 (1990).
  15. Y. -M. Chiang and T. Takagi, "Grain-Boundary Chemistry of Barium Titanate and Strontium Titanate : II, Origin of Electrical Barriers in Positive -Temperature-Coefficient Thermistors," *J. Am. Ceram. Soc.*, **73**(11), 3286-91 (1990).
  16. I. -C Ho and S. -L. Fu, "Effect of Reoxidation on the Grain-Boundary Acceptor-State Density of Reduced BaTiO<sub>3</sub> Ceramics," *J. Am. Ceram. Soc.*, **75**(3), 728-30 (1992).
  17. M. Vollman and R. Waser, "Grain Boundary Defect Chemistry of Acceptor-Doped Titanates: Space Charge Layer Width," *J. Am. Ceram. Soc.*, **77**(1), 235-43 (1994).
  18. H. Y. Lee and L. C. Burton, "Charge Carriers and Time Dependent Currents in BaTiO<sub>3</sub>-Based Ceramic," *IEEE. Trans. Components. Hybrids, Manuf. Technol.*, **CHMT-9**(4), 469-74 (1986)
  19. R. Waser, "Bulk Conductivity and Defect Chemistry of Acceptor-Doped SrTiO<sub>3</sub> in the Quenched State," *J. Am. Ceram. Soc.*, **74**(8), 1934-40 (1994).
  20. D. M. Smyth, M. P. Harmer and P. Peng, "Defect Chemistry of Relaxor Ferroelectrics and the Implications for Dielectric Degradation," *J. Am. Ceram. Soc.*, **72**(12), 2276-78 (1989).
  21. T. -B. Wu and J. -N. Lin, "Transition of Compensating Defect Mode in Niobium-Doped Barium Titanate," *J. Am. Ceram. Soc.*, **77**(3), 759-64 (1994).
  22. N. -H. Chan, R. K. Sharma and D. M. Smyth, "Nonstoichiometry in Acceptor -Doped BaTiO<sub>3</sub>," *J. Am. Ceram. Soc.*, **65**(3), 167-170 (1981)
  23. S. Y. Hou, J. Kwo, R. K. Watts, D. J. Werder, J. Shmulovich and H. M. O'Bryan, "Growth and Characterization of Ba<sub>0.5</sub>Sr<sub>0.5</sub>TiO<sub>3</sub> Thin Films on Si (100) by 90° Off-Axis Sputtering," *Mat. Res. Soc. Symp. Proc.*, **343**, 457-462 (1994).
  24. T. Kuroiwa, Y. Tsunemine, T. Horokawa, T. Makita, J. Tanimura, N. Mikami and K. Sato, "Dielectric Properties of (Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub> Thin Films Prepared by RF Sputtering for Dynamic Random Access Memory Application," *Jpn. J. Appl. Phys.*, **33**(9B), 5187-91 (1994).