

실리콘 광학벤치를 사용한 수동정렬형 광송수신기용 광부모듈의 제작*

이상환 · 주관종 · 황 남 · 문종태 · 송민규 · 편광의
한국전자통신연구원 반도체연구단

이 용 현

경북대학교 전자전기공학부

(1997년 8월 20일 받음)

광모듈에서는 반도체소자와 광섬유간의 복잡한 정렬에 필요한 패키지비용이 제조단가의 많은 비중을 차지하고 있어 수동정렬방식으로 광정렬절차를 제거하여 패키지비용을 절감하는데 대한 많은 연구가 행해지고 있다. 본 연구에서는 단일 모드 광섬유와 레이저 및 광검출기를 수동적으로 광결합시킬 수 있는 실리콘 광학벤치를 제작하고 이를 사용하여 광송수신기용의 광부모듈을 제작하였다. 기판의 구조에 있어서 V-홈에 정렬된 광섬유와 플립칩 본딩되는 LD 간의 위치 정밀도를 개선하기 위하여 V-홈 식각패턴과 자기정렬된 정렬마크와 솔더땀을 사용하고 레이저의 높이조절 및 열방출을 위하여 도금된 금 받침대를 도입하였다. 실리콘 광학벤치를 이용하여 수동정렬방식으로 조립된 송신기용 광부모듈은 평균 -11.75 ± 1.75 dB의 광결합효율을 나타내었고 수신기용 광부모듈은 평균 -35.0 ± 1.5 dBm의 수신감도를 나타내었다.

I. 서 론

초고속 광통신망을 이용한 멀티미디어, 주문형 비디오, 화상회의, 그리고 초고속 인터넷접속 등 새로운 광대역 서비스의 발전을 위해서는 광통신 시스템의 소형화와 저가격화가 필수적인 조건이다. 광송신기 및 수신기모듈은 광통신 시스템에서 각각 전광 및 광전변환을 담당하는 핵심적인 장치로서 시스템 가격의 많은 부분을 차지하고 있어 소형이고, 저가인 광모듈의 개발은 광통신 서비스의 확대에 필수적인 요소라고 할 수 있다. 광송신기 및 수신기 모듈에서는 반도체소자와 광섬유를 서로 접속(coupling) 시키기 위해 수 마이크로 이내의 정밀한 기계적인 정렬이 요구되는 패키지작업이 필요하고 이것이 광모듈의 가격을 고가로 되게하는 주요 원인이 되고있다.^[1,2]

현재 대부분의 광모듈의 패키지에 사용하고 있는 능동정렬 방식은 TO캐논과 페룰에 레이저 혹은 광검출기와 광섬유를 각각 고정시키고 이들을 정렬하는 과정에서 레이저로부터 광섬유로 혹은 광섬유로부터 광검출기로 전달된 빛을 직접 모니터링하여 최적의 위치에서 레이저로 용접시키는 것이다.^[3] 이 방식은 높은 광결합 효율과 기계적인 견고성을 바탕으로 앞으로 도 높은 광결합효율과 신뢰도가 요구되는 분야에 사용되어질 것으로 보여지지만 패키지비용의 절감에 한계가 있어 광모듈의 저가격화와 소형화에는 부적합한 방식으로 여겨진다. 한편으로 미리 설계되어 제작된 기판에 광섬유와 광소자를 정밀히 부착, 고정시키는 자체로 광결합이 이루어지도록 하는 수동정렬 방식은 기판의 대량생산과 자동화된 조립작업이 가능하여 잠재적으로 모듈의 생산원가를 낮출 수 있는 유력한 기술로 연구되고 있다.^[4,5] 수동정렬 방식은 레이저와 단일모드 광섬유

간의 광결합과 같이 1~2 μm 이하의 매우 엄격한 정렬 정밀도가 요구되는 경우에는 낮은 광결합 효율과 재현성의 결여 등으로 인하여 아직까지 실용적인 수준으로 발전되지 못하고 있으나 앞으로 반도체 레이저의 모드확장기술^[6]의 발전은 정렬 허용도와 광결합효율을 동시에 향상시킬 수 있기 때문에 그 실용 가능성은 매우 높다고 할 수 있다.

수동정렬 방식의 광모듈 제작에는 광부품을 정렬하여 놓을 수 있는 광학벤치(optical bench) 혹은 웨이퍼보드(wafer board)와 그 위에 광소자를 정밀히 정렬하여 부착하는 기술이 필요하다. 실리콘 웨이퍼는 우수한 기계적 성질과 열적인 성질을 가지고 있고 또한 기존에 발달된 반도체집적회로 제조기술을 이용하여 기계적 가공의 한계를 넘는 정밀도로서 대량 생산될 수 있는 이점을 가지고 있어 광학벤치의 기판재료로서 널리 이용되고 있다.^[6] 지금까지 연구된 대부분의 실리콘 광학벤치에서는 광섬유의 정렬 수단으로 공통적으로 V-홈(V-groove)을 사용하고 있으나 광소자의 정렬에는 플립칩 본딩(flip-chip bonding)에 의한 자기정렬(self-alignment)^[4,5], pedestal과 받침대(stand-off) 등의 기계적인 구조체(mechanical stop)에 의한 정렬^[6], 그리고 플립칩 본딩과 받침대의 절충방식^[7] 등이 연구되고 있다. 실리콘 광학벤치의 제작은 직경 125 μm 의 광섬유를 실장할 수 있는 깊이와 넓이를 갖는 V-홈을 형성하는 체가공(bulk machining)기술과 광소자의 정렬에 필요한 구조체를 형성시키는 반도체제조공정기술을 서로 양립시키면서 구조체와 구조체 상호간의 배치가 마이크로의 정밀성을 가질 것을 요구한다. 실리콘 광학벤치에서 레이저 다이오드(LD)를 V-홈에 실장된 광섬유와 정렬하는데 주로 사용하는 플립칩 본딩은 IBM에서 개발된 표면실장기술의 하나로서 고밀도의 패키징과 최단거리 배선, 그리고 우수한 열전도 특성 등으로 인해 집적회로의 패키지 등에 이용되고 있고 광패키

*본 연구는 정보통신부 B-ISDN 연구지원사업에 의해 이루어졌음.

지분야에서는 특히, 용융된 솔더의 표면장력에 의한 광소자의 자동정렬목적으로 활발히 연구되고 있다.^{[10],[11]} 그러나 플립 칩 본딩에 의한 LD의 자동정렬은 LD의 제한된 크기로 인해 솔더범프의 수가 적고, 또 요구되는 정밀도가 소자의 전기적인 연결에 필요한 것 보다 훨씬 엄격하여 이를 보완할 수 있는 방법이 요구된다.

본 논문에서는 V-홈과 플립칩 본딩기술을 이용하여 광섬유와 광소자를 수동적으로 광결합시키는 단순한 정렬구조를 가지면서, 광학벤치의 모든 정렬구조체를 V-홈 이전에 형성시킴으로써 V-홈의 형성과 같은 제가공기술과 표준적인 반도체제조공정을 양립시키고 또한 V-홈과 정렬구조체를 포토마스크상에서 자기정렬시킴으로써 정렬구조체간의 정밀도가 보다 향상된 실리콘 광학벤치의 구조와 그 제조기술을 제안하였다. 광소자의 정렬방식에 있어서 PD는 플립칩 본딩의 자기정렬 기능에 의해 정렬시키고 반면에 보다 엄격한 정렬정밀도가 요구되는 LD는 위치 정렬용 마크와 높이 조절용 받침대에 의해서 솔더범프의 자기정렬기능과 무관하게 정렬시키는 새로운 방식이 제안되었다. 그리고 제작된 광학벤치를 광통신용의 송신기(Transmitter: Tx) 및 수신기(Receiver:Rx)용의 광부모듈(optical sub-assembly: OSA)조립에 사용하여 그 특성을 평가하였다.

II. 수동광결합 원리 및 실리콘 광학벤치의 설계

2.1. 실리콘 광학벤치의 광결합 원리

광소자와 광섬유를 광결합시킴에 있어 광결합 효율과 정렬 허용도는 항상 상반된 관계를 가진다. 수동광결합은 그 목적이 광모듈의 소형화와 저가격화에 있으므로 광결합효율의 증대보다는 많은 정렬허용도를 확보할 수 있는 방향으로 설계되는 것이 바람직하다. 따라서 본 연구에서는 단순 절단된(just cleaved-end) 단일모드 광섬유와 비냉각식 반도체 LD 및 표면 수광형 PIN PD를 광원 및 광검출기로 사용하여 155Mb/sec.의 전송속도와 약 15km 이내의 전송거리를 가지는 광통신용 송신기 및 수신기 모듈에 사용될 수 있는 광부모듈을 목표로 설계하였다. 그림 1은 본 연구에서 사용된 Tx(a) 및 Rx(b)용 광부모듈의 구조와 레이저/광검출기-광섬유 간의 광결합 원리를 도식적으로 나타낸 것이다.

송신기 광부모듈(그림 1(a))은 실리콘기판과 그 위에 부착된 LD, LD 모니터용 PD(m-PD), 그리고 광섬유로 구성된다. 실리콘기판은 크기가 1.5 mm×3.0 mm 이고 두 개의 V-홈(V-groove)을 가지는데 하나는 광섬유를 정렬하여 LD와 광결합시키기 위한 것이고 다른 하나는 LD의 후면에서 방출된 빛을 m-PD에 전달하기 위한 것이다. 광섬유 실장용의 V-홈은 광섬유코어의 위치와 높이가 플립칩 본딩된 LD의 광도파로와 일치되게 설계되는데, V-홈은 (100) 실리콘의 이방성 에칭에 의해 그 폭과 깊이를 매우 정밀히 제어할 수 있으므로 광섬유 정렬용으로 적격이라고 할 수 있다. LD는 플립칩 본딩법으로 그 활성층이 기판 표면을 향하도록 광섬유 실장용 V-홈의 끝 단면 위에 접합된다. 레이저의 출력을 감시, 제어하기 위해 사용되는 m-PD는 LD 뒤쪽에 위치한 V-홈의 끝 단면 위에 그 활성층이 기판표면을 향하도록 플립칩 본딩되어 레이저의 후

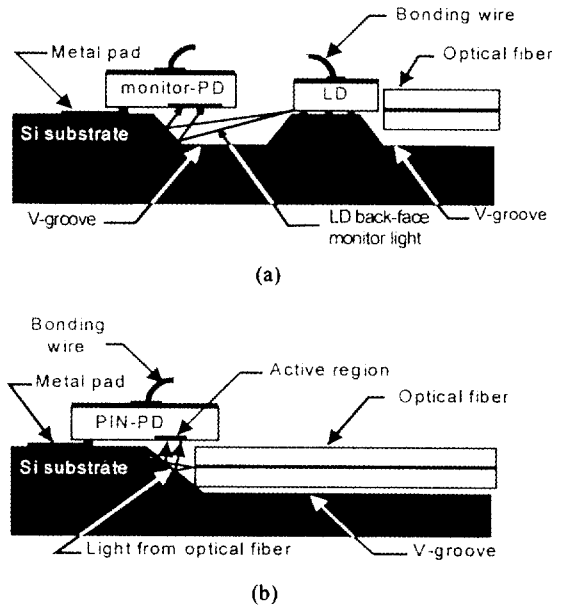


그림 1. Schematic diagrams showing optical coupling principle and structure of (a) transmitter and (b) receiver OSA.

면에서 방출된 빛 중 일부 V-홈의 측벽에서 반사된 빛을 수신한다. LD 및 m-PD는 플립칩 본딩용 솔더범프와 연결된 금속 패드와 소자의 뒷면에 형성된 전극을 통해 외부와 전기적으로 연결된다.

수신기 광부모듈(그림 1(b))은 송신기 광부모듈과 같은 크기의 실리콘기판과 그 위에 부착된 PIN PD 및 광섬유로 구성된다. PIN PD는 LD 모니터용 PD와 같이 수광면이 실리콘기판을 향하도록하여 V-홈의 끝 단면 위에 플립칩 본딩된다. 광섬유는 송신기 광부모듈에서와 마찬가지로 V-홈에 실장되지만 여기서는 보다 넓은 V-홈을 사용하여 광섬유가 기판 표면 아래로 잠겨서 플립칩 본딩된 PIN PD 밑으로 들어갈 수 있도록 하고 광섬유에서 방출된 빛은 기판 표면과 약 55°의 경사를 가지는 V-홈의 종단 측벽에서 반사되어 약 70° 각도로 PIN PD의 수광 영역으로 전달되도록 하였다.

2.2. 실리콘 광학벤치의 설계

수동정렬기술에서 플립칩 본딩은 기본적으로 광소자를 칩 상태로 표면실장(surface mounting)시킬 수 있는 매우 유용한 기술이지만 플립칩 본딩의 자기정렬기능으로 1~2 μm 이내의 정밀한 정렬이 요구되는 LD를 단일모드 광섬유와 정렬시키는 것은 매우 어렵다. 그러한 이유 중에는 LD 칩의 크기가 작아 오는 솔더범프 수의 제한, 1~2 μm 정도로 정렬오차가 미소할 경우에 솔더범프의 위치복원력이 약한 점, 그리고 광학벤치에서 광섬유의 실장에 필요한 구조물인 V-홈으로 인하여 솔더범프의 형성시 표준적인 반도체제조공정이 갖는 정밀도를 기대하기 어려운 점 등이 있다. 따라서 본 연구에서는 엄격한 정렬이 요구되지 않는 PD에 대해서는 플립칩 본딩의 자기정렬기능을 이용하고 보다 엄격한 정렬이 요구되는 LD에 대해서는 정렬마크와 높이 조절용 받침대를 사용하여 수평 및 수직 방향의 정렬이 솔더범프와 무관하게 이루어지

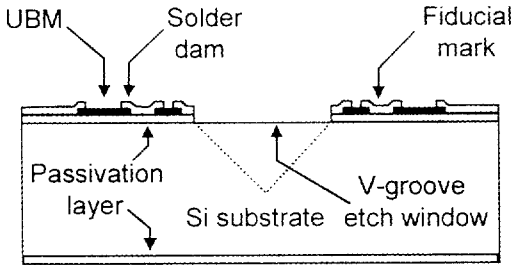


그림 2. Cross-sectional schematic of a solder dam, fiducial mark, and V-groove etch window.

도록 설계하였다.

그림 2는 LD의 정렬에 관여하는 솔더댐, 정렬마크, 그리고 V-홈 식각창의 단면구조를 나타낸 것이다. 이 구조는 동일한 금속막을 사용하여 솔더뱌프의 하부 금속패드로 사용되는 under bump metallurgy(UBM), 정렬마크의 하부 금속, 와이어 본딩용 패드 등 모든 종류의 금속패턴을 기관 보호층 위에 형성시킨 다음에 실리콘 질화막을 웨이퍼의 전면에 도포하고 실리콘 질화막과 기관 보호층을 차례로 식각하여 V-홈 식각창, 솔더댐, 그리고 정렬마크 패턴을 동시에 형성하여 만들어진다. 여기서 솔더댐은 UBM 위에서 용융된 솔더가 와이어 본딩용 패드와 연결된 금속선을 따라 번지는 것을 방지하고 V-홈의 에칭시 식각용액으로부터 UBM 패드의 가장자리를 보호하는 역할을 한다. 이 구조는 또한 V-홈 식각창과 솔더댐 그리고 정렬마크가 동시에 하나의 포토마스크로 형성될 수 있기 때문에 이들을 각각 별도의 마스크로 형성하는 것에 비해 포토마스크의 수를 줄일 뿐만 아니라 포토마스크내에서 이들이 자기정렬되어 개별적으로 형성할 경우에 발생할 수 있는 전사오차(접촉식 혹은 근접식 노광기인 경우 약 1.0 μm)를 근본적으로 제거할 수 있는 이점을 가지고 있다.

III. 실리콘기관의 제작

실리콘 광학벤치에 필요한 구조물들은 광섬유의 정렬에 사용되는 V-홈, 광소자의 플립칩 본딩을 위한 솔더뱌프, 광소자를 외부와 연결시키는 본딩패드, 그리고 광소자의 정렬에 필요한 정렬마크 등이다. 그림 3은 이들의 제조에 사용된 공정 흐름도를 나타낸 것이다.

실리콘 광학벤치의 기관재료로서는 두께 600 μm, 비저항 1~4kΩ, 결정방향의 정밀도가 ±0.5°인 n-type (100) Si 웨이퍼가 사용되었다. 실리콘 표면의 보호와 전기적인 절연을 목적으로 웨이퍼의 양면에 2500 Å 및 850 Å의 SiO₂와 Si₃N₄ 막을 각각 건식산화법(925°C) 및 저압화학증착법(820°C)으로 형성하였다. 사진전사공정으로 음의 기울기를 가진 PR(photoresist) 패턴을 형성하고 그 위에 Ti(1000 Å)/Ni(2000 Å)/Pt(300 Å)/Au(2000 Å)를 차례로 증착한 뒤 PR을 제거하여 UBM 등의 금속패턴을 형성하였다. 일반적인 솔더뱌프용 UBM은 기관 접착층, 젖음층, 그리고 표면보호층으로 구성되지만 여기서는 UBM의 표면이 V-홈 식각용액에 노출되기 때문에 Ni과 Au층 사이에 Pt을 부식방지층으로 삽입하였다. Pt은 KOH 등 이방성 실리콘 식각용액에 대해 우수한 내부식성을 가지고 있을

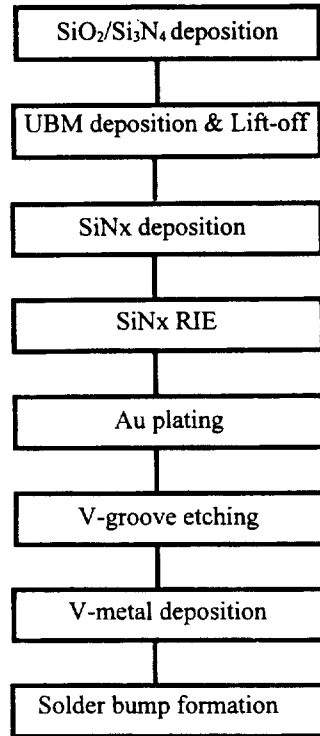


그림 3. Process flow used for the fabrication of silicon optical bench.

뿐만 아니라 UBM에서 젖음층^[12]으로도 작용하므로 위와 같은 목적에 적합하다고 할 수 있다. 다음에 PECVD 장치를 사용하여 300°C에서 6000 Å의 SiNx 실리콘 질화막을 웨이퍼의 전면에 형성시키고 사진전사 공정과 RIE(reactive ion etching) 방법으로 SiNx → Si₃N₄ → SiO₂ 순으로 차례로 식각하여 V-홈 식각창, 솔더댐, 그리고 정렬마크를 동시에 형성하였다. 여기서 실리콘 질화막은 저온에서 형성이 가능하고 KOH 용액에 대해서도 비교적 낮은 식각률(~10 Å/min.)을 갖고 있으며 또한 솔더물질에 대해 비젖음성이므로 UBM의 보호막과 솔더뱌프로써 적합하다. 이어서 LD 받침대를 위한 PR 패턴을 형성하고 시안계 도금액 중에서 금을 전기도금하여 5.0±0.2 μm의 금 받침대를 형성하였다.

실리콘기관의 이방성 식각용액으로는 EDP(ethylenediamine pyrocatechol) 와 KOH 등의 알칼리 수용액이 주로 사용된다. 이 중에서 KOH^[13] 수용액은 실리콘 결정면간의 식각비가 크고, 순수 무기 용액이며 또한 인체 유해성 및 환경친화도 면에 있어서도 EDP보다 유리하여 본 실험에서는 KOH 수용액을 사용하였다. 20%의 KOH 수용액에 H₂O의 25%에 해당하는 알콜을 첨가한 용액으로 80°C에서 약 200분 동안 에칭하여 V-홈을 형성하였다. 이때 Si (100) 면의 에칭속도는 약 1 μm/min. 이었고 under cut과 정렬오차에 의한 V-홈의 폭 넓어짐은 1.0±0.5 μm 이었다.

수신기용 실리콘기관에 대해서는 V-홈의 측벽에 lift-off 공정을 사용하여 Ti/Au 구조의 금속막을 도포하여 표면의 광반사율을 좋게 하였다. 그 다음에 송신기 및 수신기 실리콘기관에 솔더뱌프를 형성하기 위하여, 먼저 두꺼운 PR로 V-홈 내부

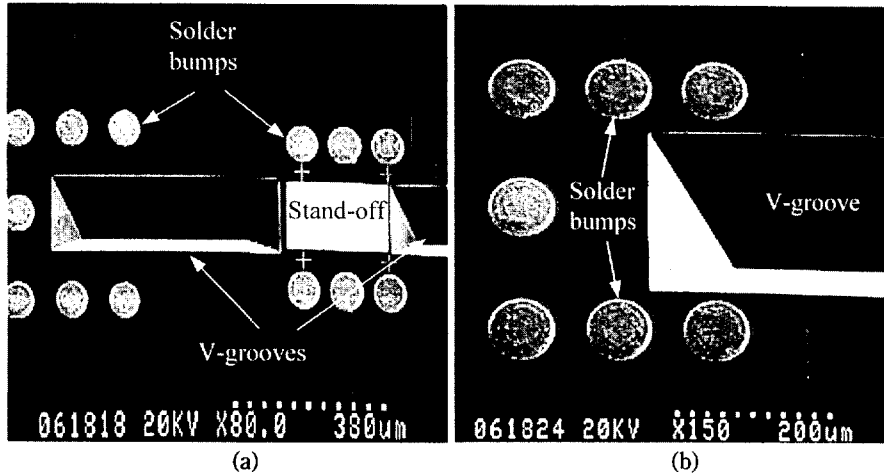


그림 4. SEM micrographs of silicon optical bench for (a) transmitter and (b) receiver OSA.

를 채워 웨이퍼의 표면을 평탄하게 한 다음에 lift-off용 PR 패턴의 형성과 솔더의 열증착 그리고 PR의 제거를 통하여 솔더 범프를 형성하였다. 사용된 솔더물질은 Pb/In(60/40) 이고 증착시의 높이는 약 $6 \pm 1 \mu\text{m}$ 로 하였다. 그림 4는 완성된 송신기 및 수신기용 실리콘기판의 SEM 사진이다. 여기서 광섬유 실장용 V-홈 양 가장자리의 금속패턴들은 V-홈에 광섬유를 삽입할 때에 LD 혹은 PD로부터의 상대적인 거리를 측정하기 위한 거리 표식자이다.

IV. 광부모들의 조립 및 측정

4.1. 광부모들의 조립

송신기용 광부모들에는 $300 \times 400 \mu\text{m}^2$ 크기의 $1.3 \mu\text{m}$ FP (Fabry-Perrot)형 비냉각식 InGaAsP/InP계 LD^[14]와 $400 \times 500 \mu\text{m}^2$ 크기의 표면수광형 InGaAs계 PIN PD(수광부의 직경이 $100 \mu\text{m}$)가 사용되었다. 여기서 LD는 임계전류가 약 10 mA 이고 p-n 접합에 수평인 방향(x-방향)과 수직인 방향(y-방향)의 near field 모드 크기가 각각 약 $0.91 \mu\text{m}$ 및 $0.85 \mu\text{m}$ 로서 단순절단된 단일모드 광섬유와 이론적으로 최대 -9.6dB(11%)의 결합효율을 가질 수 있는 것이다.

광소자의 플립칩 본딩에 앞서 실리콘기판의 솔더범프를 hot plate에서 리플로우시키고 세척하였다. 그 다음에 실리콘기판을 약 180°C 로 예열된 플립칩 본딩 장치에 장착하고 먼저 m-PD 칩을 해당 솔더범프 위에 정렬하여 tack 본딩하고 이어서 LD 칩을 정렬하여 일정한 압력으로 본딩하였다. 이때 실리콘기판의 솔더범프는 이미 연화된 상태에 있기 때문에 LD의 표면은 금 받침대와 접촉하게 된다. 이어서 N_2 분위기에서 기판의 온도를 260°C 까지 $120^\circ\text{C}/\text{min}$ 의 속도로 승온한 뒤 다시 $75^\circ\text{C}/\text{min}$ 로 실온까지 급냉하여 m-PD 및 LD 칩을 동시에 접합하였다. 본 실험에 사용된 플립칩 본딩장치의 정렬정밀도를 측정하기 위하여 유리기판 위에 실리콘기판과 같은 형태의 솔더범프와 정렬마크를 만들고 그 위에 LD 칩을 플립칩 본딩하여 정렬마크간의 오차를 측정한 결과 평균 약 $\pm 1.5 \mu\text{m}$ 정도 이었다. 광소자가 조립된 실리콘기판을 금속

패턴이 형성된 알루미늄 기판 위에 다이본딩 및 와이어 본딩한 다음에 알루미늄 기판을 가열대 위에 고정시키고 커넥터가 달린 광섬유를 x, y, z 이동이 가능한 미세 정렬기에 부착하여 LD 단면으로부터 약 $20 \mu\text{m}$ 거리의 V-홈내에 광섬유를 놓고 역시 V-홈이 형성된 뚜껑을 덮어 접착제로 고정하였다.

수신기 광부모들에 사용된 PIN PD는 송신기모듈에 사용된 m-PD와 같은 구조와 크기의 표면수광형(단지 수광부의 직경이 $40 \mu\text{m}$ 로 작음)으로서 기생용량은 1.0 pF 이하이고 암전류는 1 nA 이하인 특성을 갖는 것이다. PIN PD 칩은 송신기 광부모들에서와 같은 방법으로 플립칩 본딩되고 알루미늄 기판 위에 다이본딩 되었다. 그러나 PIN PD 칩 아래에는 LD에서와 같은 받침대가 없으므로 솔더범프의 리플로우시 자기정렬 기능에 의해 수평 및 수직 방향의 위치와 높이가 모두 결정된다. 광섬유 역시 송신기 모듈에서와 같은 방법으로 정렬되어 PIN PD 칩의 아래까지 깊이 삽입되어 고정되었다. 이때 광섬유는 그림 4에서 보여지는 거리 표식자를 이용하여 일정한 거리로 삽입되었다. 그림 5는 조립이 완료된 송신기 및 수신기 광부모들의 SEM 사진이다.

4.2. 광부모들의 측정

광섬유가 조립된 송신기 광부모들의 광결합효율은 개별 칩의 slope efficiency와 조립된 광부모들의 slope efficiency를 각각 측정하고 그 비로부터 계산되었다. Slope efficiency는 파라미터분석기에서 LD에 주입되는 전류와 그에 따른 LD 혹은 광섬유에 결합된 광출력의 변화를 광검출기를 통하여 전류로 변환한 다음에 이를 파라미터분석기에 입력하여 측정되었다. 그림 6은 24개의 시료에 대해 측정된 광결합효율의 분포를 나타낸 것으로서 평균 -11.75 dB(7.6%)의 광결합효율과 1.75dB의 표준편차(1σ)를 갖는다. 실험에 사용된 비냉각식 FP LD^[14]의 평균 광출력은 30 mA의 구동전류에서 약 5 mW 이상 이므로 LD를 30 mA로 구동시킬 때 단일모드 광섬유로부터 평균 약 -4.8 dBm의 광출력을 얻을 수 있는데 이것은 ITU-T에서 권고하는 STM-1 급(155Mb/s)의 15 km 이내의 전송거리에 요구되는 광출력인 -8 dBm ~ -15 dBm을 충분히

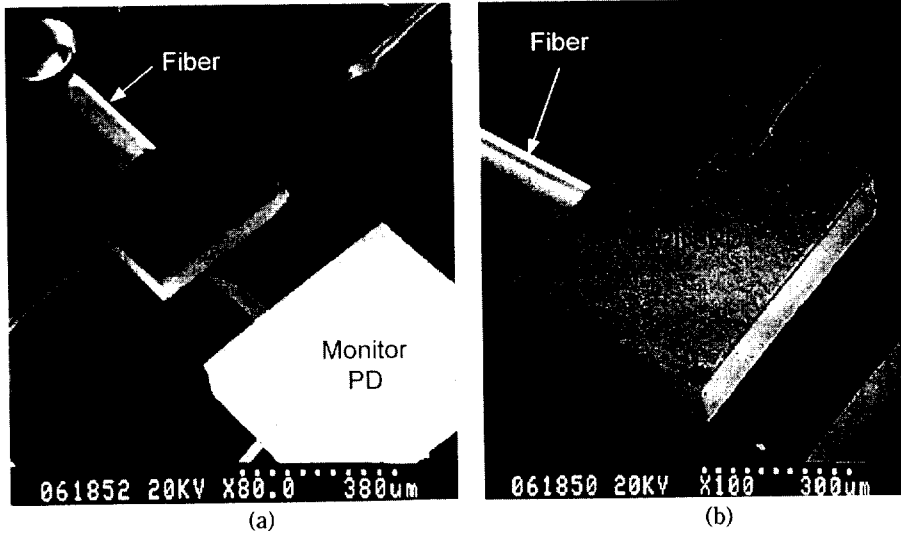


그림 5. SEM micrographs of assembled (a) transmitter and (b) receiver OSA.

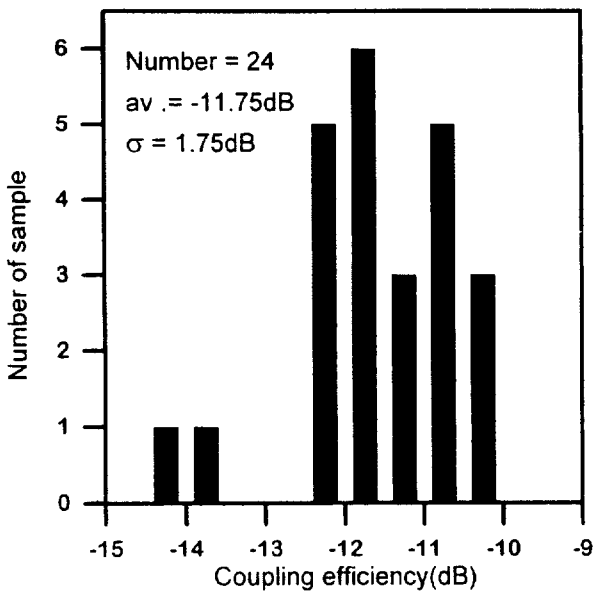


그림 6. Distribution of coupling efficiencies for assembled transmitter OSA.

만족하는 수준이다.^[13] 수동정렬로 얻어진 광결합효율을 LD의 spot size로부터 계산된 광결합효율(-9.6dB@20 μm)과 비교하면 약 2.15 dB의 추가적인 광결합손실을 갖는데 이것은 광섬유와 LD 사이에 일정량의 정렬오차가 있음을 나타내는 것이다. 이 정렬오차는 광섬유에 대해 길이 방향과 횡방향 성분의 합으로 주어지지만 본 실험에서는 광섬유를 실리콘기판에 장착할 때 그림 4(a)에 나타난 거리 표식자를 이용하여 LD로부터 약 20 μm 거리에 비교적 균일하게 정렬하였고 또한 단순절단된 광섬유는 길이 방향에서 거리에 따른 광결합손실의 변화가 비교적 완만하므로 대부분이 횡방향 정렬오차라고 볼 수 있다. 횡방향 정렬오차는 수동정렬에 관여하는 모든 요소들, 즉 실리콘기판, LD, 그리고 광섬유의 내부적 요인

들과 이들의 부착과정에서 발생하는 정렬오차에 의해 발생할 수 있는데 이들에 대한 자세한 분석은 현재 진행중에 있다.

플립칩 본딩된 PIN PD에서 실리콘기판과 솔더범프로 인한 기생용량의 증가는 약 0.37 ± 0.04 pF 정도로서 PD 칩의 자체기생용량에 비해 크지 않았다. 조립된 수신기 광부모듈에 대해서는 입력된 광에 대한 전류변환비, 즉 responsivity가 측정되었다. 광섬유를 통하여 파장이 1.3 μm인 50 μW의 일정한 빛을 인가한 상태에서 파라미터분석기를 사용하여 PIN PD의 I-V 곡선을 측정하고 역방향 바이어스가 약 1.2V인 지점에서의 전류값으로부터 responsivity를 구하였다. 30개의 시료에서 얻어진 평균 responsivity는 약 0.81 ± 0.04 A/W 이었다. 그리고 이들을 사용하여 제작된 광수신기 모듈은 상온에서 155Mb/sec. NRZ, PRBS (Pseudo Random Bit Sequence) $2^{23} - 1$ 데이터에 대하여 10^{10} BER에서의 수신감도가 평균 -35.0 ± 1.5 dBm 수준으로서 역시 ITU-T의 STM-1급의 요구수준(-28 dBm)을 상회하고 능동정렬된 것(-34~-38 dBm)과도 대등한 수준이라고 할 수 있다.

V. 결 론

본 연구에서는 광학벤치내에서 정렬구조체간의 정렬오차를 최소화하기 위하여 V-홈 식각패턴, 솔더뎀, 그리고 정렬마크가 포토마스크 상에서 자기정렬되고 도금된 금 받침대를 사용하여 플립칩 본딩된 LD의 높이 조절 및 열 방출을 돕게 하는 새로운 구조의 실리콘 광학벤치가 설계 및 제작되었다. 실리콘 광학벤치의 크기는 1.5×3.0 mm²의 초소형이며 그 위에 비냉각식 LD 및 표면수광형 PIN PD 등을 수동정렬 방식으로 조립한 송신기용 및 수신기용의 광부모듈은 각각 평균 -11.75 ± 1.75 dB의 광결합효율과 -35.0 ± 1.5 dBm의 수신감도를 나타내었다. 수신기 모듈의 특성은 능동정렬된 것과 비교해서 뒤지지 않는 수준이라고 할 수 있으나 LD와 광섬유간의 광결합은 많은 정렬허용도의 확보를 위해 butt 광결합을 사용하였기 때문에 렌즈 등을 사용할 수 있는 능동정렬방식에 비

해 낮은 광결합효율을 나타내었다. 광모듈의 패키지비용은 소요부품의 가격과 조립시간, 그리고 투입인력에 의해 결정된다고 할 수 있는데 수동정렬 방식은 TO can, 페룰, 그리고 렌즈 등이 필요치 않고 단지 실리콘기판 만이 추가되므로 부품가격에 있어 능동정렬에 비해서 유리하다고 할 수 있으며 광모듈의 조립에 있어서도 능동정렬방식에서 필수적인 광소자의 다이본딩, 능동정렬, 그리고 레이저웰딩 등의 공정 대신에 플립칩 본딩과 광섬유의 고정으로 광결합을 완료하므로 패키지공정 또한 보다 단순하다고 할 수 있다. 더욱이 앞으로 광섬유의 전송용량 확대의 유력한 수단으로 연구되고 있는 다중화된 광전송시스템에 필요한 어레이 광모듈에 있어서는 실리콘 광학벤치가 필수적인 패키지 수단으로 생각된다.

참고문헌

[1] M. R. Matthews, B. M. Macdonald and K. R. Preston, IEEE Trans. Comp. Hybrids. Mfg. Tech., Vol. 13, No.4 , pp. 798-806 (1990).
 [2] 유병권, 지용, 전자공학회지 제21권 제 2호, pp. 43-52 (1994).
 [3] S. Bargar, Proc. SPIE, Vol. 994, pp. 11-17 (1988).
 [4] Michael J. Wale and C. Edge, IEEE Trans. Comp. Hybrids, Manuf. Technol., Vol. 13, No. 4, pp. 780-786 (1990).

[5] T. Hayashi, IEEE Trans. Comp. Hybrids, Manuf. Technol., Vol. 15, No. 2, pp. 225-230 (1992).
 [6] G. A. Armiento, A. J. Nifri, Marvin J. Tabasky, R. A. Boudreau, M. A. Rothman, T. W. Fitzgerald and P. O. Haugsjaa, IEEE Trans. Comp. Hybrids, Manuf. Technol., Vol. 15, No. 6, pp. 1072-1080 (1992).
 [7] S.H. Lee, G.C. Joo, K.S. Park, H.M. Kim, D.G. Kim and H.M. Park, Proceedings of the 45th ECTC, pp. 841-844 (1995).
 [8] J. V. Collins, I. F. Lealman, P. J. Fiddymment, et al, Electron. Lett., Vol. 31, No. 9, pp. 730-731 (1995).
 [9] K. E. Pertersen, Proc. IEEE, Vol. 70, No. 5, pp. 420-457 (1982).
 [10] Qing Tan and Y. C. Lee, Proceedings of the 46th ECTC, pp. 26-36 (1996).
 [11] M. Wale and M. Goodwin, IEEE Circuits and Devices, pp. 25-31, Nov. (1992).
 [12] J. F. Kuhmann, H. J. Hensel, D. Pech, P. Harde and H. G. Bach, Proceedings of the 46th ECTC, pp. 1088-1092 (1996).
 [13] H. Siedel, L. Csepregi, H. Heuberger and H. Baumartel, J. Electrochem. Soc., Vol. 137, No.11, pp. 3612 - 3626 (1990).
 [14] 조호성, 전자공학회지, 제32권, A편, 제6호, pp75-81 (1995).
 [15] ITU-T Rec. G957 (1991).

Fabrication of passive-aligned optical sub-assembly for optical transceiver using silicon optical bench

Sang Hwan Lee, Gwan Chong Joo, Nam Hwang,
 Jong Tae Moon, Min Kyu Song and Kwang Eui Pyun
*Semiconductor Division, Electronics and Telecommunications Research Institute,
 161 Kajong-Dong, Yusong-Gu, Taejon 305-350, Korea*

Yong Hyun Lee
*School of Electronics and Electrical Engineering, Kyungpook National University,
 Taegu 702-701, Korea*

(Received : August 20, 1997)

Packaging takes an extremely important element of optical module cost due primarily to the added complication of alignment between semiconductor devices and optical fiber, and many efforts have been devoted on reducing the cost by eliminating the complicated optical alignment procedures in passive manner. In this study, we fabricated silicon optical benches on which the optical alignments are accomplished passively. To improve the positioning accuracy of a flip-chip bonded LD, we adopted fiducial marks and solder dams which are self-aligned with V-groove etch patterns, and a stand-off to control the height and to improve the heat dissipation of LD. Optical sub-assemblies exhibited an average efficiency of -11.75 ± 1.75 dB(1σ) from the LD-to-single mode fiber coupling and an average sensitivity of -35.0 ± 1.5 dBm from the fiber and photodetector coupling.